TPS16890 具有 PMBus® 数字遥测的 9V–80V、3.65mΩ、20A 可堆叠集成热插拔器件（电子保险丝）

1 特性

- 输入工作电压范围：9V 至 80V
  - 92V 绝对最大额定值
  - 输出端可耐受高达 -5V 的瞬态负电压
- 具有低导通电阻的集成 FET
  - R_{ON} = 3.65mΩ（典型值）
- 用于遥测、控制、配置和调试的 PMBus 接口
  - PIN/EIN/VIN/VOUT/IIN 温度和故障监控
  - VIN/VIN VOUT 监控精度：±0.5%
  - 可编程过流保护
    - 可调过流阈值：2A 至 20A
    - 可编程瞬态过流计时器 (OC_TIMER)
  - 可编程转换率控制 (dVdt)
  - 可编程电源正常/故障/警报指示
  - 可编程过热保护
  - 用于配置值的非易失性配置内存
  - 黑盒故障记录，可以选择存储在外部 EEPROM 中
- 对严重过流（短路）事件的快速跳变响应
- 精确的模拟负载电流监控 (IMON)
  - 在最大电流的 50%-100% 范围内误差小于 3%
- 小尺寸：QFN 6mm × 5mm
  - 在 60V 电压下提供符合 IPC9592B 标准的间隙

2 应用

- 服务器和高性能计算
- 网络接口卡
- 显卡和硬件加速器卡
- 数据中心交换机和路由器
- 输入热插拔
- 风扇托盘

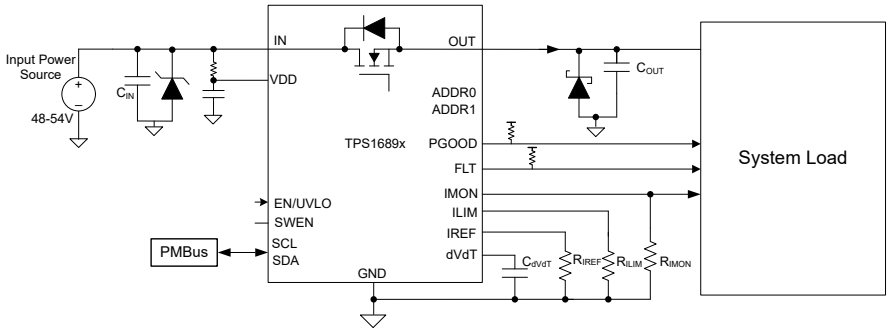
3 说明

TPS1689x 是采用小型封装的集成式高电流电路保护和电源管理解决方案。该器件只需很少的外部元件即可提供多种保护模式，能够非常有效地抵御过载、短路和过多浪涌电流。集成的 PMBus™ 接口允许主机控制器实时监测、控制和配置系统。可以读回关键系统参数以进行远程遥测。各种保护、警告阈值和系数可通过 PMBus 进行配置或存储在非易失性配置存储器中。集成的快速、准确检测模拟负载电流监测器有助于进行预测性维护，并且先进的动态平台电源管理技术（如 Intel® PSYS 和 PROCHOT）可优化服务器和数据中心的性能。黑盒故障记录功能有助于调试现场故障/故障分析。为了支持更高的电流，TPS1689x 可与 TPS1685x 并联连接。此类器件的额定工作结温范围为 –40°C 至 +125°C。

封装信息

器件型号	封装(1)	封装尺寸(2)
TPS16890	VMA（LQFN，23）	5mm × 6mm

(1) 有关所有可用封装，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



简化版原理图

ADVANCE INFORMATION

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

ADVANCE INFORMATION

内容

1 特性.... 1
2 应用.... 1
3 说明.... 1
4 引脚配置和功能.... 3
5 规格.... 5
5.1 绝对最大额定值.... 5
5.2 ESD 等级.... 5
5.3 建议运行条件.... 5
5.4 热性能信息.... 6
5.5 电气特性.... 6
5.6 PMBus 和 GPIO 直流特性.... 8
5.7 遥测.... 9
5.8 逻辑接口.... 9
5.9 时序要求.... 10
5.10 典型特性.... 11
6 详细说明.... 13
6.1 概述.... 13
6.2 功能方框图.... 14
6.3 特性说明.... 14
6.4 器件功能模式.... 41
7 应用和实施.... 43
7.1 应用信息.... 43
7.2 典型应用：数据中心服务器中带 PMBus® 接口的 54V、2kW 电源路径保护.... 49
7.3 电源相关建议.... 55
7.4 布局.... 56
8 应用限制和勘误表.... 58
9 器件和文档支持.... 59
9.1 文档支持.... 59
9.2 接收文档更新通知.... 59
9.3 支持资源.... 59
9.4 商标.... 59
9.5 静电放电警告.... 59
9.6 术语表.... 59
10 修订历史记录.... 59
11 机械、封装和可订购信息.... 59
11.1 机械数据.... 60

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

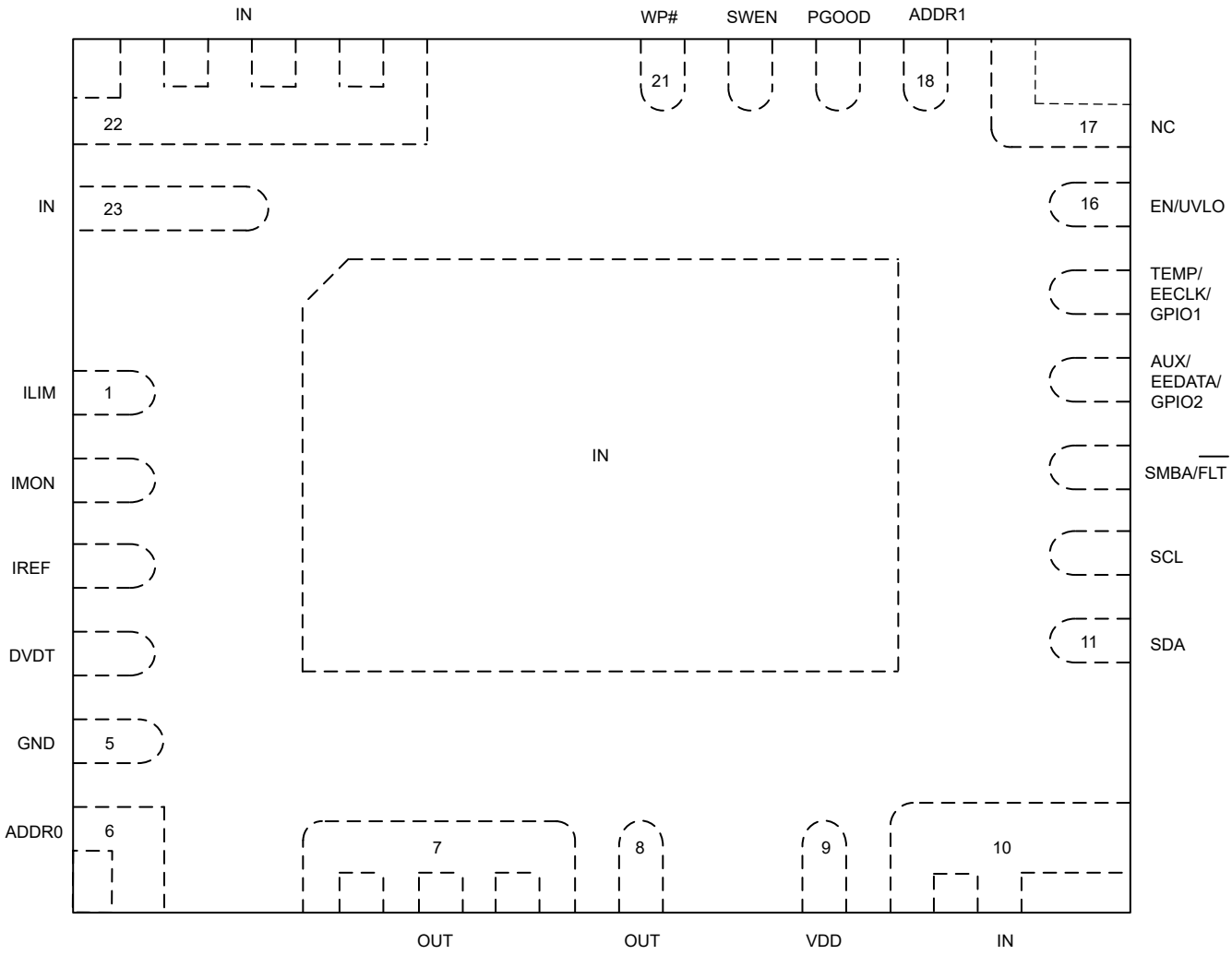


图 4-1. TPS16890 VMA 封装 23 引脚 LQFN 顶视图

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
ILIM	1	O	该引脚与 GND 之间的外部电阻器可设置稳定状态期间的主动均流阈值。在稳定状态期间，该引脚还用作独立电子保险丝电流监测器输出。**不保持悬空。**
IMON	2	O	该引脚与 GND 之间的外部电阻器可设置稳定状态期间的过流保护/断路器阈值和快速跳变阈值。此外，此引脚还在稳定状态期间用作快速且准确的模拟输出负载电流监测信号。**不保持悬空。**
IREF	3	O	过流保护块的可编程参考电压，使用内部 DAC 生成。可用于驱动主要/次要并联配置中其他辅助器件的参考电压。
DVDT	4	O	启动输出转换率控制引脚。将它保持开路以允许最快启动速度。通过电容器将该引脚接地可降低压摆率以管理浪涌电流。
GND	5	G	器件接地参考引脚。连接到系统接地。
ADDR0	6	I	I^2C 地址配置引脚。引脚将开路/短路绑定至接地或将电阻器绑定至接地，以生成不同的地址组合。
OUT	7、8	P	电源输出。必须均匀地焊接到输出电源平面，以实现适当散热

ADVANCE INFORMATION

ADVANCE INFORMATION

表 4-1. 引脚功能（续）

引脚		类型	说明
名称	编号		
VDD	9	P	控制器电源输入引脚。可用于为内部控制电路供电 进行滤波的稳定电源，不受系统瞬态影响。 通过串联电阻器将该引脚连接至 VIN，并添加去耦合电容器 至 GND。
IN	10、22、23、外露焊盘	P	电源输入。器件必须均匀焊接到输入电源平面，以确保恰当散热，并保持通过器件的理想电流分布
SDA	11	I/O	PMBus 接口的 I^2C 数据线。需要外部上拉电阻器。
SCL	12	I	PMBus 接口的 I^2C 时钟线路。需要外部上拉电阻器。
SMBA/$\overline{FLT}$	13	O	FAULTB 输出。或 SMBus 警报输出。需要外部上拉电阻器。
AUX/EEDATA/ GPIO2	14	I/O	用于 ADC 或外部 EEPROM 数据 IO 或通用数字 IO 的辅助输入
TEMP/EECLK/ GPIO1	15	I/O	模拟温度输出。可与多个器件的 TEMP 输出并联，获得并联链路的峰值温度。或外部 EEPROM 时钟输出或通用数字 IO。
EN/UVLO	16	I	高电平有效使能输入。从输入电源连接电阻分压器以设置欠压阈值。**不保持悬空。**
NC	17	-	无内部连接。
ADDR1	18	I	I^2C 地址配置引脚。引脚将开路/短路绑定至接地或将电阻器绑定至接地，以生成不同的地址组合。
PGOOD	19	O	开漏高电平有效电源正常输出。该引脚有弱内部上拉至内部电源。
SWEN	20	I/O	用于指示和控制电源开关开启/关闭状态的开漏信号。这有助于并联链的多个器件之间实现同步。此引脚具有内部上拉电阻器。
WP#	21	I	写保护：将此引脚连接到 GND 可完全禁用对器件的 PMBus 写入访问。当该引脚悬空时，PMBuswrite 访问由 MFR_WRITE_PROTECT 命令控制。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

参数		引脚	最小值	最大值	单位
V_{INMAX}，V_{DDMAX}	最高输入电压和电源电压 (-40℃ ≤ T_J ≤ 125℃)	IN，VDD	-0.3	90	V
$V_{INMAX,25}$，$V_{DDMAX,25}$	最高输入电压和电源电压 (25℃ ≤ T_J ≤ 125℃)	IN，VDD	-0.3	92	V
V_{OUTMAX}	最大输出电压	OUT	-5[(2)]	92V 和 VIN + 0.3 中的较小值	
V_{IN} - V_{OUT}	IN 和 OUT 之间的最大电压差	IN，OUT	-0.3	90	V
$V_{IILIMMAX}$	ILIM 引脚最高电压	ILIM	-0.3	受内部限制	V
$V_{IMONMAX}$	IMON 引脚最高电压	IMON	-0.3	受内部限制	V
$V_{ADDRMAX}$	ADDR1、ADDR0 引脚最高电压	ADDR1、ADDR0	-0.3	受内部限制	V
V_{I2CMAX}	SCL、SDA 引脚最高电压	SCL，SDA	-0.3	6	V
$V_{IREFMAX}$	IREF 引脚最高电压	IREF	-0.3	6	V
$V_{DVDTMAX}$	DVDT 引脚最高电压	DVDT	-0.3	6	V
V_{AUXMAX}	AUX/EEDATA/GPIO2 引脚最高电压	AUX/EEDATA/GPIO2	-0.3	6	V
$V_{SWENMAX}$	SWEN 引脚最高电压	SWEN	-0.3	6	V
$I_{SWENMAX}$	SWEN 引脚最大灌电流	SWEN		10	mA
V_{ENMAX}	EN/UVLO 引脚最高电压	EN/UVLO	-0.3	6	V
$V_{FLTBMAX}$	SMBA /$\overline{FLT}$ 引脚最高电压	SMBA/$\overline{FLT}$	-0.3	6	V
$I_{FLTBMAX}$	SMBA/$\overline{FLT}$ 引脚最大灌电流	SMBA/$\overline{FLT}$		10	mA
$V_{PGOODMAX}$	PGOOD 引脚最高电压	PGOOD	-0.3	6	V
$I_{PGOODMAX}$	PGOOD 引脚最大灌电流	PGOOD		10	mA
$V_{TEMPMAX}$	最大 TEMP/EECLK/GPIO1 引脚电压	TEMP/EECLK/GPIO1	-0.3	6	V
I_{MAX}	最大持续开关电流	IN 至 OUT	受内部限制		A
T_{JMAX}	结温		受内部限制		°C

(1) 超出*绝对最大额定值*下列出的应力可能会对器件造成永久性损坏。这些仅是压力额定值，并不意味着器件在这些条件下以及在*建议运行条件*以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 在 FET 关断条件下，负瞬态高达 5μs。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[(1)]	±1500	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚[(2)]	±500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		引脚	最小值	最大值	单位
V_{IN}	输入电压范围	IN	9	80	V

ADVANCE INFORMATION

ADVANCE INFORMATION

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		引脚	最小值	最大值	单位
V_{DD}	电源电压范围	VDD	9	80	V
V_{OUT}	输出电压范围	OUT		V_{IN}	V
$V_{EN/UVLO}$	使能引脚电压范围	EN/UVLO		5	V
V_{dVdT}	DVDT 引脚电容额定电压	dVdT	4		V
V_{PGOOD}	PGOOD 引脚上拉电压范围	PG		5	V
V_{I2C}	I^2C 上拉电压范围	SCL，SDA	1.8	5	V
C_{I2C}	I^2C 总线电容	SCL，SDA		200	pF
$V_{TEMP/EECLK/GPIO1}$	TEMP/EECLK/GPIO1 引脚电压范围	TEMP/EECLK/GPIO1		5	V
$V_{SMBA/FLTb}$	SMBA/$\overline{FLT}$ 引脚上拉电压范围	SMBA/$\overline{FLT}$		5	V
V_{SWEN}	SWEN 引脚上拉电压范围	SWEN		5	V
V_{AUX}	AUX 引脚额定电压	AUX		1.2	V
V_{IREF}	IREF 引脚电压范围	IREF	0.3	1.2	V
V_{ILIM}	ILIM 引脚电压范围	ILIM		0.4	V
V_{IMON}	IMON 引脚电压范围	IMON		1.2	V
C_{IN}	IN 引脚上的电容	IN	10		nF
C_{OUT}	OUT 引脚上的电容	OUT	10		μF
$dV_{IN/dt}$	IN 引脚上的转换率	IN		500	V/μs
I_{MAX}	持续开关电流	IN 至 OUT		20	A
$I_{MAX, Pulse}$	峰值输出电流持续时间 ≤ 10ms，T_A ≤ 70℃	IN 至 OUT		27	A
T_J	结温		-40	125	°C

5.4 热性能信息

热指标		TPS1689x LQFN 引脚	单位
$R_{\theta JA}$	结至环境热阻	22.8	°C/W
Ψ_{JT}	结至顶部特征参数	0.1	°C/W
Ψ_{JB}	结至电路板特征参数	10.7	°C/W

5.5 电气特性

–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
输入电源 (VDD)						
V_{IN}	输入电压范围		9		80	V
V_{DD}	输入电压范围		V_{IN}		80	V
$I_{QON(VDD)}$	V_{DD} 导通状态静态电流	V_{DD} > V_{UVPR}，V_{EN} ≥ V_{UVLOR}，V_{OVP} < V_{OVPF}		4.5		mA
V_{UVPR}	V_{DD} 欠压保护阈值上升	V_{DD} 上升		8.5		V
V_{UVPF}	V_{DD} 欠压保护阈值下降	V_{DD} 下降		7.05		V

Copyright © 2025 Texas Instruments Incorporated

–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{UVPHYS}	UVP 迟滞 VDD			1.45		V
输入电源 (IN)						
$V_{UVLOR(VIN)}$	VIN 欠压阈值上升	V_{IN} 上升，VIN_UV_FLT = 0x71		40.3		V
$V_{UVLOF(VIN)}$	VIN 欠压阈值下降	V_{IN} 下降，VIN_UV_FLT = 0x71		38.7		V
$I_{QON(VIN)}$	V_{IN} 导通状态静态电流	V_{EN} ≥ V_{UVLOR}		1.38		mA
$I_{QOFF(VIN)}$	V_{IN} 关断状态电流	V_{SDR} < V_{EN} < V_{UVLO}		1.83		mA
$I_{SD(VIN)}$	V_{IN} 关断电流	V_{EN} < V_{SDF}		1.81		mA
使能/欠压锁定 (EN/UVLO)						
V_{UVLOR}	用于导通的 EN/UVLO 引脚电压阈值，上升	EN/UVLO 上升		1.2		V
V_{UVLOF}	用于关断且启用 QOD 的 EN/UVLO 引脚电压阈值，下降（主器件）	EN/UVLO 下降		1.12		V
$V_{UVLOHYS}$	UVLO 迟滞			94		mV
V_{SDF}	关断阈值	EN/UVLO 下降		0.46		V
V_{SDR}	关断阈值	EN/UVLO 上升		0.51		V
过压保护 (IN)						
$V_{IN-OVPR}$	IN 过压保护阈值（上升）	VIN_OV_FLT = 0xb1		60.1		V
$V_{IN-OVPF}$	IN 过压保护阈值（下降）	VIN_OV_FLT = 0xb1		57		V
$V_{IN-OVPHYS}$	IN 过压保护阈值（迟滞）	VIN_OV_FLT = 0xb1		3		V
导通电阻 (IN - OUT)						
R_{ON}	导通状态电阻	I_{OUT} = 12A		3.65		mΩ
电流限制基准电压 (IREF)						
V_{IREF}	电流限制基准 DAC 输出电压	VIREF = 0x32（默认）		1		V
V_{IREF}	电流限制基准 DAC 输出电压	VIREF = 0x00		0.3		V
V_{IREF}	电流限制基准 DAC 输出电压	VIREF = 0x3F		1.182		V
电流限制 (ILIM)						
$G_{ILIM(LIN)}$	电流监测器增益 (ILIM:IOUT) 与 IOUT 间的关系。	器件处于稳定状态（PG 置为有效），I_{OUT} = 12A		18.26		uA/A
$I_{start-up}$	IOUT 启动电流限制调节阈值	V_{IN} - V_{OUT} = 350mV		0.47		A
V_{FB}	折返电压			2.11		V
输出电流监测和过流保护 (IMON)						
G_{IMON}	电流监测器增益 (IMON:IOUT)	器件处于稳定状态（PG 置为有效），I_{OUT} = 12A		18.25		uA/A
G_{IMON}	电流监测器增益 (IMON:IOUT)	器件处于稳定状态（PG 置为有效），I_{OUT} = 4A		18.28		uA/A
I_{TRIP}	IOUT 电流限制跳变（断路器）阈值	R_{IMON} = 2.32kΩ，V_{IREF} = 1V		21.52		A
电流故障计时器 (ITIMER)						
短路保护						
I_{FFT}	稳定状态下的固定快速跳变阈值（主器件）	PG 置为高电平有效（MODE = 开路）		87.27		A
I_{SFT}	可扩展快速跳变电流：I_{TRIP} 比率	DEVICE_CONFIG [12:11] = 00		40		A

ADVANCE INFORMATION

–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
I_{SFT}	可扩展快速跳变电流：I_{TRIP} 比率	DEVICE_CONFIG [12:11] = 01		2.5		A/A
I_{SFT}	可扩展快速跳变电流：I_{TRIP} 比率	DEVICE_CONFIG [12:11] = 10		2		A/A
I_{SFT}	可扩展快速跳变电流：I_{TRIP} 比率	DEVICE_CONFIG [12:11] = 11		1.5		A/A
主动均流						
$R_{ON(ACS)}$	主动均流期间的 R_{ON}	V_{ILIM} > 1.1 x (1/3)xV_{IREF}		4.67		mΩ
$G_{IMON(ACS)}$	主动电流限制期间的 IMON:IOUT 比	PG 置为高电平，V_{ILIM} > 1.1 x V_{IREF}		18.7		uA/A
$CL_{REF(ACS)}$	有源电流均流触发器阈值与稳定状态断路器阈值之比	PG 置为高电平有效		36.80		%
浪涌电流保护 (DVDT)						
I_{DVDT}	DVDT 引脚充电电流（主/独立模式）	DEVICE_CONFIG[10:9] = 11		3.15		uA
I_{DVDT}	DVDT 引脚充电电流（主/独立模式）	DEVICE_CONFIG[10:9] = 10		2.1		uA
I_{DVDT}	DVDT 引脚充电电流（主/独立模式）	DEVICE_CONFIG[10:9] = 01		1.05		uA
I_{DVDT}	DVDT 引脚充电电流（主/独立模式）	DEVICE_CONFIG[10:9] = 00		0.53		uA
G_{DVDT}	DVDT 增益	0.4V < V_{dVdt} < 2.4V		24.9		V/V
R_{DVDT}	DVDT 引脚至 GND 放电电阻			490		Ω
GHI						
$V_{GS(GHI)}$ 上升	GHI/PG 置为有效时的 G-S 阈值			7		V
$V_{GS(GHI)}$ 下降	GHI/PG 置为无效时的 G-S 阈值			3.4		V
$R_{ON(GHI)}$	GHI/PG 置为有效时的 Ron			3.9		mΩ
快速输出放电 (QOD)						
I_{QOD}	快速输出放电下拉电流	$V_{SD(R)}$ < V_{EN} < V_{UVLO}，0 < Tj < 125℃，VIN = 51V		21		mA
过热保护 (OTP)						
TSD	绝对热关断上升阈值	T_J 上升，VIN = 51V		150		°C
TSD_{HYS}	绝对热关断迟滞	T_J 下降，VIN = 51V		13		°C
FET 运行状况监测						
V_{DSFLT}	FET D-S 故障阈值	SWEN = L，VIN = 51V		0.5		V
地址选择 (ADDR0/ADDR1)						
I_{ADDRx}	ADDR0 引脚上拉电流			5.05		μA
	ADDR1 引脚上拉电流			5.05		μA
I_{OC_BKP}	备份过流保护阈值	IMON 短路至 GND		39		A

5.6 PMBus 和 GPIO 直流特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
GPIOx						
V_{OL}	GPIOx 输出逻辑低电平	引脚配置为输出、取消置位的低电平。灌电流 = 20mA。		0.138	0.5	V
V_{OH}	GPIOx 输出逻辑高电平	引脚配置为输出、置为有效的高电平	4.8	4.9		V

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
R_{GPIO}	GPIOx 引脚下拉电阻	引脚配置为输出、取消置位的低电平		6.8		Ω
I_{GPIO}	GPIOx 引脚漏电流	引脚配置为输出、置为有效的高电平			1	uA
V_{IH}	GPIOx 输入逻辑高电平	引脚配置为输入	1.56			V
V_{IL}	GPIOx 输入逻辑低电平	引脚配置为输入			0.82	V
PMBus (SCL/SDA)						
V_{IL_PMBus}	SDA 输入逻辑低电平				0.85	V
V_{IL_PMBus}	SCL 输入逻辑低电平				0.85	V
V_{IH_PMBus}	SCL 输入逻辑高电平		1.35			V
V_{IH_PMBus}	SDA 输入逻辑高电平		1.35			V
V_{OL_PMBus}	低电平输出电压 - SCL	I_{OL} = -20mA			0.4	V
V_{OL_PMBus}	低电平输出电压 - SDA	I_{OL} = -20mA			0.4	V

5.7 遥测

T_A = 25°C 至 85°C

参数	测试条件	最小值	典型值	最大值	单位
遥测					
ADC 分辨率			10		位
采样率	ADC 高性能模式		150		KHz
VAUX 绝对误差	ADC 高性能模式、VAUX = 1.95V（满标度）、1 个样本		0.4		%FS
VIN 绝对误差	ADC 高性能模式、VIN = 48V、1 个样片		0.4		%FS
VOUT 绝对误差	ADC 高性能模式、VOUT = 48V、1 个样片		0.4		%FS
VTEMP 绝对误差	ADC 高性能模式		5		℃
VIMON 绝对误差	ADC 高性能模式、VIMON = 0.8V、1 个样片		0.4		%FS
PIN 绝对误差	ADC 高性能模式、VIN = 48V、VIMON = 0.8V、1 个样片		1		%FS
EIN 绝对误差	5ms 窗口内的累积电能。VIN = 48V DC、VIMON = 0.8V		1.5		%

5.8 逻辑接口

–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
WPB						
I_{WPBLKG}	WPB 引脚漏电流				1	uA
V_{IH_WPB}	WPB 输入逻辑高电平		2.5			V
V_{IL_WPB}	WPB 输入逻辑低电平				0.5	V
SWEN						
R_{SWEN}	SWEN 引脚下拉电阻	SWEN 置为低电平无效		7		Ω

ADVANCE INFORMATION

–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
$I_{SWENLKG}$	SWEN 引脚漏电流	SWEN 置为有效高电平，通过 10kohms 上拉至 5V			2	uA
FAULT INDICATION (FLTB)						
R_{FLTB}	FLTB 引脚下拉电阻	FLTB 置为有效低电平		7		Ω
$I_{FLTBLKG}$	FLTB 引脚漏电流	FLTB 置为无效高电平，通过 10kohms 上拉至 5V			2	uA
电源正常状态指示 (PG)						
R_{PG}	PG 引脚下拉电阻	PG 置为低电平无效		7		Ω
I_{PGKG}	PG 引脚漏电流	PG 置为有效高电平，通过 10kohms 上拉至 5V			2	uA

5.9 时序要求

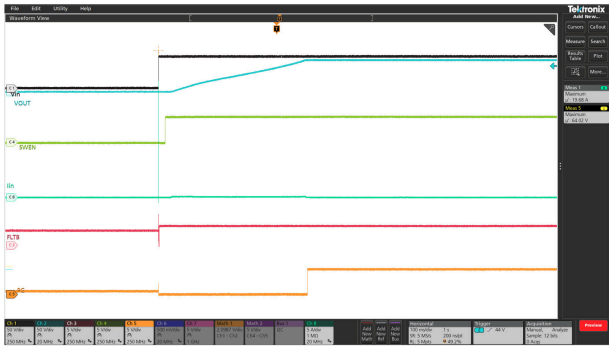
–40°C ≤ T_J ≤ +125°C，VIN = V_{DD} = 45V 至 60V，OUT = 开路，R_{ILIM} = 931Ω R_{IMON} = 2.55kΩ，V_{IREF} = 1V，$\overline{FLT}$ = 33kΩ 上拉至 3.3V，PGOOD = 33kΩ 上拉至 3.3V，C_{OUT} = 10μF，C_{IN} = 10nF，dVdT = 开路，$V_{EN/UVLO}$ = 2V，TEMP/EECLK/GPIO1 = 开路，AUX/EEDATA/GPIO2 = 开路，ADDR0 = 开路，ADDR1 = 开路，SCL = 330Ω 上拉至 3.3V，SDA = 330Ω 上拉至 3.3V。（所有电压均以 GND 为基准，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{OVP}	过压保护响应时间	V_{OVP} > V_{OVPR} V 至 SWEN ↓		1.5		μs
t_{Insdly}	插入延迟	INS_DLY = 0x00，$V_{EN/UVLO}$ > $V_{UVLO(R)}$ 至 SWEN ↑		10		ms
		INS_DLY = 0x07，$V_{EN/UVLO}$ > $V_{UVLO(R)}$ 至 SWEN ↑		560		ms
t_{FFT}	固定快速跳变响应时间硬短路	V_{DS} > 1.5 x V_{DSCOMP} to I_{OUT} ↓		200		ns
t_{SFT}	可扩展的快速跳变响应时间	I_{OUT} > 3 x I_{TRIP} 至 IOUT ↓		400		ns
t_{ITIMER}	过流消隐间隔	I_{OUT} = 1.5 x I_{TRIP}，OC_TIMER = 0x00		0		ms
t_{ITIMER}	过流消隐间隔	I_{OUT} = 1.5 x I_{TRIP}，OC_TIMER = 0x14（默认值）		2.1		ms
t_{ITIMER}	过流消隐间隔	I_{OUT} = 1.5 x I_{TRIP}，OC_TIMER = 0xFF		27.3		ms
t_{RST}	自动重试间隔	RETRY_CONFIG[2:0] = 100		800		ms
$t_{EN(DG)}$	EN/UVLO 抗尖峰脉冲时间			10		μs
t_{SU_TMR}	启动超时间隔	SWEN ↑ 至 FLT ↓		8		s
$t_{Discharge}$	QOD 放电时间（V_{OUT} 的 90% 至 10%）	V_{SD} < $V_{EN/UVLO}$ < V_{UVLO}，C_{OUT} = 0.5mF，V_{IN} = 51V。		1300		ms
t_{QOD}	QOD 使能计时器	V_{SD} < $V_{EN/UVLO}$ < V_{UVLO}		5.9		ms
t_{PGA}	PG 置为有效延迟	DEVICE_CONFIG[15] = 0，器件处于稳定状态，VOUT > VOUT_PGTH 至 PG ↑		100		μs
t_{PGD}	PG 取消置为有效延迟	器件处于稳定状态，VOUT < VOUT_PGTH 至 PG ↓		3		μs

ADVANCE INFORMATION

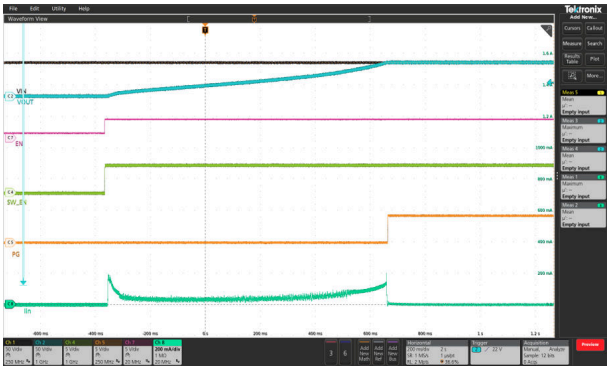
Copyright © 2025 Texas Instruments Incorporated

5.10 典型特性



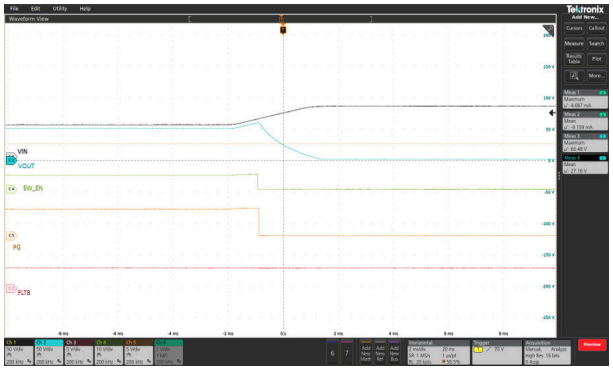
EN 保持高电平，IN 电源上升至 51V。C_{OUT} = 1mF，C_{dVdt} = 68nF

图 5-1. 通过电源上电



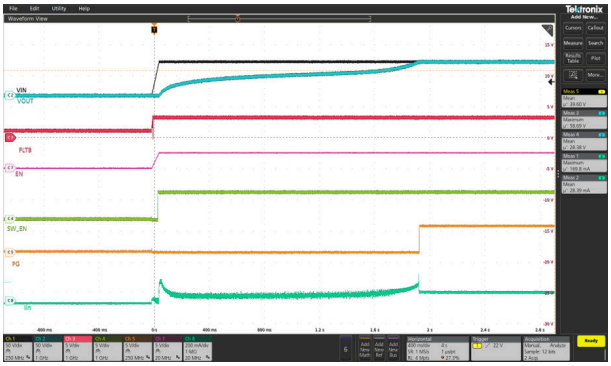
IN 电源在 54V 时保持稳定，EN 引脚从低电平切换到高电平。C_{OUT} = 1mF，C_{dVdt} = 68nF

图 5-2. 使用 EN 上电



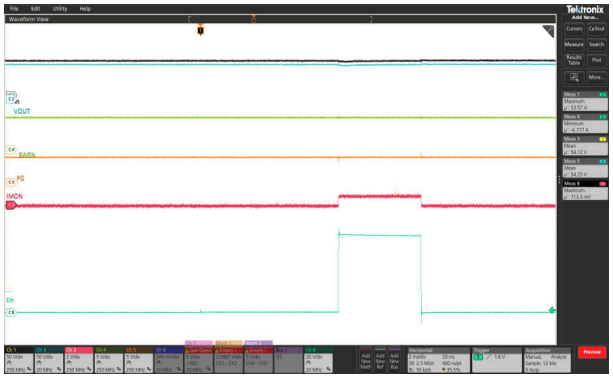
VIN 过压上升阈值编程为 60.47V，EN 保持高电平，IN 电源从 54V 上升至 80V，斜坡速率为 10V/ms。C_{OUT} = 1mF，C_{dVdt} = 68nF

图 5-3. 输入过压保护



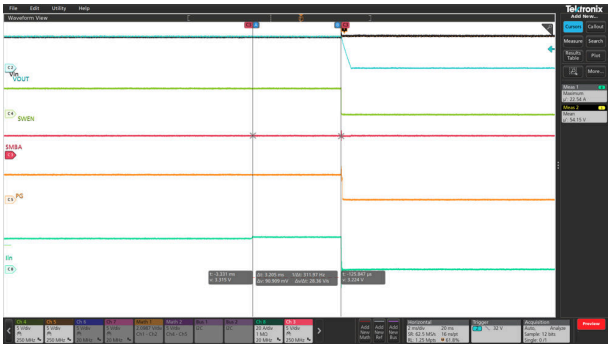
IN 电源电压随 EN 斜升至 54V，C_{OUT} = 500 μF，C_{dVdt} = 68nF，R_{OUT}= 820 Ω DVDT，按 100% 调整比例

图 5-4. 带 R 和 C 的电涌



器件处于稳定状态，48A 的负载电流应用 3ms，然后移除。过流消隐延迟设置为 3.2ms。Vin = 54V

图 5-5. 瞬态过流消隐

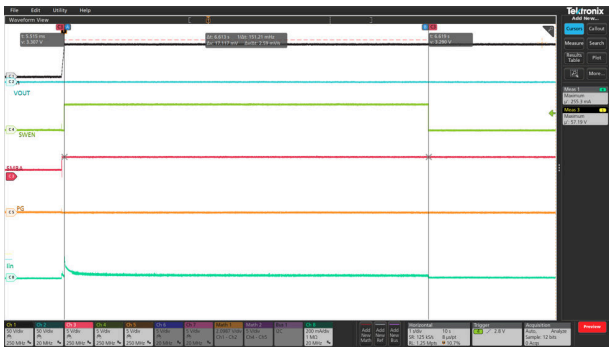


器件处于稳定状态时，负载电流上升至 48A 的时间超过 3.2ms。过流消隐延迟设置为 3.2ms

图 5-6. 过流保护

ADVANCE INFORMATION

5.10 典型特性（续）



OUT 短接至 GND。IN 电源在 54V 时保持稳定，EN 引脚从低电平切换到高电平。

图 5-7. 上电至短路保护

器件处于稳定状态，OUT 短接至 GND。Vin = 51V。C_{out} = 3uF。器件在 131ns 后关断

图 5-8. 稳定状态期间的短路保护

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

TPS1689x 是一款具有集成电源开关的电子保险丝，用于管理负载电压和负载电流。TPS1689x 配备了兼容 PMBus 的数字接口，允许主机控制、配置、监控和调试器件。该器件工作时，首先监控 VDD 和 IN 总线。当 V_{DD} 和 V_{IN} 超过各自的欠压保护 (UVP) 阈值时，器件会等待插入延迟计时器持续时间，以便电源稳定后再启动。接下来，器件会对 EN/UVLO 引脚进行采样。只要 EN/UVLO 保持低电平，内部 MOSFET 与内部控制/数字电路一同关闭。该引脚上的高电平支持内部控制电路，并准备 PMBus 引擎以接收来自主机的命令。

启动序列成功后，TPS1689x 器件现在会主动监控负载电流和输入电压，并控制内部 FET，以确保电流不超过设置的过流保护阈值 I_{TRIP}，并且过压峰值被切断。这可使系统免受有害电压和电流的影响。同时，用户可编程的过流消隐计时器使系统能够允许负载电流曲线中的瞬态峰值，而不会触发电子保险丝出现跳变。这确保了针对实际故障的稳健保护，并且不受瞬变的影响，从而实现超长的系统正常运行时间。

该器件具有集成保护电路，可确保器件在建议运行条件下的安全性和可靠性。内部 FET 始终受到热关断机制的保护，该机制会在结温 (Tj) 过高时关闭 FET，以便器件安全工作。

TPS1689x 集成了高精度和高带宽模拟负载电流监控器，使系统能够在稳定状态和瞬态期间精确监控负载电流。这有助于实施先进的动态平台电源管理技术，在不影响安全性和可靠性的前提下，更大限度地提高系统电源利用率和吞吐量。

TPS1689x 允许主机通过 PMBus 接口监控各种系统参数和状态。还可以根据系统需求通过 PMBus 更改器件配置，以控制器件行为。其中包括各种警告/故障阈值、计时器和引脚功能。配置值也可存储在内部非易失性内存中，以便器件可以使用一些预定义的配置启动，而无需主机干预。

TPS1689x 还提供高级遥测功能，例如高速 ADC 样本缓冲和黑盒故障记录，有助于系统设计和调试。

对于需要支持更高负载电流的系统，TPS1689x 可与 TPS1685x 并联。TPS16890 担任主控制器，可通过 PMBus 实现对整个链的控制、遥测和配置。每个器件会同步运行状态，以确保平稳启动、关断和应对故障。

ADVANCE INFORMATION

6.2 功能方框图

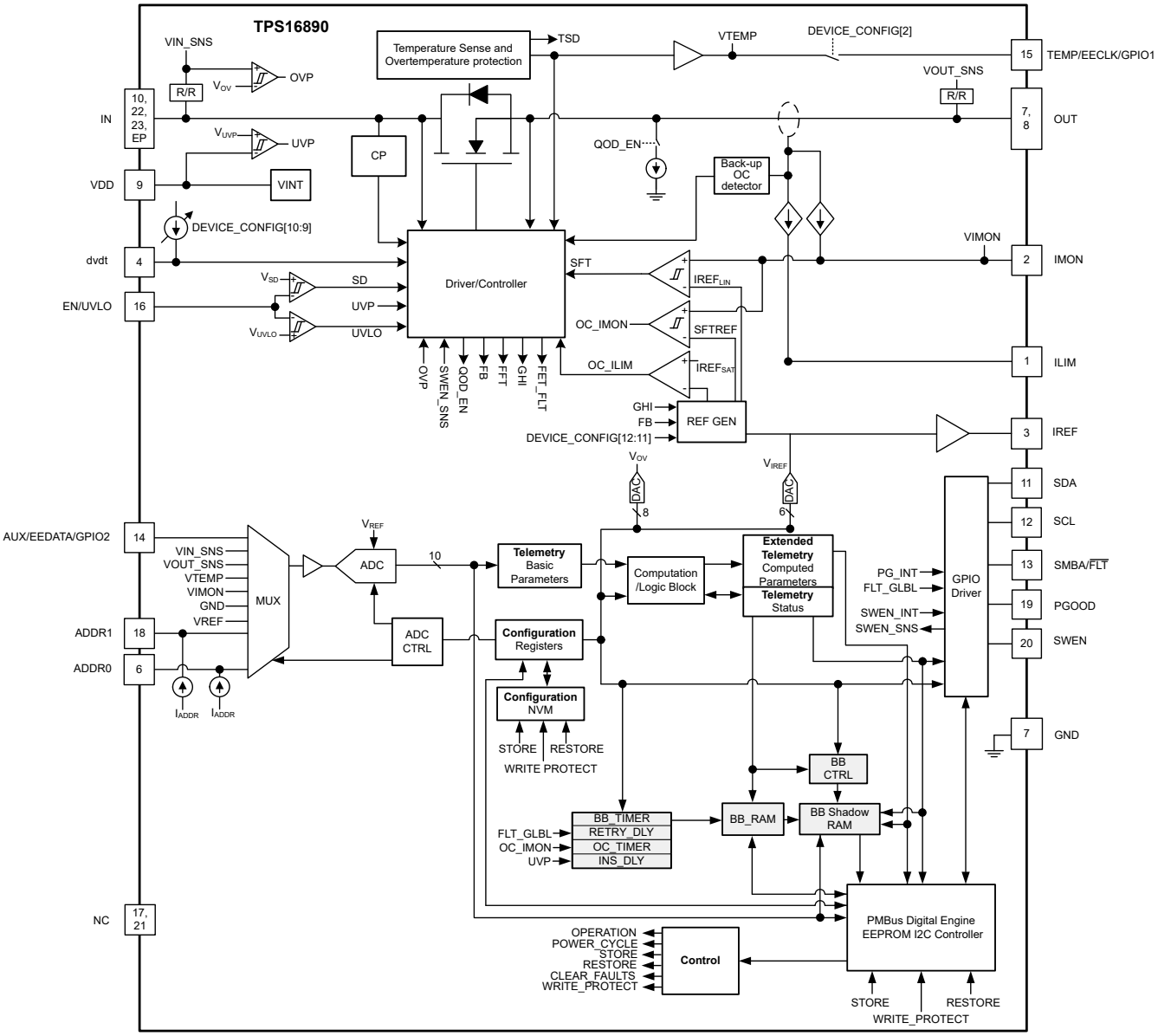


图 6-1. TPS16890 功能方框图

6.3 特性说明

TPS1689 电子保险丝是一款高度集成的先进电源管理器件，可在系统发生故障时提供监测、检测、保护和报告。

6.3.1 欠压保护

TPS1689 会在 VDD 和 VIN 上实现欠压锁定，以防施加的电压变得过低，导致系统或器件无法正常运行。欠压锁定在 VDD 上具有默认内部阈值为 (V_{UVP})，在 VIN 上具有可编程阈值 (V_{UVLOIN})。也可以通过 EN/UVLO 引脚上的 UVLO 比较器，从外部将欠压保护阈值调整为用户定义的值。图 6-2 和方程式 1 显示了如何使用电阻分压器设置给定电压电源的 UVLO 设置点。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

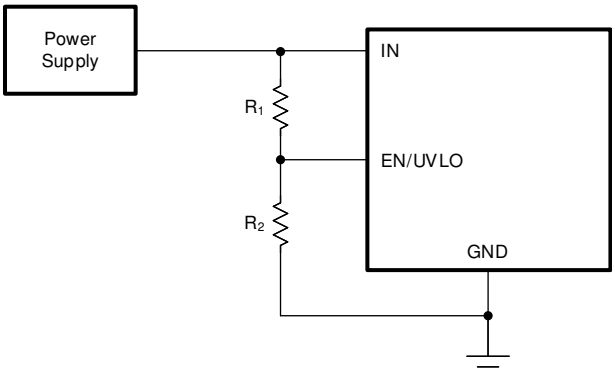


图 6-2. 可调节的欠压保护

$$V_{IN(UV)} = V_{UVLO(R)}\frac{R_1 + R_2}{R_2} \quad (1)$$

VIN UVLO 故障阈值也可以使用对 VIN_UV_FLT 寄存器的 PMBus® 写入进行编程。

EN/UVLO 引脚实现双电平阈值，可用于从外部主机控制器件。

1. $V_{EN} > V_{UVLO(R)}$：器件完全导通。
2. $V_{SD(F)} < V_{EN} < V_{UVLO(F)}$：FET 以及大多数控制器电路均被关断，但一些关键偏置和数字电路除外。将 EN/UVLO 引脚保持在此状态的时间超过 t_{QOD} 时，将激活输出放电功能。
3. $V_{EN} < V_{SD(F)}$：器件内的所有有源电路均关断，并且器件不保留任何数字状态内存。器件还会复位闩锁故障、状态标志和通过 PMBus® 写入来写入寄存器的配置值。

6.3.2 插入延迟

TPS1689 会在启动时实施插入延迟，以确保在器件尝试导通电源至负载前电源已稳定。这在热插拔应用中很有用，在该应用中，卡可热插入带电背板，并且在卡牢固插入连接器之前会发生一些接触反弹。器件最初会等待 VDD 电源上升至高于 V_{UVP} 阈值并且所有内部偏置电压稳定下来。此后，无论 EN/UVLO 引脚状态如何，器件都会保持关断状态并额外延迟 t_{INSDLY}。这有助于防止在以下情况下系统出现任何意外行为：如果器件在卡与背板牢固接触之前尝试导通，或者如果在启动期间出现任何电源振铃/噪声。

通过使用 PMBus® 对非易失性内存/EEPROM 中的 INS_DLY 寄存器值进行编程，可以更改插入延迟。

6.3.3 过压保护

TPS1689x 实施过压锁定，以保护负载免受输入过压条件的影响。当 IN 上的输入电压超过 OVP 上升阈值时，功率 FET 将在 t_{OVP} 内关闭。IN 引脚上的 OVP 比较器使用默认的内部过压保护阈值 $V_{OVP(R)}$，可以通过对非易失性配置存储器进行编程来更改，也可以通过 PMBus® 寄存器对 VIN_OV_FLT 寄存器的写入来动态更改该。OVP 比较器具有内置磁滞，可提高防噪性能。当 IN 上的电压降至 OVP 下降阈值 ($V_{OVP(F)}$) 以下时，FET 将以 dVdt 控制的方式导通。

ADVANCE INFORMATION

ADVANCE INFORMATION

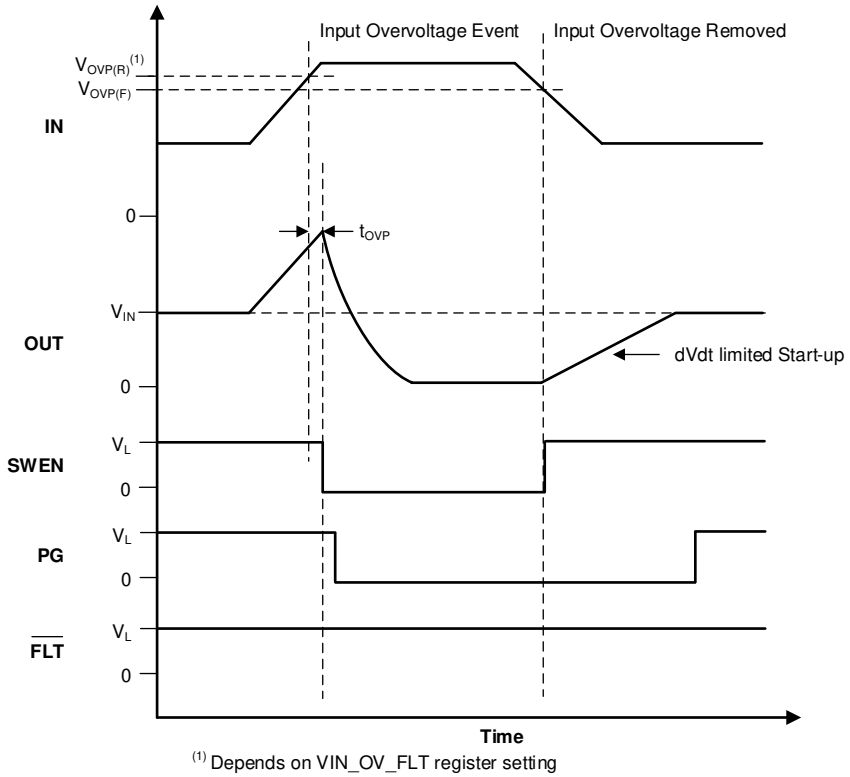


图 6-3. 输入过压保护响应

6.3.4 浪涌电流、过流和短路保护

TPS1689 包含四个级别的过流保护：

1. 可调节压摆率 (dVdt) 和浪涌电流控制
2. 可调节阈值的有源电流限制 (I_{LIM})，用于在启动期间提供过流保护
3. 具有可调节阈值 (I_{OCP}) 和消隐计时器 (t_{OC_TIMER}) 的断路器，用于在稳定状态期间提供过流保护
4. 发生严重过流故障时，具有可编程阈值的快速跳闸保护响应，用于可在所有情况下快速防止严重短路，并在稳定状态期间提供固定阈值 (I_{FFT})

6.3.4.1 *压摆率 (dVdt) 和浪涌电流控制*

在热插拔事件期间或尝试为大输出电容充电时，可能会存在较大的浪涌电流。如果浪涌电流管理不当，它可能会对系统电源施加过大的应力，从而导致电流下降，甚至损坏输入连接器。此操作可能导致系统其他地方意外重启。导通期间的浪涌电流与负载电容和上升压摆率成正比。可以使用方程式 2 来确定在给定负载电容 (C_{LOAD}) 下限制浪涌电流 (I_{INRUSH}) 所需的压摆率 (SR)：

$$SR\left(\frac{V}{ms}\right) = \frac{I_{INRUSH}\,(mA)}{C_{OUT}\,(\mu F)} \tag{2}$$

可以在 DVDT 引脚上添加一个电容器，以控制导通期间的上升压摆率并降低浪涌电流。这也是 dVdt 速率比例因子的函数，可通过对 DEVICE_CONFIGregister 的 PMBus® 写入进行数字编程。可以使用方程式 3 计算产生给定压摆率所需的 C_{dVdt} 电容。

$$C_{dVdt}\,(pF) = \frac{50000 \times k}{SR\left(\frac{V}{ms}\right)} \tag{3}$$

其中 k = 0.25，如果 DEVICE_CONFIG[10:9] = 00（默认）

Copyright © 2025 Texas Instruments Incorporated

k = 0.5，如果 DEVICE_CONFIG[10:9] = 01

k = 1，如果 DEVICE_CONFIG[10:9] = 10

k = 1.5，如果 DEVICE_CONFIG[10:9] = 11

通过使 dVdt 引脚保持开路并设置 DEVICE_CONFIG[10:9] = 11，可实现最快的输出转换率。

转换率也是启动期间消耗的能量的函数。通过 DVDT 控制的转换率仅低于启动电流限制 $I_{Startup}$。如果 dVdt 引脚引起的启动电流超过该值，并且转换率将更慢，则电流将钳位在 $I_{startup}$

备注

高导通转换率和高输入电源路径电感相结合会导致启动期间出现振荡。可使用以下一个或多个步骤缓解此问题：

1. 降低输入电感。
2. 增大 VIN 引脚上的电容。
3. 增加 DVDT 引脚电容器值或使用 DEVICE_CONFIG[10:9] 寄存器位更改 DVDT 比例因子，以降低转换率或增加启动时间。TI 建议使用 30ms 最短启动时间。

6.3.4.1.1 启动超时

如果启动未完成（即，在 SWEN 置为有效后，FET 未在特定的超时间隔 (t_{SU_TMR}) 内完全导通），器件会将其寄存为故障。在 STATUS_MFR_SPECIFIC 寄存器位[6] 中报告故障状态。$\overline{FLT}$ 被置为有效低电平，并且器件会进入闩锁或自动重试模式，具体视 RETRY_CONFIG 寄存器设置而定。

6.3.4.2 稳定状态过流保护（断路器）

TPS1689 通过在用户可调节的瞬态故障消隐间隔后执行断路器操作来应对稳定状态期间的输出过流情况。此操作使该器件能够在用户定义的短时间间隔内支持更高的峰值电流，同时还可确保在出现持续输出故障的情况下提供强大的保护。

该器件会不断检测输出负载电流，并在 IMON 引脚上提供与负载电流成比例的模拟电流输出 (I_{IMON})，进而根据方程式 4 在 IMON 引脚电阻器 (R_{IMON}) 两端产生成比例的电压 (V_{IMON})。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \tag{4}$$

其中 G_{IMON} 是电流监测器增益 (I_{IMON}: I_{OUT})

通过将此电压与 IREF 引脚上作为基准的电压进行比较来检测过流情况。可以通过两种方式控制基准电压 (V_{IREF})，从而相应地设置过流保护阈值 (I_{OCP})。

- 参考电压 (V_{IREF}) 可通过内部 DAC 生成，并可通过编程非易失性配置内存更改或通过对 VIREF 寄存器的 PMBus® 写入来动态更改。
- 也可以通过外部低阻抗参考电压源驱动 IREF 引脚。

稳定状态期间的过流保护阈值 (I_{OCP}) 可以使用方程式 5 计算得出。

$$I_{OCP} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \tag{5}$$

备注

TI 建议在 IREF 引脚和 GND 引脚之间添加一个 1nF 电容器，以增强防噪性能。

检测到过流情况，即负载电流超过编程电流限制阈值 (I_{OCP})，但仍低于短路阈值 (I_{SCP})，之后器件开始运行内部过流消隐数字计时器 (OC_TIMER)。如果负载电流在 OC_TIMER 到期之前降至电流限制阈值以下，则不会执行断路

ADVANCE INFORMATION

器操作。此操作允许短过载瞬态脉冲通过器件而不会使断路器跳闸。同时，OC_TIMER 复位，以便在下一次过流事件之前处于默认状态。这样可确保为每个过流事件提供完整的消隐计时器间隔。

如果过流情况仍然存在，OC_TIMER 会继续运行，并且在到期之后，断路器操作会立即关断 FET。

可使用方程式 6 来计算所需过流阈值对应的 R_{IMON} 值。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP}} \tag{6}$$

可以使用 OC_TIMER 寄存器设置通过 PMBus® 写入对允许瞬变的持续时间进行编程。

图 6-4 展示了 TPS1689 电子保险丝的过流响应。部件因断路器故障而关断后，会保持闩锁状态或根据 RETRY_CONFIG 寄存器设置自动重启。

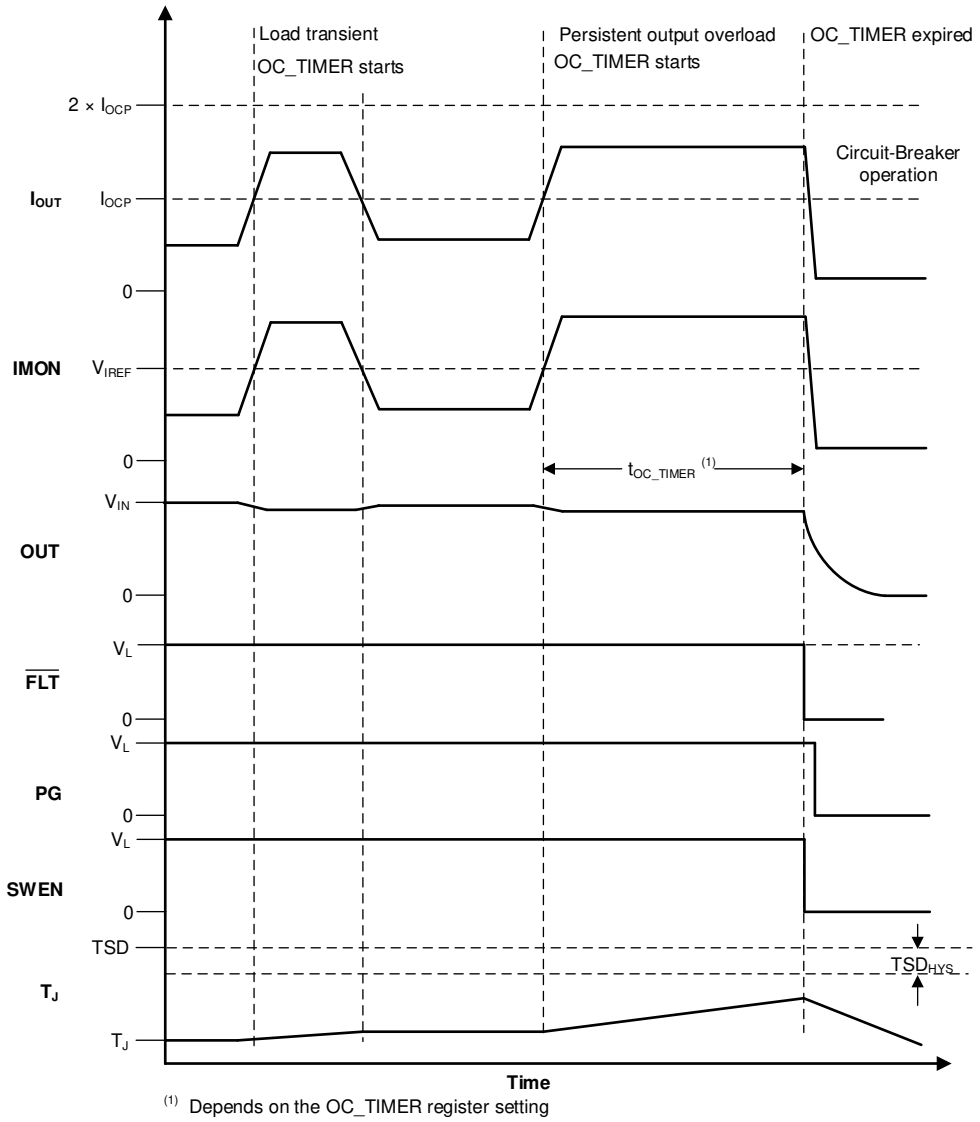


图 6-4. 稳定状态过流（断路器）响应

当检测到瞬态过流条件（负载电流超过编程的电流限制阈值，但 OC_TIMER 不会到期）时，器件会：

- 设置 STATUS_MFR_SPECIFIC_2 寄存器中的 OC_DET 位

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

- 填充任一黑盒 RAM 寄存器（如果可写入），将事件标识符作为 OC_DET 和相对时间戳信息写入
- 如果 BB_TIMER 寄存器中的黑盒 RAM 地址指针以前小于六 (6)，则将其增加一 (1)，否则复位为零 (0)。

备注

假设 VIN_UV_WARN、VIN_OV_WARN 和 VOUT_UV_WARN 事件不会因为阶跃负载瞬态而触发。

当检测到持续过流情况（负载电流超过编程的电流限制阈值且 OC_TIMER 到期）时、器件会：

- 在 STATUS_BYTE 寄存器中设置 FET_OFF 和 NONE_OF_THE_ABOVE/UNKNOWN 位
- 在 STATUS_WORD 寄存器高字节中设置 OUT_STATUS、INPUT_STATUS、PGOODB 和 NONE_OF_THE_ABOVE/UNKNOWN 位
- 在 STATUS_OUT 寄存器中设置 VOUT_UV_WARN 位
- 在 STATUS_INPUT 寄存器中设置 OC_FLT 位
- 在 STATUS_MFR_SPECIFIC_2 寄存器中设置 PGOODB 位
- 通过将 $\overline{\text{SMBA}}$ 置为有效（如果未屏蔽）来通知主机，设置 ALERT_MASK 寄存器中的 STATUS_IN、PGOODB 和 STATUS_OUT 位。
- 将外部 PG 信号置为无效。
- 将 $\overline{\text{FLT}}$ 信号置为有效（如果未屏蔽），将 FAULT_MASK 寄存器中的 OC_FLT 位设置为高电平。

备注

假设 VIN_UV_WARN 和 VIN_OV_WARN 事件不会由于阶跃负载瞬态而触发。

6.3.4.3 启动期间的工作电流限制

TPS1689 通过主动限制电流来应对启动期间的输出过流情况。启动电流限制在内部固定为 $I_{start\text{-}up}$。该器件会持续检测流经器件的电流 (I_{DEVICE})，并在 ILIM 引脚上提供模拟电流输出 (I_{ILIM})，进而根据 方程式 7 在 ILIM 引脚电阻器 (R_{ILIM}) 两端产生成比例的电压 (V_{ILIM})。

$$V_{ILIM} = I_{DEVICE} \times G_{ILIM} \times R_{ILIM} \tag{7}$$

其中 G_{ILIM} 是电流监测器增益 (I_{ILIM}: I_{DEVICE})

在电流调节期间，输出电压下降，导致 FET 上的器件功率耗散增加。如果器件内部温度 (T_J) 超过热关断阈值，则会关断 FET。当器件由于 TSD 故障而关断后，则根据 RETRY_CONFIG 寄存器设置，器件要么保持闩锁关闭，要么在延迟后自动重新启动。有关器件响应过热情况的更多详细信息，请参阅*过热保护* 部分。

备注

主动电流限制块在启动期间根据输出电压 (V_{OUT}) 采用折返机制。当 V_{OUT} 低于折返阈值 (V_{FB}) 时，会进一步降低电流限制阈值。

6.3.4.4 短路保护

在输出短路事件期间，流过器件的电流会迅速增大。当检测到输出短路时，内部快速跳变比较器会触发快速保护序列，以防止电流进一步增大并导致任何损坏或输入电源压降过大。此机制允许用户根据系统额定值调整快速跳变阈值，而不是使用固定高阈值，固定阈值可能并不适用于所有系统。快速跳变比较器采用可缩放阈值 (I_{SFT})，该阈值是断路器阈值 (I_{OCP}) 和数字可编程比例因子的函数。默认快速跳变比较器阈值在稳定状态期间等于 2 × I_{OCP}，在浪涌期间等于 2 × $I_{Startup}$。使用 DEVICE_CONFIG[12:11] 寄存器位，可以将稳定状态快速跳变阈值的比例因子编程为不同的值。可用编程选项为 1.5 ×、2 ×、2.5 × 和 8 ×。电流超过快速跳变阈值后，TPS1689 会在 t_{SFT} 内关断 FET。

该器件还采用更高的固定快速跳变阈值 (I_{FFT})，可在稳定状态期间（FET 处于线性区域）提供快速短路保护。当电流超过 I_{FFT} 后，会在 t_{FFT} 内将 FET 完全关断。

ADVANCE INFORMATION

ADVANCE INFORMATION

使用 DEVICE_CONFIG 寄存器中的 SC_RETRY 位，通过 PMBus® 寄存器写入或非易失性配置内存，可以配置快速跳变事件后的器件响应。有 2 个编程选项可用：

1. **SC_RETRY = 0（默认设置）：**该器件会闩锁故障并保持关闭状态，直到根据 RETRY_CONFIG 寄存器设置从外部或通过内部自动重试机制触发重新启动。

   因 DEVICE_CONFIG 寄存器中的 SC_RETRY 位为低电平而发生短路故障时，器件会：

   - 在 STATUS_BYTE 寄存器中设置 FET_OFF 和 NONE_OF_THE_ABOVE/UNKNOWN 位
   - 在 STATUS_WORD 寄存器的高字节中设置 OUT_STATUS、PGOODB 和 NONE_OF_THE_ABOVE/UNKNOWN 位
   - 在 STATUS_OUT 寄存器中设置 VOUT_UV_WARN 位
   - 在 STATUS_MFR_SPECIFIC_2 寄存器中设置 PGOODB 和 SC_FLT 位
   - 通过将 SMBA#（如果未被屏蔽）置为有效来通知主机，在 ALERT_MASK 寄存器中设置 PGOODB 和 STATUS_OUT 位。
   - 将外部 PG 信号置为无效。
   - 将 $\overline{\text{FLT}}$ 信号（如果未被屏蔽）置为有效，在 FAULT_MASK 寄存器中将 SC_FLT 位设置为高电平。
2. **SC_RETRY = 1：**该器件会尝试在短的抗尖峰脉冲间隔 (30 µs) 后完全重新开启 FET。这使 FET 能够在瞬态过流事件后快速尝试和恢复，并更大限度地减少输出电压下降。但是，如果故障仍然存在，该器件会进入电流限制状态，从而导致结温升高并最终进入热关断状态。该器件会闩锁故障并保持关闭状态，直到根据 RETRY_CONFIG 寄存器设置从外部或通过内部自动重试机制触发重新启动。有关器件响应过热情况的详细信息，请参阅*过热保护*部分。

   因 DEVICE_CONFIG 寄存器中的 SC_RETRY 位为高电平而发生短路故障时，器件会：

   - 在 STATUS_BYTE 寄存器中设置 FET_OFF、STATUS_TEMP 和 NONE_OF_THE_ABOVE/UNKNOWN 位
   - 在 STATUS_WORD 寄存器的高字节中设置 OUT_STATUS、MFR_STATUS、PGOODB 和 NONE_OF_THE_ABOVE/UNKNOWN 位
   - 在 STATUS_OUT 寄存器中设置 VOUT_UV_WARN 位
   - 在 STATUS_TEMP 寄存器中设置 OT_FLT 位
   - 在 STATUS_MFR_SPECIFIC 寄存器中设置 SOA_FLT 位
   - 在 STATUS_MFR_SPECIFIC_2 寄存器中设置 PGOODB 位
   - 通过将 SMBA#（如果未被屏蔽）置为有效来通知主机，在 ALERT_MASK 寄存器中设置 PGOODB、MFR_STATUS、STATUS_TEMP 和 STATUS_OUT 位。
   - 将外部 PG 信号置为无效。
   - 将 $\overline{\text{FLT}}$ 信号（如果未被屏蔽）置为有效，在 FAULT_MASK 寄存器中将 SOA_FLT 和 TEMP_FLT 位设置为高电平。

图 6-5 展示了 TPS1689 电子保险丝的短路响应。

在某些系统（例如刀片服务器和电信设备）中，多个可热插拔刀片或线路卡通过公共电源背板连接。在切换大电流时，背板的电感负载可能导致瞬态电流，进而对相邻卡片产生电流尖峰。这些尖峰可能大到足以触发电子保险丝的快速跳变比较器。TPS1689 使用专有算法避免在此类情况下发生误触发，从而确保系统的不间断运行。

备注

- 设置 STATUS_MFR_SPECIFIC_2 寄存器中的 VIN_TRAN 状态位，以指示是否检测和屏蔽了输入线路瞬态事件。

Copyright © 2025 Texas Instruments Incorporated

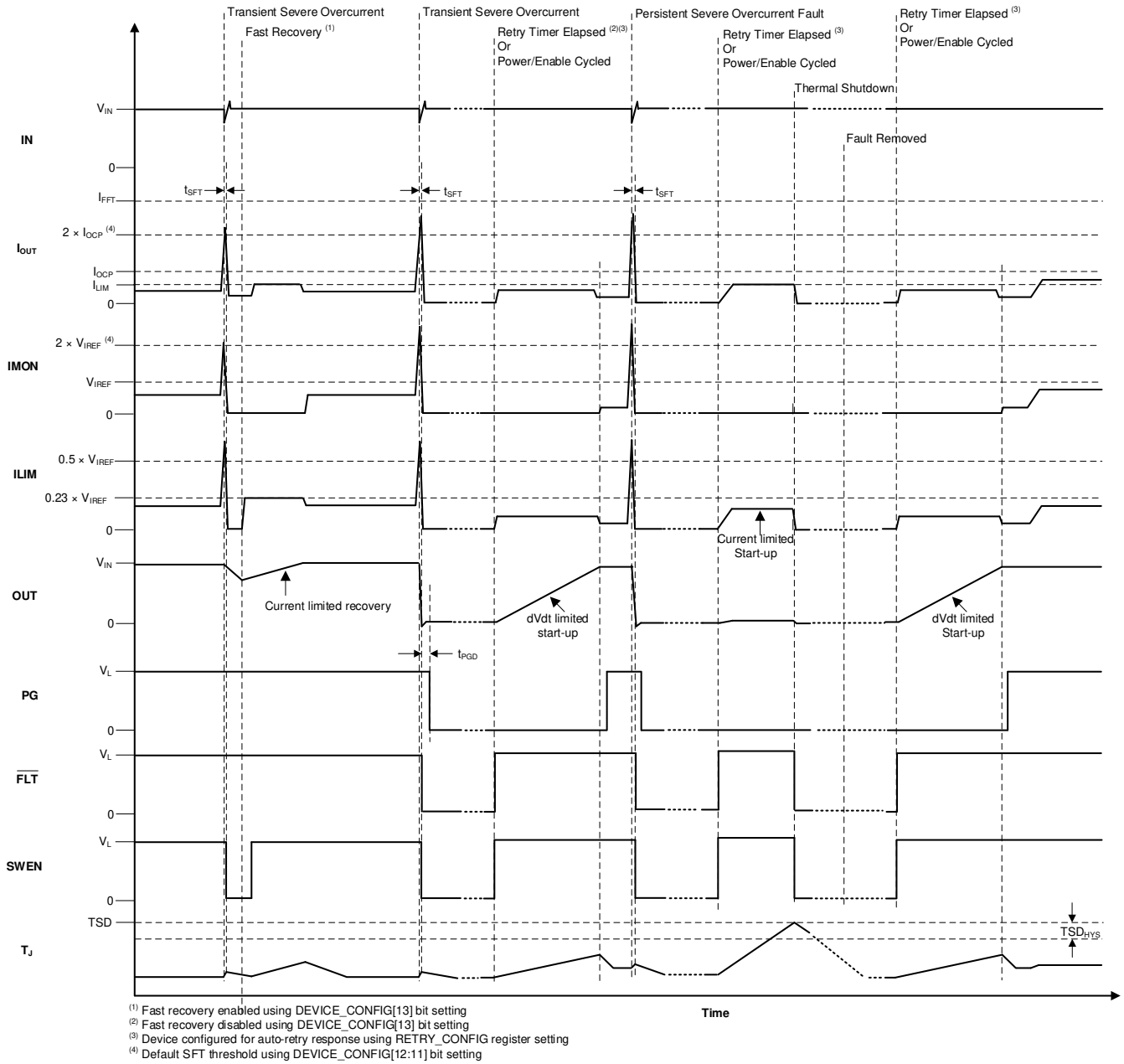


图 6-5. 短路响应

6.3.5 模拟负载电流监测器 (IMON)

TPS1689 通过在 IMON 引脚上提供与流过 FET 的电流成比例的模拟电流，使系统能够精确监测输出负载电流。电流输出的好处是，信号可以在电路板上路由，而不会由于相邻布线的压降或噪声耦合而增加明显的误差。电流输出还允许将多个电子保险丝器件（TPS1689 或 TPS1685x）的 IMON 引脚连接在一起，以获得并联配置中的总电流。IMON 信号可以通过在监测点的电阻器上施加电压来转换为电压。用户可以检测 R_{IMON} 两端的电压 (V_{IMON}) 以使用方程式 8 来获得输出负载电流的测量值。

$$I_{OUT} = \frac{V_{IMON}}{G_{IMON} \times R_{IMON}} \quad (8)$$

ADVANCE INFORMATION

TPS1689 IMON 电路旨在提供高带宽和高精度，适用于各种负载和温度条件，不受电路板布局布线和其他系统运行条件的影响。此设计允许将 IMON 信号用于先进的动态平台电源管理技术（如 Intel PSYS 或 PROCHOT），以更大限度地提高系统功耗和平台吞吐量，而不会影响安全性或可靠性。

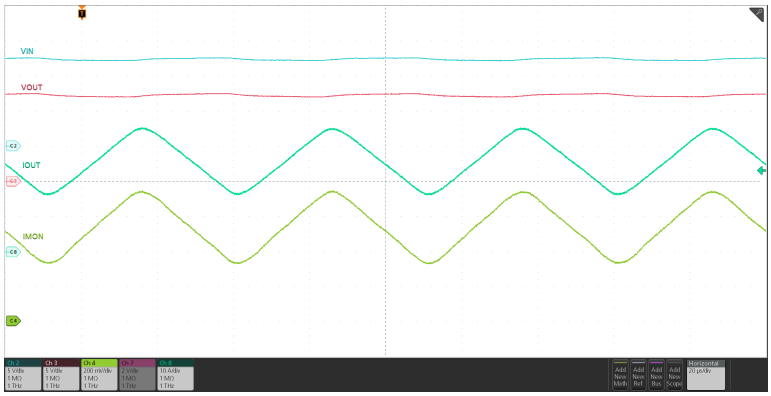


图 6-6. 模拟负载电流监测器响应

备注

1. IMON 引脚仅在稳定状态期间提供负载电流监测信息。在浪涌期间，IMON 引脚报告零负载电流。
2. ILIM 引脚始终报告单个器件的负载电流，也可用作每个单独器件的模拟负载电流监测器。
3. TI 建议在 IMON 引脚和 GND 之间添加一个 22pF 电容器，以滤除噪声。
4. 必须注意尽量减少 ILIM 引脚上的寄生电容，以避免在启动期间对过流和短路保护时序产生任何影响。

6.3.6 过热保护

TPS1689 采用内部热关断机制来在内部 FET 过热而无法安全运行时保护自身。当 TPS1689 检测到热过载时，器件会关断。此后，器件会保持闩锁状态，直到器件下电上电或重新启用，或者在延迟后根据器件自动重试配置自动重新启动。

过热阈值有一个默认阈值 (TSD)，可根据系统需求使用 OT_FLT 寄存器以数字方式编程为较低的值。

表 6-1. 过热保护总结

自动重试配置	进入 TSD	退出 TSD
闭锁	V_{TEMP} ≥ OT_FLT 阈值或 T_J ≥ TSD	V_{TEMP} < OT_FLT - OT_{Hys} 或 T_J < TSD – TSD_{HYS} VDD 下电上电至 0V 然后高于 $V_{UVP(R)}$，或者 EN/UVLO 切换至低于 $V_{SD(F)}$
自动重试	V_{TEMP} ≥ OT_FLT 阈值或 T_J ≥ TSD	V_{TEMP} < OT_FLT - OT_{Hys} 或 T_J < TSD – TSD_{HYS} 重试计时器到期，或 VDD 下电上电至 0V 然后高于 $V_{UVP(R)}$，或者 EN/UVLO 切换至低于 $V_{SD(F)}$

6.3.7 模拟结温监测器 (TEMP)

TPS1689 通过在 TEMP 引脚上提供与裸片温度成比例的模拟电压，使系统能够准确监测结温 (T_J)。此电压由 ADC 输入检测，并使用用于数字遥测的 READ_TEMPERATURE_1 PMBus® 命令报告。在涉及 TPS1689 和 TPS1685x 的多器件并联配置中，所有器件的 TEMP 输出可以连接在一起。在此配置中，TEMP 信号会报告链中最热器件的温度。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

备注

1. TEMP 引脚电压仅用于外部监测，不会干扰每个单独器件的过热保护方案（该方案完全基于内部温度监控器）。
2. TI 建议在 TEMP 引脚上添加 22pF 的电容，以滤除系统瞬态期间的毛刺。

6.3.8 FET 运行状况监测

TPS1689 可以检测并报告某些表明电源路径 FET 发生故障的情况。如果未检测到或未报告这些情况，则这些情况可能会因无法正确向负载供电或无法提供必要的保护级别而损害系统性能。检测到 FET 故障后，TPS1689 会尝试通过拉低栅极来关断内部 FET 并将 $\overline{FLT}$ 引脚置为有效。特定的 FET 故障类型也会在 STATUS_MFR_SPECIFIC 状态寄存器中报告。

- **D-S 短路：**D-S 短路可能会导致从电源到负载形成恒定的不受控制的电力输送路径，这可能是由于电路板组装缺陷或内部 FET 故障造成的。在启动时，通过在 FET 导通之前检查 V_{IN-OUT} 是否小于 V_{DSFLT} 来检测这种情况。如果是，器件会启动内部输出放电以尝试对输出进行放电。如果 V_{OUT} 在特定允许的间隔内未放电至低于 V_{FB}，则器件会将 $\overline{FLT}$ 引脚置为有效并设置 STATUS_MFR_SPECIFIC 状态寄存器中的 FET_FAULT_DS 位。

备注

可以选择设置 DEVICE_CONFIG 寄存器中的 DIS_VDSFLT 位，从而以数字方式禁用 D-S 故障检测。这允许器件在启动时进入预充电输出，而不会触发 D-S 故障。

- **G-D 短路：**TPS1689 始终通过检查栅极电压是否接近 V_{IN} 来检测此类 FET 故障，即使内部控制逻辑试图将 FET 保持在关断状态也不例外。如果检测到这种情况，器件会将 $\overline{FLT}$ 引脚置为有效并设置 STATUS_MFR_SPECIFIC 状态寄存器中的 FET_FAULT_GD 位。
- **G-S 短路：**TPS1689 在启动期间通过以下方法来检测此类 FET 故障：检查 FET G-S 电压是否未能在栅极驱动器导通后的特定超时时间段 (t_{SU_TMR}) 内达到必要的过驱电压。在稳定状态下，如果在控制器逻辑向栅极驱动器发出关断 FET 的信号之前 G-S 电压变为低电平，则会将其锁存为故障。如果检测到这种情况，器件会将 $\overline{FLT}$ 引脚置为有效并设置 STATUS_MFR_SPECIFIC 状态寄存器中的 FET_FAULT_GS 位。

6.3.9 单点故障缓解

TPS1689 依靠 IMON、ILIM 和 IREF 引脚上的正确元件连接和偏置，以及适当的阈值数字配置，在任何情况下提供过流和短路保护。作为一项额外的安全措施，该器件使用以下机制来确保器件提供某种形式的过流保护，即使这些引脚中的任何一个在系统中未正确连接或相关元件在现场出现故障，或者配置寄存器未正确编程也是如此。

6.3.9.1 IMON 引脚单点故障

- **IMON 引脚开路：**在这种情况下，在内部将 IMON 引脚电压上拉至更高的电压并超过阈值 (V_{IREF})，从而导致器件执行断路器操作，即使没有大电流流过器件也不例外。
- **IMON 引脚直接或通过非常低的电阻短接至 GND：**在这种情况下，IMON 引脚电压保持为低电压，即使有大电流流过器件也不允许超过阈值 (V_{IREF})，从而使主要过流保护机制失效。器件依靠内部过流检测机制来提供一定程度的保护作为备用措施。如果器件检测到超过备用电流检测阈值 (I_{OC_BKP}) 的情况但同时 IMON 引脚上的主要过流检测失败，则会触发单点故障检测并锁存故障。FET 被关断并且 $\overline{FLT}$ 引脚被置为有效。同时，设置 STATUS_MFR_SPECIFIC_2 寄存器中的 SPFAIL 状态位，并且 SMBA# 信号会置为有效。

6.3.9.2 IREF 引脚单点故障

- **IREF DAC 设置不正确或在外部强制设置为更高电压：**在这种情况下，根据建议的 I_{OCP} 或 I_{LIM} 计算结果，会在内部或外部将 IREF 引脚 (V_{IREF}) 上拉至高于目标值的电压，从而防止触发主要断路器、主动限流和短路保护，即使有大电流流过器件也不例外。器件依靠内部过流检测机制来提供一定程度的保护作为备用措施。如果器件检测到超过备用过流阈值 (I_{OC_BKP}) 的情况，但同时 ILIM 或 IMON 引脚上的主要过流或短路检测失败，则会触发单点故障检测并闩锁故障。FET 被关断并且 $\overline{FLT}$ 引脚被置为有效。同时，设置 STATUS_MFR_SPECIFIC_2 寄存器中的 SPFAIL 状态位，并且 SMBA# 信号会置为有效。

ADVANCE INFORMATION

- **IREF 引脚短接至 GND：**在这种情况下，V_{IREF} 阈值设置为 0V，从而导致器件执行主动限流或断路器操作，即使没有大电流流过器件也不例外。

6.3.10 通用数字输入/输出引脚

TPS1689 具有两 (2) 个通用数字输入/输出引脚，可根据系统需求配置这些引脚以提供不同的功能。

1. TEMP/EECLK/GPIO1（通用数字输出）
2. AUX/EEDATA/GPIO2（通用数字输出）

   这些引脚可以使用 DEVICE_CONFIG 寄存器位进行配置。

6.3.10.1 故障响应和指示 ($\overline{FLT}$)

表 6-2 汇总了器件如何应对各种故障情况。

表 6-2. 故障汇总

事件或条件	器件响应	内部锁存故障	$\overline{FLT}$ 引脚状态	引脚指示屏蔽选项	延迟
稳定状态	无	不适用	H	不适用	
浪涌	无	不适用	H	不适用	
过热	关断	Y	L	Y	
欠压 (EN/UVLO)	关断	N	H	不适用	
欠压 (VDD UVP)	关断	N	H	不适用	
欠压 (VIN UVP)	关断	N	H	不适用	
过压 (VIN OVP)	关断	N	H	不适用	
瞬态过流	无	N	H	不适用	
持续过流（稳定状态）	断路器	Y	L	Y	t_{ITIMER}
持续过流（启动）	电流限值	N	H	不适用	TSD 后
输出短路	快速跳变	Y	L	Y	t_{FT}
输出短路（快速恢复配置）	快速跳变后进行限流启动	N	H	不适用	
IMON 引脚开路（稳定状态）	关断	Y	L	Y	
IMON 引脚短路（稳定状态）	关断（如果 I_{OUT} > I_{OC_BKP}）	Y	L	Y	45 µs
IREF 引脚开路（启动）	关断（如果 I_{OUT} > I_{OC_BKP}）	Y	L	Y	
IREF 引脚开路（稳定状态）	关断（如果 I_{OUT} > I_{OC_BKP}）	Y	L	Y	t_{ITIMER}
IREF 引脚短路（稳定状态）	关断	Y	L	Y	
IREF 引脚短路（启动）	关断	Y	L	Y	
启动超时	关断	Y	L	N	t_{SU_TMR}
FET 运行状况故障 (G-S)	关断	Y	L	Y	10 µs
FET 运行状况故障 (G-D)	关断	Y	L	Y	
FET 运行状况故障 (D-S)	关断	N	L	Y	t_{SU_TMR}

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

表 6-2. 故障汇总（续）

事件或条件	器件响应	内部锁存故障	$\overline{FLT}$ 引脚状态	引脚指示屏蔽选项	延迟
外部故障（当器件不处于 UV 或 OV 状态时，在外部将 SWEN 拉至低电平）	关断	Y	L	Y	

发生故障后，器件的响应因 RETRY_CONFIG 寄存器设置而异。器件根据上表闩锁故障，此后会遵循自动重试或闩锁响应。对于自动重试配置，闩锁的故障还会触发自动重试计时器的启动，同时保持 $\overline{FLT}$ 引脚拉至低电平。在计时器周期 (t_{RETRY}) 到期时，$\overline{FLT}$ 引脚下拉被释放，器件准备自动重新启动。当器件再次导通时，它遵循正常的 DVDT 限制启动序列。

唯一的例外情况是在短路故障期间，当使用 DEVICE_CONFIG 寄存器中的 SC_RETRY 位将器件配置为快速恢复时。在这种情况下，器件会快速关断，然后以限流方式自动重新导通。这允许系统尝试从任何瞬态故障中快速恢复。有关更多详细信息，请参阅短路保护。

对于内部闩锁的故障，对器件进行下电上电或将 EN/UVLO 引脚电压拉至低于 $V_{SD(F)}$ 可清除故障，并且将 $\overline{FLT}$ 引脚置为无效。此操作也会清除自动重试计时器。在这种情况下，将 EN/UVLO 拉至低于 UVLO 阈值对器件没有影响。这对于闩锁和自动重试配置都是如此。

在涉及 TPS1689 和 TPS1685x 的并联电子保险丝配置中，故障响应由作为主器件的 TPS1689 确定。不过，如果主器件未能记录故障，则辅助器件中的失效防护机制会将 SWEN 引脚拉至低电平以控制和关断整个链，并进入闩锁状态。此后，只能通过将 VDD 下电上电至低于 $V_{UVP(F)}$ 或通过将 EN/UVLO 引脚下电上电至低于 $V_{SD(F)}$ 来再次导通器件。

6.3.10.2 电源正常状态指示 (PG)

电源正常是一个高电平数字输出，当器件处于稳定状态并且能够提供最大功率时，该输出被置为有效高电平以指示这种情况。

表 6-3. PG 指示汇总

事件或条件	FET 状态	PG 引脚状态	PG 延迟
器件禁用 ($V_{EN} < V_{UVLO}$)	关闭	L	t_{PGD}
VIN 欠压（$V_{IN} < V_{UVP}$ 或 $V_{IN} <$ VIN_UV_FLT）	关闭	L	
VDD 欠压 ($V_{DD} < V_{UVP}$)	关闭	L	
VIN 过压 ($V_{IN} >$ VIN_OV_FLT)	关闭	L	t_{PGD}
稳定状态	打开	H	t_{PGA}
浪涌	打开	L	t_{PGA}
瞬态过流	打开	H	不适用
断路器（持续过流，随后 OC_TIMER 到期）	关闭	L	$t_{OC_TIMER} + t_{PGD}$
快速跳变	关闭	L ($V_{OUT} <$ VOUT_PGTH) H ($V_{OUT} >$ VOUT_PGTH)	t_{PGD} 不适用
过热	关断	L	t_{PGD}

上电后，PG 最初被拉至低电平。器件启动一个浪涌序列，在此序列中，栅极驱动器电路开始从内部电荷泵对栅极电容充电。当 FET 栅极电压达到完全过驱时（指示浪涌序列已完成并且器件能够提供全功率），PG 引脚在抗尖峰脉冲时间 (t_{PGA}) 后被置为高电平有效。通过设置 DEVICE_CONFIG 寄存器中的 PG_DVDT_DLY 位，选择性地增加 PG 生效延迟。

ADVANCE INFORMATION

如果输出电压在正常运行期间的任意时刻降至阈值以下或器件检测到故障（短路除外），则 PG 会失效。PG 失效阈值可通过 VOUT_PGTH 寄存器进行数字编程。PG 置为无效抗尖峰脉冲时间为 t_{PGD}。

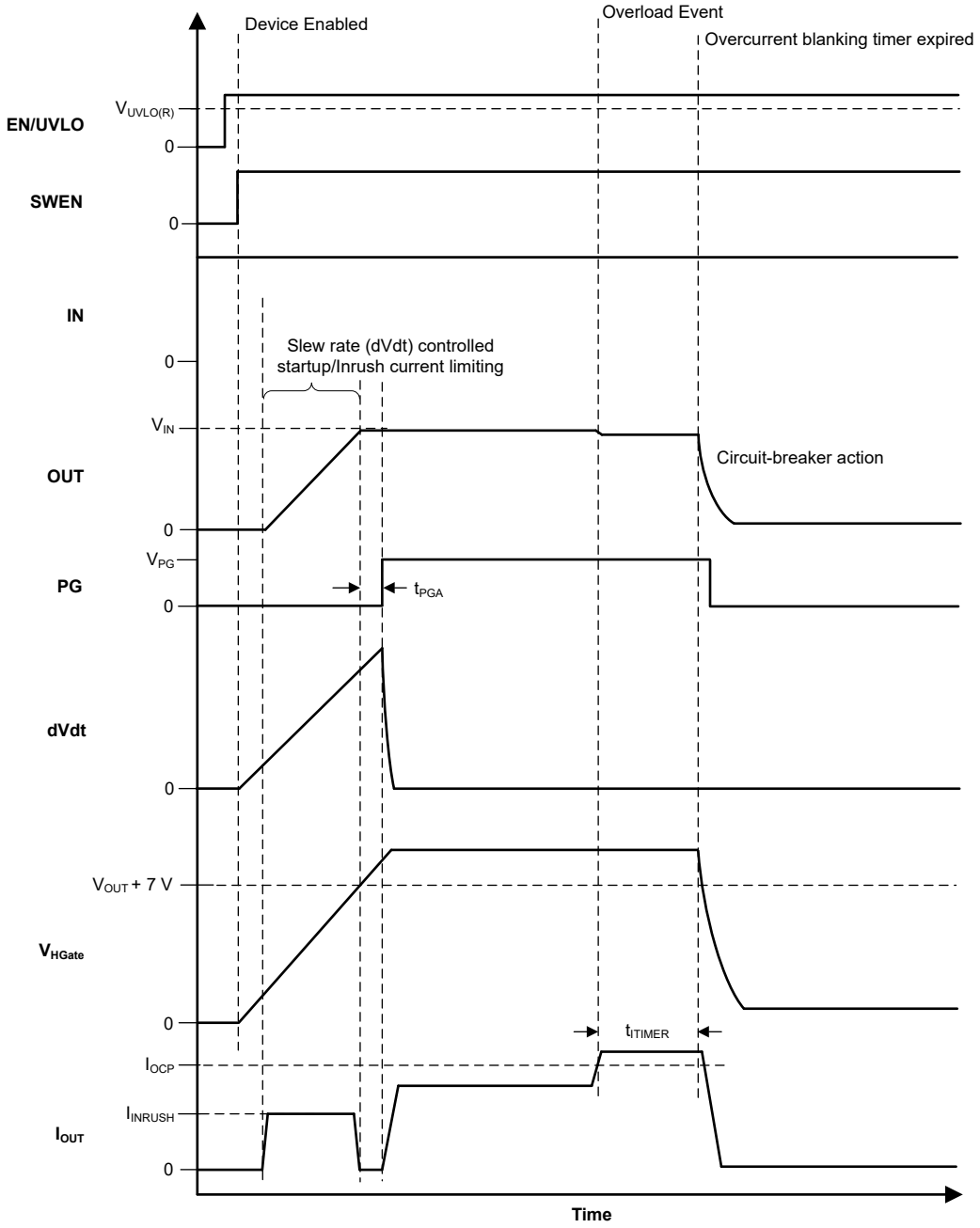


图 6-7. TPS1689 PG 时序图

PG 为漏极开路引脚，必须上拉至外部电源。

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

备注

当器件未通电时，PG 引脚应保持低电平。不过，在这种情况下，没有有源下拉来将该引脚一直驱动至 0V。如果 PG 引脚被上拉至即使器件未通电也存在的独立电源，则此引脚上可能会出现一个小电压，具体取决于引脚灌电流，这是上拉电源电压和电阻的函数。尽可能减小灌电流，以使该引脚电压保持在足够低的水平，使得在此情况下不会被相关的外部电路检测为逻辑高电平。

ADVANCE INFORMATION

ADVANCE INFORMATION

6.3.10.3 并联器件同步 (SWEN)

SWEN 引脚是一个信号引脚，当 FET 必须导通时，该引脚被驱动为高电平。当它（在内部或外部）被驱动为低电平时，它会强制驱动程序电路将 FET 保持在关断状态。在并联电子保险丝系统，TPS1689 主控制器使用该引脚来控制其他电子保险丝。它还允许采用并联配置的多个器件同步开/关转换。

表 6-4. SWEN 汇总

器件状态	FET 驱动器状态	SWEN
稳定状态	打开	H
浪涌	打开	H
过热关断	关闭	L
自动重试计时器正在运行	关闭	L
器件禁用 (V_{EN} < V_{UVLO})	关闭	L
VIN 欠压（V_{IN} < V_{UVP} 或 V_{IN} < VIN_UV_FLT）	关闭	L
VDD 欠压 (V_{DD} < V_{UVP})	关闭	L
插入延迟	关闭	L
VIN 过压 (V_{IN} > VIN_OV_FLT)	关闭	L
瞬态过流	打开	H
断路器（持续过流，随后 OC_TIMER 到期）	关闭	L
快速跳变	关闭	L
快速跳变响应单次触发运行 (DEVICE_CONFIG[13] = 1)	关闭	L
快速跳变响应单次触发到期 (DEVICE_CONFIG[13] = 1)	打开	H
FET 运行状况故障	关闭	L
外部故障（SWEN 被并联链中的辅助器件拉低）	关闭	L（即使辅助器件在一段时间后释放下拉电阻器，TPS1689 也会保持低电平）
单点故障 (IMON/IREF)	关闭	L

SWEN 是一个开漏引脚，内部上拉至内部电源。

SWEN 具有内部超时电路。如果 SWEN 在长时间 (tSWENTO) 内（在内部或外部）保持低电平，它会复位逻辑 (FAST_REC = 0)，以便下次在 SWEN 变为高电平后器件启动时，它遵循正常的浪涌序列。在其他情况下，它可能会绕过浪涌序列并执行限流启动以实现快速恢复。

在主器件和辅助器件并联的配置中，主器件使用 SWEN 引脚来控制辅助器件的导通和关断转换。同时，该引脚支持辅助器件将任何可能会阻止其导通的故障或其他情况传达给主器件。

为了保持状态机同步，这些器件依赖于 SWEN 电平转换以及握手时序。这可确保所有器件以相同的方式同步导通和关断（例如，dVdt 控制或限流启动）。SWEN 控制和握手逻辑中还有失效防护机制，可确保即使主器件在发生故障时无法控制，也能安全地关断整个链。

备注

TI 建议将 SWEN 引脚上的寄生负载保持在最低水平，以避免出现同步时序问题。

Copyright © 2025 Texas Instruments Incorporated

6.3.11 堆叠多个电子保险丝以使可扩展性不受限制

对于所需电流高于单个 TPS1689 所支持电流的系统，可以将 TPS1689 与一个或多个 TPS1685x 器件并联，以提供所需的总系统电流。由于传统电子保险丝的路径电阻不匹配（包括各个器件的 R_{DSON} 差异以及寄生 PCB 布线电阻），因此在稳定状态期间它们无法平均分摊电流。这种情况可能会导致系统中出现多个问题：

1. 一些器件承载的电流始终高于另一些器件，这可能导致这些器件的故障加速，并导致系统整体运行寿命缩短。
2. 因此，承载更高电流的电路板、器件、迹线和通孔上会形成热点，从而导致 PCB 的可靠性问题。此外，这一问题使热建模和电路板热管理对设计人员而言更具挑战性。
3. 承载更高电流的器件可能会过早达到其各自的断路器阈值，即使系统总负载电流低于整体断路器阈值也是如此。此操作可能会导致电子保险丝链在正常运行期间误跳变。这会降低并联链的载流能力。换句话说，与单个电子保险丝的电流额定值总和相比，必须降低并联电子保险丝链的电流额定值。此降低额定值系数取决于路径电阻不匹配、并联器件数量和各个电子保险丝断路器精度。

降低额定值的需要会对系统设计产生不利影响。设计人员不得不做出以下权衡之一：

1. 将系统的工作负载电流限制在电子保险丝链的降额后过电流阈值以下。本质上，这意味着平台功能低于电源 (PSU) 所支持的水平。
2. 增加整体断路器阈值，从而允许所需的系统负载电流通过而不会发生跳变。因此，电源 (PSU) 必须略大，以在故障期间提供更高的电流，从而解决整体断路器精度下降的问题。

无论在哪种情况下，系统的电源利用率都会很差，这可能意味着系统吞吐量不理想或安装和运营成本增加，或两者兼而有之。

TPS1689 和 TPS1685x 器件使用专有技术来解决这些问题，并通过根据需要并联尽可能多的电子保险丝来提供无限可扩展性。并联电子保险丝不会产生严重不均衡的电流或任何精度下降。

为了使该方案正常工作，必须按以下方式连接器件：

- 将所有器件的 SWEN 引脚连接在一起。
- 必须将所有器件的 IMON 引脚连接在一起。连接在一起的 IMON 引脚上的 R_{IMON} 电阻值可以使用方程式 9 计算得出。

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP(TOTAL)}} \tag{9}$$

- 必须将所有器件的 IREF 引脚连接在一起。TPS1689 使用其内部 DAC 为整个链生成 V_{IREF} 基准电压，可以通过向 VIREF 寄存器写入 PMBus® 进行编程。这样可以在系统运行期间动态调整过流保护阈值。还可以通过外部低阻抗精确基准电压源驱动 IREF 引脚。
- 每个器件的启动电流限制和有源电流均流阈值固定为 $I_{start\text{-}up}$。如果电流尝试超过 $I_{start\text{-}up}$，则每个器件会将其限制为该值。

备注

1. 当在稳定状态下流过任何电子保险丝的电流超过通过 R_{ILIM}（其电阻值根据方程式 10 计算得出）设置的单独均流阈值时，将启用主动均流方案。

$$R_{ILIM} = \frac{1.1 \times V_{IREF}}{3 \times G_{ILIM} \times I_{LIM(ACS)}} \tag{10}$$

2. 当系统总电流超过系统过流（断路器）阈值 ($I_{OCP(TOTAL)}$) 时，主动均流方案将停用。

ADVANCE INFORMATION

6.3.11.1 启动期间的电流平衡

TPS1689 在启动期间实施专有的电流平衡机制，从而允许并联连接的 TPS1689 和 TPS1685x 器件分流浪涌电流并将热应力分散到所有器件。此特性有助于所有器件成功完成启动，避免某些电子保险丝过早进入热关断状态。这实际上增加了并联链的浪涌电流能力。改进的浪涌性能使得在高电流平台上支持非常大负载电容器成为可能，并且不会影响浪涌时间或系统可靠性。

6.3.12 快速输出放电 (QOD)

TPS1689 具有集成输出放电功能，可使用内部恒定电流 (I_{QOD}) 灌电流路径将 OUT 引脚上的电容器放电至 GND。当 EN/UVLO 保持低电平时 ($V_{SD(F)} < V_{EN} < V_{UVLO(F)}$) 并至少持续最短间隔 ($t_{QOD}$) 时，将会激活输出放电功能。输出放电功能有助于快速消除大输出电容器上残留的电荷，并防止总线长时间保持在某个未定义的电压。当 $V_{OUT} < V_{FB}$ 或者器件检测到故障时，将会禁用输出放电。

输出放电功能会导致器件内部功率耗散过多，从而导致结温 (T_J) 升高。如果结温 (T_J) 超过器件过热阈值 (TSD)，则会禁用输出放电，以避免器件长期降级。

备注

在主要和辅助并联电子保险丝配置中，TI 建议将 EN/UVLO 电压保持在辅助电子保险丝的 $V_{UVLO(F)}$ 阈值以下，以激活链中所有电子保险丝的输出放电。

6.3.13 写保护功能 (WP#)

WP# 允许引脚控件禁用 PMBUS 写入访问以增强保护。除通过 PMBUS 寄存器 MFR_WRITE_PROTECT 进行软件控制外，这还提供硬件引脚控件以禁用对 PMBUS 的写入访问。引脚控件的优先级高于 MFR_WRITE_PROTECT 寄存器。将 WP# 引脚接地会禁用对 PMBUS 寄存器的写入访问。如果该引脚悬空，则 MFR_WRITE_PROTECT 寄存器控制对 PMBUS 寄存器的写入访问。

6.3.14 PMBus® 数字接口

TPS1689 是一款带嵌入式数字遥测控制器块的 PMBus® 目标器件。此器件可使用一组预定义的命令来控制、配置、监测和调试系统，从而实现与主机控制器的双向通信。

TPS1689 符合 PMBus® 规范版本 1.3 第 I 部分和第 II 部分。

6.3.14.1 PMBus® 器件寻址

TPS1689 使用 7 位 I2C 器件寻址。在 ADDR0 和 ADDR1 引脚上使用不同的引脚绑定组合最多可以生成 25 个不同的地址，如 表 6-5 所示。这允许多个器件连接到同一条 I2C 总线。

表 6-5. TPS1689 PMBus® 地址解码

ADDR0 引脚	ADDR1 引脚	PMBus® 器件地址
开路	开路	0x40（默认值）。可以使用编程到 Config NVM 空间中 PMBUS_ADDR 寄存器的用户定义地址进行覆盖。
开路	GND	0x41
开路	75kΩ 至 GND	0x42
开路	150 kΩ 至 GND	0x43
开路	267 kΩ 至 GND	0x44
GND	开路	0x45
GND	GND	0x46
GND	75kΩ 至 GND	0x47

Copyright © 2025 Texas Instruments Incorporated

表 6-5. TPS1689 PMBus® 地址解码（续）

ADDR0 引脚	ADDR1 引脚	PMBus® 器件地址
GND	150 kΩ 至 GND	0x48
GND	267 kΩ 至 GND	0x49
75kΩ 至 GND	开路	0x4A
75kΩ 至 GND	GND	0x4B
75kΩ 至 GND	75kΩ 至 GND	0x4C
75kΩ 至 GND	150 kΩ 至 GND	0x4D
75kΩ 至 GND	267 kΩ 至 GND	0x4E
150 kΩ 至 GND	开路	0x50
150 kΩ 至 GND	GND	0x51
150 kΩ 至 GND	75kΩ 至 GND	0x52
150 kΩ 至 GND	150 kΩ 至 GND	0x53
150 kΩ 至 GND	267 kΩ 至 GND	0x54
267 kΩ 至 GND	开路	0x55
267 kΩ 至 GND	GND	0x56
267 kΩ 至 GND	75kΩ 至 GND	0x57
267 kΩ 至 GND	150 kΩ 至 GND	0x58
267 kΩ 至 GND	267 kΩ 至 GND	0x59

备注

1. TI 建议在 ADDR0 和 ADDR1 上使用低容差电阻器，以避免地址解码错误。
2. TI 建议将 10pF 电容器与 ADDR0 和 ADDR1 引脚上的电阻器并联，以提高防噪性能，从而实现正确的地址解码。

6.3.14.2 SMBus™ 协议

TPS1689 PMBus® 接口通过 SMBus 协议使用 I2C 物理接口（SCL、SDA）实现，以实现稳健的链路。支持以下特性：

- 快速模式支持（最高 1MHz I2C 时钟速度）
- 总线超时
- 支持字节、字和块读取/写入（有或无 PEC）
- 组命令支持
- SMBus 警报输出引脚 (SMBA#)，用于在某些系统警告/故障事件期间提醒/中断主机。
- 警报响应地址 (ARA) 支持

6.3.14.3 SMBus™ 消息格式

TPS1689 支持以下 SMBus 消息格式。

备注

所有这些命令都可以在具有或不具有可选 PEC 字节的情况下使用。

ADVANCE INFORMATION

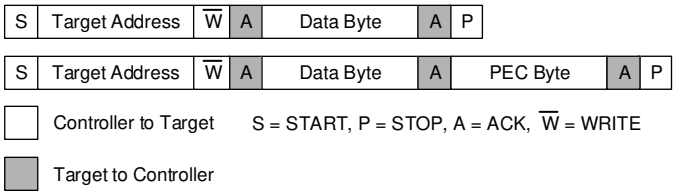


图 6-8. 发送字节

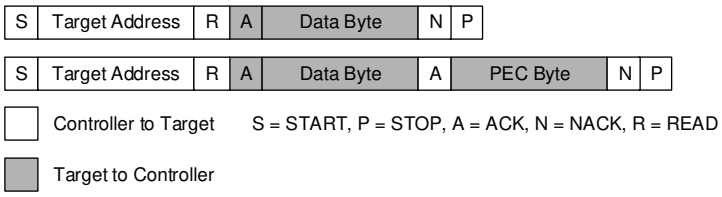


图 6-9. 接收字节

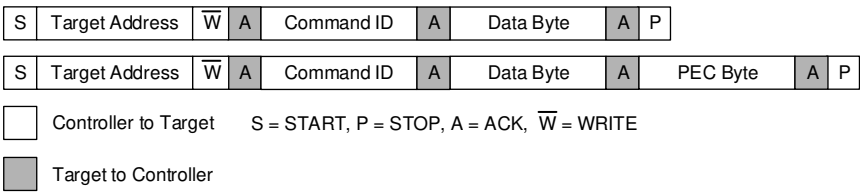


图 6-10. 写入字节

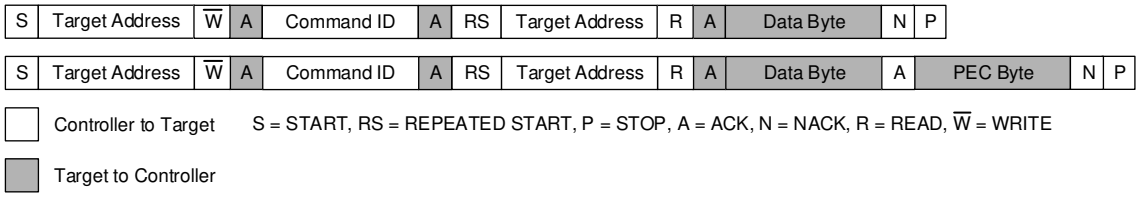


图 6-11. 读取字节

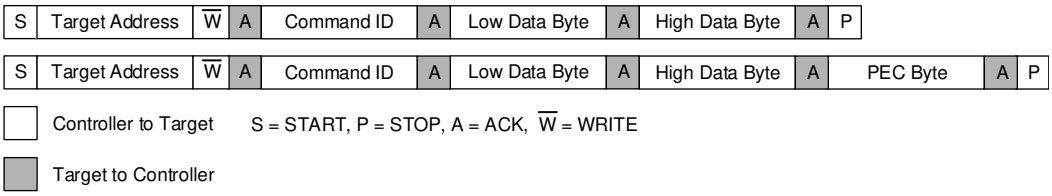


图 6-12. 写入字

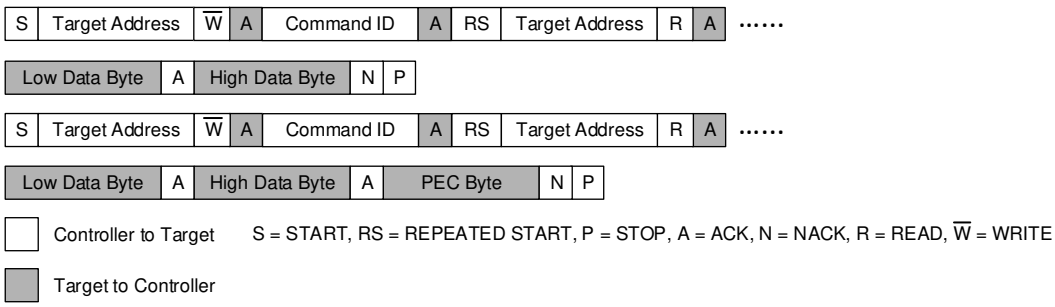


图 6-13. 读取字

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

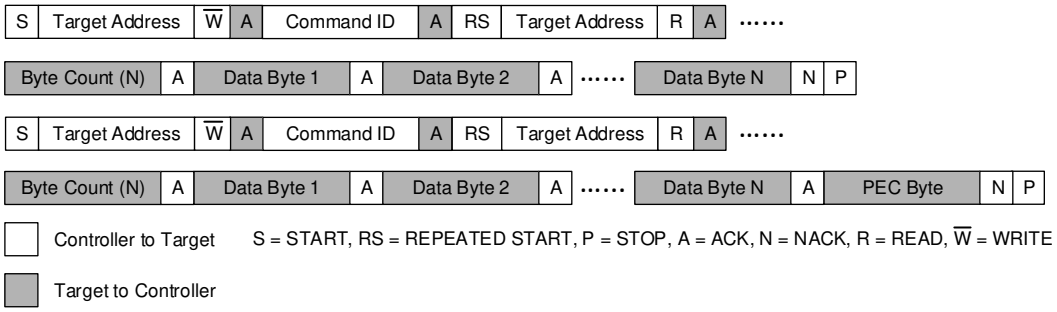


图 6-14. 块读取

6.3.14.4 数据包错误检查

TPS1689 针对所有 SMBus 事务支持可选的 PEC。

使用数据包错误检查时，在每个事务中的 STOP 位之前会添加一个额外的字节。

对于读取，PEC 字节从目标中读取，控制器会将其与自己的 PEC 字节计算值进行比较。对于写入，PEC 字节从控制器发送到目标，目标将其与自己的 PEC 字节计算值进行比较。

比较后，如果 PEC 字节不同，则目标会检测到 PEC 错误。此后，根据 PMBus® 规范采取以下措施：

- 不对命令进行响应或操作
- 刷新命令代码和任何接收到的数据
- 设置 STATUS_BYTE 寄存器中的 CML_ERR 位
- 设置 STATUS_CML 寄存器中的 INV_PEC 位

且

- 将 SMBA# 线拉至低电平，通知控制器故障状态

6.3.14.5 组命令

根据 PMBus® 规范的要求，TPS1689 支持组命令协议。组命令协议用于向多个 PMBus® 目标器件发送命令。命令以一次连续传输的方式发送。当目标器件检测到结束命令发送的 STOP 条件时，它们都开始执行收到的命令。

并非所有目标器件都需要接收相同的命令。

一个组命令数据包中最多只能向一个器件发送一个命令。

组命令协议不得与要求接收器件使用数据进行响应的命令（例如 STATUS_BYTE 命令）一同使用。

组命令协议使用 REPEATED START 条件来分离每个器件的命令。组命令协议从 START 条件开始，后跟第一个接收命令的目标器件的七位地址，然后是写入位零 (0)。辅助器件 ACK 和主机控制器发送一条包含相关数据字节的命令。

最后一个数据字节发送到第一个器件后，主机控制器不会发送 STOP 条件。相反，它会发送 REPEATED START 条件，后跟第二个接收命令的器件的七位地址、写入位和命令代码以及相关的数据字节。

仅当这是最后一个接收命令的目标器件时（并且仅在这种情况下），主机控制器才会发送 STOP 条件。否则，主机控制器会发送 REPEATED START 条件并开始传输第三个接受命令的器件的地址。

该过程一直持续到所有目标器件都接收到命令代码、数据字节以及 PEC 字节（如果已使用并受支持）。然后，当所有目标器件都收到其信息时，主机控制器会发送 STOP 条件。

如果使用 PEC，则每个目标器件的子数据包都有自己的 PEC 字节，该字节仅针对该器件的子数据包计算，包括该目标器件的地址。

通过此协议接收到命令的目标器件检测到 STOP 条件时，它们将立即开始执行接收到的命令。

ADVANCE INFORMATION

当使用组命令协议进行数据包错误检查时，仅使用每个目标器件的地址、命令和数据字节来计算 PEC 字节。例如，使用器件地址 1 计算 PEC 1，包括写入位、命令代码 1 和与命令代码 1 相关的数据。PEC 1 只需由器件地址为 1 的器件进行计算。

同样，PEC 字节 2 使用器件地址 2 计算得出，包括写入位、命令代码 2 和与命令代码 2 关联的数据。器件 1 在重复启动后不得继续计算 PEC 1。

6.3.14.6 SMBus™ 警报响应地址 (ARA)

当总线上有多个目标器件且它们的 SMBA# 引脚也连接在一起时，如果一个或多个目标器件将 SMBA# 置为有效，则主机控制器需要一种方法来识别总线上的这些目标器件。为此，它使用 ARA 机制，该机制通过向 ARA 广播地址 0x0C 发送读取命令来启动。

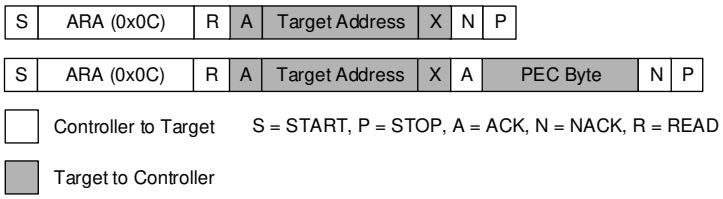


图 6-15. ARA 消息协议

ARA 自动掩码是为响应 ARA 成功读取而设置的掩码。ARA 读取操作会返回总线上 SMBA# 置为有效的最低寻址目标器件的 PMBus® 地址。ARA 读取成功意味着该目标器件是返回其地址的器件。当目标器件响应 ARA 读取时，它会释放 SMBA# 信号。当总线上设置了 SMBA# 的最后一个目标器件成功报告其地址时，SMBA# 信号将失效。

TPS1689 释放 SMBA# 信号的方式是针对 ARA 读取时存在的所有故障情况设置 ARA 自动掩码位。所有状态寄存器仍将显示故障情况，但不会再次针对该故障生成 SMBA# 警报，直到主机向该部件发出 CLEAR_FAULTS 命令以清除 ARA 自动掩码。这必须作为维护器件上 SMBA# 条件的常规部分来完成，即使未完成 ARA 读取也是如此。

有关 PMBUS 命令的列表，请参阅随附的 PDF

6.3.14.7 PMBus® 命令

表 6-6 显示了 TPS1689 电子保险丝支持的 PMBus® 命令列表。

表 6-6. TPS1689 PMBus® 命令列表

命令名称	代码	类型	说明	PMBus® 事务	默认值	存储在片上非易失性内存中	存储在 EEPROM 中
操作	01h	控制	电子保险丝开/关控制	带 PEC 的读取/写入字节	0x80	不适用	不适用
CLEAR_FAULTS	03h	控制	清除所有故障状态位和黑盒 RAM	发送带 PEC 的字节	不适用	不适用	不适用
RESTORE_FACTORY_DEFAULTS	12h	控制	将所有配置寄存器初始化/复位为其出厂默认值	发送带 PEC 的字节	不适用	不适用	不适用
STORE_USER_ALL	15h	控制	将配置值存储到 NVM/EEPROM	发送带 PEC 的字节	不适用	不适用	不适用
RESTORE_USER_ALL	16h	控制	使用 NVM/EEPROM 中存储的用户编程值初始化所有配置寄存器	发送带 PEC 的字节	不适用	不适用	不适用
BB_ERASE	F5h	控制	擦除外部 EEPROM 中的黑盒数据	发送带 PEC 的字节	不适用	不适用	不适用

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

表 6-6. TPS1689 PMBus® 命令列表（续）

命令名称	代码	类型	说明	PMBus® 事务	默认值	存储在片上非易失性内存中	存储在 EEPROM 中
FETCH_BB_EEPROM	F6h	控制	将黑盒 EEPROM 内容获取到内部影子寄存器中	发送带 PEC 的字节	不适用	不适用	不适用
CLEAR_BB_RAM	FCh	控制	清除 bbox RAM 的内容	发送带 PEC 的字节	不适用	不适用	不适用
POWER_CYCLE	D9h	控制	断电输出并在通过 RETRY_CONFIG 寄存器进行编程的延迟后重新启动	发送带 PEC 的字节	不适用	不适用	不适用
MFR_WRITE_PROTECT	F8h	控制	为 OPERATION 和 POWER_CYCLE 命令、配置寄存器、NVM 和 EEPROM 启用/禁用写入保护	带 PEC 的读取/写入字节	0x00	不适用	不适用
CAPABILITY	19h	遥测	支持的 PMBus® 特性	带 PEC 的读取字节	0xD0	Y	N
STATUS_BYTE	78h	遥测	状态寄存器低字节	带 PEC 的读取字节	未定义	N	N
STATUS_WORD	79h	遥测	状态寄存器字	带 PEC 的读取字	未定义	N	Y
STATUS_OUT	7Ah	遥测	OUT 总线状态	带 PEC 的读取字节	未定义	N	N
STATUS_IOUT	7Bh	遥测	OUT 电流状态	带 PEC 的读取字节	未定义	N	N
STATUS_INPUT	7Ch	遥测	IN 总线状态	带 PEC 的读取字节	未定义	N	Y
STATUS_TEMP	7Dh	遥测	器件温度状态	带 PEC 的读取字节	未定义	N	N
STATUS_CML	7Eh	遥测	通信、内存、逻辑状态	带 PEC 的读取字节	未定义	N	N
STATUS_MFR_SPECIFIC	80h	遥测	特定于制造商的故障状态	带 PEC 的读取字节	未定义	N	Y
STATUS_MFR_SPECIFIC_2	F3h	遥测	其他特定于制造商的故障状态	带 PEC 的读取字	未定义	N	N
PMBUS_REVISION	98h	遥测	PMBus® 规范第 I 和 II 部分修订版 1.3	带 PEC 的读取字节	0x33	Y	N
MFR_ID	99h	遥测	制造商名称	带 PEC 的块读取 2 个字节	"TI"	Y	N
MFR_MODEL	9Ah	遥测	器件名称	带 PEC 的块读取 8 个字节	"TPS1689"	Y	N
MFR_REVISION	9Bh	遥测	器件修订版本	带 PEC 的块读取 1 个字节	0x01	Y	N
READ_VIN	88h	遥测	输入电压	带 PEC 的读取字	未定义	N	N
READ_VOUT	8Bh	遥测	输出电压	带 PEC 的读取字	未定义	N	N
READ_IIN	89h	遥测	输入电流	带 PEC 的读取字	未定义	N	N
READ_TEMPERATURE_1	8Dh	遥测	器件温度	带 PEC 的读取字	未定义	N	N
READ_VAUX	D0h	遥测	辅助模拟输入电压	带 PEC 的读取字	未定义	N	N
READ_PIN	97h	遥测	瞬时输入电源	带 PEC 的读取字	未定义	N	N

ADVANCE INFORMATION

ADVANCE INFORMATION

表 6-6. TPS1689 PMBus® 命令列表（续）

命令名称	代码	类型	说明	PMBus® 事务	默认值	存储在片上非易失性内存中	存储在 EEPROM 中
READ_EIN	86h	遥测	累积输入能量	带 PEC 的块读取 6 个字节	未定义	N	N
READ_VIN_AVG	DCh	遥测	平均输入电压	带 PEC 的读取字	未定义	N	N
READ_VIN_MIN	D1h	遥测	最小输入电压	带 PEC 的读取字	未定义	N	N
READ_VIN_PEAK	D2h	遥测	峰值输入电压	带 PEC 的读取字	未定义	N	Y
READ_VOUT_AVG	DDh	遥测	平均输出电压	带 PEC 的读取字	未定义	N	N
READ_VOUT_MIN	DAh	遥测	最小输出电压	带 PEC 的读取字	未定义	N	N
READ_IIN_AVG	DEh	遥测	平均输入电流	带 PEC 的读取字	未定义	N	N
READ_IIN_PEAK	D4h	遥测	峰值输入电流	带 PEC 的读取字	未定义	N	Y
READ_TEMP_AVG	D6h	遥测	平均器件温度	带 PEC 的读取字	未定义	N	N
READ_TEMP_PEAK	D7h	遥测	器件峰值温度	带 PEC 的读取字	未定义	N	Y
READ_PIN_AVG	DFh	遥测	平均输入电源	带 PEC 的读取字	未定义	N	N
READ_PIN_PEAK	D5h	遥测	峰值输入电源	带 PEC 的读取字	未定义	N	N
READ_SAMPLE_BUF	D8h	遥测	ADC 采样缓冲器	带 PEC 的块读取 64 个字节	未定义	N	N
READ_BB_RAM	FDh	遥测	黑盒 RAM 寄存器	带 PEC 的块读取 7 个字节	未定义	N	Y
READ_BB_EEPROM	F4h	遥测	黑盒 EEPROM 内容	带 PEC 的块读取 16 个字节	未定义	N	Y
BB_TIMER	FAh	遥测	黑盒嘀嗒计时器	带 PEC 的读取字节	未定义	N	Y
PMBUS_ADDR	FBh	配置	针对 ADDR0 = 开路和 ADDR1 = 开路设置的 PMBus® 器件地址	带 PEC 的读取/写入字节	0x40	Y	Y
VIN_UV_WARN	58h	配置	输入欠压警告阈值	带 PEC 的读取/写入字	0x0095	N	N
VIN_UV_FLT	59h	配置	输入欠压故障阈值	带 PEC 的读取/写入字	0x008D	Y	Y
VIN_OV_WARN	57h	配置	输入过压警告阈值	带 PEC 的读取/写入字	0x00A5	N	N
VIN_OV_FLT	55h	配置	输入过压故障阈值	带 PEC 的读取/写入字	0x000E	Y	Y
VOUT_UV_WARN	43h	配置	输出欠压警告阈值	带 PEC 的读取/写入字	0x0095	N	N
VOUT_PGTH	5Fh	配置	电源正常状态取消置为有效的输出阈值	带 PEC 的读取/写入字	0x008D	Y	Y
OT_WARN	51h	配置	过热警告阈值	带 PEC 的读取/写入字	0x007E	N	N
OT_FLT	4Fh	配置	过热故障阈值	带 PEC 的读取/写入字	0x0085	Y	Y
PIN_OP_WARN	6Bh	配置	输入过电警告阈值	带 PEC 的读取/写入字	0x00FF	N	N

Copyright © 2025 Texas Instruments Incorporated

表 6-6. TPS1689 PMBus® 命令列表（续）

命令名称	代码	类型	说明	PMBus® 事务	默认值	存储在片上非易失性内存中	存储在 EEPROM 中
IIN_OC_WARN	5Dh	配置	输入过流警告阈值	带 PEC 的读取/写入字	0x00FF	N	N
VIREF	E0h	配置	用于电流调节和保护块的基准电压	带 PEC 的读取/写入字节	0x32	Y	Y
AUX/TEMP/EEDATA/EECLK/GPIOx 配置	E1h	配置	AUX/EEDATA/GPIO2 与 AUX/EECLK/GPIO1 引脚配置	带 PEC 的读取/写入字节	0x00	Y	Y
SMBA_FLTb_CONFIG	E2h	配置	SMBA/FLTb 引脚配置	带 PEC 的读取/写入字节	0x00	Y	Y
ALERT_MASK	DBh	配置	SMB 警报置为有效屏蔽	带 PEC 的读取/写入字	0x0100	N	N
FAULT_MASK	E3h	配置	$\overline{\text{FLT}}$ 置为有效屏蔽	带 PEC 的读取/写入字	0x0000	Y	Y
DEVICE_CONFIG	E4h	配置	器件配置	带 PEC 的读取/写入字	0x1400	Y	Y
BB_CONFIG	E5h	配置	黑盒配置	带 PEC 的读取/写入字节	0x00	Y	Y
OC_TIMER	E6h	配置	瞬态过流消隐计时器	带 PEC 的读取/写入字节	0x14	N	N
RETRY_CONFIG	E7h	配置	自动重试配置	带 PEC 的读取/写入字节	0x84	Y	Y
ADC_CONFIG_1	E8h	配置	ADC 配置	带 PEC 的读取/写入字节	0x00	N	N
ADC_CONFIG_2	E9h	配置	ADC 配置	带 PEC 的读取/写入字节	0x00	N	N
PK_MIN_AVG	EAh	配置	峰值/最小值/平均值配置	带 PEC 的读取/写入字节	0x00	N	N
PSU_VOLTAGE	ECh	配置	PSU 标称电压	带 PEC 的读取/写入字节	0x9D	N	N
INS_DLY	F9h	配置	插入延迟	带 PEC 的读取/写入字节	0x00	Y	Y
IMON 偏移校准	F2h	配置	IMON 偏移配置	读取/写入字节	0x00	Y	Y
LOAD_IMON_OFFSET	CAh		不适用		0x00	Y	Y
用户数据	F7h	配置	用户存储的通用数据		0x00	Y	Y

6.3.14.8 模数转换器

TPS1689 集成了一个 10 位、460KSPS SAR ADC，前面有一个模拟 MUX。以下信号可由 ADC 采样：

1. VIN
2. VOUT
3. VIMON
4. VTEMP
5. VAUX
6. ADDR0
7. ADDR1

ADC 在输入端使用 5kHz 低通滤波器来抑制高频噪声（在 ADC 奈奎斯特带宽之外）并防止别名使用。

备注

ADC 还支持高性能模式，对采样速率进行折衷，以提高 DNL 和 INL。在此模式下，采样速率降至 270KSPS。通过在 DEVICE_CONFIG 寄存器中设置 ADC_HI_PERF 位，可以选择此模式。

ADVANCE INFORMATION

在正常运行期间，ADC 会自动对通道进行排序。ADC 通道序列发生器管理用于采样的 MUX 通道选择。

备注

- 仅在启动时对 ADDR0 和 ADDR1 信号进行采样，以解码 PMBus® 目标地址。
- ADC 实现了后台自校准，可消除 ADC 固有的偏移和增益误差。

器件还支持在 RAM 中缓冲所选参数的多个样本，由主机使用 ADC_SAMPLE_BUF 块读取命令来读取这些样本。这允许系统设计人员在给定的间隔内重建该参数的时间域曲线/波形。这在设计/调试期间非常有用，因为它的功能与内置的“数字示波器”类似。用于缓冲采样的 ADC 通道和抽取率/采样跳过计数可以使用对 ADC_CONFIG_2 寄存器的 PMBus® 写入进行用户配置。

TPS1689 可以对原始 ADC 采样数据进行后处理，以便计算以下推导出的参数：

1. VIN 平均值
2. VIN 峰值
3. VIN 最小值
4. VOUT 平均值
5. VOUT 最小值
6. IIN 平均值
7. IIN 峰值
8. 引脚
9. PIN 平均值
10. PIN 峰值
11. EIN
12. 温度平均值
13. 温度峰值

由于内部噪声，单个 ADC 样本的误差可能较高。通过对更多的样本数求平均值，可以提高 ADC SNR 和遥测精度。用户可以使用 PK_MIN_AVG 寄存器对要取平均值的样本数进行编程。还可以使用 PK_MIN_AVG 寄存器重置最小值、最大值和平均值。

TPS1689 对 ADC 采样数据进行数字比较，以检测以下系统事件。

1. VIN UV WARN
2. VIN UV FAULT
3. VIN OV WARN
4. VOUT PGOOD
5. IIN OC WARN
6. OT WARN
7. OT FAULT
8. PIN OP WARN

比较结果反映在 PMBus®状态寄存器中，可以配置为触发其他操作，例如 FET 关闭（保护响应）、针对故障的 $\overline{\text{FLT}}$ 输出置为有效、针对故障/警告的 SMBA# 信号置为有效和黑盒 RAM/EEPROM 更新。

6.3.14.9 数模转换器

TPS1689 集成了多个 DAC，用于设置各种块的阈值或增益：

1. **VIREF：**这是 6 位缓冲电压输出 DAC，为过流保护、短路保护和有源电流均流块提供可编程阈值。可以使用 VIREF 寄存器对此进行编程。该信号始终在内部可用于这些块，并且可以选择性地引到 IREF 引脚，以驱动并行链中的其他器件。
2. **IDVDT：** 这是 2 位电流输出 DAC，在 DVDT 引脚上输入电流以提供输出转换率 (DVDT) 控制。此 DAC 可以使用 DEVICE_CONFIG[10:9] 寄存器位来编程。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

3. **VOV：**这是 8 位 DAC，可为 VIN 过压保护比较器提供可编程阈值。此 DAC 可以使用 VIN_OV_FLT 寄存器位来编程。

6.3.14.10 DIRECT 格式转换

对于遥测和配置参数，TPS1689 支持 DIRECT 格式。使用 方程式 11 和 方程式 12，可以将遥测或配置参数的数字代码转换为等效的实际单位。

- **解释接收到的值：**

  主机系统使用 方程式 11 将从 PMBus® 器件接收到的值转换为 V、A、°C 或 W 的读数：

$$X = \frac{1}{m}\left(Y \times 10^{-R} - b\right) \tag{11}$$

  其中：

  - X 是以适当单位（V、A、°C 或 W）计算得出的“实际”值；
  - m 是斜率系数，是一个两字节二进制补码整数；
  - Y 是从 PMBus® 器件接收的两字节二进制补码整数；
  - b 是偏移量，是两字节二进制补码整数；
  - R 是指数，是单字节二进制补码整数。

- **发送值：**

  要发送值，主机必须使用 方程式 12 查找 Y 的值：

$$Y = (mX + b) \times 10^{R} \tag{12}$$

  其中：

  - Y 是要发送到单位的两字节二进制补码整数；
  - m 是斜率系数，是两字节二进制补码整数；
  - X 是要转换以进行传输的“实际”值，以 V、A、°C 或 W 等单位表示；
  - b 是偏移量，是两字节二进制补码整数；
  - R 是指数，是相当于单字节二进制补码整数的十进制值。

表 6-7. TPS1689 PMBus® DIRECT 格式转换指南

参数	单位	零代码模拟值	满标度数字代码	满标度模拟值	m	b	R
READ_VIN	V	0	0x3FF	87.75	1166	0	- 2
VIN_UV_FLT	V	0	0xFF	87.75	2906	0	- 3
VIN_UV_WARN	V	0	0xFF	87.75	2906	0	- 3
VIN_OV_WARN	V	16	0xFF	87.75	3554	−56864	- 3
VIN_OV_FLT	V	16	0xFF	80.00	3984	− 63750	- 3
READ_VOUT	V	0	0x3FF	87.75	1166	0	- 2
VOUT_UV_WARN	V	0	0xFF	87.75	2906	0	- 3
VOUT_PGTH	V	0	0xFF	87.75	2906	0	- 3
VAUX	V	0	0x3FF	1.95	5251	0	- 1
READ_VTEMP	°C	− 229.3	0x3FF	501.40	140	32103	- 2
OT_WARN	°C	− 228.7	0xFF	499.80	35	8005	- 2
OT_FLT	°C	− 228.7	0xFF	499.80	35	8005	- 2
VIMON	V	0	0x3FF	1.95	5251	0	- 1

ADVANCE INFORMATION

表 6-7. TPS1689 PMBus® DIRECT 格式转换指南（续）

参数	单位	零代码模拟值	满标度数字代码	满标度模拟值	m	b	R
READ_IOUT	A	0	0x3FF	42.02	24347	0	- 3
OC_WARN	A	0	0xFF	42.02	6069	0	- 3
VIREF	V	0.3	0x3F	1.19	7111	– 2133	- 2
PSU_VOLTAGE	V	0	0xFF	85.00	3000	0	- 3
READ_PIN	W	0	0x3FF	3687.06	2775	0	- 4
PIN_OP_WARN	W	0	0xFF	3687.06	6916	0	- 5
READ_EIN	J	0	0x7FFF	543.68	60	0	0

6.3.14.11 黑盒故障记录

黑盒功能极大地增强了系统设计人员在设计/开发和现场故障分析期间调试电源路径相关问题的能力。除通过各种状态寄存器获取参数数据和事件信息的快照外，TPS1689 还提供附加信息，有助于当事件在特定时间间隔内发生时重新创建事件序列。此信息位于片上易失性内存和外部 I2C EEPROM（连接在 EECLK/EEDATA 引脚上，并可通过 PMBus® 访问。

备注

一旦 VDD 上提供稳定的电源，PMBus® 引擎就会启动并运行，独立于 VIN 和其他相关内部节点。这可以确保黑盒内容可以通过在 VDD 引脚上加电从现场返回单元读回，即使 VIN 侧或电源 FET 上有损坏也是如此。

在器件运行期间，黑盒信息存储在七 (7) 字节深的黑盒缓冲器 RAM 内。在任何时间点，发出 READ_BB_RAM 命令都会检索一个序列中最近的七 (7) 个事件以及彼此相对的时间戳。该缓冲器 RAM 的每个字节保存有关单个事件的以下信息：

1. 3 位事件标识符
2. 5 位值，指示由于上一个事件而经过的时间延迟。更低的 4 位计时器值表示在黑盒 RAM 中注册事件后自由运行的黑盒嘀嗒计时器的快照。第 5 位指示计时器是否自上次事件以来至少溢出一次。

事件标识符和相对计时器信息有助于系统设计人员在事件发生时重建事件时间表，从而与查看状态寄存器的单个快照相比，增强调试功能。黑盒嘀嗒计时器是一种自由运行的计时器，每次发生事件后都会复位为零。通过 BB_CONFIG 寄存器可以配置计时器更新速率。这允许用户根据他们的调试需求，在精细的时序分辨率和更长的时间范围之间进行权衡。BB_TIMER 寄存器中的 BB_TMR_EXP 位指示黑盒嘀嗒计时器是否至少自上次事件以来已溢出。该位指示 RAM 中的事件条目是相对较新还是较旧。当定时器溢出时，该位被闩锁，并在下一个事件发生时，与自由运行的定时器一起复位为零。

以下事件将触发对黑盒 RAM 进行写入：

1. VIN_UV_WARN
2. VIN_OV_WARN
3. OC_WARN
4. OT_WARN
5. OC_DET
6. IN_OP_WARN

一旦器件遇到全局故障或警报事件（基于 ALERT_MASK），黑盒 RAM 内容、状态寄存器、峰值输入电压、峰值输入电流、峰值器件温度和黑盒计时器值就会通过 EECLK/EEDATA 引脚写入一个外部 EEPROM。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

备注

EEPROM 接口是一个标准 I2C 控制器，以 400kHz 的时钟速度运行。TI 建议使用容量至少为 1Kbits 且可以进行 16 字节页面寻址的 I2C EEPROM。兼容的 EEPROM 器件示例包括 24LC04、24AA04 等。

当满足以下条件时，黑盒 RAM 和一些状态寄存器（STATUS_WORD、STATUS_MFR_SPECIFIC 和 STATUS_INPUT）以及某些参数（VIN_PEAK、IIN_PEAK 和 TEMPERATURE_PEAK）的内容将存储到外部 EEPROM 的页 0 中。同时，黑盒 RAM 内容和黑盒滴答计时器值被锁定。

1. 通过将 DEVICE_CONFIG 寄存器中的 EXT_EEPROM 位设置为高电平，可以成功地连接外部 EEPROM。确保这两 (2) 个选定的 GPIO 引脚分别物理连接到电路板上的 EEPROM 时钟和数据引脚。
2. BB_CONFIG 寄存器中设置了三个 BB EEPROM 写入触发器位中的任何一个。

黑盒 EEPROM 内容：

1. BB_RAM_0 至 BB_RAM_6 [七 (7) 个字节]
2. BB_TIMER [一 (1) 个字节]
3. STATUS_WORD [两 (2) 个字节]
4. STATUS_MFR_SPECIFIC [一 (1) 个字节]
5. STATUS_INPUT [一 (1) 个字节]
6. VIN_PEAK [10 位 ADC 输出数据中的一 (1) 个字节、八 (8) 个 MSB]
7. IIN_PEAK [10 位 ADC 输出数据中的一 (1) 个字节、八 (8) 个 MSB]
8. TEMPERATURE_PEAK [10 位 ADC 输出数据中的一 (1) 个字节、八 (8) 个 MSB]
9. CHECKSUM [一 (1) 个字节]

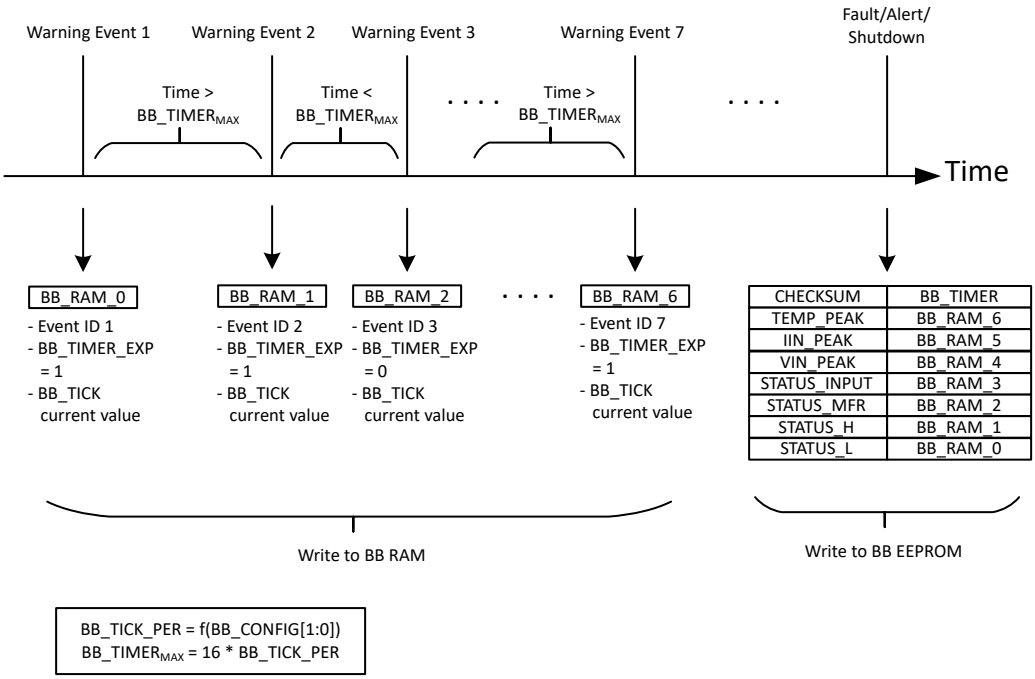


图 6-16. 黑盒操作示例

6.4 器件功能模式

器件的特性取决于工作模式。表 6-8 总结了多种器件功能模式。

ADVANCE INFORMATION

表 6-8. 基于 EN/UVLO 引脚的器件功能模式

引脚条件	器件状态	输出放电
EN/UVLO > $V_{UVLO(R)}$	完全导通	禁用
$V_{SD(F)}$ < EN/UVLO < $V_{UVLO(F)}$ (time < t_{QOD})	FET 关断	禁用
$V_{SD(F)}$ < EN/UVLO < $V_{UVLO(F)}$ (time > t_{QOD})	FET 关断	启用
EN/UVLO < $V_{SD(F)}$	关断	禁用

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

7.1 应用信息

TPS1689 是一款高电流电子保险丝，通常用于输入电源轨保护和监测应用。此器件的工作电压范围为 9V 至 80V，支持各种用户可调节和可编程保护选项。该器件能够控制浪涌电流，并提供过压、过流、短路和过热保护。该器件可以用于各种系统，例如服务器主板、附加卡、显卡、加速器卡、企业交换机、路由器等。可以使用后续小节中介绍的设计过程，根据应用要求选择支持的元件值。此外，Web 产品文件夹中还提供了电子表格设计工具 *TPS1689x 设计计算器*。

7.1.1 单器件独立运行

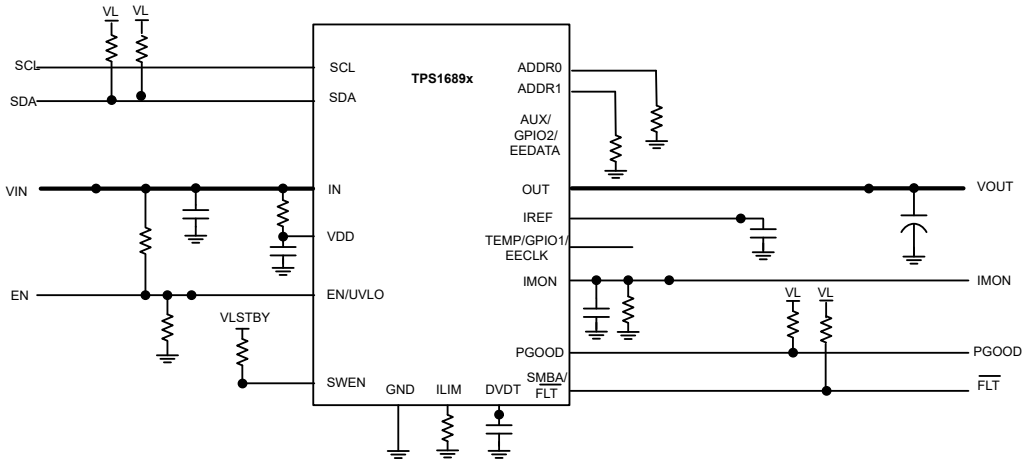


图 7-1. 单器件独立运行

7.1.2 单个 TPS1689 和多个 TPS1685 器件，并联连接

如果应用需要更高电流输入保护以及用于遥测、控制和可配置性的数字接口，则可以使用与 TPS1689 并联的一个或多个 TPS1685 器件，如 图 7-2 所示。

ADVANCE INFORMATION

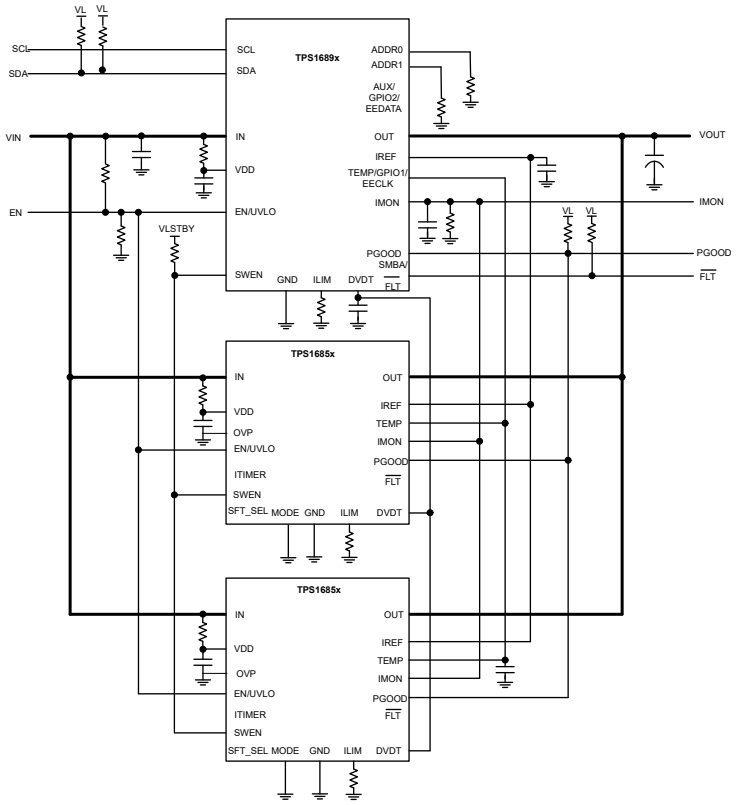


图 7-2. TPS1689 与 TPS1685x 并联连接，通过 PMBus® 提供更高电流支持

在此配置中，TPS1689 担任主器件，控制链中指定为辅助器件的其他 TPS1685x 器件。此配置通过按如下方式连接主器件来实现：

1. 通过 R-C 滤波器将 VDD 连接至 IN。
2. 通过电容器将 DVDT 连接至 GND。
3. 通过电容器将 IREF 连接至 GND。
4. 通过电阻器将 IMON 连接至 GND。
5. 通过电阻器将 ILIM 连接至 GND。

必须按以下方式连接辅助器件：

1. 通过 R-C 滤波器将 VDD 连接至 IN。
2. 将 MODE 引脚连接至 GND。
3. ITIMER 引脚保持开路。
4. 通过电阻器将 ILIM 连接至 GND。

必须将所有器件的以下引脚连接在一起：

1. IN
2. OUT
3. EN/UVLO
4. DVDT
5. SWEN
6. PGOOD
7. IMON
8. IREF
9. TEMP

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

在此配置中，所有器件同时上电和启用。

- TPS1689 监视 VIN、VOUT、IMON 和 TEMP 组合，并通过 PMBus® 遥测接口进行报告。
- 默认情况下，所有器件的 OVLO 阈值均设置为最大值。对于 TPS1685x 器件，OV 阈值在硬件中是固定值，无法更改。通过对 VIN_OV_FLT 寄存器进行 PMBus® 写入，可以降低 TPS1689 OV 阈值。在这种情况下，TPS1689 在 OV 条件下使用 SWEN 引脚关闭 TPS1685x 器件。
- 所有器件的 UVLO 阈值均由 EN/UVLO 引脚上从 IN 到 GND 的外部电阻分压器设置。通过对 VIN_UV_FLT 寄存器进行 PMBus® 写入，可以更改 TPS1689 UV 阈值。在这种情况下，TPS1689 在 UV 条件下使用 SWEN 引脚关闭 TPS1685x 器件。
- 在浪涌期间，所有器件的输出均基于 DVDT 电容器一起斜升。但是，通过对 DEVICE_CONFIG[10:9] 寄存器进行 PMBus® 写入，可以配置 TPS1689 DVDT 源电流，以更改整个链的浪涌行为。TPS1689 控制整个链的 DVDT 斜升速率，辅助器件只需遵循斜升速率即可。
- TPS1689 使用其内部 DAC 设置 VIREF 阈值电压，从而控制并行链的整体过流阈值。VIREF 电压可以通过 PMBus® 进行编程，从而更改过流阈值。
- TPS1689 通过对 OC_TIMER 寄存器进行 PMBus® 写入，控制整个系统的瞬态过流消隐间隔 (t_{OC_TIMER})。数字计时器到期后，TPS1689 会拉低 SWEN 引脚以向所有器件发出信号，从而同时断开电路。
- 系统电源正常 (PGOOD) 指示是所有单独器件 PGOOD 指示的组合。所有器件将其各自的 PGOOD 引脚保持低电平，直到其电源 FET 完全导通。所有器件达到稳定状态后，会释放其各自的 PGOOD 引脚下拉，并且整个链的 PGOOD 信号被置为高电平。TPS1685x 辅助器件仅在启动期间控制系统 PGOOD 置位。处于稳定状态后，只有 TPS1689 根据 VOUT_PGTH 寄存器设置控制 PGOOD 的取消置位。
- 整个系统的故障指示 ($\overline{FLT}$) 由 TPS1689 提供。但是，每个辅助器件也会独立将自己的 $\overline{FLT}$ 置为有效。

上电：上电或启用后，所有电子保险丝器件最初都将其 SWEN 保持在低电平，直到内部块正确偏置和初始化为止。之后，每个器件都会释放自己的 SWEN。在所有器件释放其 SWEN 后，组合的 SWEN 变为高电平，并且这些器件已准备好同时导通其各自的 FET。

浪涌：在浪涌期间，由于 DVDT 引脚一起连接到单个 DVDT 电容器，因此所有器件以相同的压摆率 (SR) 启用输出。根据 方程式 13 和 方程式 14 选择公共的 DVDT 电容器 (C_{DVDT})。

$$SR\left(\frac{V}{ms}\right) = \frac{I_{INRUSH}\,(mA)}{C_{OUT}\,(\mu F)} \tag{13}$$

$$C_{dVdt}\,(pF) = \frac{50000 \times k}{SR\left(\frac{V}{ms}\right)} \tag{14}$$

有关更多详细信息，请参阅 节 6.3.4.1 段。

内部平衡电路可确保在启动期间在所有器件之间均衡负载电流。此操作可防止某些器件导通速度比其他器件更快并且与其他器件相比承受更大热应力的情况。这会阻止并联链过早关闭或部分关闭，甚至导致造成器件 SOA 损坏。电流平衡方案可确保链的浪涌能力根据并联连接的器件数量而扩缩，从而确保在启动期间以更大的输出电容或更高的负载成功启动。在启动期间，所有器件将其各自的 PGOOD 信号保持为低电平。输出完全斜升并达到稳定状态后，每个器件都会释放自己的 PGOOD 下拉。由于所有器件的 DVDT 引脚连接在一起，因此所有器件的内部栅极高电平检测同步进行。器件之间可能存在某种阈值或时序不匹配，从而导致以交错方式将 PGOOD 置为有效。不过，由于所有器件的 PGOOD 引脚连接在一起，只有在所有器件都释放其 PGOOD 下拉之后，组合的 PGOOD 信号才会变为高电平。这会向下游负载发出信号，表明可以获取电源。

稳定状态：在稳定状态期间，所有器件都使用主动均流机制几乎平均分摊电流，该机制会主动调节相应器件 R_{DSON}，以在并联链中的所有器件上均匀分配电流。PGOOD 置为有效后，仅由 TPS1689 根据 VOUT_PGTH 寄存器设置来控制取消置位。

稳定状态期间的过流：并联链的断路器阈值基于系统总电流，而不是基于流过各个器件的电流。为此，将所有器件的 IMON 引脚一起连接到一个连接到 GND 的电阻器 (R_{IMON})。同样，所有器件的 IREF 引脚连接在一起，

ADVANCE INFORMATION

TPS1689 使用内部可编程 DAC (VIREF)，为所有器件中的过流保护模块生成公共基准。此操作有助于尽可能地减小 I_{IREF} 差异对器件之间过流阈值的整体不匹配的影响。

在这种情况下，请按照下面的公式选择 R_{IMON}：

$$R_{IMON} = \frac{V_{IREF}}{G_{IMON} \times I_{OCP(TOTAL)}} \tag{15}$$

每个器件的启动电流限制和有源电流均流阈值可使用 ILIM 引脚独立设置。必须根据下面的公式选择 TPS1689 和 TPS1685 的 R_{ILIM} 值。

$$R_{ILIM} = \frac{1.1 \times N \times R_{IMON}}{3} \tag{16}$$

其中 N = 并联链中的器件数 (1 × TPS1689 + (N - 1) × TPS1685x)

其他不同的情况：IREF 引脚可通过具有低阻抗的外部精确电压基准驱动。

在过流事件期间，同时触发所有器件的过流检测。这进而触发 TPS1689 中的过流消隐计时器 (OC_TIMER)。TPS1689 使用 OC_TIMER 到期事件作为触发器来将所有器件的 SWEN 拉至低电平，从而同时针对整个链路启动断路器操作。此机制可确保器件之间电流分布、过流阈值和 OC_TIMER 间隔不匹配不会降低整个并联链的断路器阈值或过流消隐间隔的精度。不过，辅助器件也会维护其备用过流计时器，并且当主器件未能在特定的时间间隔内关断整个链时触发关断整个链。

严重过流（短路）：如果输出端存在严重故障（例如，通过低阻抗路径短接到地），电流会快速累积到很高的值并在每个器件中触发快速跳变响应。这些器件使用两个阈值实现快速跳变保护 – 一个是用户可调节的阈值，另一个是固定的阈值（仅在稳定状态期间为 I_{FFT}）。在快速跳变之后，TPS1689 依靠 DEVICE_CONFIG 寄存器中的 SC_RETRY 配置位设置，确定整个链是进入闩锁故障，还是以电流限制方式重新启动来执行快速恢复。如果它进入闩锁故障，器件将保持闩锁状态，直到器件下电上电或重新启用，或者在延迟一段时间后根据 RETRY_CONFIG 寄存器设置自动重试。

7.1.3 多个 TPS1689 器件：具有单独遥测功能的并联连接

如果应用程序需要更高电流支持以及单独数字接口（用于每个电子保险丝的遥测、控制和可配置性），可根据需要使用多个独立的 TPS1689，而不是 1 个 TPS1689 和多个 TPS1685x。

需要对与多个 TPS1685x 并联的 TPS1689 进行一些修改，如 图 7-3 中所示

- 引脚 IMON 要分开。每个器件将针对自己的 OCP 响应进行配置。单个 OCP 阈值应设置为第 1/N 个系统 OCP 阈值，其中 N 是并联器件的总数。
- 两个器件的 PMBus 地址设置为不同的值，以便可以独立访问每个器件。
- /FLT 引脚保持分离，以便轻松调试哪个器件遇到故障。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

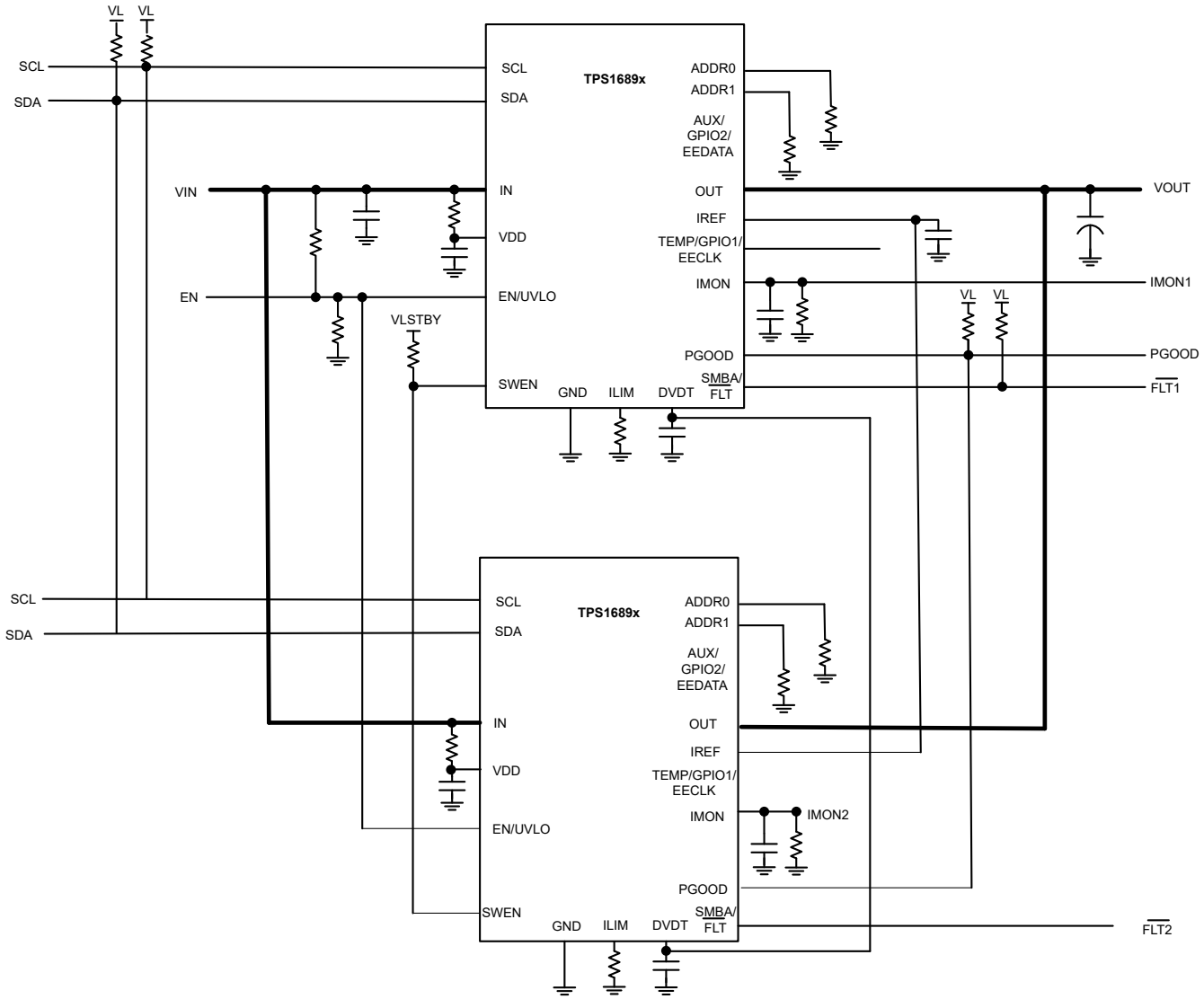


图 7-3. 通过多个 TPS1689 实现独立堆叠

7.1.4 多器件，独立运行（多区域）

如果系统需要将公共源的电源分配到不同的电源区域，可以如 图 7-4 所示使用连接的多个 TPS1689 器件，为每个区域提供独立的监测和保护。

ADVANCE INFORMATION

ADVANCE INFORMATION

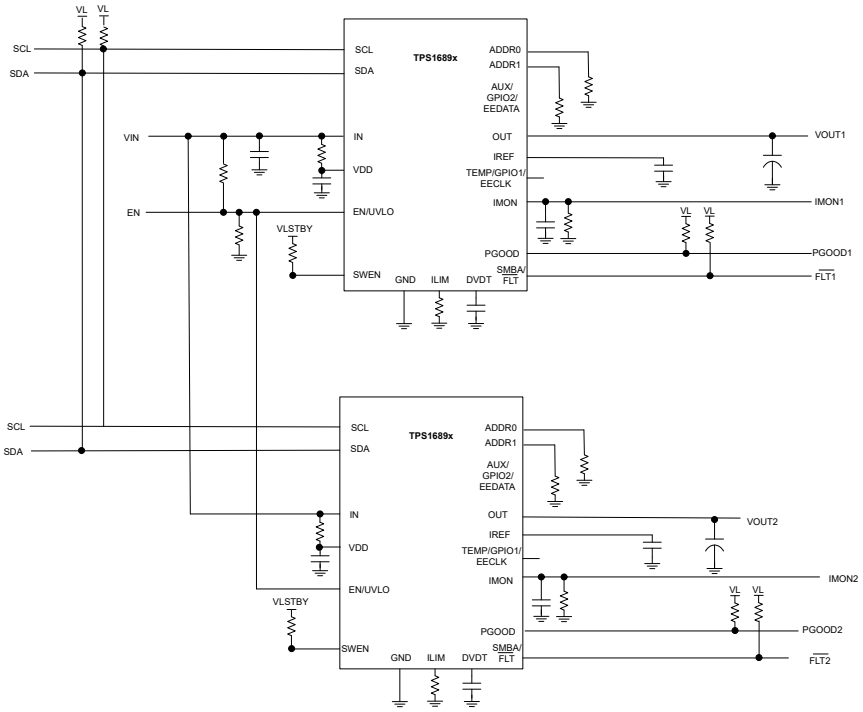


图 7-4. 多个 TPS1689 器件为系统中的不同区域供电

在该配置中，每个器件的以下引脚连接到其他器件上的相应引脚。

1. IN
2. EN/UVLO
3. SCL
4. SDA

备注

如果每个区域需要具有不同的硬件控制信号或 UVLO 阈值，则可以分离 EN/UVLO 引脚。

在此配置中，所有器件通过 PMBus® 独立监测和控制。由于这些器件共享同一总线，因此它们必须具有不同的器件地址，可以使用 ADDR0 和 ADDR1 引脚上不同的引脚绑定组合来设置这些地址。

Copyright © 2025 Texas Instruments Incorporated

7.2 典型应用：数据中心服务器中带 PMBus® 接口的 54V、2kW 电源路径保护

此设计示例考虑了 54V 系统工作电压，容差为 ±10%。最大稳定状态负载电流为 40A。如果负载电流超过 44A，电子保险丝电路必须允许间隔长达 4ms 的瞬态过载电流。对于持续时间超过该间隔的持续过载，电子保险丝电路必须断开电路，然后闭锁。电子保险丝电路必须为 2mF 的大容量电容充电。图 7-5 显示了此设计示例的应用原理图。

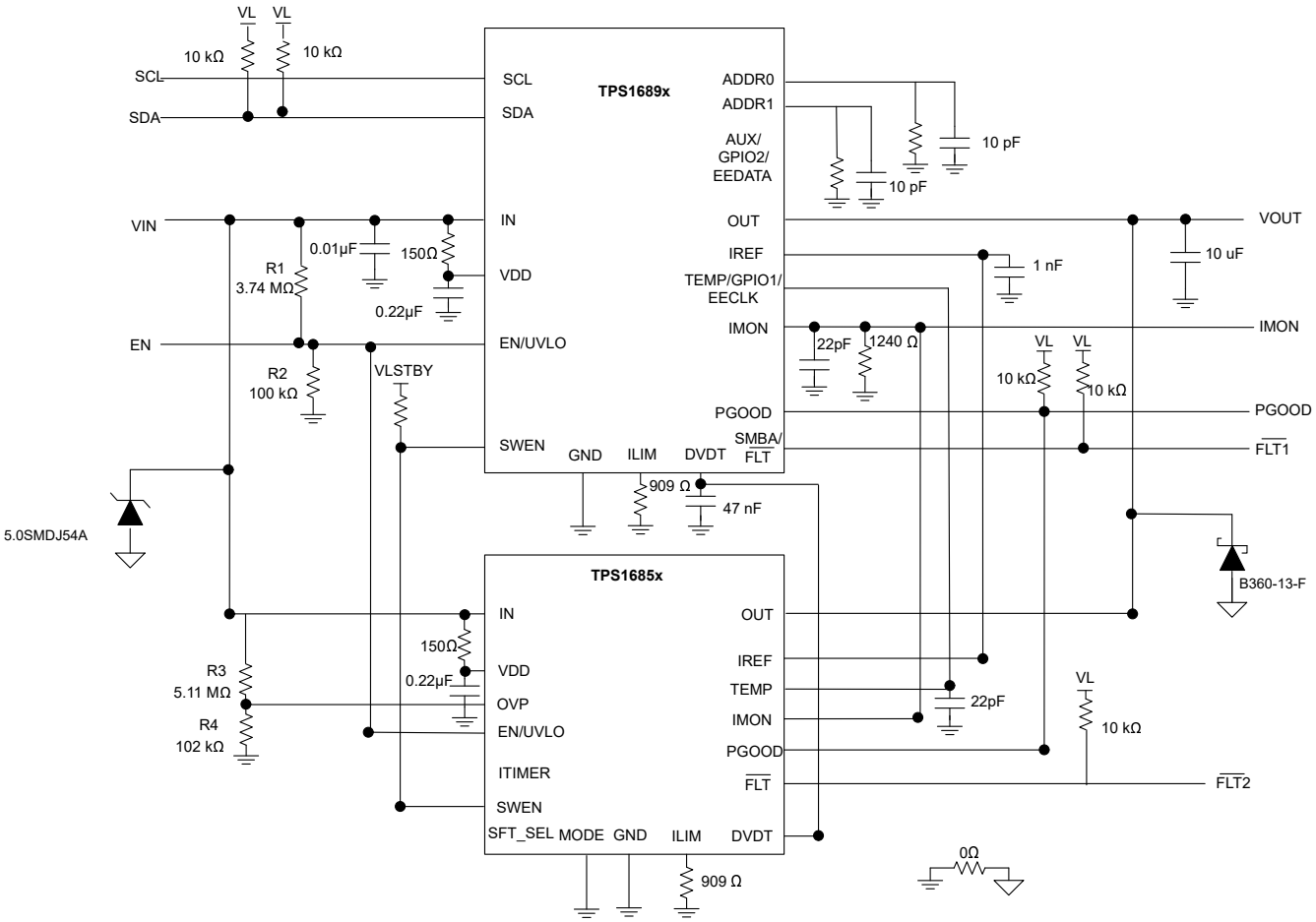


图 7-5. 带 PMBus® 接口的 54V、2kW 电源路径保护电路的应用原理图

ADVANCE INFORMATION

ADVANCE INFORMATION

7.2.1 设计要求

表 7-1 展示了此应用示例的设计参数。

表 7-1. 设计参数

参数	值
输入电压范围 (V_{IN})	43V 至 60V
最大 DC 负载电流 ($I_{OUT(max)}$)	40A
最大输出电容 (C_{LOAD})	2mF
最高环境温度	55°C
瞬态过载消隐计时器	4ms
是否需要承受输出端“热短路”情况？	是
是否需要承受“上电至短路”情况？	是
电路板是否可以热插拔或是否需要对电路板进行下电上电？	是
是否需要负载电流监测？	是
需要 PMBus® 接口 用于遥测、控制和可配置性？	是
故障响应	闭锁

7.2.2 详细设计过程

- **确定要并联使用的电子保险丝器件数量**

  由于设计必须具有用于遥测、控制和配置的 PMBus® 功能或接口，因此 TPS1689 电子保险丝必须用作主器件，与用作辅助器件的 TPS1685x 电子保险丝并联，以便支持所需的稳定状态热设计电流。由于结温至环境温度热阻 ($R_{\theta JA}$) 的差异很小，每个 TPS1689 电子保险丝和 TPS1685x 电子保险丝的额定最大 RMS 电流分别为 20A 和 20A，最高结温为 125°C。因此，方程式 17 可以用于计算要与 TPS1689 电子保险丝并联的 TPS1685x 电子保险丝 (N-1) 的数量，以支持必须为其设计解决方案的最大稳定状态直流负载电流 ($I_{LOAD(max)}$)。

$$(N-1) \geq \frac{\left(I_{OUT(max)} - 20\right)}{20} \tag{17}$$

  根据 表 7-1，$I_{OUT(max)}$ 为 40A。因此、并联了一 (1) 个 TPS1689 和一 (1) 个 TPS1685x 电子保险丝，以支持所需的稳定状态负载电流。

- **在 TPS1689 和 TPS1685x 电子保险丝的并联组合中设置主器件和辅助器件**

  TPS1689 默认用作主器件。通过将所有 TPS1685x 电子保险丝的 MODE 引脚连接到 GND，这些电子保险丝可以被配置为辅助器件。

- **选择 V_{IREF} 以设置过流保护和有源电流均流的参考电压**

  过流保护和有源电流均流的参考电压 (V_{IREF}) 默认为 1V。但是，如果需要 0.3V 至 1.2V 范围内的另一个参考电压，则可以使用 VIREF 寄存器通过 PMBus® 对其进行编程。当 IMON 引脚电压 (V_{IMON}) 用作 ADC 的输入以监控系统电流或实现 VR 控制器内的平台功率控制 (Intel PSYS) 功能时，V_{IREF} 必须设置为控制器 ISYS_IN 输入的最大电压范围的一半。此操作为系统提供了必要的余量和动态范围，以准确地监测最高为快速跳变阈值 (2 × $I_{OCP(TOTAL)}$) 的负载电流。为了提高防噪性能，在 IREF 引脚和 GND 之间放置一个 1nF 陶瓷电容器。

备注

将 V_{IREF} 保持在建议的电压范围内，以确保过流检测电路正常工作。

Copyright © 2025 Texas Instruments Incorporated

- **选择 R_{IMON} 电阻器以设置稳定状态期间的过流（断路器）和快速跳变阈值**

  TPS1689 电子保险丝通过在用户可调节的瞬态故障消隐间隔后关闭输出来应对稳定状态期间的输出过流情况。此电子保险丝器件持续检测系统总电流 (I_{OUT}) 并在 IMON 引脚上产生成比例的模拟电流输出 (I_{IMON})。这会在 IMON 引脚电阻器 (R_{IMON}) 两端产生电压 (V_{IMON})，以响应负载电流，其定义为 方程式 18。

$$V_{IMON} = I_{OUT} \times G_{IMON} \times R_{IMON} \tag{18}$$

  G_{IMON} 是电流监控器增益 (I_{IMON} : I_{out})，其典型值为 18.23μA/A。通过将 V_{IMON} 与作为阈值的 V_{IREF} 进行比较来检测过流情况。稳定状态期间的断路器阈值 ($I_{OCP(TOTAL)}$) 可以使用 方程式 19 计算得出。

$$I_{OCP(TOTAL)} = \frac{V_{IREF}}{G_{IMON} \times R_{IMON}} \tag{19}$$

  在此设计示例中，$I_{OCP(TOTAL)}$ 被视为约 44A。因此，$I_{OCP(TOTAL)}$ 需要设置为 44A，R_{IMON} 可以计算为 1246.6Ω，其中 G_{IMON} 为 18.23μA/A 且 V_{IREF} 为 1V。所选 R_{IMON} 值为 1240Ω，其中容差为 0.1% 且额定功率为 100mW。这会导致断路器阈值为 44.2A。为了提高防噪性能，在 IMON 引脚和 GND 之间放置一个 22pF 陶瓷电容器。

备注

选择 R_{IMON} 时必须考虑总体系统输出电流 (I_{OUT})，而不是每个独立器件承载的电流。

- **选择 R_{ILIM} 电阻器以设置稳定状态期间的有源均流阈值**

  R_{ILIM} 用于设置并联链中各器件在稳定状态期间的有源电流均流阈值。每个器件都持续监测流过它的电流 (I_{DEVICE}) 并在其自身的 ILIM 引脚上输出成比例的模拟输出电流。这进而在相应的 ILIM 引脚电阻器 (R_{ILIM}) 两端产生成比例的电压 (V_{ILIM})，表示为 方程式 20。

$$V_{ILIM} = I_{DEVICE} \times G_{ILIM} \times R_{ILIM} \tag{20}$$

  G_{ILIM} 是电流监测器增益 (I_{ILIM}: I_{DEVICE})，其典型值为 18.24 μ A/A。

  - ***稳定状态期间的主动均流***：此机制仅在器件达到稳定状态后才起作用，并通过将其自身的负载电流信息 (V_{ILIM}) 与有源电流均流参考 ($CLREF_{LIN}$) 阈值（定义为 方程式 21）进行比较而独立起作用。

  - $$CLREF_{LIN} = \frac{1.1 \times V_{IREF}}{3} \tag{21}$$

    因此，RILIM 必须使用 方程式 22 进行计算，将有源电流均流阈值定义为 IOCP(TOTAL)/N，其中 N 是并联器件的数量。使用 N = 2、RIMON = 1240Ω 和 方程式 22，RILIM 可以计算为 909.3Ω。对于每个器件，选择容差为 0.1% 且额定功率为 100mW 的最接近标准值 909Ω 的电阻器作为 RILIM。

$$R_{ILIM} = \frac{1.1 \times N \times R_{IMON}}{3} \tag{22}$$

备注

要确定 R_{ILIM} 的值，如果需要有源电流均流 ($I_{LIM(ACS)}$) 的不同阈值，则必须使用 方程式 23。

$$R_{ILIM} = \frac{1.1 \times V_{IREF}}{3 \times G_{ILIM} \times I_{LIM(ACS)}} \tag{23}$$

- **选择过流消隐计时器持续时间 (t_{OC_TIMER})**

ADVANCE INFORMATION

整个并行链的过流消隐计时器持续时间 (t_{OC_TIMER}) 由 TPS1689 控制，并默认设置为 2.18ms。但是，它可以通过 PMBus® 使用 OC_TIMER (E6h) 寄存器编程为不同的值。所有辅助 TPS1685x 器件的 ITIMER 引脚必须保持开路。

- **选择电阻器来设置欠压锁定阈值**

欠压锁定 (UVLO) 阈值通过使用连接在器件的 IN、EN/UVLO 和 GND 引脚之间的外部分压器网络 R1 和 R2 来调整，如 节 6.3.1 部分所述。设置 UVLO 阈值所需的电阻值使用 方程式 24 计算得出。为了尽可能降低从电源汲取的输入电流，TI 建议对 R1 和 R2 使用较高的电阻值。根据器件电气规格，UVLO 上升阈值 $V_{UVLO(R)}$ = 1.2V。根据设计要求，VIN_{UVLO} = 46V。首先选择 R1 的值 = 3.74MΩ，然后使用 方程式 24 计算得出 R2 = 100kΩ。使用最接近的标准 1% 电阻值：R1 = 3.74MΩ 且 R2 = 100kΩ。为了降低噪声，在 EN/UVLO 引脚和 GND 之间放置一个 100pF 陶瓷电容器。

- $$V_{IN(UV)} = V_{UVLO(R)}\frac{R_1 + R_2}{R_2} \quad (24)$$

- **选择电阻器以设置过压锁定阈值**

过压锁定 (OVLO) 阈值通过使用连接在设备的 IN、OVLO 和 GND 引脚之间的外部分压器网络 R3 和 R4 进行调整，如过压保护部分所述。设置 OVLO 阈值所需的电阻值通过使用下面的公式计算得出。

- $$V_{IN(OV)} = V_{OVLO(R)}\frac{R_1 + R_2}{R_2} \quad (25)$$

为了尽可能降低从电源汲取的输入电流，TI 建议对 R3 和 R4 使用较高的电阻值。根据器件电气规范，OVLO 上升阈值 $V_{OVLO(R)}$ = 1.164V。根据设计要求，VIN_{OVLO} = 60V。首先选择 R1 的值 = 5.11MΩ，然后使用 方程式 24 计算得出 R3 = 101kΩ。使用最接近的标准 1% 电阻值：R3 = 5.11MΩ 且 R4 = 102kΩ。为了降低噪声，请在 OVLO 引脚和 GND 之间放置一个 10pF 陶瓷电容器。

- **在 TPS1689 和 TPS1685x 的 VIN 和 VDD 之间选择 R-C 滤波器**

VDD 引脚用于通过经过滤波的稳定电源为电子保险丝器件的内部控制电路供电，使之不受系统瞬态的影响。因此，在输入电源（IN 引脚）和 VDD 引脚之间使用 R (150Ω) – C (0.22μF) 滤波器。这有助于滤除电源噪声，并在严重故障（例如输出端短路）期间保持控制器电源。在并联链中，必须为每个器件采用此 R-C 滤波器。

- **为 PMBus® SCL、SDA 和 SMBA# 线路选择上拉电阻器**

SCL、SDA 和 SMBA# 线路通常可以通过 10kΩ 的上拉电阻器上拉至低于 5V 的电势力。但是，要根据系统规范获得这些上拉电阻器的适当值，请参阅 I2C 总线上拉电阻器计算。

- **配置 PMBus® 目标器件地址**

在 ADDR0 和 ADDR1 之间连接适当的电阻器至 GND，或将这些引脚悬空或按照 节 6.3.14.1 中所述将其连接至 GND，以设置首选器件地址。为提高防噪性能以实现正确的地址解码，请将 10pF 陶瓷电容器与 ADDR0 和 ADDR1 上的电阻器并联。

- **选择输入端的 TVS 二极管和输出端的肖特基二极管**

如果发生短路或断路器事件，当器件瞬间中断大电流时，输入电感会在输入端产生正电压尖峰，而输出电感会在输出端产生负电压尖峰。这些电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果不采取适当的措施来解决此问题，此类瞬变可能会超过器件的绝对最大额定值，并最终导致因电气过应力 (EOS) 而导致的故障。解决此问题的典型方法包括：

1. 更大限度减少进出器件的引线长度和电感。
2. 使用较大的 PCB GND 平面。
3. 在输入端添加瞬态电压抑制器 (TVS) 二极管来钳制正瞬态尖峰。
4. 在输出端使用肖特基二极管来吸收负尖峰。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

请参阅*热插拔电路中的 TVS 钳位*和*在热插拔和 ORing 应用中选择 TVS 二极管*以了解有关以下详细信息：选择合适的 TVS 二极管以及要并联的 TVS 二极管数量，以有效地将输入端的正瞬态电压钳位在 IN 引脚的绝对最大额定值 (90V) 以下。这些 TVS 二极管还有助于在热插拔事件期间限制 IN 引脚上的瞬态电压。在此设计示例中，并联使用了 2 个 SMDJ54A。

备注

所选 TVS 二极管在 I_{pp} (10/1000 μs) (V) 时的最大钳位电压 V_C 规范必须低于电源输入 (IN) 引脚的绝对最大额定值，以确保电子保险丝安全工作。

必须根据以下标准来选择肖特基二极管：

- 所选二极管的非重复峰值正向浪涌电流 (I_{FSM}) 必须大于快速跳变阈值。如果单个肖特基二极管无法满足所需的 I_{FSM} 额定值，则必须使用两个或更多个并联的肖特基二极管。方程式 26 可计算出必须并联的肖特基二极管数量 ($N_{Schottky}$)。

$$N_{Schottky} > \frac{I_{SFT}}{I_{FSM}} \tag{26}$$

- 接近 I_{FSM} 的正向压降 (V_F) 必须尽可能小。理想情况下，OUT 引脚上的负瞬态电压必须钳制在 OUT 引脚的绝对最大额定值 (–5V) 内。
- 直流阻断电压 (V_{RM}) 必须大于最大输入工作电压。
- 漏电流 (I_R) 必须尽可能小。

在此设计示例中，并联使用了 2 个 B360-13-F。

- **选择 C_{IN} 和 C_{OUT}**

TI 建议添加陶瓷旁路电容器，以帮助稳定输入端和输出端的电压。C_{IN} 的值必须保持较小，以最大限度地减小热插拔事件期间的电流尖峰。对于每个器件，0.1μF 的 C_{IN} 是合理的目标。由于 C_{OUT} 在热插拔期间不会充电，因此可以在每个器件的 OUT 引脚上使用较大的值（例如 2.2μF）。

ADVANCE INFORMATION

ADVANCE INFORMATION

7.2.3 应用性能曲线图

以下所有波形都是在一 (1) 个 TPS1689 电子保险丝和一 (1) 个 TPS1685x 电子保险丝并联的评估设置中采集。所有上拉电源均来自单独的备用电源轨。

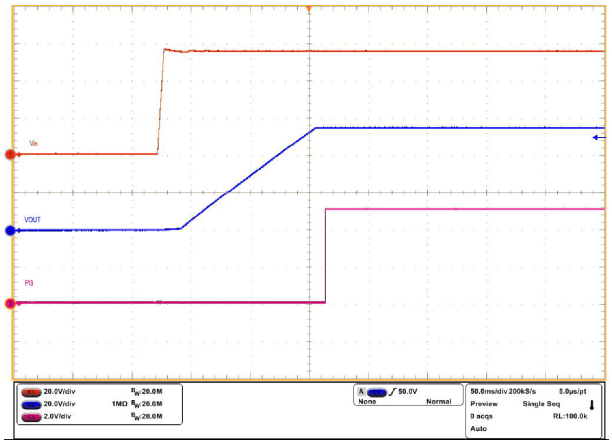


图 **7-6. VIN** 从 **0V** 斜升至 **54V**

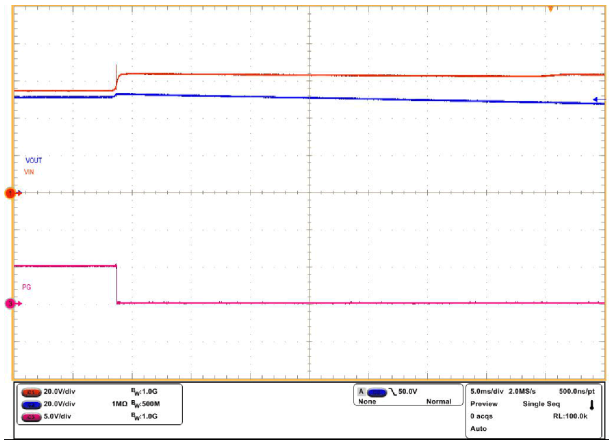


图 **7-7.** 过压保护

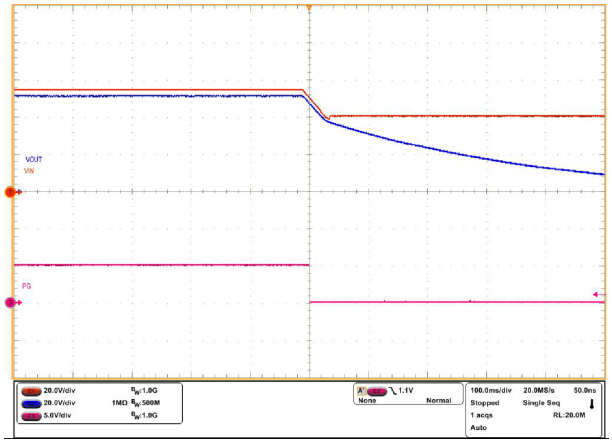


图 **7-8.** 欠压保护

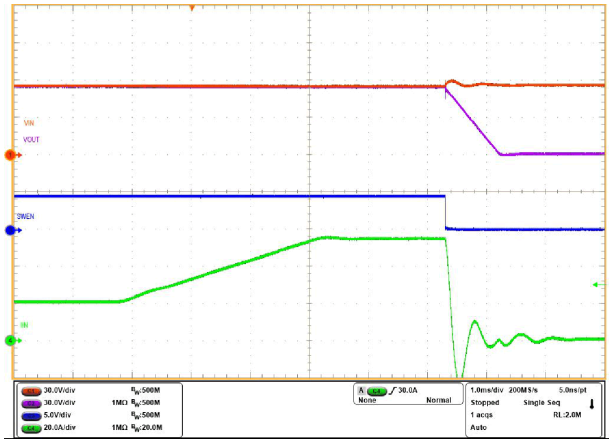


图 **7-9.** 过流保护

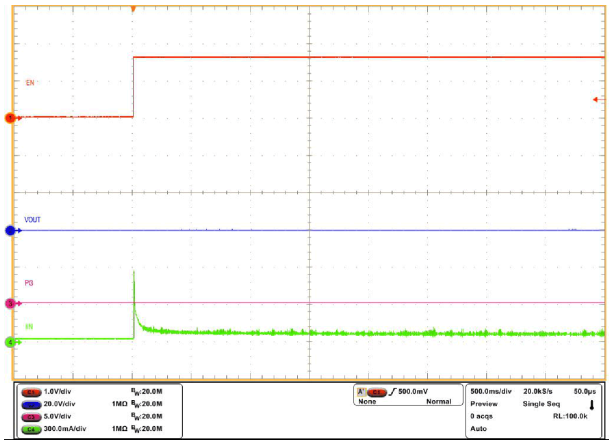


图 **7-10.** 上电至短路：**VIN = 54V**，**EN/UVLO** 从 **0V** 升至 **3V**

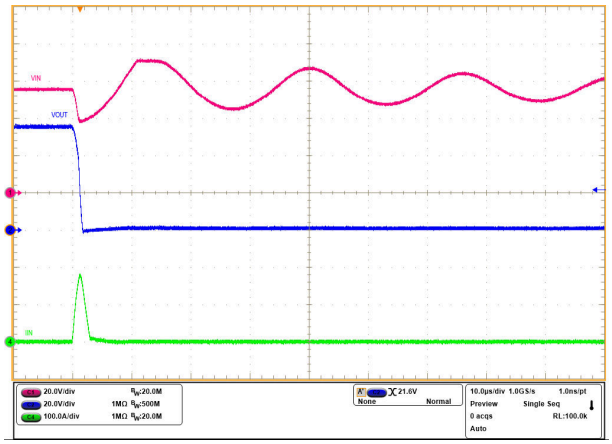


图 **7-11.** 输出热短接响应

Copyright © 2025 Texas Instruments Incorporated

7.3 电源相关建议

TPS1689 器件设计为在 IN 和 VDD 引脚上供应 9V 至 80V 的电源电压范围。TI 建议在并联链中每个器件的 IN 引脚上使用 0.1μF 的最小电容，以避免热插拔事件期间发生高压摆率耦合。TI 还建议在 IN 电源到 VDD 引脚之间使用 R-C 滤波器，以便滤除电源噪声并在发生短路等严重故障时保持控制器电源稳定。

备注

1. 如果需要对配置寄存器非易失性内存进行系统内编程，则 TI 建议在 VDD 上使用最小 10V 的电源。

7.3.1 瞬态保护

如果发生短路或断路器事件，当器件中断电流时，输入电感会在输入端产生正电压尖峰，输出电感会在输出端产生负电压尖峰。电压尖峰（瞬变）的峰值振幅取决于与器件输入或输出串联的电感值。如果未采取措施解决此问题，此类瞬变可能会超过器件的绝对最大额定值。解决瞬变的典型方法包括：

- 更大限度减少进出器件的引线长度和电感。
- 使用较大的 PCB GND 平面。
- 在 OUT 引脚和接地端之间连接一个肖特基二极管来吸收负尖峰。
- 在非常靠近器件的 OUT 引脚上连接一个 2.2μF 或更大的低 ESR 电容器。
- 在非常靠近器件的 IN 引脚处连接一个 0.1μF 或更大的陶瓷电容器 C_{IN}，以抑制输入瞬变的上升时间。电容器电压额定值必须至少为输入电源电压的两倍，才能承受电感振铃期间的正电压偏移。

输入电容的近似值可通过方程式 27 进行估算。

$$V_{SPIKE(Absolute)} = V_{IN} + I_{LOAD} \times \sqrt{\frac{L_{IN}}{C_{IN}}} \tag{27}$$

V_{IN} 是标称电源电压。

I_{LOAD} 是负载电流。

L_{IN} 等于在源极中观察到的有效电感。

C_{IN} 是输入端存在的电容。

- 某些应用可能需要添加瞬态电压抑制器 (TVS)，以防止瞬变超过器件的绝对最大额定值。在某些情况下，即使瞬变的最大幅度低于器件的绝对最大额定值，TVS 也有助于吸收过多的能量转储，并防止其在 IC 的输入电源引脚上产生非常快速的瞬变电压，这种电压可能会耦合到内部控制电路并导致意外行为。

带有可选保护元件的电路实现如 图 7-12 所示。

ADVANCE INFORMATION

ADVANCE INFORMATION

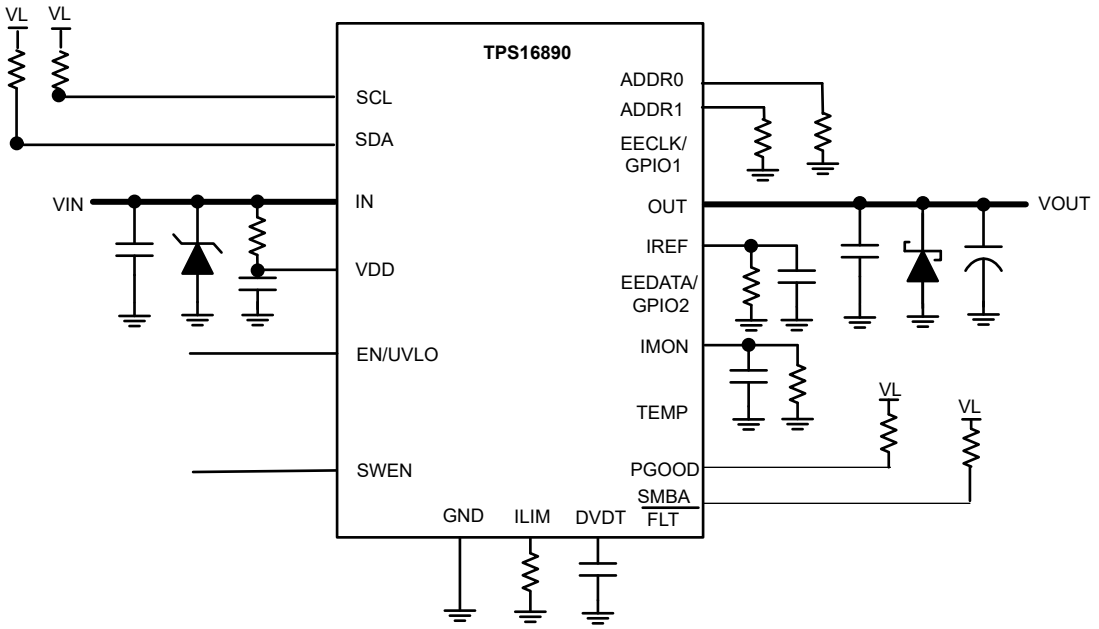


图 7-12. 带有可选保护元件的电路实现

7.3.2 输出短路测量

很难获得可重复和相似的短路测试结果。以下因素会导致结果的变化：

- 源旁路
- 输入引线
- 电路布局
- 组件选择
- 输出短路方法
- 短路的相对位置
- 仪表

实际的短路呈现出一定程度的随机性，因为它在微观上会弹跳和形成电弧。确保使用适当的配置和方法来获得真实的结果。不要期望看到与本数据表中的波形完全相同的波形，因为每个设置都不同。

7.4 布局

7.4.1 布局指南

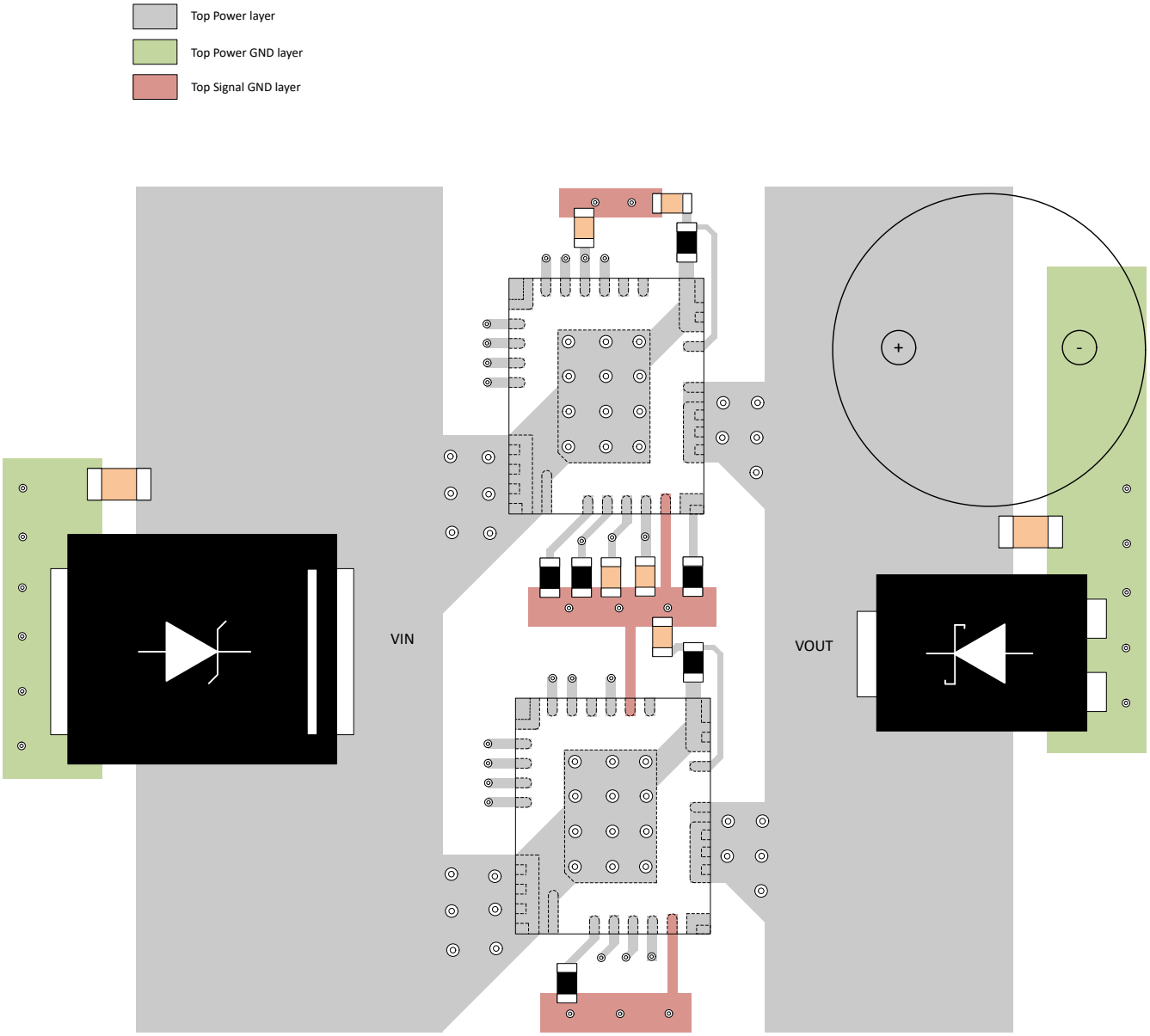
- 对于所有应用，TI 建议在 IN 引脚和 GND 引脚之间使用 0.1 µF 或更大的陶瓷去耦电容器。
- 对于所有应用，德州仪器 (TI) 建议在 OUT 端子和 GND 端子之间使用 2.2 µF 或更大的陶瓷去耦电容器。
- 去耦电容器的最佳放置位置是紧靠器件的 IN 引脚和 GND 引脚的位置。请务必注意，尽量减小旁路电容器连接和 IC 的 IN 引脚及 GND 引脚所构成的环路区域。如需 PCB 布局示例，请参阅下面的图。
- 高载流电源路径连接必须尽可能短，并且其大小必须能够承载至少两倍的满载电流。
- 必须在 IC 的引脚处将 GND 引脚连接至 PCB 接地平面。PCB 接地必须是电路板上的一个铜层或铜岛。
- IN 和 OUT 引脚用于散热。通过散热过孔连接至尽可能多的铜区域。
- 将以下支持元件放置在靠近其连接引脚的位置：
  - C_{IN}
  - C_{OUT}
  - C_{VDD}
  - C_{TEMP}
  - R_{ILIM}
  - R_{IMON}

Copyright © 2025 Texas Instruments Incorporated

- C_{IREF}
- C_{DVDT}
- 用于 EN/UVLO 引脚的电阻器
- 用于 ADDR0、ADDR1 引脚的电阻器

- 采用最短的走线将元件另一端连接至器件的 GND 引脚。ADDR0、ADDR1、C_{IN}、C_{OUT}、C_{VDD}、C_{IREF}、R_{ILIM}、R_{IMON}、C_{TEMP} 和 C_{DVDT} 元件到器件的跟踪布线必须尽可能短，以减少对电流限制和软启动时序的寄生效应。这些走线不得与电路板中的开关信号发生耦合。
- 由于 IMON、ILIM 和 IREF 引脚直接控制器件的过流保护行为，因此这些节点的 PCB 布线必须远离任何噪声（开关）信号。
- TI 建议将 SWEN 引脚上的寄生负载保持在最低水平，以避免出现同步问题。
- 必须将保护器件（如 TVS、缓冲器、电容器或二极管）放置在紧靠其要保护的器件的物理位置。必须使用短迹线为这些保护器件布线以减少电感。例如，TI 建议使用保护肖特基二极管来解决由于电感负载切换而导致的负瞬变，并且它必须位于靠近 OUT 引脚的物理位置。

7.4.2 布局示例



ADVANCE INFORMATION

ADVANCE INFORMATION

8 应用限制和勘误表

以下是器件的应用限制和解决方法。

- **OVP 阈值配置行为**

  上电时的 OVP 阈值寄存器默认值仅从 NVM 获取存储寄存器值的低 4 位。这可能会导致系统无法使用 NVM 中烧录的 OVP 阈值加电。

  受影响的器件：所有型号。

  建议的解决方法：

  在上电时使用所需的值覆盖 OVP 阈值寄存器
- **SMBA 引脚的极性相反**

  SMBA 极性反转。它默认为低电平，在出现警报时变为高电平。这可能会导致系统错误地读取 SMBA 状态。

  受影响的器件：引脚 13 配置为 SMBA 警报引脚的所有型号

  建议的解决方法：

  读取时翻转 SMBA 引脚状态的极性。
- **影子寄存器中 EEPROM 数据不可用**

  EEPROM 回读数据不存储在影子寄存器中。系统可能无法读取通过 PMBUS 存储的 EEPROM 数据。

  受影响的器件：所有型号。

  建议的解决方法：

  通过 I2C 直接通过 MCU 读取 EEPROM 数据。
- **尝试读取时 EEPROM 超时的器件行为**

  预期行为是当器件无法一次性建立通信时，则尝试与 EEPROM 器件进行 100ms 的通信，声明器件应该标记 EEPROM 超时警报。器件当前仅等待几微秒，就会尝试进行通信并标记 EEPROM 超时错误。

  受影响的器件：所有型号。
- **EN 为低电平但存在电源时的器件行为**

  当存在电源但 EN 引脚为低电平时，VOUT 引脚上会有相当大的漏电流。因为输出电容器因漏电而充电，系统可能会看到 VOUT 引脚电压会缓慢上升（如果没有负载消耗）。

  受影响的器件：所有型号。

  建议的解决方法：

  在 Vout 上添加适当的泄放电阻器，以确保泄露电流不会导致输出电压上升到超过所需值。
- **多次下电上电后载入的 NVM 数据不正确**

  在上电读取 NVM 期间有时会检测到错误，从而导致校验和错误并且器件会恢复为出厂默认设置，而不是编程配置。它会标记 NVM 错误。

  受影响的器件：所有型号。

  建议的解决方法：

  每次上电时通过 PMBUS 配置 PMBUS 寄存器以覆盖默认设置。

所有上述限制都计划在最终器件版本中解决。

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 文档支持

9.1.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*TPS1689EVM 电子保险丝评估板*

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

SMBus™ is a trademark of Intel.
TI E2E™ is a trademark of Texas Instruments.
PMBus® is a registered trademark of SMIF.
Intel® is a registered trademark of Intel.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
March 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

ADVANCE INFORMATION

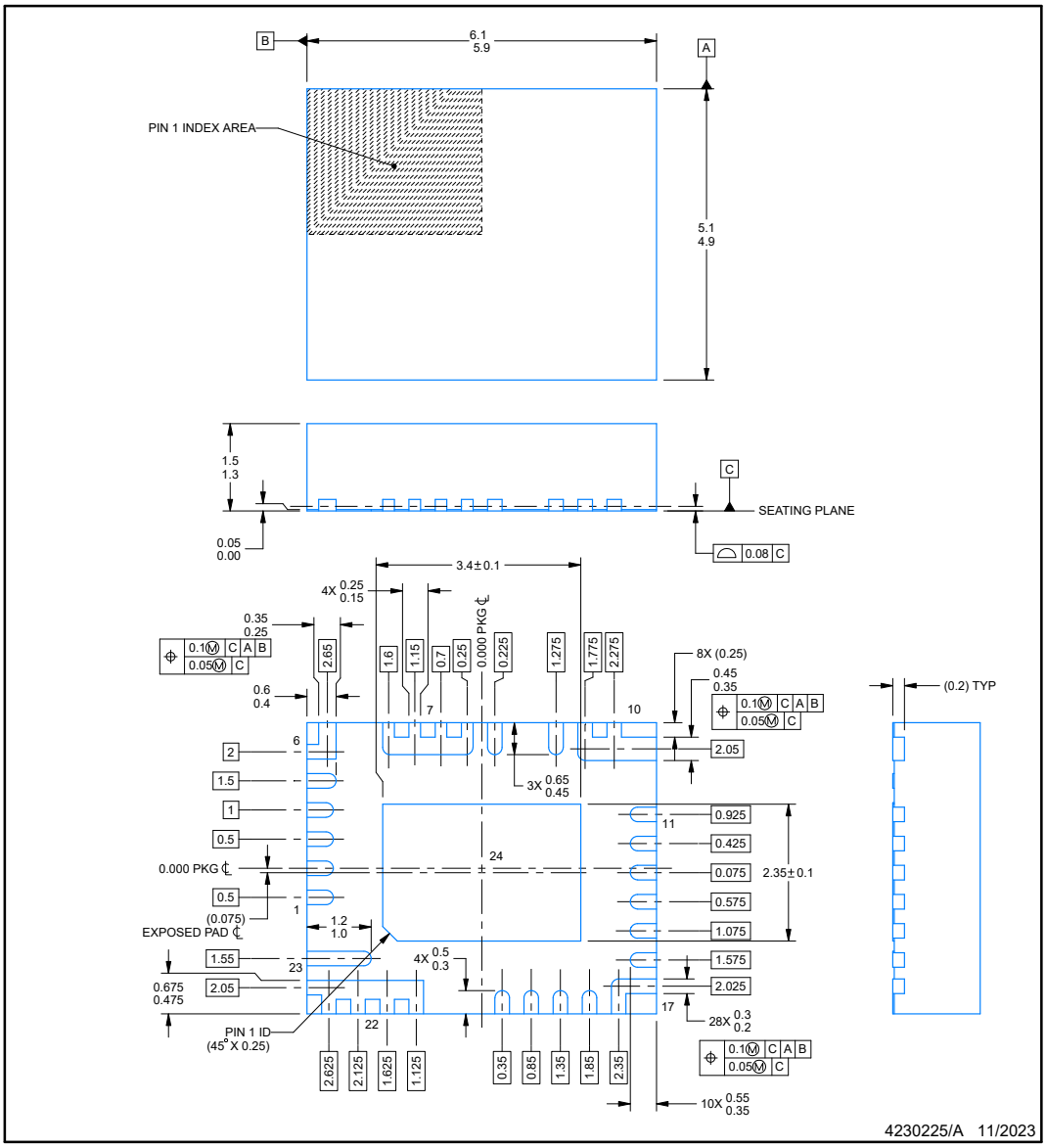
ADVANCE INFORMATION

11.1 机械数据

PACKAGE OUTLINE

VMA0023A **LQFN-CLIP - 1.5 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

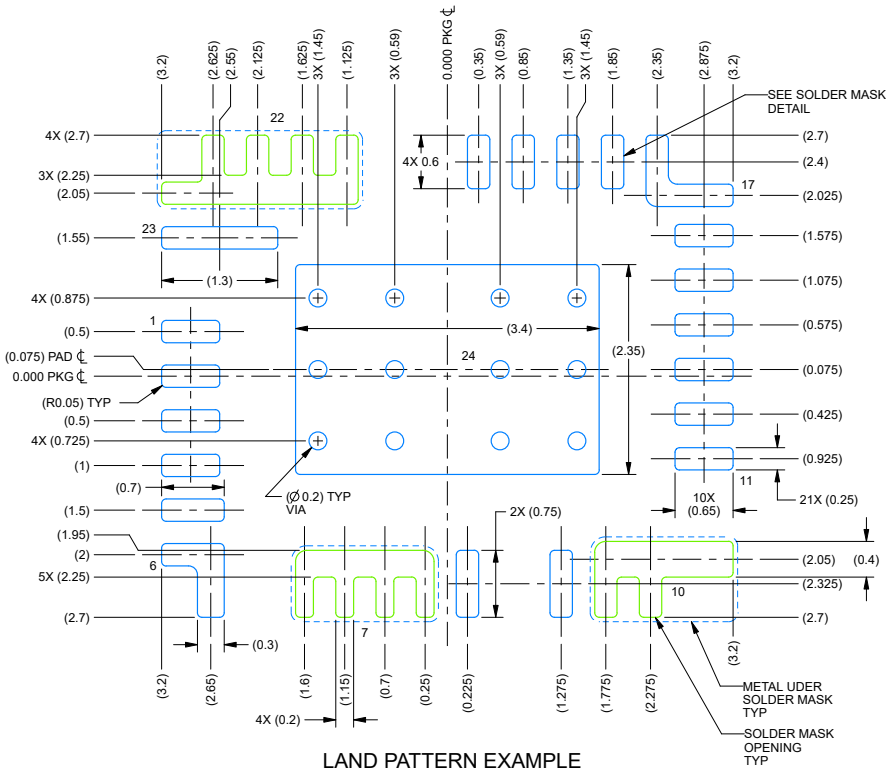
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

Copyright © 2025 Texas Instruments Incorporated

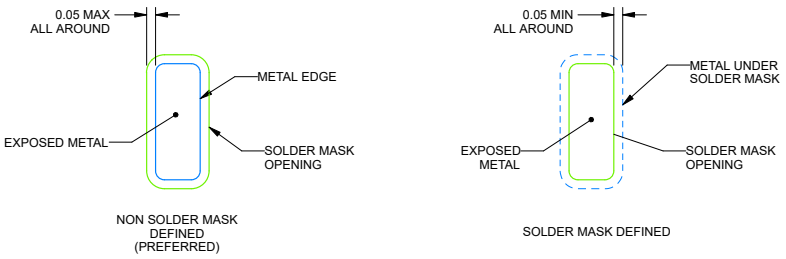
EXAMPLE BOARD LAYOUT

VMA0023A **LQFN-CLIP - 1.5 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

ADVANCE INFORMATION

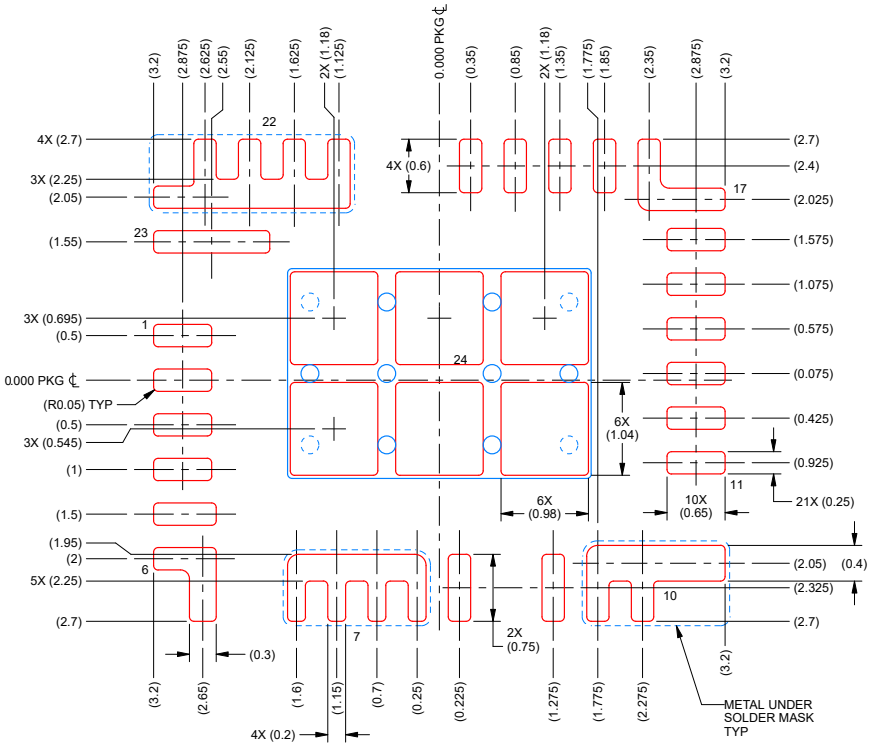
Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

VMA0023A **LQFN-CLIP - 1.5 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 28
76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4230225/A 11/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS16890VMAR	Active	Preproduction	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTPS16890VMAR.A	Active	Preproduction	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	
PTPS16890VMAR.B	Active	Preproduction	LQFN-CLIP (VMA) | 23	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

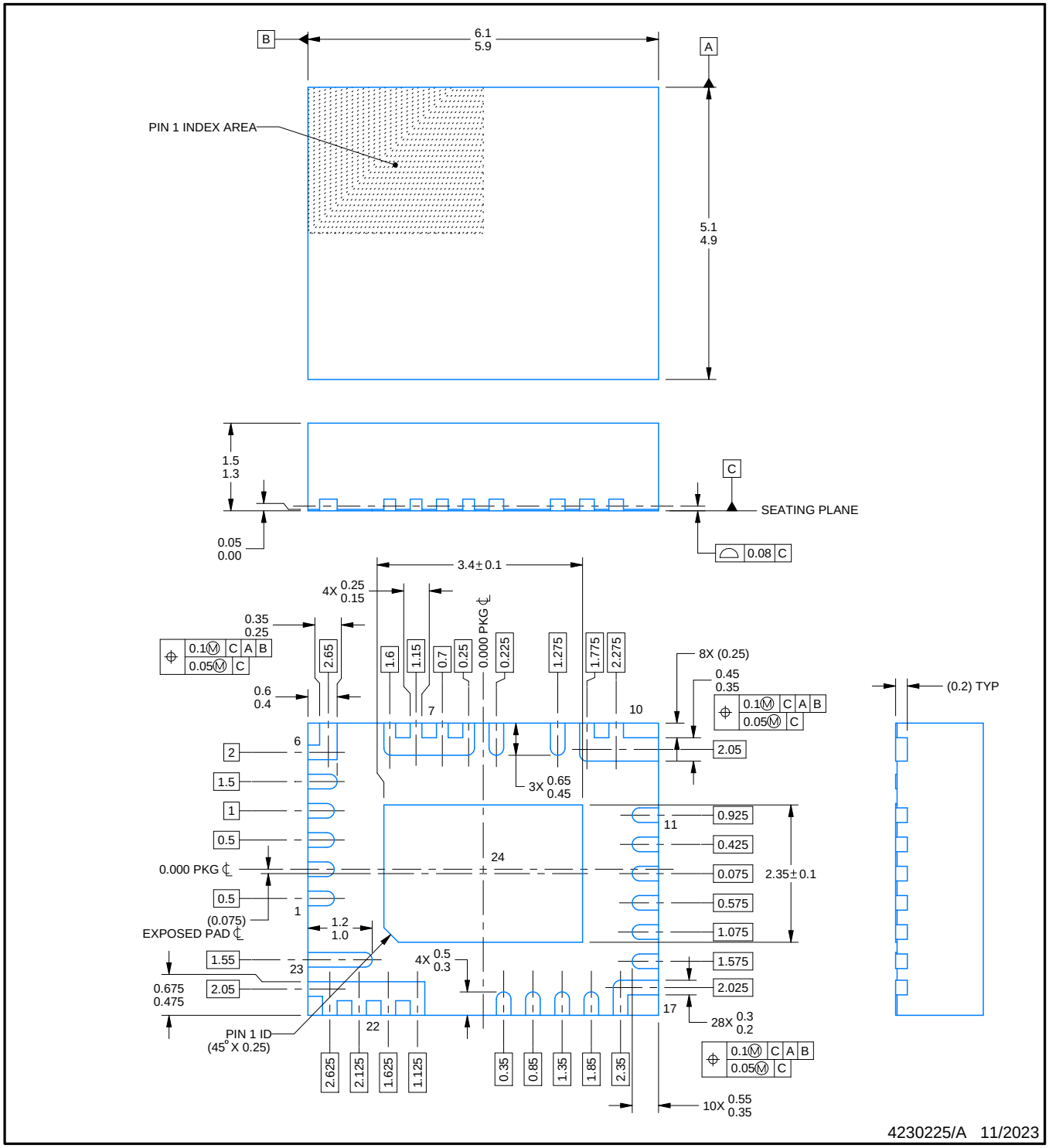
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

VMA0023A

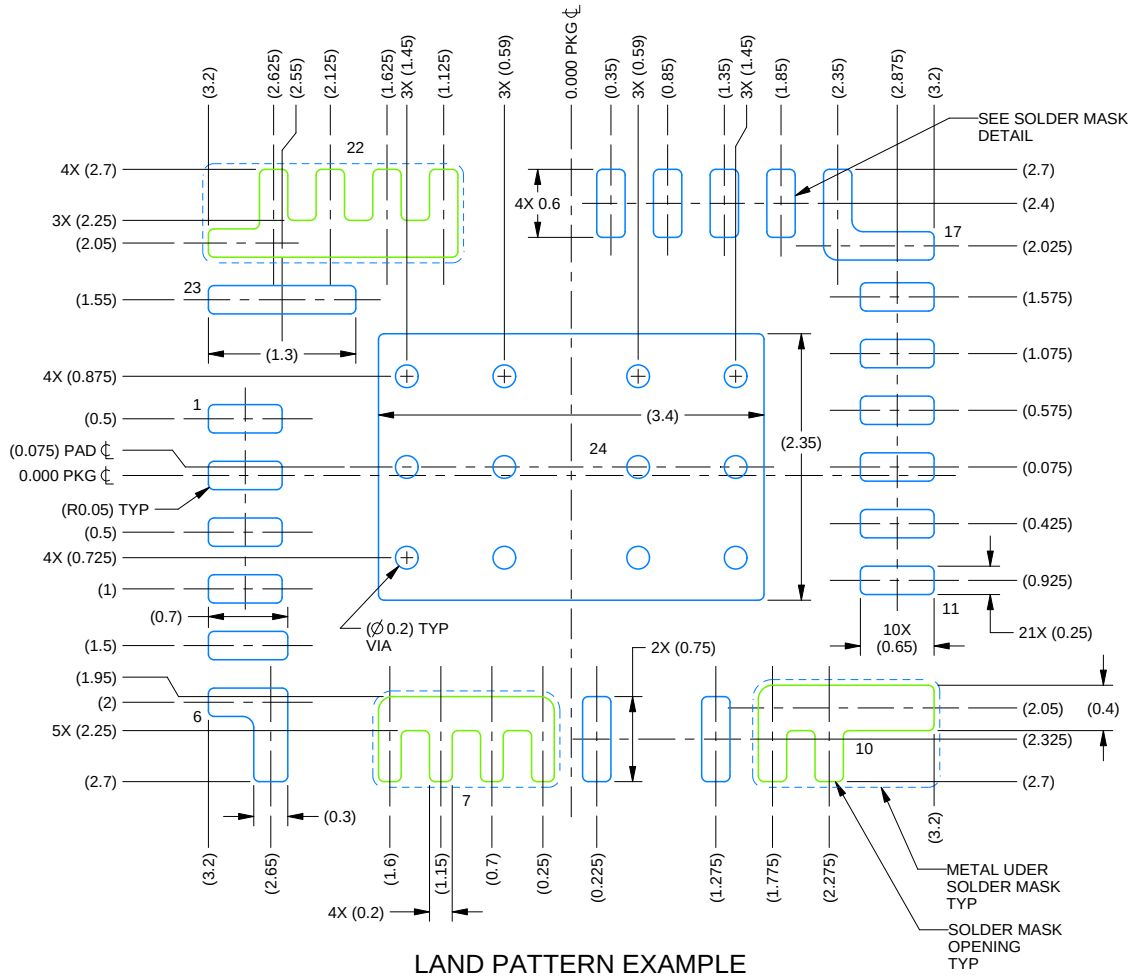
LQFN-CLIP - 1.5 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

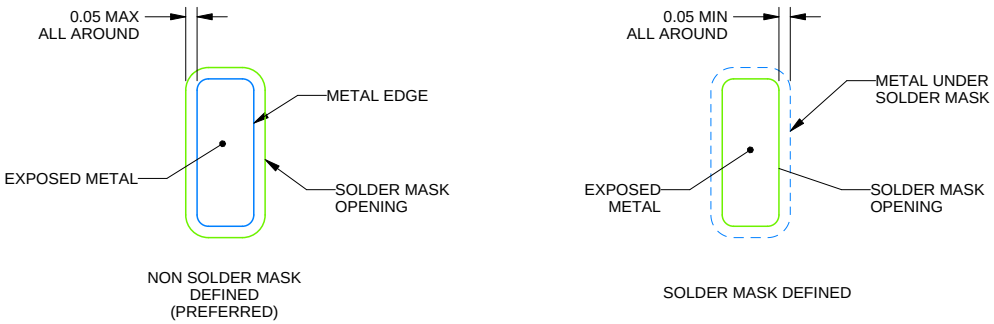


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



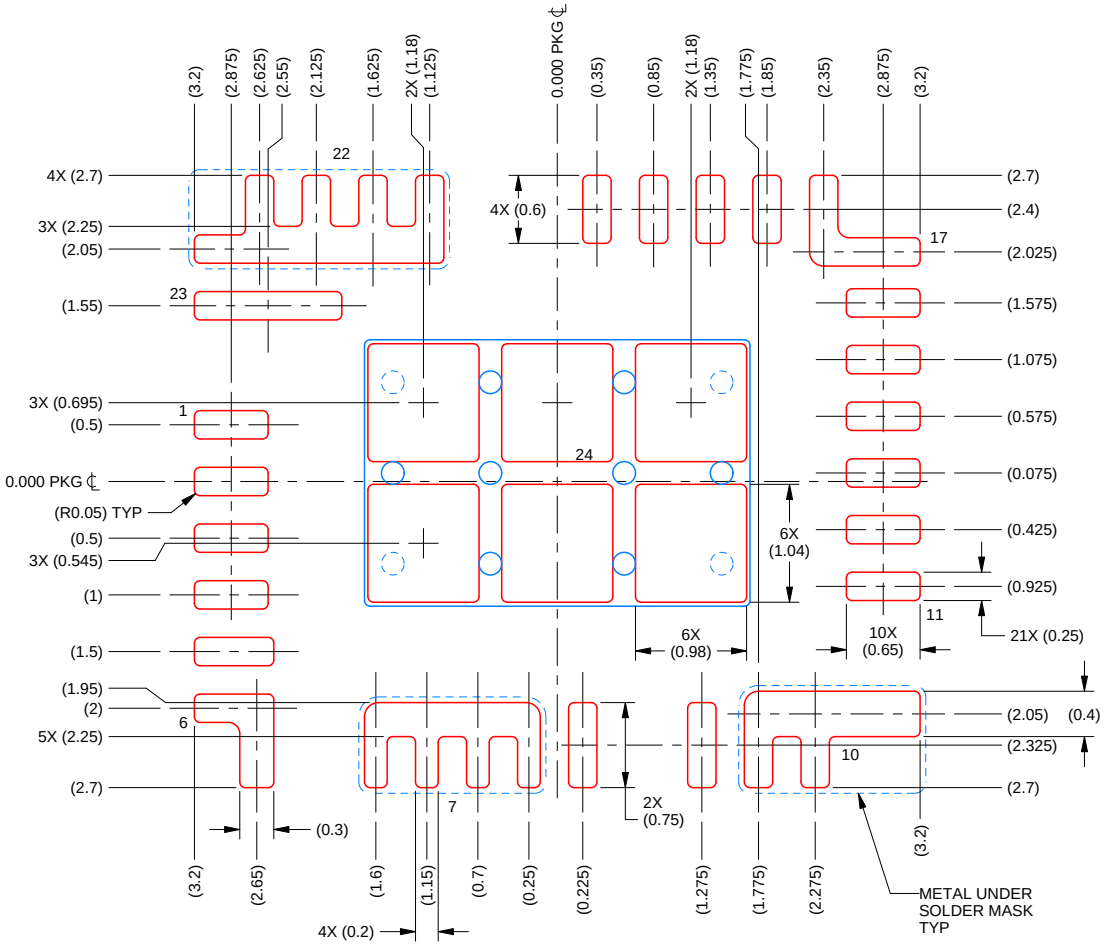
NON SOLDER MASK DEFINED (PREFERRED)

SOLDER MASK DEFINED

SOLDER MASK DETAILS

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 28
76% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4230225/A 11/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司