

TPD8S009 针对 DisplayPort 和 HDMI 的 8 通道 ESD 保护

1 特性

- IEC 61000-4-2 4 级 ESD 保护
 - $\pm 8\text{kV}$ 接触放电
- IEC 61000-4-5 浪涌保护
 - 2.5A ($8/20\mu\text{s}$)
- I/O 电容: 0.8pF (典型值)
- 低漏电流: 10nA (典型值)
- 支持高速差分数据速率 (3dB 带宽 $> 4\text{GHz}$)
- I_{off} 特性
- 工业温度范围: -40°C 至 $+85^{\circ}\text{C}$
- 适用于 HDMI 和 DisplayPort 连接器的简易直通布线封装

2 应用

- 终端设备
 - 机顶盒
 - 便携式计算机和台式机
 - 投影仪
 - 视频监控
- 接口
 - DisplayPort 1.1
 - HDMI 1.4
 - DVI

3 说明

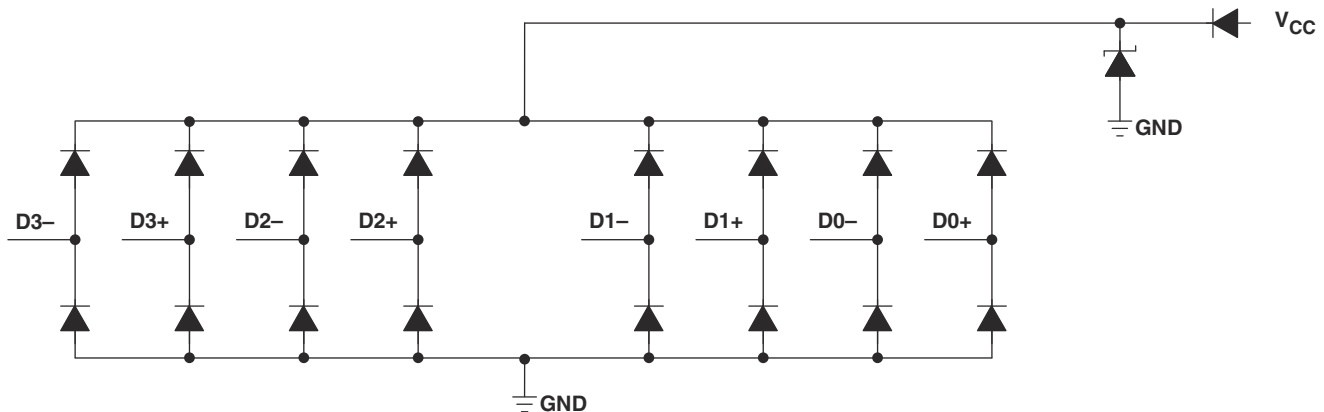
TPD8S009 器件是一款用于 ESD 保护的八通道 TVS 二极管阵列。TPD8S009 的额定接触 ESD 冲击消散值达到了 IEC 61000-4-2 (4 级) 国际标准中规定的最高水平, 接触放电 ESD 保护水平达到 $\pm 8\text{kV}$ 。该器件的低电容 (0.8pF) 加上差分信号对之间的出色匹配, 使该器件能够为高速等效数据速率 (3dB 带宽 $> 4\text{GHz}$) 提供瞬态电压抑制电路保护。

TPD8S009 可采用 8 引脚 SON 封装。该封装可实现简单的设计和布局, 因为它的封装与 HDMI 和 DisplayPort 高速引脚排列完全匹配。

封装信息

器件型号	封装 ⁽¹⁾	本体尺寸 (标称值)
TPD8S009	SON (15)	$2.50\text{mm} \times 6.50\text{mm}$

(1) 如需了解所有可用封装, 请参阅数据表末尾的可订购产品附录。



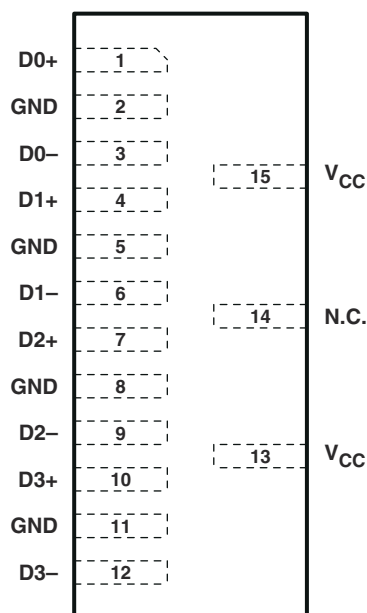
简化版内部原理图



内容

1 特性	1	6.4 器件功能模式	7
2 应用	1	7 应用和实施	8
3 说明	1	7.1 应用信息.....	8
4 引脚配置和功能	3	7.2 典型应用.....	8
引脚功能.....	3	8 电源相关建议	10
5 规格	4	9 布局	10
5.1 绝对最大额定值.....	4	9.1 布局指南.....	10
5.2 ESD 等级.....	4	9.2 布局示例.....	10
5.3 建议运行条件.....	4	10 器件和文档支持	11
5.4 热性能信息.....	4	10.1 第三方产品免责声明.....	11
5.5 电气特性.....	5	10.2 支持资源.....	11
5.6 典型特性.....	5	10.3 商标.....	11
6 详细说明	6	10.4 静电放电警告.....	11
6.1 概述.....	6	10.5 术语表.....	11
6.2 功能方框图.....	6	11 修订历史记录	11
6.3 特性说明.....	6	12 机械、封装和可订购信息	11

4 引脚配置和功能



N.C. - 无内部连接

图 4-1. DSM 封装 15 引脚 SON 顶视图

引脚功能

引脚		类型	说明
编号	名称		
1	D0+	ESD 端口	高速 ESD 钳位为高速显示端口/HDMI 差分数据线路提供 ESD 保护。
3	D0 -		
4	D1+		
6	D1 -		
7	D2+		
9	D2 -		
10	D3+		
12	D3 -		
2	GND	GND	接地
5			
8			
11			
14	N.C.	无连接	无内部信号连接
13	V _{CC}	电源	I/O 电源电压
15			

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
V_{CC}	电源电压	-0.3	6	V
V_{IO}	IO 信号电压	0	V_{CC}	V
T_A	典型自然通风条件下的工作温度	-40	85	°C
P_{PP}	峰值脉冲功率 ($t_p = 8/20 \mu s$)		25	W
I_{PP}	峰值脉冲电流 ($t_p = 8/20 \mu s$)		2.5	A
T_{stg}	贮存温度	-65	125	°C

(1) 应力超出绝对最大额定值下面列出的值可能会对器件造成永久损坏。这些列出的值仅仅是应力等级，这并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

		值	单位
$V_{(ESD)}$	静电放电		
	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2500	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101 ⁽²⁾	±1000	
	IEC 61000-4-2 接触放电	±8000	
	IEC 61000-4-2 空气间隙放电	±9000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	最大值	单位
V_{IO}	输入引脚电压	0	V_{CC}	V
T_A	自然通风条件下的工作温度范围	-40	85	°C

5.4 热性能信息

热指标 ⁽¹⁾		TPD8S009	单位
		DSM (SON)	
		15 引脚	
$R_{\theta JA}$	结至环境热阻	405.4	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	35.4	°C/W
$R_{\theta JB}$	结至电路板热阻	284.3	°C/W
ψ_{JT}	结至顶部特征参数	49.2	°C/W
ψ_{JB}	结至电路板特征参数	284.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

5.5 电气特性

在自然通风条件下的工作温度范围内测得（除非另有说明）

参数	测试条件	最小值	典型值	最大值	单位
V_{RWM} 反向关断电压	任何 IO 引脚至接地			5.5	V
V_{BR} 击穿电压	$I_{IO} = 1\text{mA}$ 任何 IO 引脚至接地	9			V
I_{IO} IO 端口电流	$V_{IO} = 3.3\text{V}$, $V_{CC} = 5\text{V}$ 任何 IO 引脚	0.01	0.1		μA
I_{off} 从 IO 端口到电源引脚的电流	$V_{IO} = 3.3\text{V}$, $V_{CC} = 5\text{V}$ 任何 IO 引脚	0.01	0.1		μA
V_D 二极管正向电压	$I_{IO} = 8\text{mA}$ 下部钳位二极管	0.6	0.8	0.95	V
R_{DYN} 动态电阻	$I = 1\text{A}$ 任何 IO 引脚		1.1		Ω
C_{IO} IO 电容	$V_{CC} = 5\text{V}$, $V_{IO} = 2.5\text{V}$ 任何 IO 引脚		0.8		pF
I_{CC} 工作电源电流	$V_{IO} = \text{开路}$, $V_{CC} = 5\text{V}$ V_{CC} 引脚		0.1	1	μA

5.6 典型特性

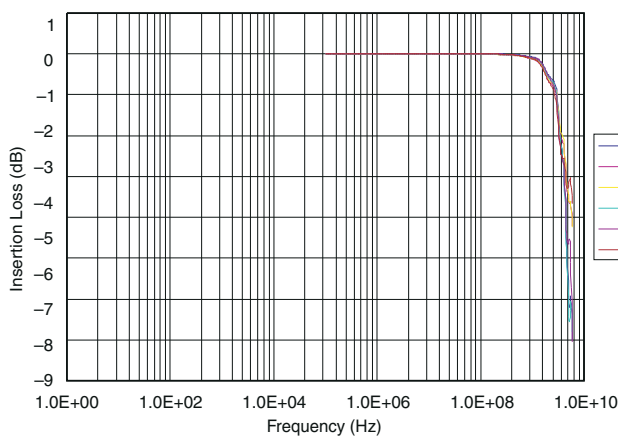


图 5-1. 插入损耗与频率间的关系

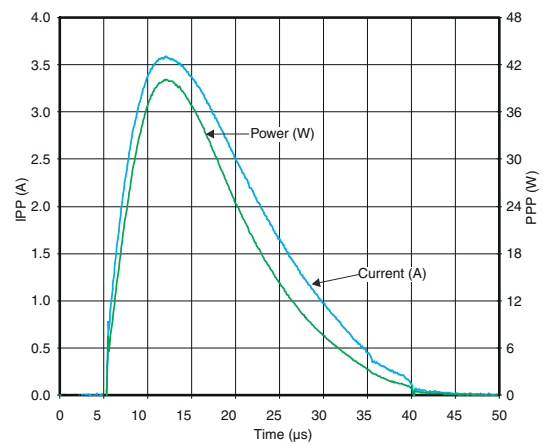


图 5-2. 峰值脉冲波形

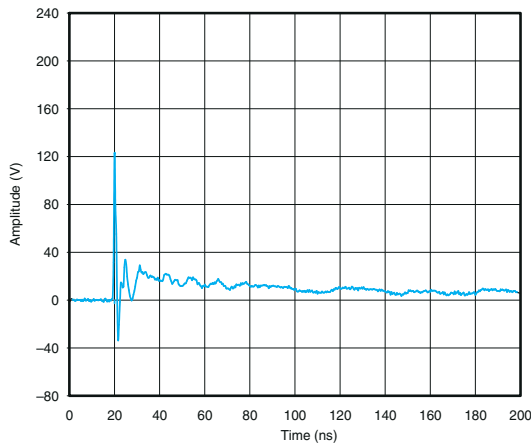


图 5-3. IEC 钳位波形 (8kV 接触)

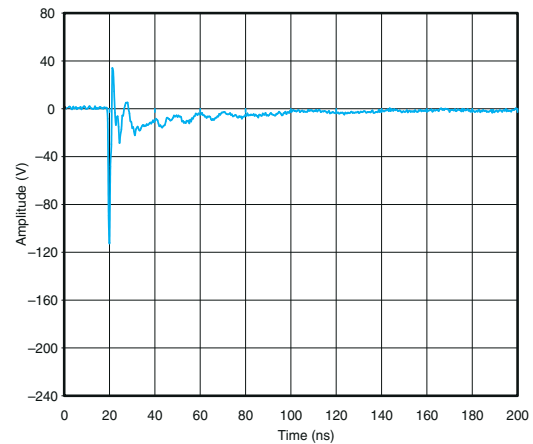


图 5-4. 图 3.IEC 钳位波形 (-8kV 接触)

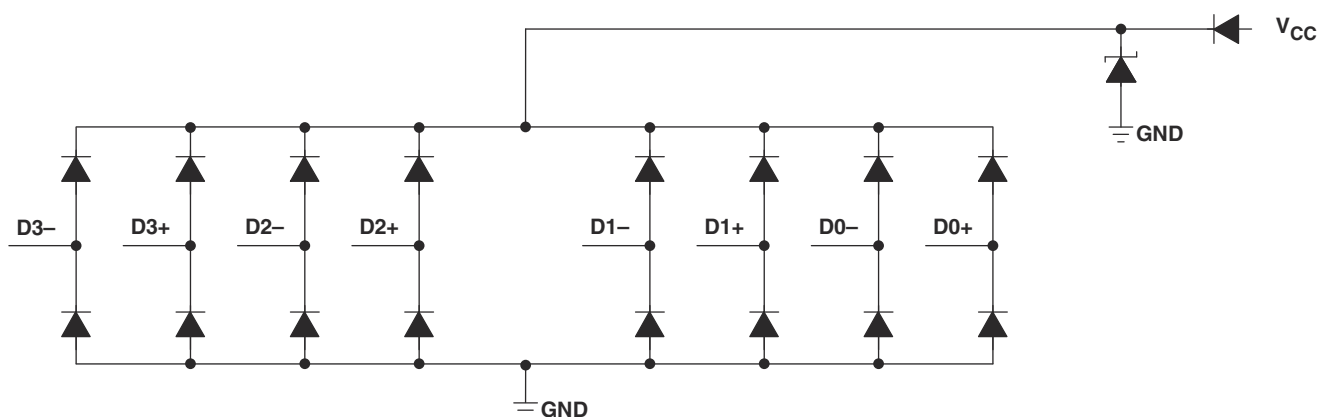
6 详细说明

6.1 概述

TPD8S009 是一款用于 ESD 保护的八通道 TVS 二极管阵列。TPD8S009 的额定接触 ESD 冲击消散值达到了 IEC 61000-4-2 (4 级) 国际标准中规定的最高水平, 接触放电 ESD 保护水平达到 $\pm 8\text{kV}$ 。该器件的低电容 (0.8pF) 加上差分信号对之间的出色匹配, 使该器件能够为高速等效数据速率 (3dB 带宽 > 4GHz) 提供瞬态电压抑制电路保护。

TPD8S009 提供了一个可选 V_{CC} 电源引脚, 能够与系统电源平面相连。 V_{CC} 引脚处有一个阻断二极管, 支持 TPD8S009 的 I_{OFF} 功能。当 V_{CC} 引脚连接至 0V 时, TPD8S009 可以处理信号引脚上的实时信号。在启动过程中, V_{CC} 引脚允许 TPD8S009 的所有内部电路节点处于已知电势。然而, 将可选 V_{CC} 引脚与电路板电源平面相连并不影响 TPD8S009 的系统级 ESD 性能。

6.2 功能方框图



6.3 特性说明

6.3.1 IEC 61000-4-2 ESD 保护

I/O 引脚可承受高达 $\pm 8\text{kV}$ 接触放电和 $\pm 9\text{kV}$ 空气放电的 ESD 事件。ESD 和浪涌钳位会将电流转移到大地上。

6.3.2 IEC 61000-4-5 浪涌保护

I/O 引脚可承受高达 2.5A 和 25W (8/PWM 20 μs 波形) 的浪涌事件。ESD 和浪涌钳位会将此电流转移到大地上。

6.3.3 I/O 电容

每个 I/O 引脚与接地之间的电容为 0.8pF (典型值)。该器件支持高达 3.4Gbps 的数据速率。

6.3.4 低漏电流

I/O 引脚具有 10nA (典型值) 的低泄漏电流, IO 偏置为 3.3V, V_{CC} 偏置为 5V。

6.3.5 支持高速差分数据速率

I/O 引脚的 0.8pF (典型值) 低电容可为它们提供大于 4GHz 的典型 -3dB 带宽。这允许 TPD8S009 保护 HDMI 1.4 等使用高速信号的接口。

6.3.6 I_{off} 特性

TPD8S009 提供了一个可选 V_{CC} 电源引脚, 能够与系统电源平面相连。 V_{CC} 引脚有一个阻断二极管, 因此当 V_{CC} 引脚连接至 0V 时, TPD8S009 可处理 D+、D- 引脚处的实时信号。这是对于 HDMI 至关重要的 I_{off} 特性, 因为系统断电时可在 IO 引脚上施加实时信号。

6.3.7 工业温度范围

该器件的工业工作范围为 -40°C 至 $+85^{\circ}\text{C}$ 。

6.3.8 简单直通路由

该器件的布局可简化并轻松地为用户提供保护功能。这些封装提供直通布线，只需对现有布局进行极少修改。直通布线还让 PCB 设计人员能够优化任何受保护的高速信号的信号完整性。

6.4 器件功能模式

TPD8S009 是一款无源集成电路，当受保护电路上出现高于 V_{BR} 或者低于较低二极管 $V_{forward} (-0.6\text{V})$ 的电压时将会激活。在 ESD 事件期间，可通过内部二极管网络将高达 $\pm 9\text{kV}$ 的电压引导至接地端和 V_{CC} 。一旦受保护线路上的电压低于 TPD8S009 的触发电压（通常在数十纳秒内），器件就会恢复到高阻抗状态。

7 应用和实施

备注

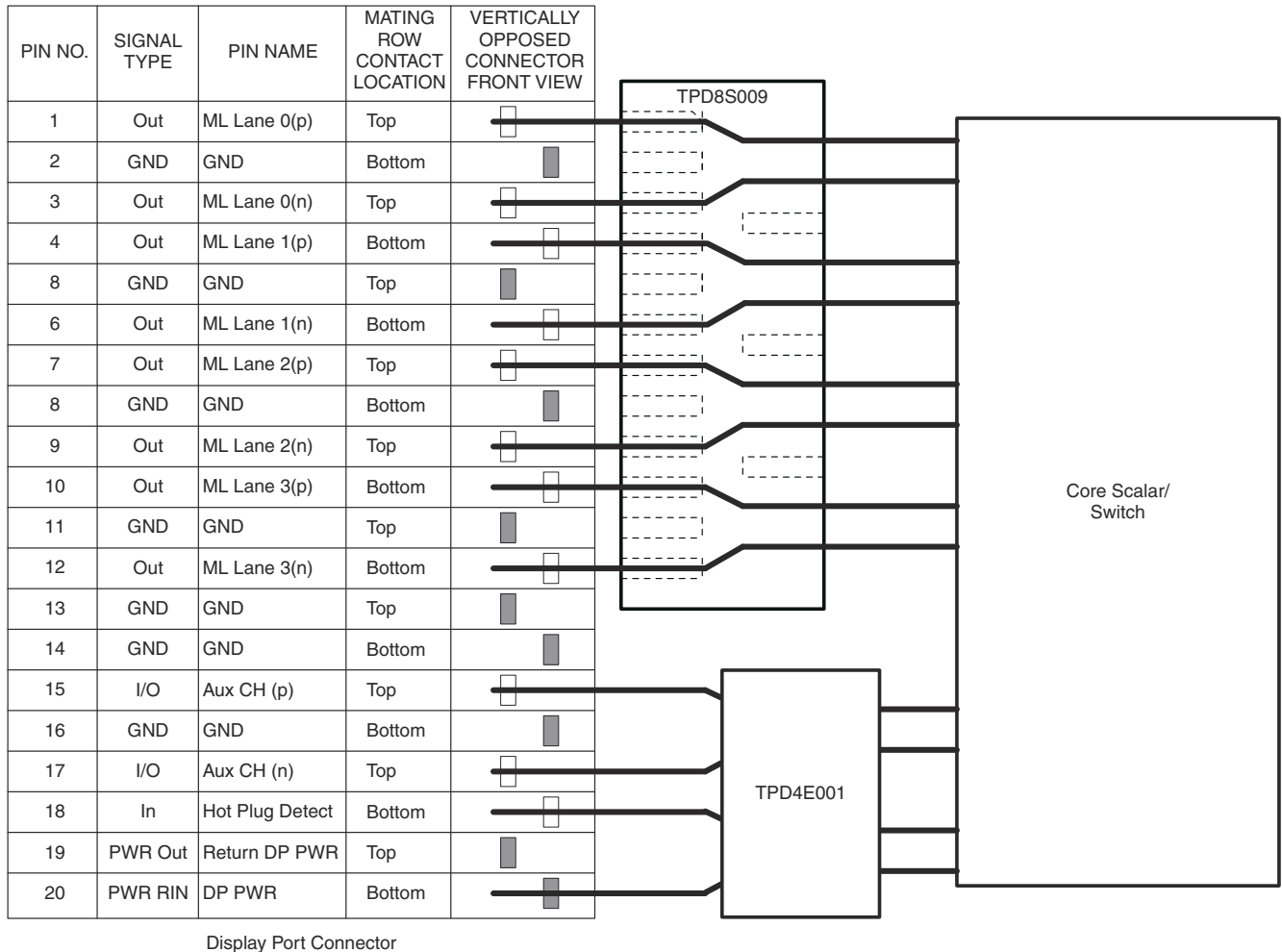
以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

7.1 应用信息

TPD8S009 可以为 HDMI 或显示端口的高速差分线路提供系统级 ESD 保护。直通封装提供了灵活的电路板布线方式,其走线宽度高达 15mm。图 7-1 显示了四条差分对线路的电路板布局方案。TPD8S009 的特殊引脚配置与 HDMI 或 DisplayPort 引脚分配相匹配。它允许差分信号对在接触 TPD8S009 的 ESD 端口 (引脚 1 - 3、4 - 6、7 - 9 和 10 - 12) 后耦合在一起。

建议使用 TPD4E001 为低速控制线路提供 ESD 保护。

7.2 典型应用



TPD8S009 和 TPD4E001 为显示或 HDMI 接口提供全面的 ESD 保护

图 7-1. 典型应用

7.2.1 设计要求

对于此设计示例，HDMI 1.4 应用中使用了一个 TPD8S009 器件和一个 TPD4E001。这样提供了一个完整的端口保护方案。

对于给定 HDMI 1.4 应用，表 7-1 中显示了以下参数。

表 7-1. 设计参数

设计参数	值
高速 TMDS 引脚上的信号范围	0V 至 3.6V
运行频率	1.7GHz

7.2.2 详细设计过程

在开始设计过程之前，必须先确定一些参数；设计人员必须了解以下内容：

- 所有受保护线路上的信号范围
- 工作频率

7.2.2.1 高速 TMDS 引脚上的信号范围

TPD8S009 拥有 8 个适用于信号线的相同保护通道。在选择 8 个 I/O 通道中的哪一个来保护哪些信号线时，器件的对称性提供了灵活性。该封装还设计为可方便地布置在 HDMI 连接器上，从而消除任何棘手的布线问题。任何 I/O 均支持 0 至 5.5V 的信号范围。因此，该器件支持 HDMI 1.4 信号摆幅。

7.2.2.2 高速 TMDS 引脚上的带宽

TPD8S009 的每个引脚具有 -3dB 的典型带宽 4GHz。因此，该器件可以使用 1.7GHz 的工作频率处理 3.4Gbps 的 HDMI 1.4 数据速率。

7.2.3 应用曲线

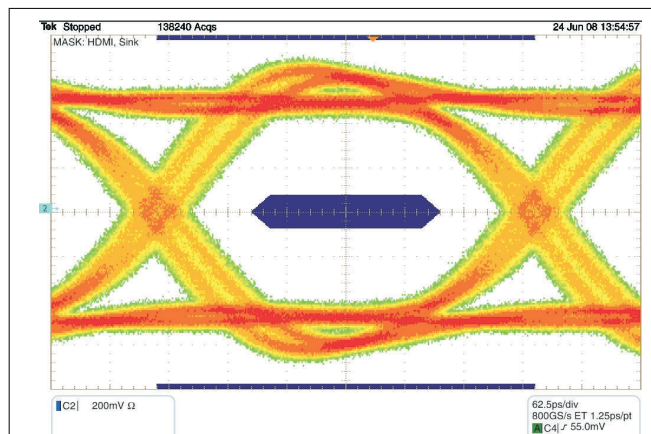


图 7-2. 不含 TPD8S009 的眼图 (2.5Gbps 数据速率)

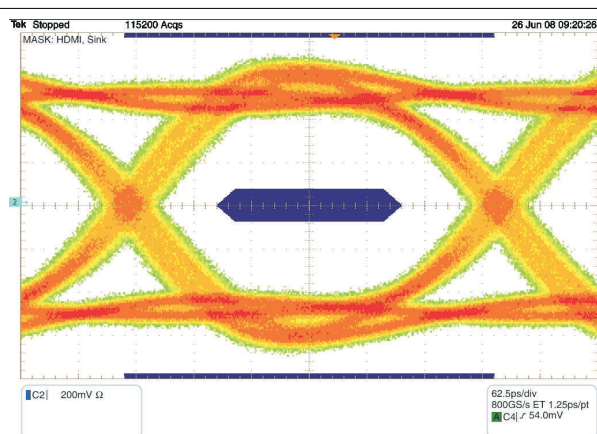


图 7-3. 含有 TPD8S009 的眼图 (2.5Gbps 数据速率)

8 电源相关建议

该器件是一款无源 ESD 保护器件，无需为其供电。注意确保不超出每个引脚的最大电压规格。

9 布局

9.1 布局指南

- 最佳位置是尽可能靠近连接器。
 - ESD 事件期间的 EMI 可能会从受到冲击的布线耦合到附近其他未受保护的布线，从而导致早期系统故障。
 - PCB 设计人员必须使任何未受保护的布线远离 TVS 和连接器之间受保护的布线，以更大限度地降低 EMI 耦合的可能性。
- 受保护的布线应尽可能直线布置。
- 使用半径尽可能大的圆角，消除 TVS 和连接器之间受保护布线上的任何尖角。
 - 电场往往会积聚在拐角上，从而增加 EMI 耦合。

9.2 布局示例

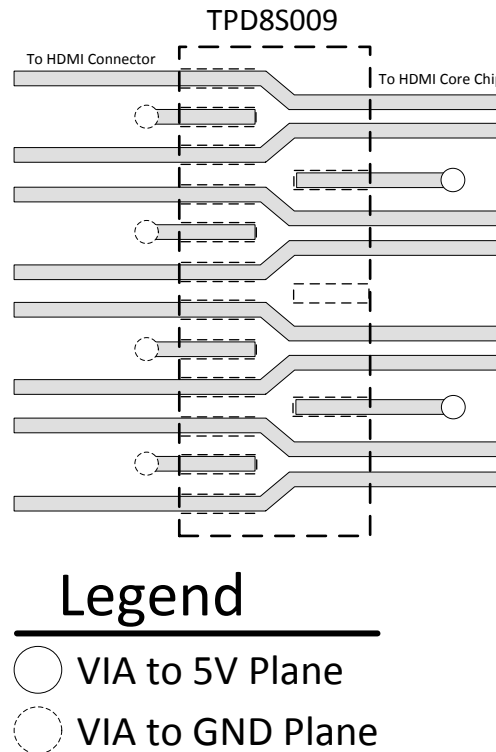


图 9-1. HDMI 连接器的典型布局

10 器件和文档支持

10.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

10.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision A (February 2015) to Revision B (January 2025)	Page
• 器件名称更新为 TPD8S009.....	6

Changes from Revision * (July 2008) to Revision A (February 2015)	Page
• 添加了 ESD 等级表 、 特性说明 部分、 器件功能模式 、 应用和实现 部分、 电源相关建议 部分、 布局 部分、 器件和文档支持 部分以及 机械、封装和可订购信息 部分.....	1
• 删除了 订购信息 表.....	1
• 从 绝对最大额定值 中删除了引线温度.....	4

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPD8S009DSMR	Active	Production	SON (DSM) 15	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	PK009
TPD8S009DSMR.B	Active	Production	SON (DSM) 15	3000 LARGE T&R	Yes	NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	PK009

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPD8S009DSMR	SON	DSM	15	3000	180.0	12.4	2.75	6.75	0.95	4.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS

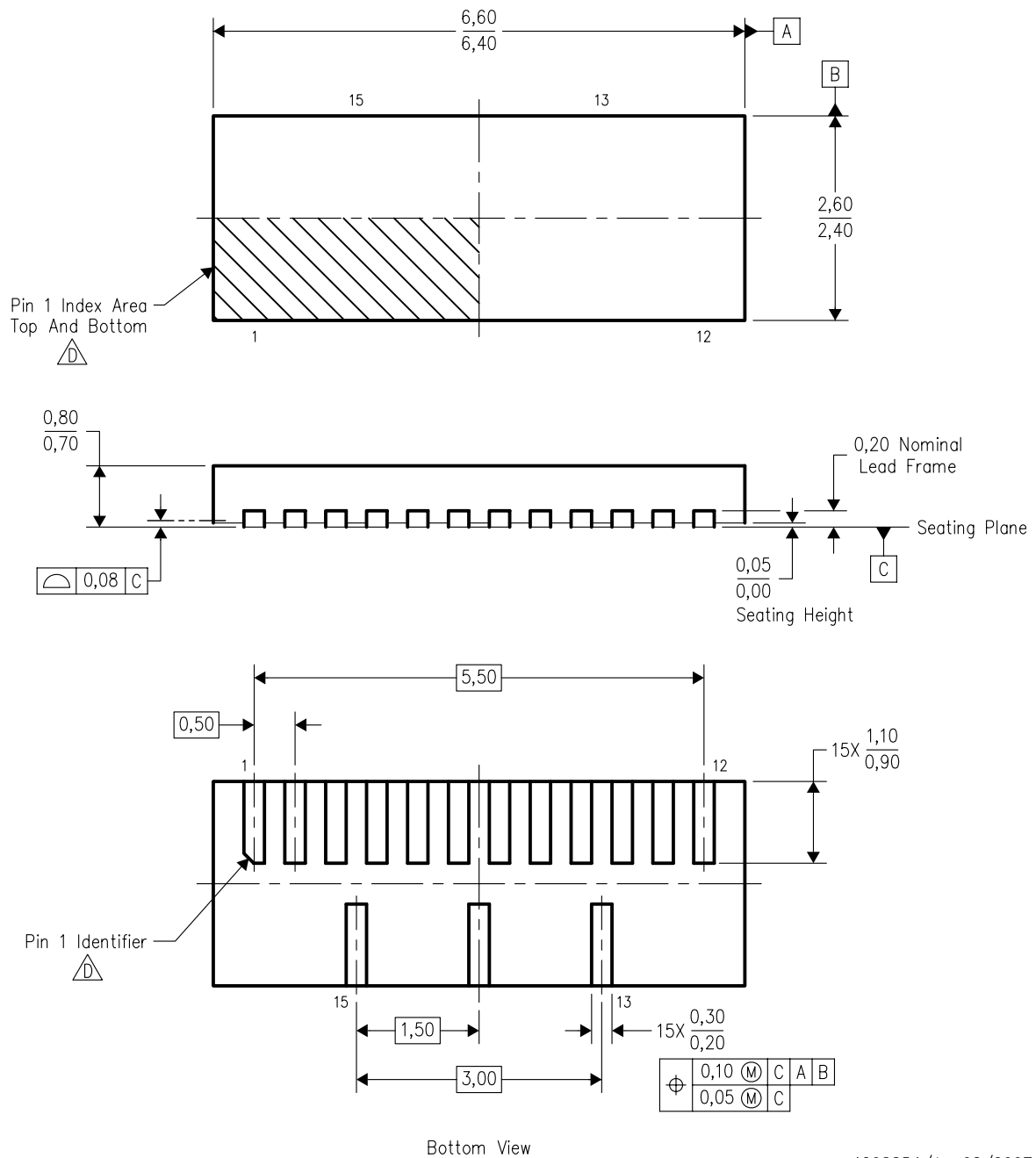


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPD8S009DSMR	SON	DSM	15	3000	200.0	183.0	25.0

DSM (R-PDSO-N15)

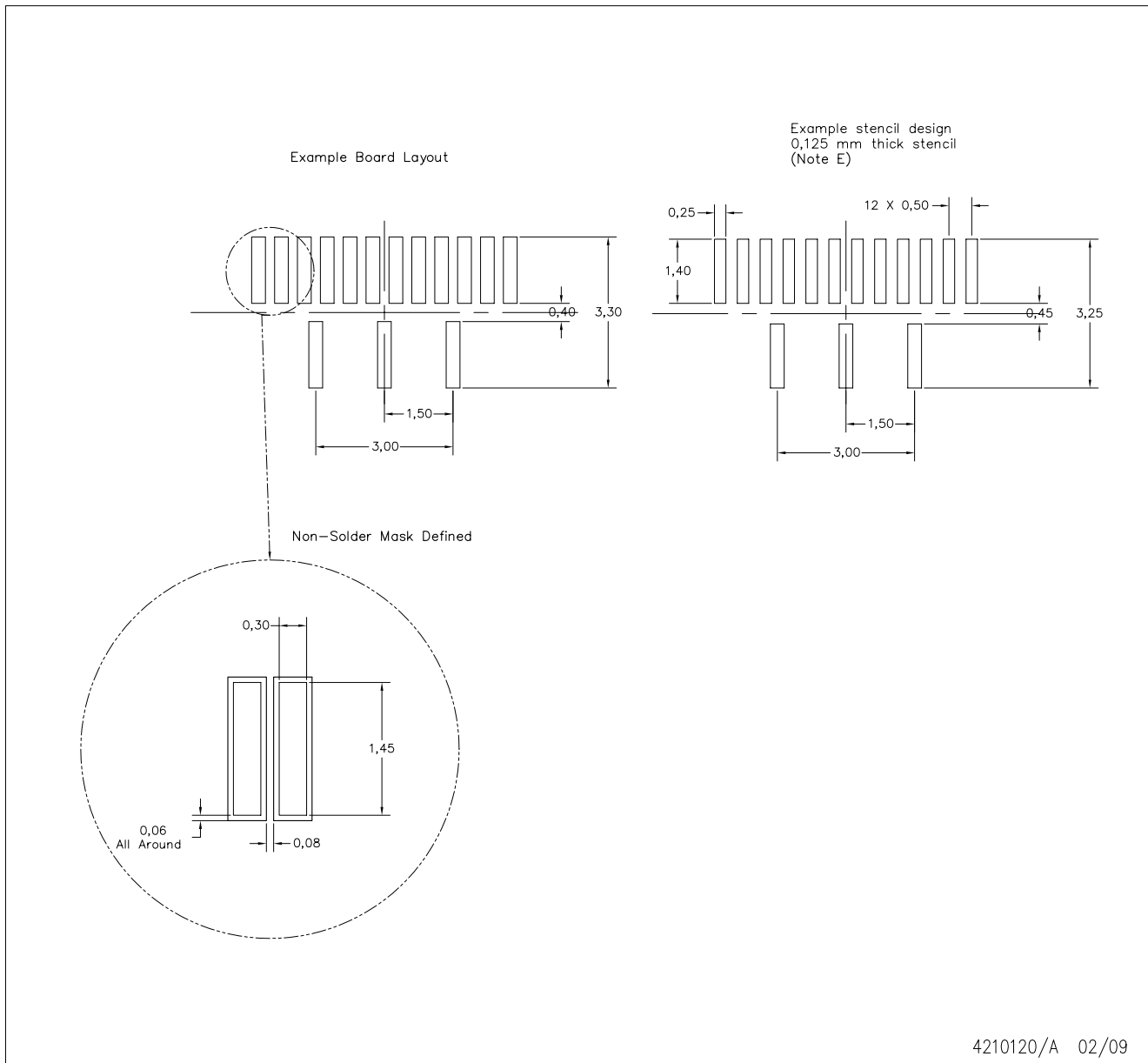
PLASTIC SMALL OUTLINE



4208854/A 08/2007

- NOTES:
- | | |
|--|---|
| A. | All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994. |
| B. | This drawing is subject to change without notice. |
| C. | SON (Small Outline No-Lead) package configuration. |
|  D. | Pin 1 identifiers are located on both top and bottom of the package and within the zone indicated. The Pin 1 identifiers are either a molded, marked, or metal feature. |

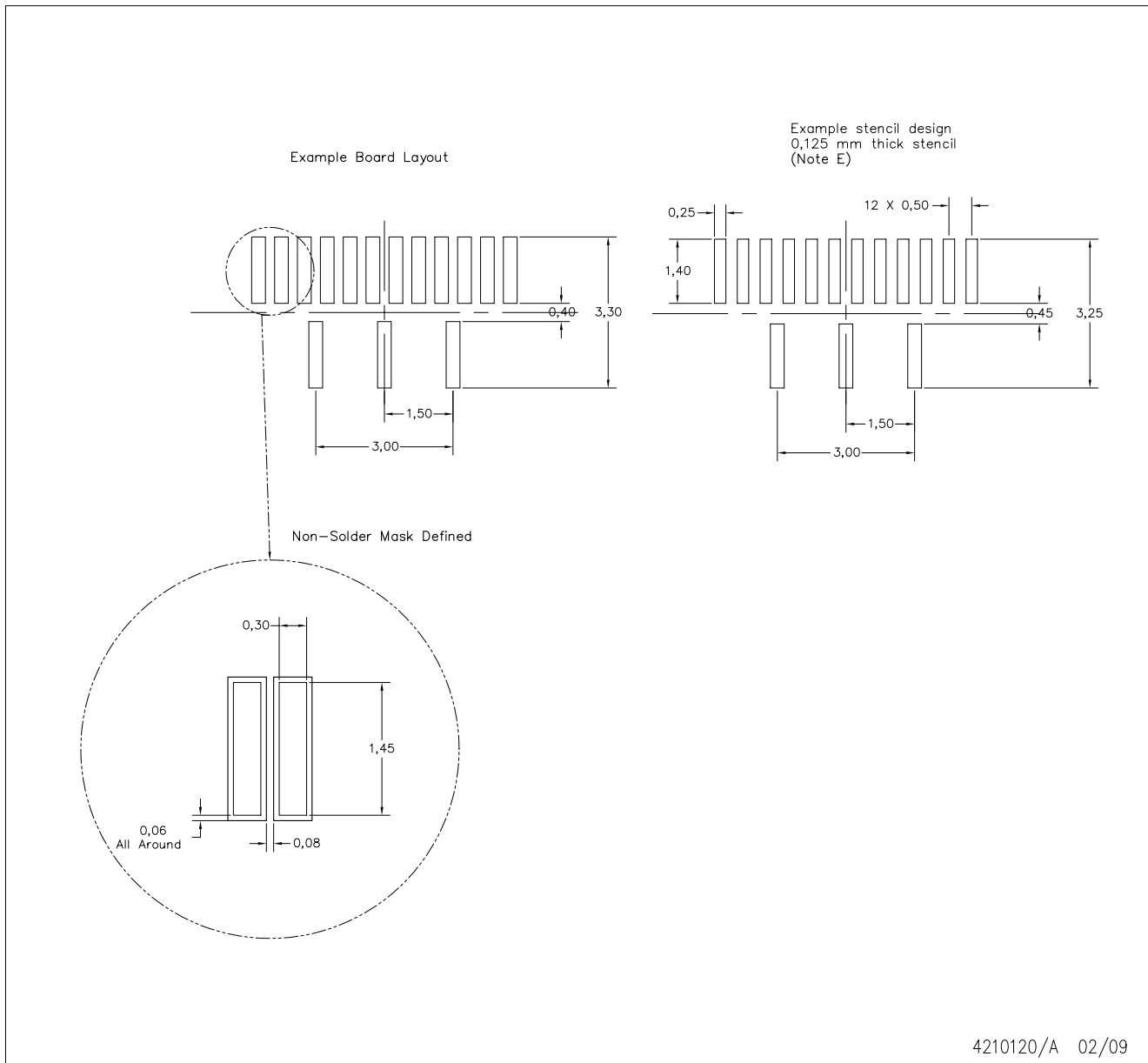
DSM (R-PDSO-N15)



4210120/A 02/09

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.

DSM (R-PDSO-N15)



4210120/A 02/09

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司