OPA698 单位增益稳定的宽带限压放大器

1 特性

- 接近限幅的高性度
- 从过驱中快速恢复：1ns
- 限制电压精度：±5mV
- –3db 带宽 (g = +1)：650MHz
- 增益带宽积：300MHz
- 压摆率：1800V/μs
- ±5V 和 +5V 电源运行
- 可用的高增益版本：OPA699

2 应用

- 快速限制模数转换器 (ADC) 输入缓冲器
- CCD 像素时钟剥离
- 视频同步剥离
- HF 混频器
- IF 限幅放大器
- AM 信号生成
- 非线性模拟信号处理
- OPA688 升级

3 说明

OPA698 是一款宽带、单位增益稳定电压反馈运算放大器，能限制双极输出电压。当尝试驱动超过这些限值时，两个缓冲限值电压可控制输出。这种新的输出限制架构将限幅器偏移误差保持在 ±5mV。

该运算放大器以线性方式运行，保持在输出限制电压的 20mV 以内。非线性窄范围和低限制偏移电压相结合，可将限制电压设置在所需线性输出范围的 100mV 以内。从限制中快速恢复 1ns，可提供信号通道可见的过驱信号。在输出端（而不是输入端）实施限制功能，可为任何增益提供指定的限制精度，并允许将 OPA698 用于所有标准运算放大器中。

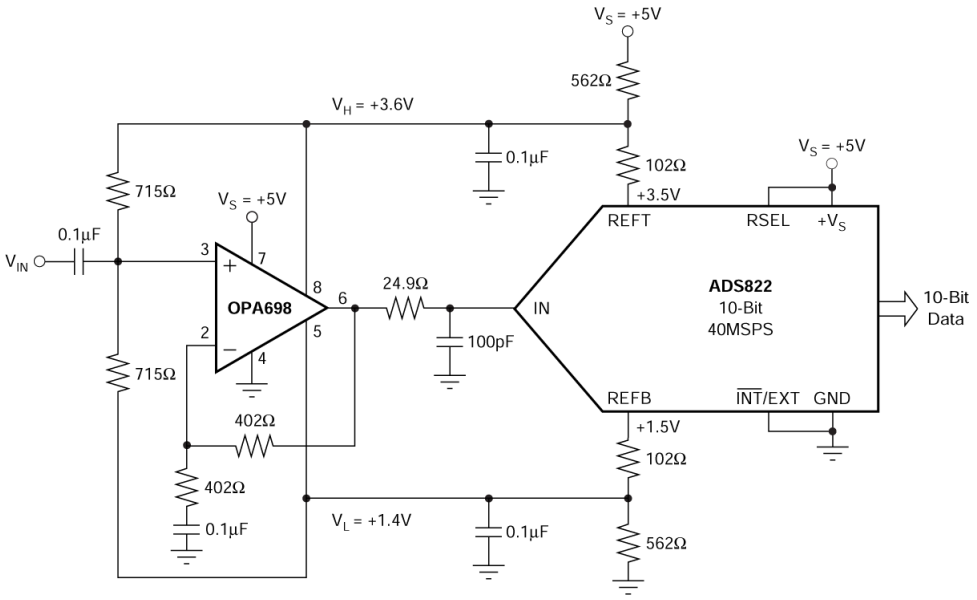
由于 OPA698 具备从线性运行急剧转换至输出限制的能力，因此，其能进行非线性模拟信号处理。快速恢复时间支持高速应用。

OPA698 采用业界通用的引脚排列 SOIC-8 封装。在增益更高或跨阻应用中，若要求输出限制具备快速恢复功能，请考虑 OPA699。

封装信息

器件型号(1)	封装(2)	封装尺寸(3)
OPA698	D（SOIC，8）	4.9mm × 6mm

(1) 具体请参阅节 4。
(2) 有关更多信息，请参阅 节 11。
(3) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。



单电源限制 ADC 输入驱动器

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性 1
2 应用 1
3 说明 1
4 相关产品 2
5 引脚配置和功能 2
6 规格 3
6.1 绝对最大额定值 3
6.2 ESD 等级 3
6.3 建议运行条件 3
6.4 热性能信息 3
6.5 电气特性 V_S = ±5V 4
6.6 电气特性 V_S = 5V 7
6.7 典型特性：V_S = ±5V 9
6.8 典型特性：V_S = 5V 15
7 详细说明 18
7.1 概述 18
8 应用和实施 18
8.1 应用信息 18
8.2 典型应用 24
8.3 电源相关建议 32
8.4 布局 32
9 器件和文档支持 34
9.1 器件支持 34
9.2 接收文档更新通知 34
9.3 支持资源 34
9.4 商标 34
9.5 静电放电警告 34
9.6 术语表 34
10 修订历史记录 34
11 机械、封装和可订购信息 36

4 相关产品

器件	V_S (V)	GBW (MHz)	压摆率 (V/μs)	电压噪声 (nV/√Hz)	架构
OPA817	±6.3	400	1000	4.5	FET 输入、电压反馈
OPA818	±6.5	2700	1400	2.2	FET 输入、电压反馈
OPA690	±6	300	1900	4.6	双极性输入，电压反馈
OPA695	±6	不适用	5000	2	双极性输入，电流反馈
OPA698	±6.5	300	1800	4	双极性输入，电压反馈
OPA699	±6.5	1000	1400	4.1	双极性输入，电压反馈

5 引脚配置和功能

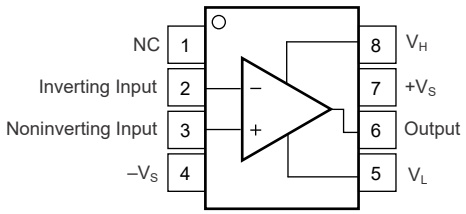


图 5-1. D 封装，8 引脚 SOIC（顶视图）

表 5-1. 引脚功能

引脚		类型	说明
名称	编号		
反相输入	2	输入	反相输入
同相输入	3	输入	同相输入
NC	1	—	无内部连接（将该引脚悬空）
输出	6	输出	输出
–V_S	4	电源	负（最低）电源
+V_S	7	电源	正（最高）电源
V_L	5	电源	限幅器输入低电平
V_H	8	电源	限幅器输入高电平

Copyright © 2025 Texas Instruments Incorporated

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1)]

		最小值	最大值	单位
V_S	总电源电压		13	V_{DC}
	内部功率耗散	请参阅*热性能分析*		
V_{ID}	差分输入电压		$\pm V_S$	V
	电源导通和关断时的 dVS/dT[(2)]		±0.4	V/μs
	限幅器电压范围		$\pm(V_S - 0.7)$	V
I_{IN}	连续输入电流[(3)]		10	mA
	输入电压		$\pm V_S$	V
T_J	结温		150	°C
T_{stg}	贮存温度	-65	125	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件能够在该等条件下或在任何超出*建议运行条件*的其他条件下正常运行。如果超出*建议运行条件* 但在*绝对最大额定值*范围内使用，此器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能，并缩短器件寿命。
(2) 保持低于此规格，可确保电源引脚上的边沿触发 ESD 吸收器件处于关闭状态。
(3) ESD 二极管到电源引脚的连续输入电流限制。

6.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101[(2)]	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_S	总电源电压	±2.5	±5	±6	V
T_A	工作温度	-40		85	°C

6.4 热性能信息

热指标[(1)]		OPA698 D (SOIC) 8 引脚	单位
$R_{\theta JA}$	结至环境热阻	118	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	63.3	°C/W
$R_{\theta JB}$	结至电路板热阻	64.9	°C/W
ψ_{JT}	结至顶部特征参数	14.8	°C/W
ψ_{JB}	结至电路板特征参数	64.2	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标* 应用报告。

6.5 电气特性 V_S = ±5V

在 T_A ≅25°C、R_F = 402Ω、R_L = 500Ω、G = 2V/V、V_H = – V_L = 2V，并且输入和输出以 1/2 Vs 为基准测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
交流性能							
SSBW	小信号带宽	G = 1V/V、V_O = 0.2V_{PP}、R_F = 25Ω			650		MHz
		G = 2V/V，V_O = 0.2V_{PP}			215		
		G = -1V/V，V_O = 0.2V_{PP}			215		
GBP	增益带宽积	G ≥ 5V/V			300		MHz
	0.1dB 增益平坦度带宽	V_O = 0.2V_{PP}			30		MHz
	增益为 1V/V 时的峰值	R_F = 25Ω，V_O = 0.2V_{PP}			1.5		dB
	大信号带宽	V_O = 4V_{PP} V_H = – V_L = 2.5V			160		MHz
	压摆率	4V 阶跃，V_H = – V_L = 2.5V			1800		V/μs
	上升和下降时间	V_O = 0.2V 阶跃			1.4		ns
	趋稳时间	0.05%，V_O = 2V 阶跃			25		ns
	二阶谐波失真	f = 5MHz、V_O = 2V_{PP}、R_L = 500Ω			-94		dBc
	三阶谐波失真	f = 5MHz、V_O = 2V_{PP}、R_L = 500Ω			-85		dBc
	输入电压噪声	f ≥ 1MHz			4		nV/√Hz
	输入电流噪声	f ≥ 1MHz			1.5		pA/√Hz
直流性能[1]							
A_{OL}	开环电压增益	V_O = ±0.5V		56	80		dB
			T_A = -40°C 至 +85°C	52			
V_{OS}	输入失调电压				±2	±5	mV
		T_A = -40°C 至 +85°C				±8	
	平均失调电压漂移	T_A = -40°C 至 +85°C				±20	μV/°C
	输入偏置电流[1]				+0.2	±10	μA
		T_A = -40°C 至 +85°C				±12	
	平均偏置电流漂移	T_A = -40°C 至 +85°C				±20	nA/°C
	输入失调电流				±0.1	±2	μA
		T_A = -40°C 至 +85°C				±3	
	平均偏移电流漂移	T_A = -40°C 至 +85°C				±10	nA/°C
输入							
CMIR	共模输入电压[2]			±3.2	±3.3		V
		T_A = -40°C 至 +85°C		±3.1			
CMRR	共模抑制比	V_{CM} = ±0.5V		55	82		dB
			T_A = -40°C 至 +85°C	52			
	输入阻抗	差分模式			1 ‖ 0.3		MΩ ‖ pF
		共模			33 ‖ 1.4		

Copyright © 2025 Texas Instruments Incorporated

6.5 电气特性 V_S = ±5V（续）

在 T_A ≅25°C、R_F = 402Ω、R_L = 500Ω、G = 2V/V、V_H = – V_L = 2V，并且输入和输出以 1/2 Vs 为基准测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输出							
	电源轨的电压输出摆幅	R_L = 500Ω、V_H = – V_L = 4.3V		±3.9	±4.0		V
			T_A = -40°C 至 +85°C	±3.8			
	电流输出	拉电流，V_O = 0V		90	190		mA
			T_A = -40°C 至 +85°C	80			
		灌电流，V_O = 0V		-90	-190		
			T_A = -40°C 至 +85°C	-80			
	闭环输出阻抗	G = 1V/V、R_F = 25Ω、f < 100kHz			0.01		Ω
输出电压限幅器							
	输出电压限幅范围	引脚 5 和 8			±3.8		V
			T_A = -40°C 至 +85°C				
	默认限幅电压，上限	限幅器引脚断开		+3.3	+3.5		V
			T_A = -40°C 至 +85°C	+3.1			
	默认限幅电压，下限	限幅器引脚断开		-3.3	-3.5		V
			T_A = – 40°C 至 +85°C	-3.1			
	最小限幅器间隔 (V_H – V_L)			400	400		mV
		T_A = -40°C 至 +85°C		400			
	最大限值电压			±4.3			V
		T_A = -40°C 至 +85°C		±4.3			
	限幅器输入偏置电流幅度(3)	V_O = 0V		40	50	60	μA
		T_A = -40°C 至 +85°C		36		65	
	限幅器输入偏置平均漂移	T_A = -40°C 至 +85°C				35	nA/℃
	限幅器输入阻抗				10 || 0.85		MΩ || pF
	限幅器馈通(4)	f = 5MHz			-68		dB
	限幅器偏移	V_{IN} = ±2V，V_O – V_H) 或 (V_O – V_L)			±5	±30	mV
			T_A = -40°C 至 +85°C			±40	
	运算放大器输入偏置电流漂移	V_{IN} = ±2V，限幅输出的线性			0.15		μA
	限幅器小信号带宽	$2V_{DC}$ + $20mV_{PP}$			700		MHz
	限幅器压摆率(5)	2 × 过驱，V_H 或 V_L			175		V/μs
	限幅器过冲	2 × 过驱， V_{IN} = V_{CM} 至 V_{CM}±2V 阶跃			250		mV
	恢复时间	2 × 过驱	V_{IN} = ±2V 至 0V 阶跃		1		ns
	线性保护带(6)	f = 5MHz，V_O = $2V_{PP}$	f = 5MHz，V_O = $2V_{PP}$		30		mV
电源							
	静态电流	V_S = ±5V		13.8	15.5	17.3	mA
			T_A = -40°C 至 +85°C	13.4		17.7	
PSRR	电源抑制比	以输入为基准		68	90		dB
			T_A = -40°C 至 +85°C	66			

(1) 电流可视为流出节点的正电流。
(2) 在指定限值下，最小 CMRR 的性能下降量小于 3dB 时对 CMIR 进行测试。
(3) 在这些条件下，I_{VH}（V_H 偏置电流）为正，I_{VL}（V_L 偏置电流）为负。参阅图 7-8 和图 7-15。
(4) 限幅器馈通是 V_{IN} = 0V 时输出幅度与添加到 V_H（或 V_L）的正弦波之比。
(5) V_H 压摆率条件为：V_{IN} = 2V、G = 2V/V、V_L = – 2V、V_H = 2V 和 0V 之间的阶跃。V_L 压摆率条件是相似的。

(6) 确定以限幅器电平（V_H 和 V_L）为中心的输出正弦曲线（f = 5MHz、$V_O = 0V_{DC} \pm 1V_{PP}$）的线性保护带。在 SFDR 降低 3dB 时，线性保护频带是限幅器电平与峰值输出电压之间的差额。

Copyright © 2025 Texas Instruments Incorporated

6.6 电气特性 V_S = 5V

在 T_A ≅25°C、R_F = 402Ω、R_L = 500Ω、G = 2V/V、V_L = V_{CM} – 1.2V、V_H = V_{CM} + 1.2V、并且输入和输出以 1/2 Vs 为基准的条件下测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
交流性能							
	小信号带宽	G = 1V/V、V_O = 0.2V_{PP}、R_F = 25Ω			550		MHz
		G = 2V/V，V_O = 0.2V_{PP}			200		
		G = -1V/V，V_O = 0.2V_{PP}			210		
	增益带宽积	G ≥ 5V/V，V_O < 0.2V_{PP}			300		MHz
	0.1dB 增益平坦度带宽	V_O < 0.2V_{PP}			26		MHz
	增益为 1V/V 时的峰值	G = 1V/V、R_F = 25Ω、V_O = 0.2V_{PP}			2.5		dB
	大信号带宽	V_O = 2V_{PP}			200		MHz
	压摆率	2V 阶跃			820		V/μs
	上升和下降时间	V_O = 0.2V 阶跃			1.4		ns
	趋稳时间	0.05%、G = 2V/V、V_O = 1V 阶跃			28		ns
	二阶谐波失真	f = 5MHz、V_O = 2V_{PP}、R_L = 500Ω			-95		dBc
	三阶谐波失真	f = 5MHz、V_O = 2V_{PP}、R_L = 500Ω			-81		dBc
	输入电压噪声	f > 1MHz			4		nV/√Hz
	输入电流噪声	f > 1MHz			1.43		pA/√Hz
直流性能[1]							
A_{OL}	开环电压增益	V_O = ±0.5V，V_{CM} = 2.5V		54	77		dB
			T_A = -40°C 至 +85°C	51			
	输入失调电压	V_{CM} = 2.5V			±1	±6	mV
			T_A = -40°C 至 +85°C			±8	
	平均失调电压漂移	V_{CM} = 2.5V	T_A = -40°C 至 +85°C			±15	μV/°C
	输入偏置电流	V_{CM} = 2.5V			±0.5	±10	μA
			T_A = -40°C 至 +85°C			±12	
	平均偏置电流漂移	V_{CM} = 2.5V	T_A = -40°C 至 +85°C			±25	nA/°C
	输入失调电流	V_{CM} = 2.5V			±0.1	±2	μA
			T_A = -40°C 至 +85°C			±3	
	平均偏移电流漂移	V_{CM} = 2.5V	T_A = -40°C 至 +85°C			±15	nA/°C
CMIR	共模输入电压		T_A = 25°C	V_{CM} ±0.7	V_{CM} ±0.8		V
CMIR	共模输入电压[2]		T_A = -40°C 至 +85°C	V_{CM} ±0.6			V
输入							
CMRR	共模抑制比	V_{CM} = ±0.5V		54	82		dB
			T_A = -40°C 至 +85°C	52			
	输入阻抗	差分模式，V_{CM} = 2.5V			0.77 || 0.3		MΩ || pF
		共模，V_{CM} = 2.5V			24 || 1.5		

6.6 电气特性 V_S = 5V（续）

在 T_A ≅25°C、R_F = 402Ω、R_L = 500Ω、G = 2V/V、V_L = V_{CM} – 1.2V、V_H = V_{CM} + 1.2V、并且输入和输出以 1/2 Vs 为基准的条件下测得（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输出							
	最大正输出电压	R_L ≥ 500Ω，V_H = V_{CM} + 1.8V		3.9	4.1		V
			T_A = -40°C 至 +85°C	3.8			
	最小正输出电压	R_L ≥ 500Ω，V_L = V_{CM} – 1.8V		1.1	0.9		V
			T_A = -40°C 至 +85°C	1.2			
	电流输出	拉电流，V_O = 2.5V		60	170		mA
			T_A = -40°C 至 +85°C	50			
		灌电流，V_O = 2.5V		-60	-170		
			T_A = -40°C 至 +85°C	-50			
	闭环输出阻抗	G = 1V/V、f < 100kHz、R_F = 25Ω			0.1		Ω
输出电压限幅器							
	限幅器电压高	引脚 8			3.9		V
	限幅器电压低	引脚 5			1.1		V
	默认限幅器电压	限幅器引脚断开		V_{CM} ±0.8	V_{CM} ±1.1		V
			T_A = -40°C 至 +85°C	V_{CM} ±0.6			
	最小限幅器间隔 (V_H – V_L)			400	400		mV
		T_A = -40°C 至 +85°C		400			
	最大限值电压					V_{CM} ±1.8	V
	限幅器输入偏置电流幅度(3)	V_O = 2.5V			8		μA
	限幅器输入阻抗				1 || 7		MΩ || pF
	限幅器馈通(4)	f = 5MHz			-92		dB
	限幅器电压精度	V_{IN} = V_{CM} ±1.2V、(V_O – V_H) 或 (V_O – V_L)			±15	±30	mV
			T_A = -40°C 至 +85°C			±40	
	限幅器小信号带宽	V_{IN} = V_{CM} ± 1.2V，V_O < 0.02V_{PP}			515		MHz
	限幅器压摆率(5)	2 × 过驱，V_H 或 V_L			150		V/μs
	过冲	2 ×过驱、 V_{IN} = V_{CM} 至 V_{CM}±1.2V 阶跃			40		mV
	恢复时间	2 ×过驱、 V_{IN} = V_{CM}±1.2V 至 V_{CM} 阶跃			2.5		ns
	线性保护带(6)	f = 5MHz，V_O = 2V_{PP}			30		mV
电源							
	静态电流	V_S = 5V		13.6	15.6	17.2	mA
			T_A = -40°C 至 +85°C	13.2		17.6	
+PSRR	电源抑制比	V_S = 4.5V 至 5.5V			85		dB

(1) 电流可视为流出节点的正电流。
(2) 在指定限值下，最小 CMRR 的性能下降量小于 3dB 时对 CMIR 进行测试。
(3) 在这些条件下，I_{VH}（V_H 偏置电流）为正，I_{VL}（V_L 偏置电流）为负。参阅图 7-9 和图 7-15。
(4) 限幅器馈通是 V_{IN} = 0V 时输出幅度与添加到 V_H（或 V_L）的正弦波之比。
(5) V_H 压摆率条件为：V_{IN} = 2V、G = 2V/V、V_L = –2V、V_H = 2V 和 0V 之间的阶跃。V_L 压摆率条件是相似的。
(6) 确定以限幅器电平（V_H 和 V_L）为中心的输出正弦曲线（f = 5MHz、V_O = 0V_{DC}±1V_{PP}）的线性保护带。在 SFDR 降低 3dB 时，线性保护频带是限幅器电平与峰值输出电压之间的差额。

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性：V_S = ±5V

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

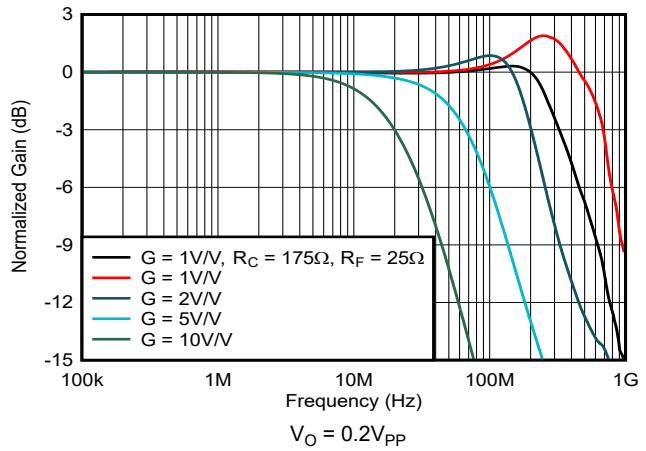


图 6-1. 同相小信号频率响应

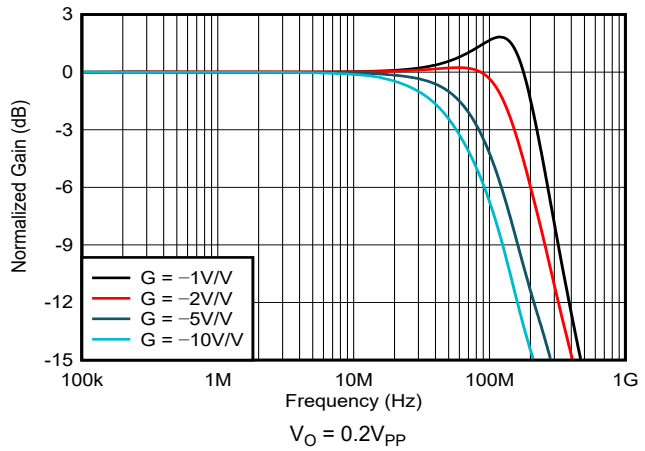


图 6-2. 反相小信号频率响应

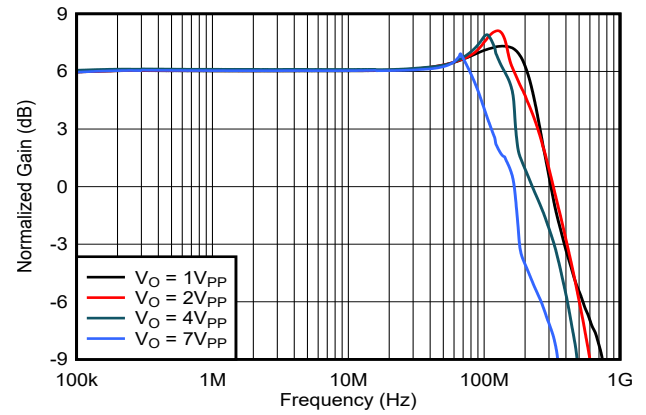


图 6-3. 同相大信号频率响应

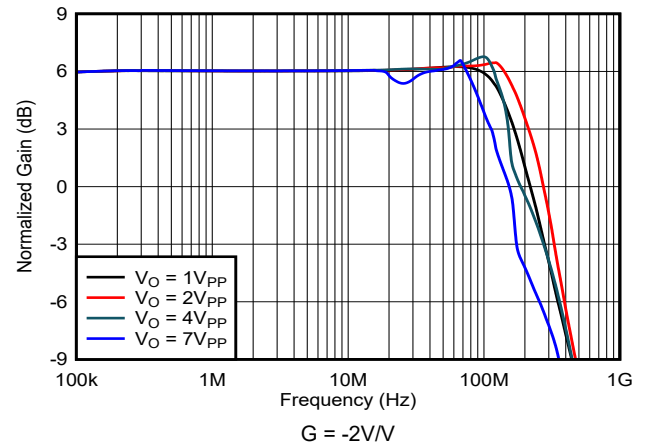


图 6-4. 反相大信号频率响应

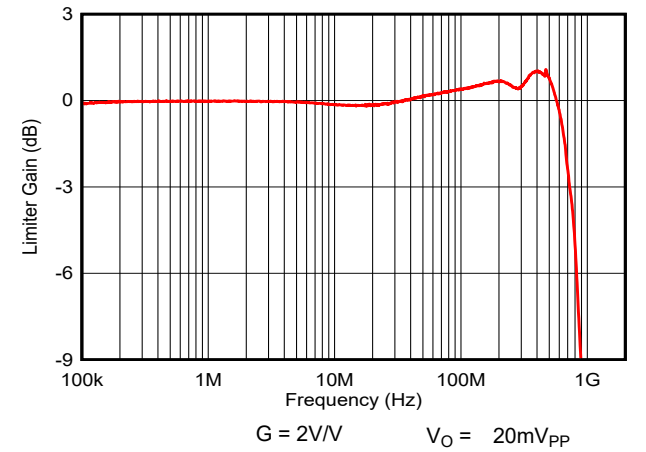


图 6-5. V_H—限幅器小信号频率响应

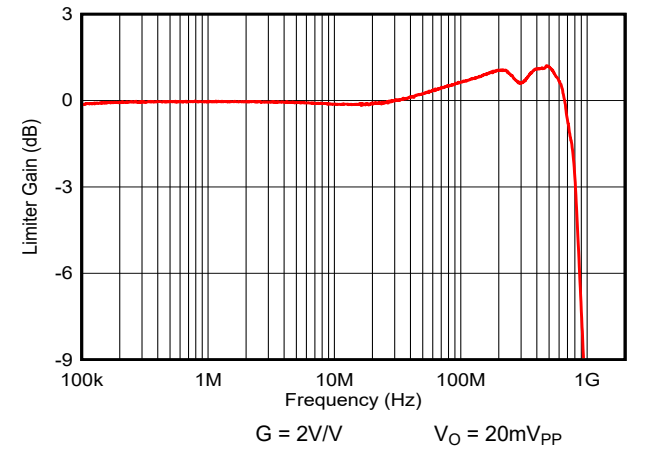


图 6-6. V_L—限幅器小信号频率响应

6.7 典型特性：V_S = ±5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

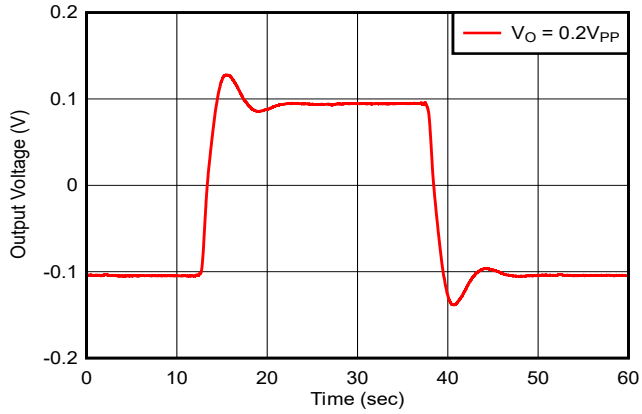


图 6-7. 小信号脉冲响应

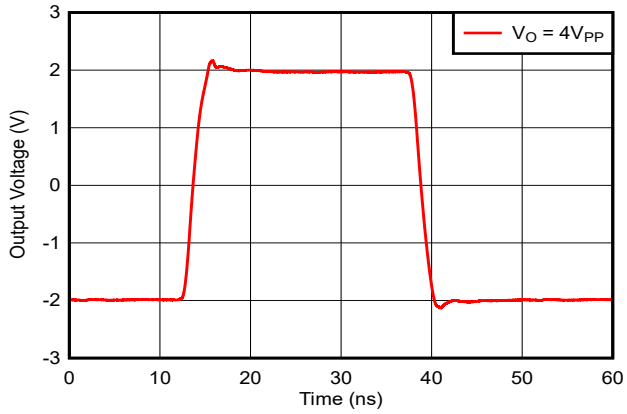


图 6-8. 大信号脉冲响应

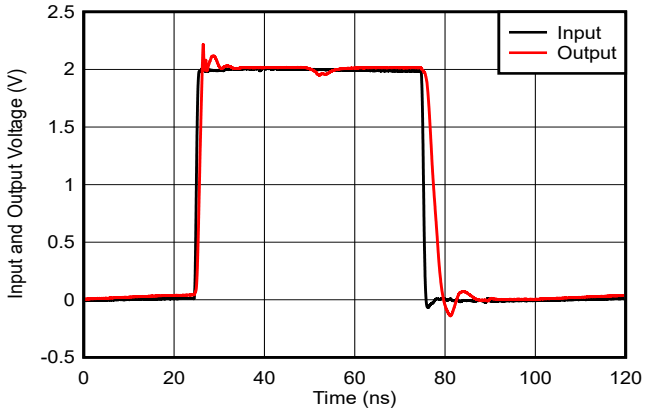


图 6-9. V_H—受限脉冲响应

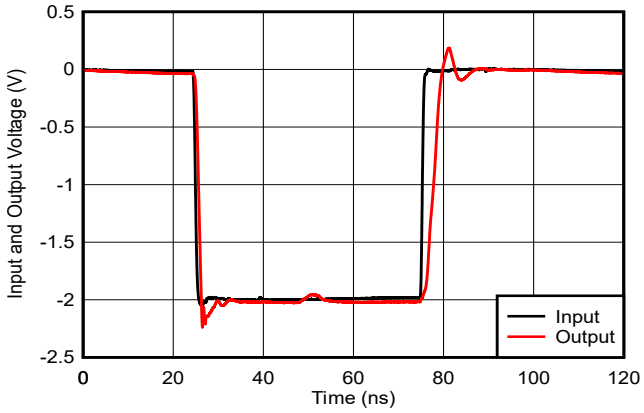


图 6-10. V_L—受限脉冲响应 (20MHz)

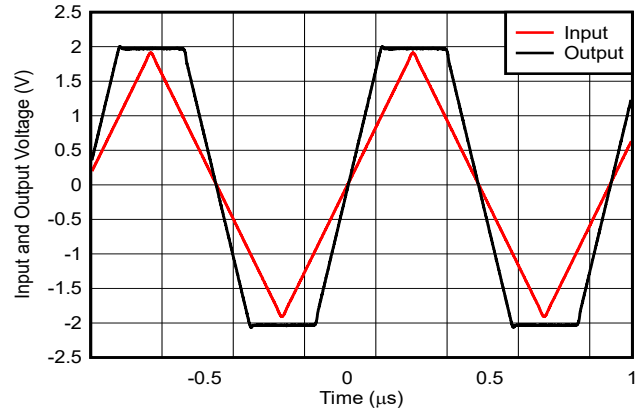


图 6-11. 受限输出响应

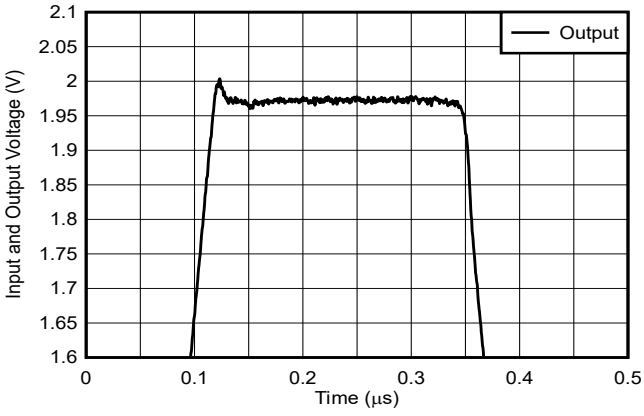


图 6-12. 受限输出电压的详细信息

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性：V_S = ±5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

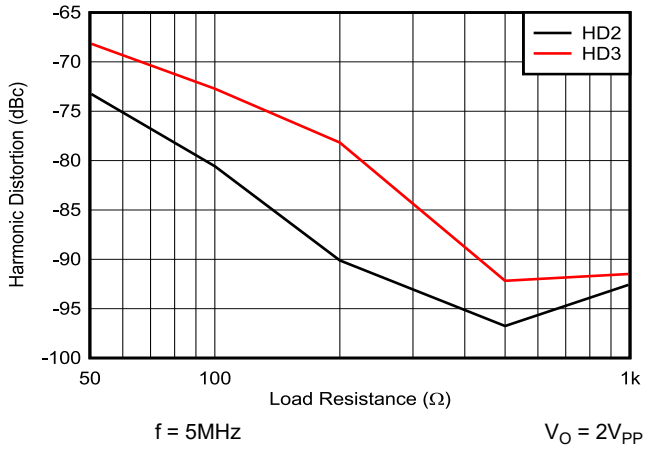


图 6-13. 谐波失真与负载电阻间的关系

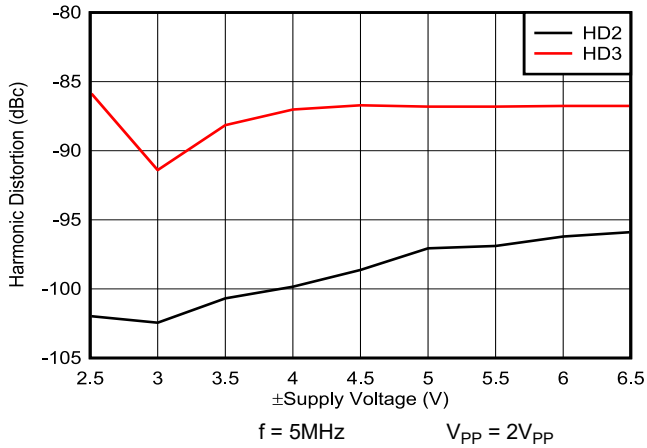


图 6-14. 5MHz 谐波失真与电源电压间的关系

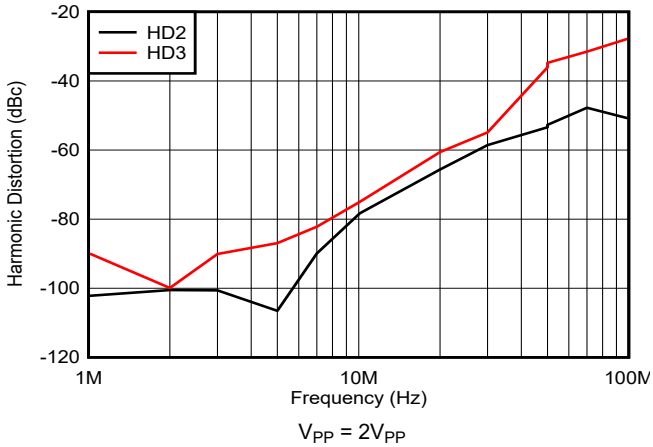


图 6-15. 谐波失真与频率间的关系

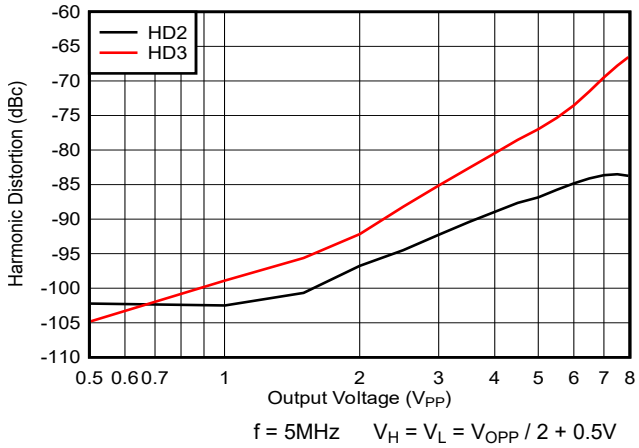


图 6-16. 5MHz 谐波失真与输出电压间的关系

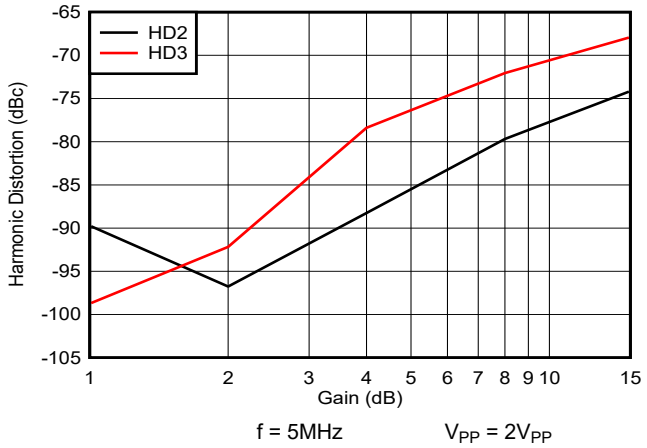


图 6-17. 谐波失真与同相增益间的关系

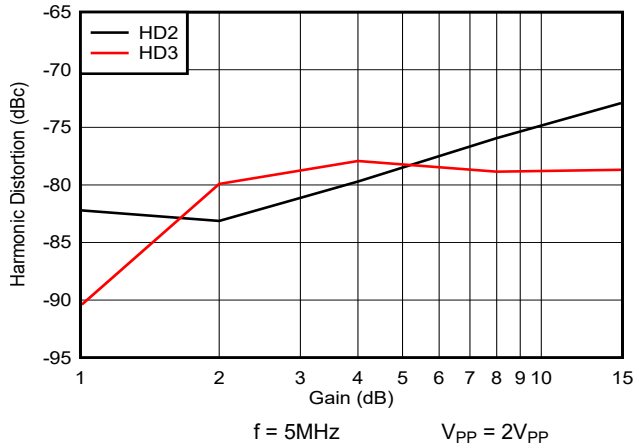


图 6-18. 谐波失真与反相增益间的关系

6.7 典型特性：V_S = ±5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

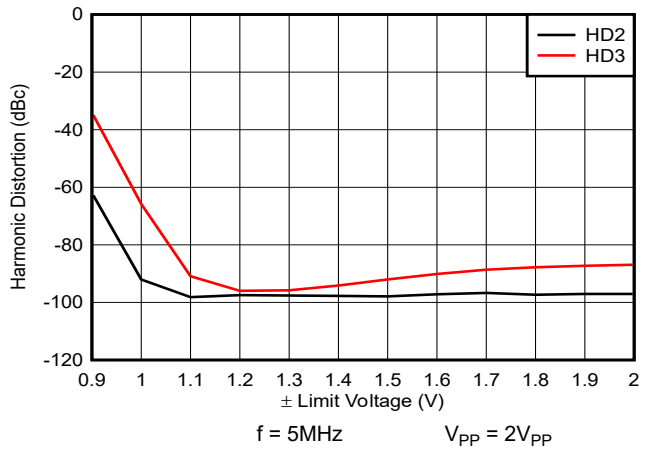


图 6-19. 接近限制电压的谐波失真

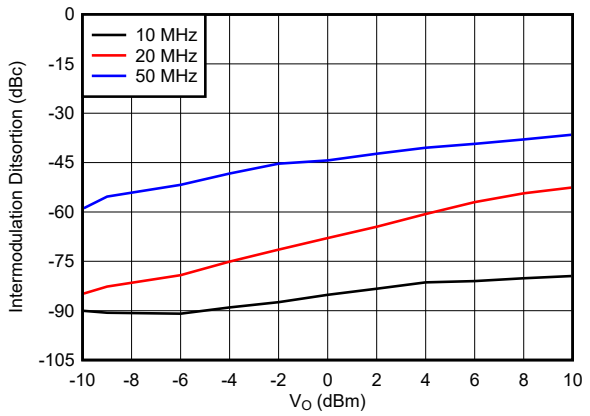


图 6-20. 双音三阶互调截距

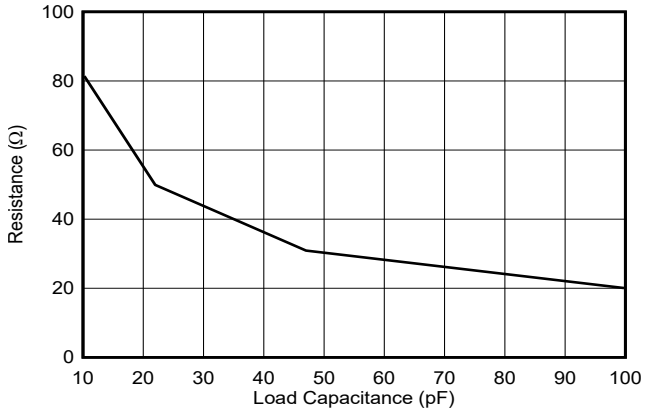


图 6-21. 建议的 R_S 与容性负载间的关系

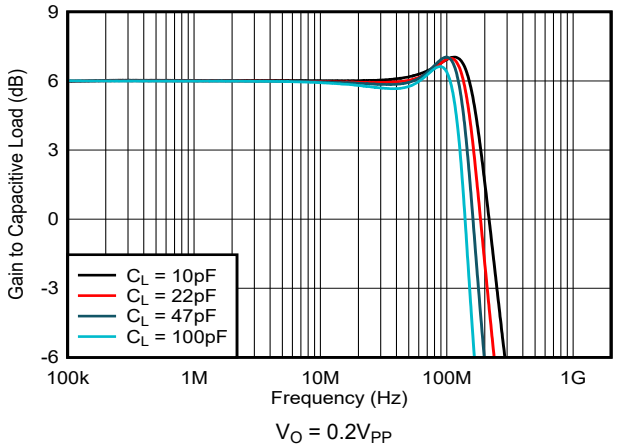


图 6-22. 频率响应与容性负载间的关系

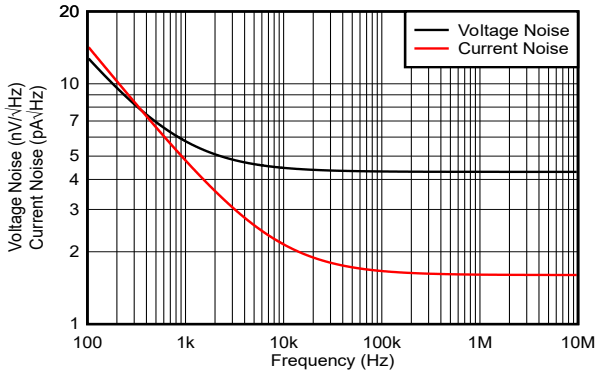


图 6-23. 输入电压和电流噪声密度

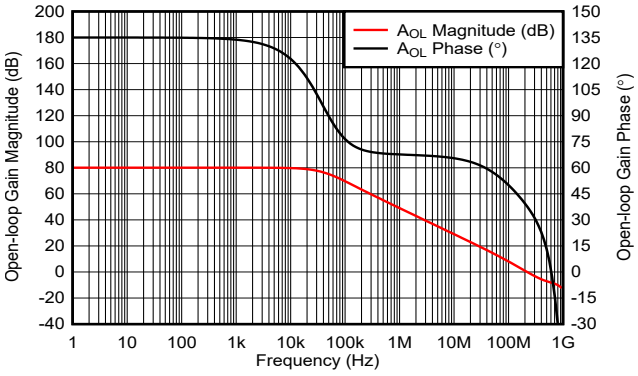


图 6-24. 开环频率响应

Copyright © 2025 Texas Instruments Incorporated

6.7 典型特性：V_S = ±5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

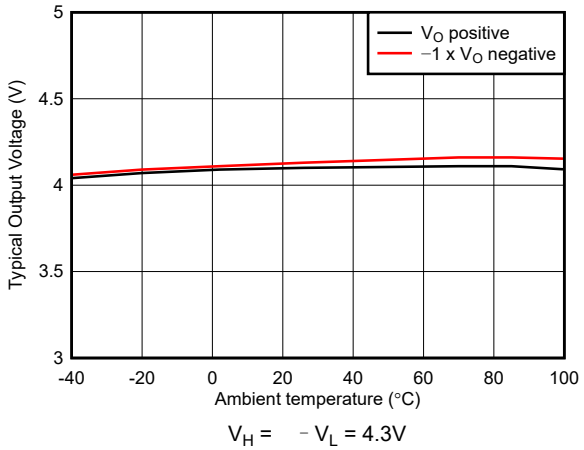


图 6-25. 电压范围与温度间的关系

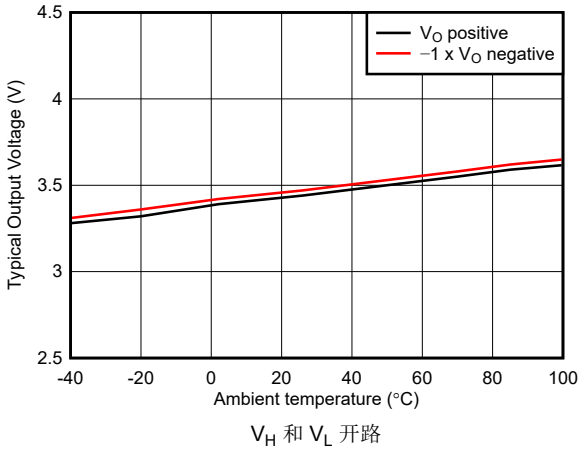


图 6-26. 受限电压范围与温度间的关系

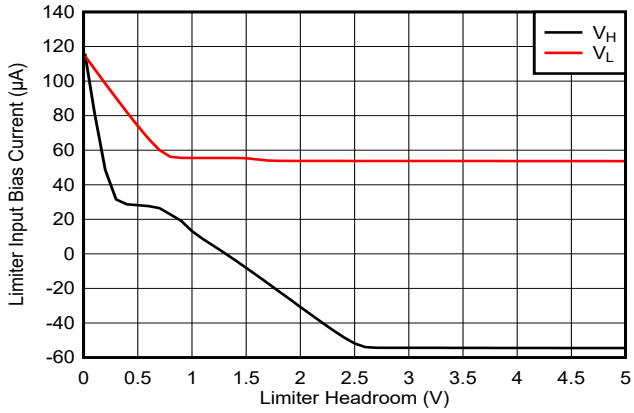


图 6-27. 限幅器输入偏置电流与偏置电压间的关系

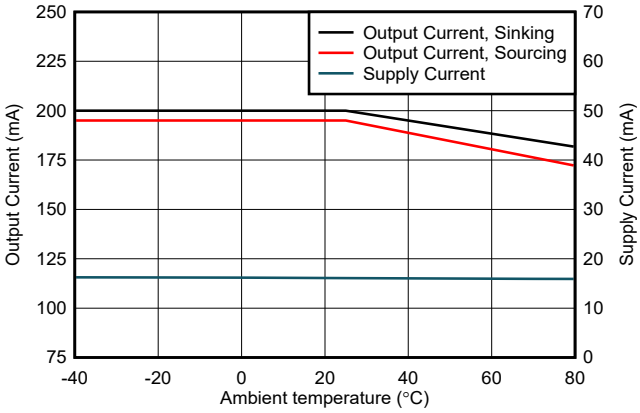


图 6-28. 电源电流和输出电流与温度间的关系

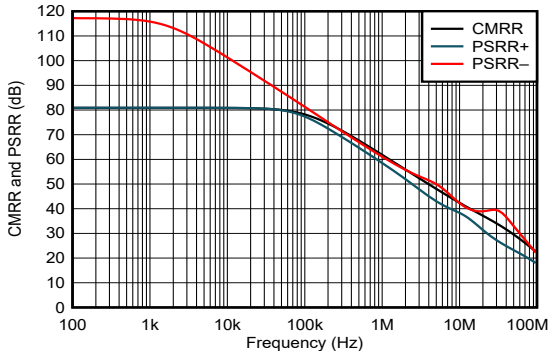


图 6-29. 共模抑制比和电源抑制与频率间的关系

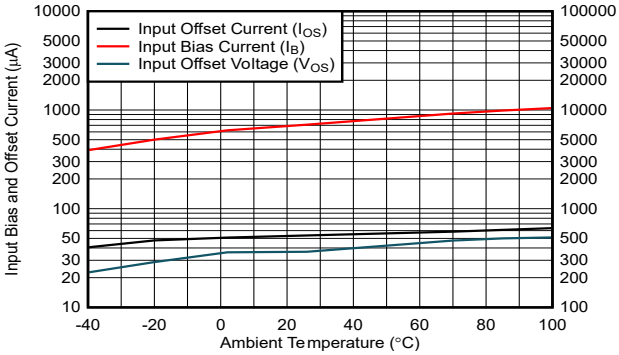


图 6-30. 不同温度下的典型直流漂移

6.7 典型特性：V_S = ±5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 和 V_H = –V_L = 2V 时测得（除非另有说明）

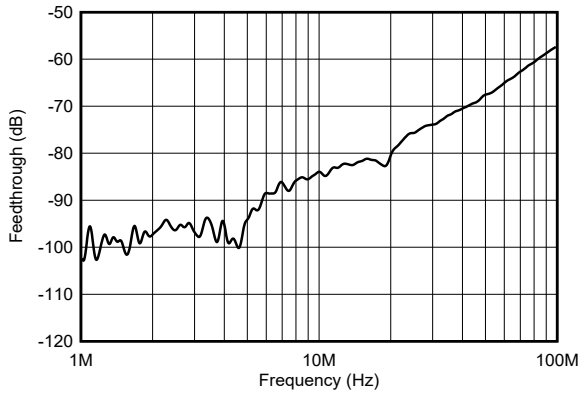


图 6-31. 限幅器馈通

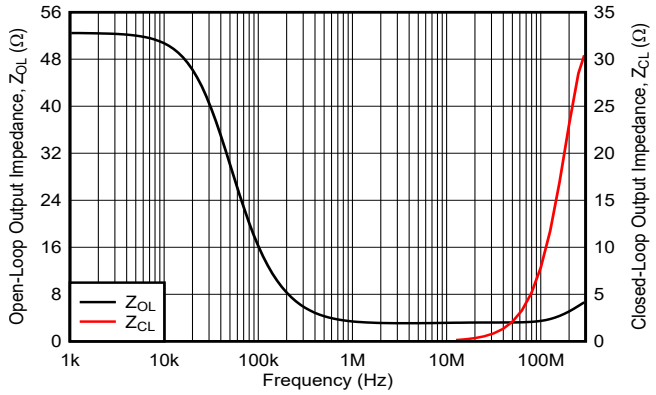


图 6-32. 闭环输出阻抗

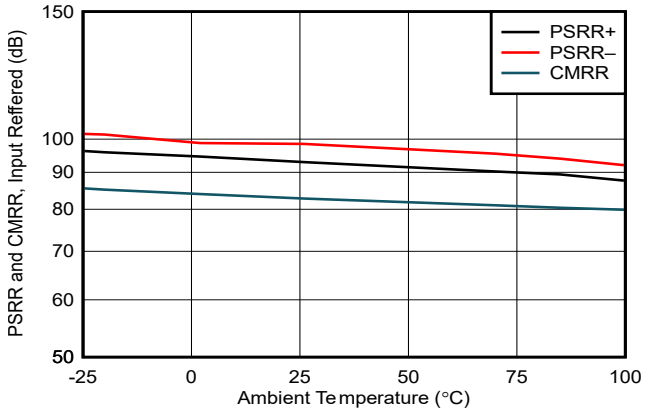


图 6-33. ±PSRR 和 CMRR 与温度间的关系

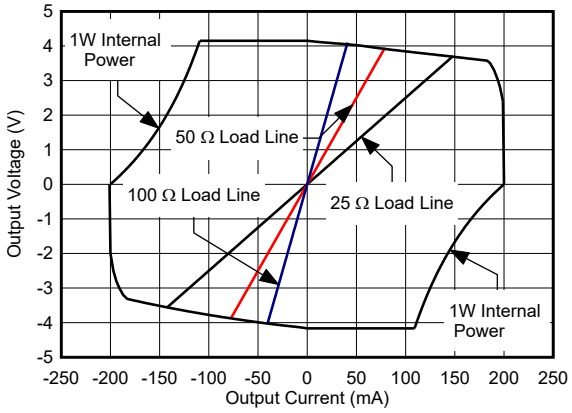


图 6-34. 输出电压和电流限制

Copyright © 2025 Texas Instruments Incorporated

6.8 典型特性：V_S = 5V

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 至 V_{CM} = 2.5V、V_L = V_{CM} – 1.2V 及 V_H = V_{CM} + 1.2V 时测得（除非另有说明）

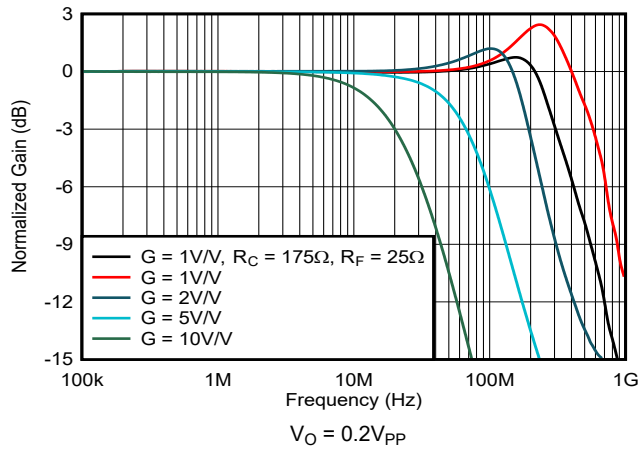


图 6-35. 同相小信号频率响应

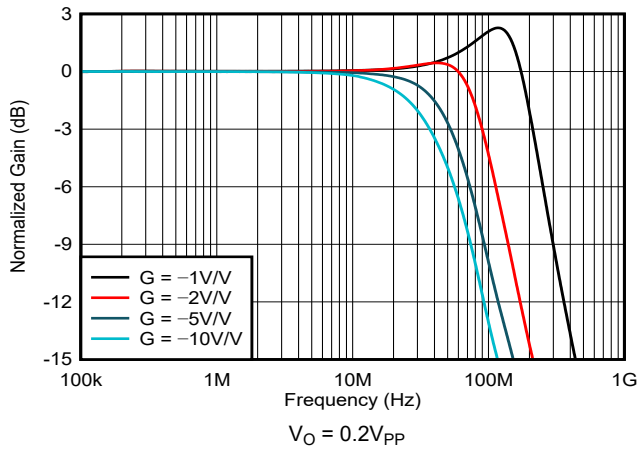


图 6-36. 反相小信号频率响应

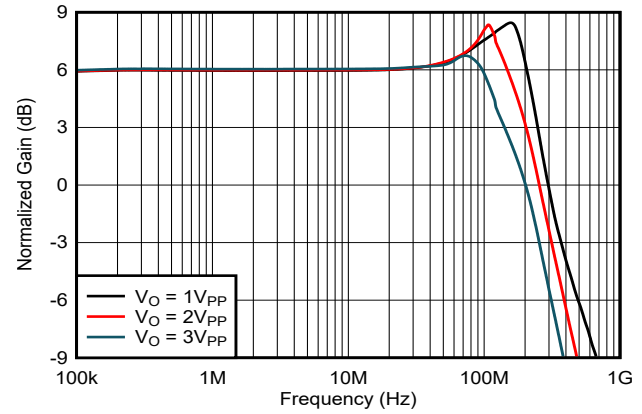


图 6-37. 同相大信号频率响应

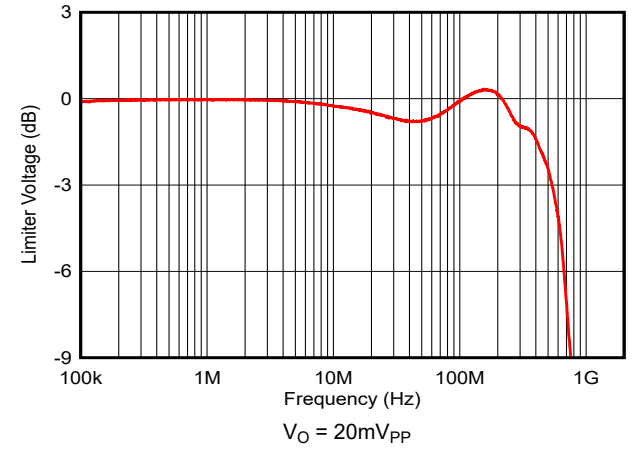


图 6-38. V_H—限幅器小信号频率响应

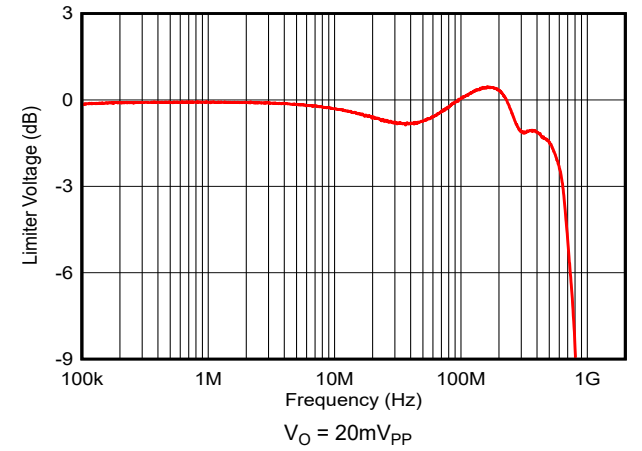


图 6-39. V_L—限幅器小信号频率响应

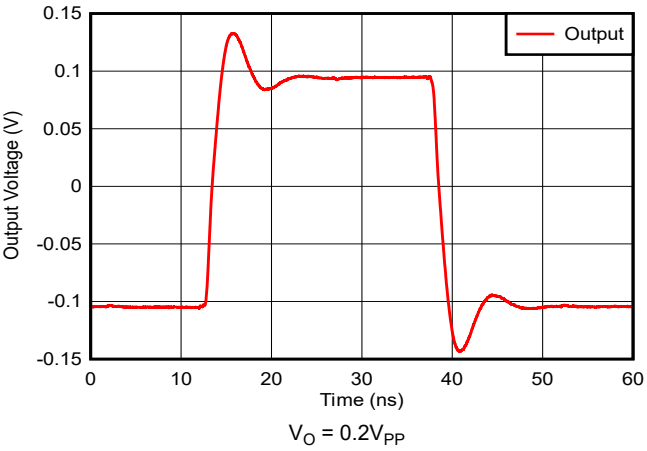
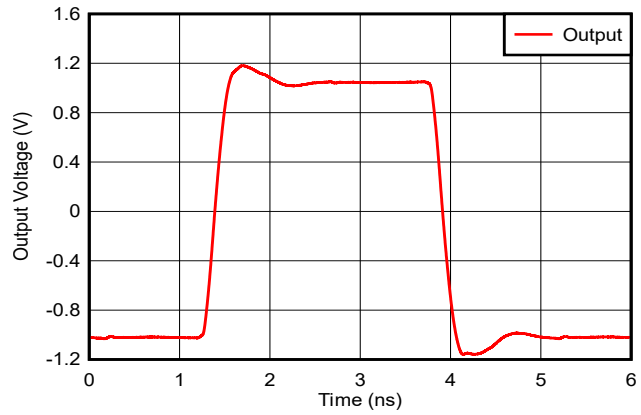


图 6-40. 小信号脉冲响应

6.8 典型特性：V_S = 5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 至 V_{CM} = 2.5V、V_L = V_{CM} – 1.2V 及 V_H = V_{CM} + 1.2V 时测得（除非另有说明）



V_O = 2V_{PP}

图 6-41. 非反相大信号阶跃响应

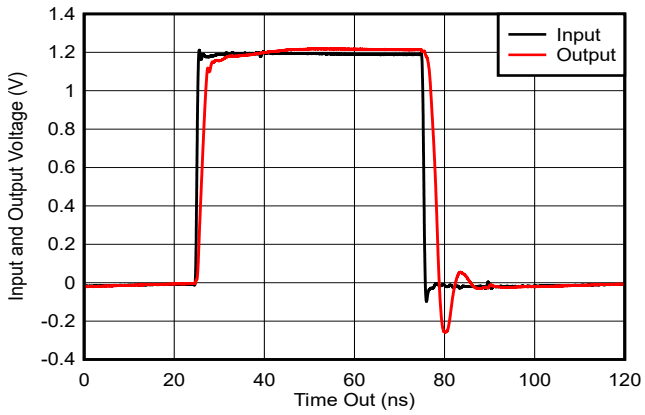


图 6-42. V_H-限幅器脉冲响应

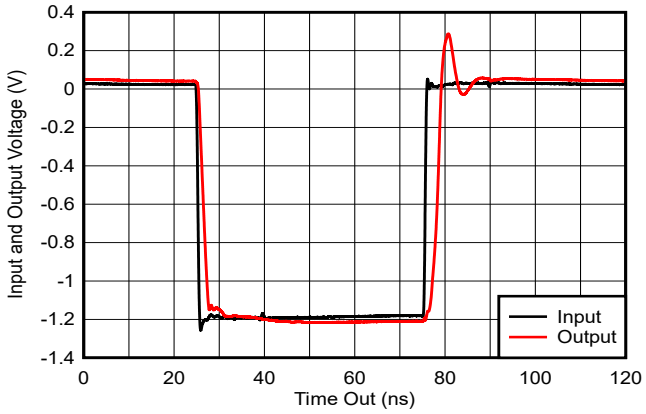
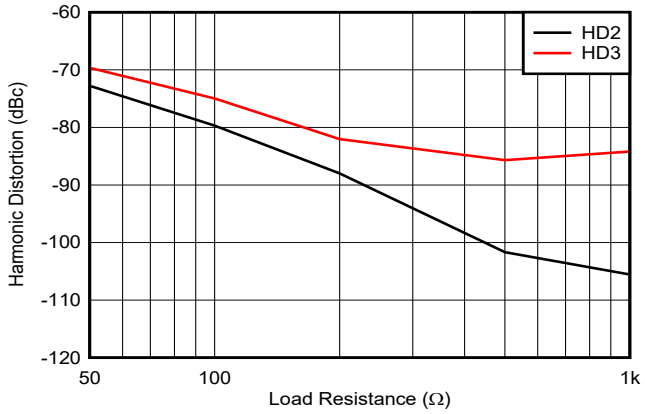
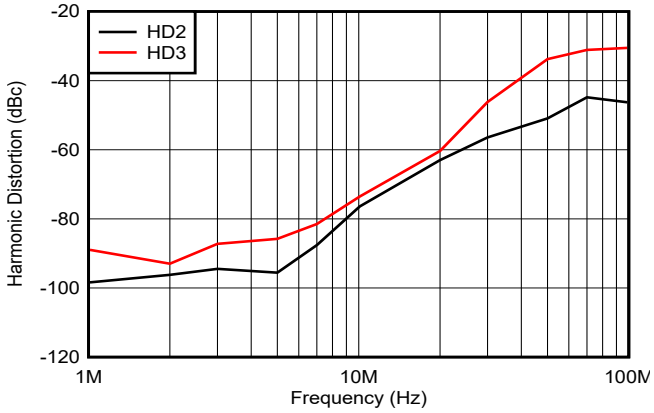


图 6-43. V_L-限幅器脉冲响应



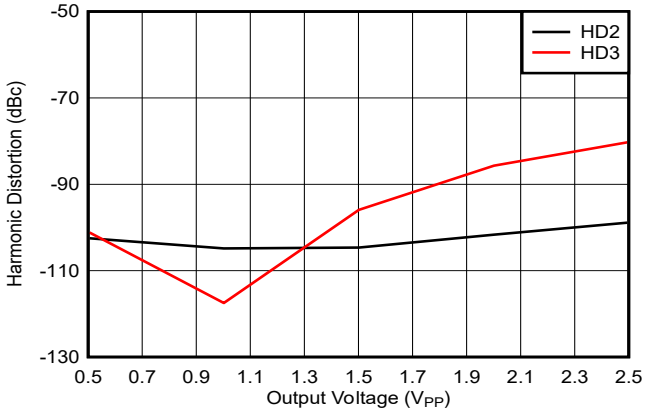
f = 5MHz　　V_O = 2V_{PP}

图 6-44. 谐波失真与负载电阻间的关系



V_O = 2V_{PP}

图 6-45. 谐波失真与频率间的关系



f = 5MHz

V_H = V_{CM} + V_{OPP} / 2 +0.5V　　V_L = V_{CM} – V_{OPP} / 2 – 0.5V

图 6-46. 谐波失真与输出电压间的关系

Copyright © 2025 Texas Instruments Incorporated

6.8 典型特性：V_S = 5V（续）

在 T_A = 25°C、G = 2V/V、R_F = 402Ω、R_L = 500Ω 至 V_{CM} = 2.5V、V_L = V_{CM} – 1.2V 及 V_H = V_{CM} + 1.2V 时测得（除非另有说明）

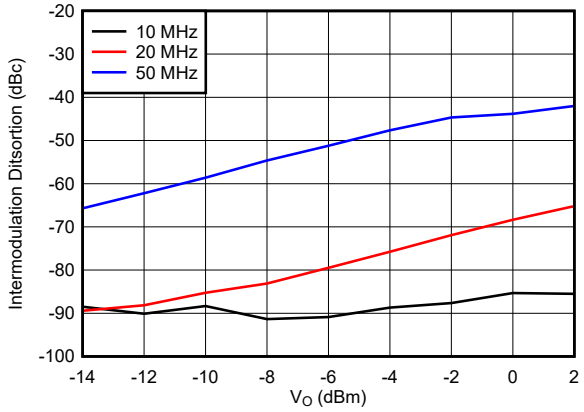


图 6-47. 双音三阶互调截距

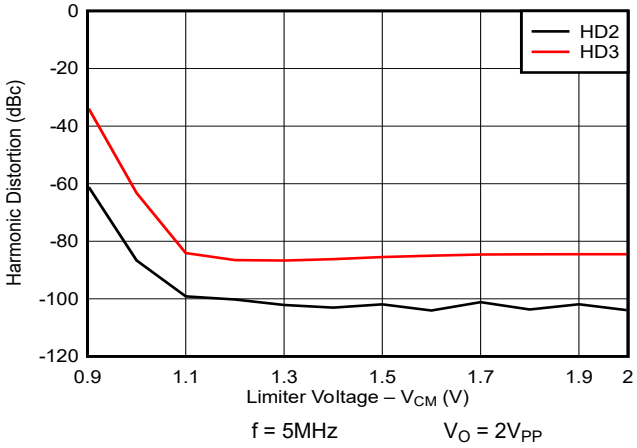


图 6-48. 接近限制电压的谐波失真

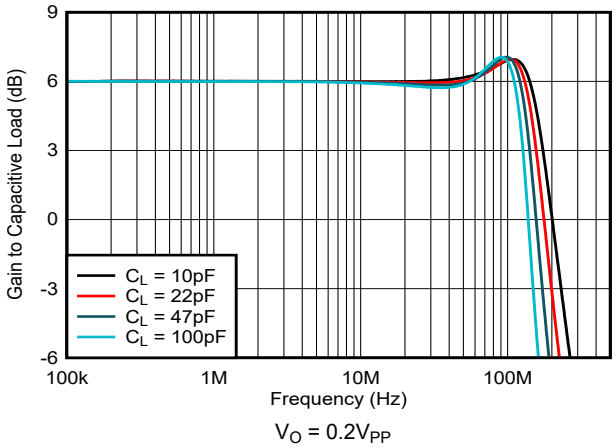


图 6-49. 频率响应与容性负载间的关系

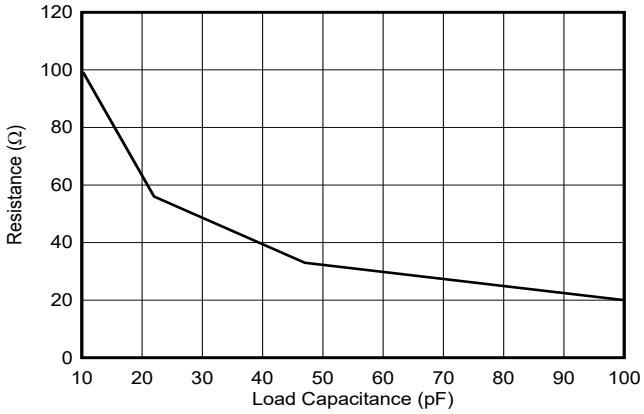


图 6-50. 建议的 R_S 与容性负载间的关系

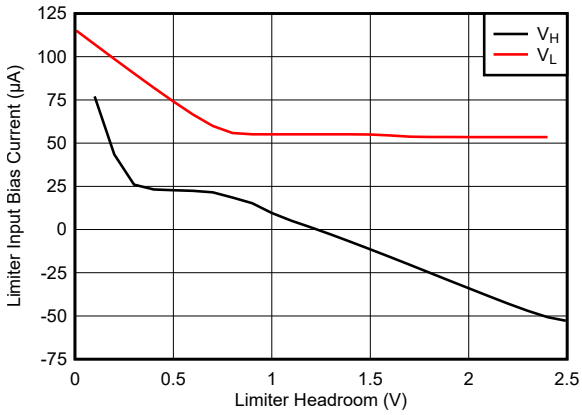


图 6-51. 限幅器输入偏置电流与偏置电压间的关系

7 详细说明

7.1 概述

OPA698 是一款电压反馈运算放大器，其具有单位增益稳定特性。输出电压被限制在限幅器引脚（5 和 8）上的电压设置的范围内。当输入端尝试过驱输出时，限幅器控制输出缓冲器。限幅器的这一操作可避免信号路径的任何部分饱和，从而在任何信号增益下提供快速的过驱恢复和出色的限幅器精度。限位器可从线性工作区域非常急剧地过渡到输出限制。在进行这种转换时，可将限幅器电压设置得非常接近 (< 100mV) 所需信号范围。限幅器电压附近的失真性能也非常好。

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

8.1.1 输出限幅器

当输出电压处于限幅器电压 V_H（引脚 8）和 V_L（引脚 5）之间时，其线性情况取决于输入电压。当输出超过 V_H 或 V_L 时，相应的限幅器缓冲器控制输出电压并保持在 V_H 或 V_L。因为限幅器作用于输出端，精度不随增益的变化而变化。从线性运行区域到输出限制的转换过程非常剧烈-所需的输出信号可以安全地到达 V_H 或 V_L 30mV 范围内，而不会出现非线性现象。限幅器电压可设置为在电源 0.7V 范围内 ($V_L \geqslant -V_S + 0.7V$, $V_H \leqslant +V_S - 0.7V$)，但也必须至少相隔 400mV ($V_H - V_L \geqslant 0.4V$)。当引脚 5 和 8 保持开路时，$V_H$ 和 V_L 进入默认电压限值；在*电气特性*中给出最小值。图 8-1 显示了限幅器余量上限幅器输入偏置电流的典型值。

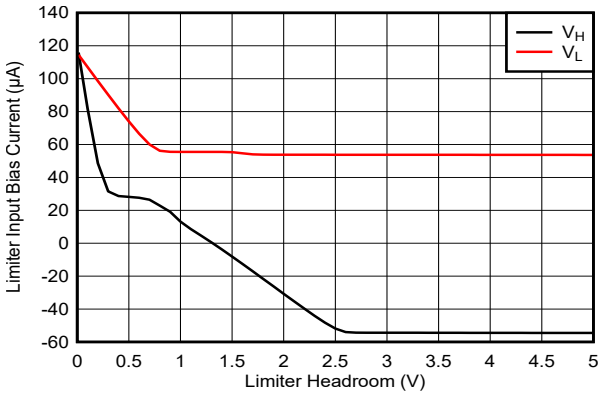


图 8-1. 限幅器偏置电流与偏置电压间的关系

当限幅器电压大于电源电压 2.5V（$V_L \geqslant -V_S + 2.5V$ 或 $V_H \leqslant +V_S - 2.5V$）时，使用简单的电阻分压器设置 V_H 和 V_L（请参阅图 8-8）。在计算时采纳限幅器输入偏置电流 (图 8-15)（即，引脚 5 的 $I_{VL} = -50\mu A$ 和引脚 8 的 $I_{VH} = +50\mu A$）。为了获得良好的限幅器电压精度，请通过这些电阻器运行至少 1mA 静态偏置电流。当限幅器电压必须在电源 2.5V 范围内（$V_L \leqslant -V_S + 2.5V$ 或 $V_H \geqslant +V_S - 2.5V$）时，考虑使用低阻抗缓冲器来设置 V_H 和 V_L，以便将由于偏置电流不确定性而导致的误差降至最低。这种情况通常是单电源运行 ($V_S = 5V$) 的情况。图 8-9 通过设置 V_H 和 V_L 的电阻分压器运行 2.5mA。这种配置可限制由于目标限制电压 I_{VH} 和 I_{VL} < ±1% 而产生的误差。越关注细节，限幅器的直流精度会越高。两个主要误差源可改善如下：

- 将电源用于驱动设置 V_H 和 V_L 的电阻分压器时，电源会产生较大误差（例如 ±5%）。使用更精确的源并旁路引脚 5 和 8 以及良好电容器，可改善限幅器 PSRR。
- 电阻分压器中的电阻器容差也可能占主导地位。使用 1% 的电阻器。其他误差源也有影响，但对限幅器直流精度的影响很小。

Copyright © 2025 Texas Instruments Incorporated

- 减少由限幅器输入偏置电流引起的偏移。选择电阻分压器中的电阻器，使静态偏置电流大于限幅器输入偏置电流。
- 将信号路径直流误差视为会导致可用输出摆幅的不确定性。
- 限幅器偏移电压仅略微降低限幅器精度。图 8-2 显示了限幅器如何影响失真性能。输出电压直接摆动至限幅器电压时，线性度几乎没有下降。

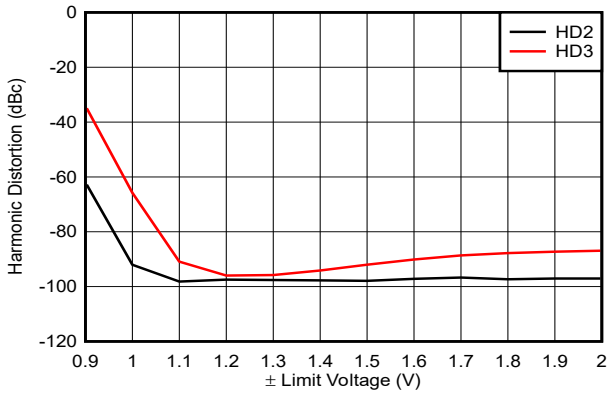


图 8-2. 谐波失真接近限值电压

8.1.2 输出驱动

OPA698 已进行了优化，可驱动 500Ω 负载，如 ADC。该器件在驱动 100Ω 负载时仍然表现良好；但是，显示 500Ω 负载的规格。OPA698 是各种高频应用的理想之选。

许多高速应用（例如驱动 ADC）需要具有低输出阻抗的运算放大器。如典型性能曲线（*输出阻抗与频率间的关系*）所示，OPA698 在整个频率范围内保持极低的闭环输出阻抗。因为环路增益随频率降低，闭环输出阻抗随频率增加。

8.1.3 散热注意事项

在大多数工作条件下，OPA698 不需要额外的散热器。所需的最高结温决定了所允许的最大内部功率耗散。不要超出 150°C 的结温上限。

在传输负载功率时，总内部功率耗散 (P_D) 是静态功耗 (P_{DQ}) 和输出级 (P_{DL}) 中额外功耗的总和。P_{DQ} 就是指定的空载电源电流乘以整个器件的总电源电压。P_{DL} 取决于所需的输出信号和负载。在接地电阻负载中，当输出为任一电源电压的 1/2 时，相等的双极电源达到最大。在此条件下，$P_{DL} = V_S{}^2 / (4R_L)$，其中的 R_L 包括反馈网络负载。输出级中的功率（而不是负载中的功率）决定了内部功率耗散。

工作结温为 $T_J = T_A + P_D \times \theta_{JA}$，其中 T_A 为环境温度。例如：T_A = +85°C 为最大值时、G = +2、R_F = 402Ω、R_L = 100Ω 和 ±V_S = ±5V，OPA698ID 的最大 T_J 按下列方式计划：

$$P_{DQ} = (10V \times 15.5mA) = 155mW \quad (1)$$

$$P_{DL} = \frac{(5V)^2}{4 \times (100\Omega \,||\, 804\Omega)} = 70mW \quad (2)$$

$$P_D = 155mW + 70mW = 225mW \quad (3)$$

$$T_J = 85°C + 225mW \times 118°C/W = 111.6°C \quad (4)$$

该结果是 V_O =±2.5V_{DC} 时的最大 T_J。在大多数应用中，采用较低的输出级功率和较低的 T_J。

8.1.4 容性负载

ADC 输入等电容负载会减小放大器相位裕度，这可能会导致高频峰值或振荡。图 8-3 展示了如何通过将一个小电阻器与输出端串联来隔离 ≥2pF 的电容负载。由于相位裕度增加，从 2V/V 开始增益，可提高电容驱动能力。

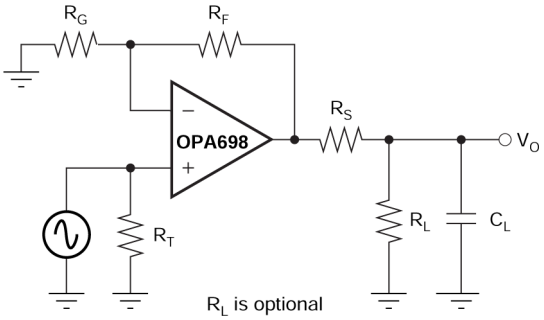


图 8-3. 驱动容性负载

通常，尽可能减少电容负载、以优化高频性能。当同轴电缆或传输线端接在特性阻抗中时，同轴电缆的电容（在 RG-58 中为 29pF/ft）无法加载放大器。

8.1.5 频率响应补偿

OPA698 在内部进行补偿，保持单位增益稳定，并且在增益为 2V/V 时，有 60° 的标称相位裕度。在增益更高时，相位裕度和峰值会有所改善。回想一下，在涉及带宽时，–1V/V 的反相增益相当于 2V/V 的增益（即，噪声增益= 2V/V）。标准外部补偿技术适用于该器件。例如，在反相配置中，通过在反相节点上放置一个接地的串联 RC 网络，在不修改反相增益的情况下限制带宽。在高频时，这种配置会加大噪声增益，从而限制了带宽。

要在高增益下保持宽带宽，请级联多个运算放大器，或使用高增益优化型 OPA699。

在需要大反馈电阻器的应用（例如光电二极管跨阻放大器）中，从反相输入端到接地处的寄生电容会导致峰值或振荡。为了补偿这种影响，将一个小电容器与反馈电阻器并联。带宽受反馈电阻器和该电容器产生的极点的限制。在其他高增益应用中，使用三电阻器 *Tee* 网络来减小由寄生电容设置的 RC 时间常数。注意不要将此反馈网络产生的噪声增加太多。

Copyright © 2025 Texas Instruments Incorporated

8.1.6 脉冲趋稳时间

OPA698 能够响应脉冲输入，实现超短的稳定时间。要获得最佳趋稳时间，需要频率响应平坦度和相位线性度。在诸如 ADC 类的电容负载中，请使用典型性能曲线图 6-21 中推荐的 R_S。实现极精细的趋稳 (0.01%) 需要密切关注电源去耦电容器中的接地返回电流。

OPA698 从过驱中恢复时，可提供出色的脉冲趋稳特性。

8.1.7 失真

OPA698 失真性能是针对 500Ω 负载（例如 ADC）指定的。图 8-4 显示了电阻较小的驱动负载如何会增加失真。请记住在计算负载电阻时应考虑反馈网络的情况。

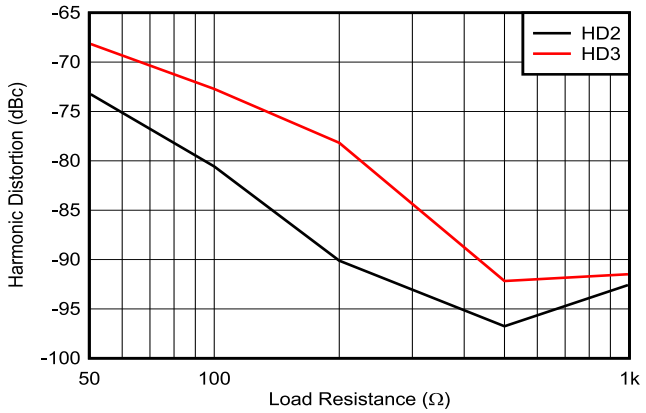


图 8-4. 5MHz 谐波失真与负载电阻间的关系

8.1.8 噪声性能

高压摆率和单位增益稳定的电压反馈运算放大器通常会以更高的输入噪声电压为代价来实现压摆率。但 OPA698 的输入电压噪声为 4nV/√Hz，远低于同类放大器。以输入为基准的电压噪声和两个以输入为基准的电流噪声项相结合，可在各种工作条件下提供低输出噪声。图 8-5 展示了包含所有噪声项的运算放大器噪声分析模型。在此模型中，所有的噪声项均视为噪声电压或电流密度项（以 nV/√Hz 或 pA/√Hz 为单位）。

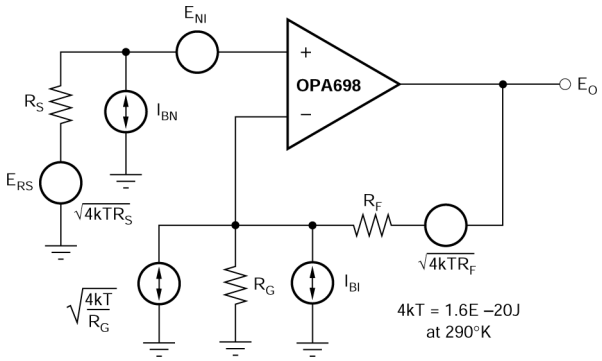


图 8-5. 运算放大器噪声分析模型

总输出点噪声电压可以计算为所有输出噪声电压贡献项之和的平方根。方程式 5 使用 图 8-6 所示的噪声项显示了输出噪声电压的一般形式。

$$E_O = \sqrt{\left(E_{NI}^2 + (I_{BN}R_S)^2 + 4kTR_S\right)NG^2 + (I_{BI}R_F)^2 + 4kTR_F NG} \tag{5}$$

将该表达式除以噪声增益 (NG = (1 + R_F/R_G)) 可得出同相输入端的等效输入基准点噪声电压：

$$E_N = \sqrt{E_{NI}^2 + (I_{BN}R_S)^2 + 4kTR_S + \left(\frac{I_{BI}R_F}{NG}\right)^2 + \frac{4kTR_F}{NG}} \tag{6}$$

评估 OPA698 电路和元件值的两个公式（参阅图 8-8）后，可得出总输出点噪声电压为 9.5nV/√H，而总等效输入点噪声电压为 4.8nV/√Hz。以输入为基准的总点噪声电压仅略大于单独的运算放大器电压噪声规格 4nV/√Hz。只要将每个运算放大器输入端的阻抗最大值限制为 300Ω，总噪声主要由 OPA698 的输入基准点噪声决定。使 (R_F || R_G) 和同相输入源阻抗均保持小于 300Ω，以满足噪声和频率响应平坦度方面的要求。电阻感应噪声相对可以忽略不计；在 图 8-10 的反相运算放大器中，不需要跨偏置电流消除电阻器 (R_T) 的额外电容性去耦，但仍然是可取的。

8.1.9 直流精度和偏移控制

宽带电压反馈运算放大器的平衡输入级可在各种应用中实现良好的输出直流精度。OPA698 的电源电流调整功能可以比同类产品实现更严格的控制。尽管每个输入引脚的高速输入级确实需要相对较高的输入偏置电流（通常为 ±8μA），但输入引脚之间的紧密阻抗匹配能减小由该电流引起的输出直流误差。通过匹配两个输入端出现的直流源电阻，可以显著降低总输出偏移电压。由于偏移电流的输入偏置电流与反馈电阻的乘积，这种匹配会降低输出直流误差。通过评估 2V/V 非反相信号增益 (NG)图 8-8 的配置可知，使用最坏情况 +25°C 输入偏移电压和电流规格，得出最坏情况输出偏移电压等于：

$$\pm\left(NG \times V_{OS(max)}\right) \pm \left(R_F \times I_{OS(max)}\right) \tag{7}$$

$$= \pm(2 \times 5mV) \pm (402\Omega \times 1.4\mu A) \tag{8}$$

$$= \pm 10.6mV \tag{9}$$

通常需要精密的输出失调电压消除或直流工作点调整。有很多技术可用于将直流偏移电压控制引入到运算放大器电路中。这些技术中的大多数最终都归结为通过反馈电阻器添加直流电流。在选择失调电压修整方法时，一个关键考虑因素是对所需信号路径频率响应的影响。如果信号路径打算是同相的，则最好对反相求和信号应用失调电压控制，以避免与信号源相互作用。如果信号路径打算是反相的，则可以考虑对同相输入应用失调电压控制。然而，求和端上的直流偏移电压会将直流电流设置回源，必须考虑这一点。对反相运算放大器输入进行偏移电压调整可以改变噪声增益和频率响应平坦度。为了解直流耦合反相放大器，图 8-6 所示的是偏移调整技术的一个示例，其对信号频率响应影响极小。在此示例中，通过电阻器阻值，将直流失调电流引入反相输入节点，其中该电阻器阻值远大于信号路径电阻器。在这种配置中，调节电路对环路增益的影响极小，因此对频率响应的影响也很小。

Copyright © 2025 Texas Instruments Incorporated

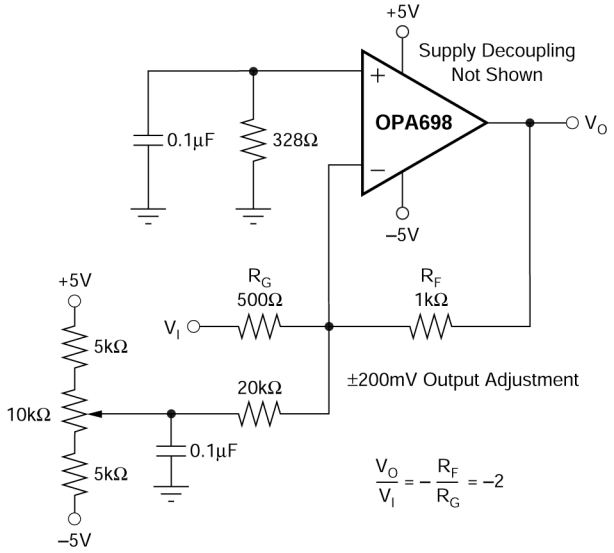


图 8-6. 具有偏移调整的直流耦合，反相增益为 –2

8.1.10 输入和 ESD 保护

小心

已知若 ESD 被损坏，则相应地会损坏 MOSFET 器件，但任何半导体器件的 ESD 都容易被损坏。在非常高速的精细几何工艺尤其需要谨慎。一旦 ESD 损坏可能导致放大器输入特性发生细微变化，但不一定会损坏器件。在精密运算放大器中，这种损坏会极大减少偏移电压和漂移。因此，在处理 OPA698 时需要采取 ESD 处理预防措施。

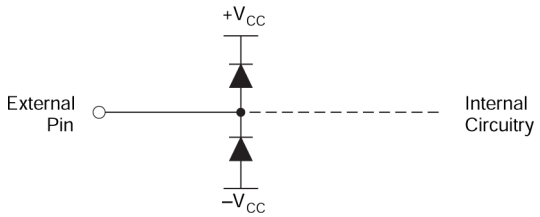


图 8-7. 内部 ESD 保护

8.2 典型应用

8.2.1 宽带电压-限幅操作

OPA698 是一款电压反馈放大器，结合了宽带和高压摆率放大器及输出电压限幅器的特性。输出相对于每个电源轨的摆幅高达 1V，可提供高达 190mA 的电压。这些功能使该器件成为驱动 ADC 的理想选择，同时为 ADC 输入增加过驱保护。

图 8-8 显示了直流耦合、2V/V 增益、双电源电路配置，其可用作 ±5V 电气特性和典型特性的基础。出于测试目的，输入阻抗通过接地电阻器设置为 50Ω，而输出阻抗设置为 500Ω。规格中报告的电压摆幅直接取自输入和输出引脚。在 图 8-8 的电路，总输出负载为 500Ω || 804Ω = 308Ω。限压引脚通过 $+V_S$ 和 V_H 接地之间的分压器网络以及 – V_S 和 V_L 接地之间的分压器网络设置为 ±2V。使用 0.1μF 陶瓷电容器将这些限幅器电压充分旁路至接地。限幅器电压（V_H 和 V_L）和相应的偏置电流（I_{VH} 和 I_{VL}）具有所示的极性。图 8-8 中有一个附加元件。此外，还包括一个与同相输入串联的附加电阻器 (174Ω)。结合朝向信号发生器的 25Ω 直流源电阻，此项配置提供输入偏置电流消除电阻，该电阻与反相输入端的 200Ω 源电阻相匹配；请参阅节 8.1.9。图 8-8 中每个电源的电源旁路由两个电容器组成：一个是 2.2μF 的电解电容器和一个是 0.1μF 的陶瓷电容器。图 8-8 和图 8-9 明确地展示了电源旁路电容，但在其他图中对此进行了假设。两个电源引脚之间可以包含一个额外的 0.01μF 电源去耦电容器（此处未列示）。

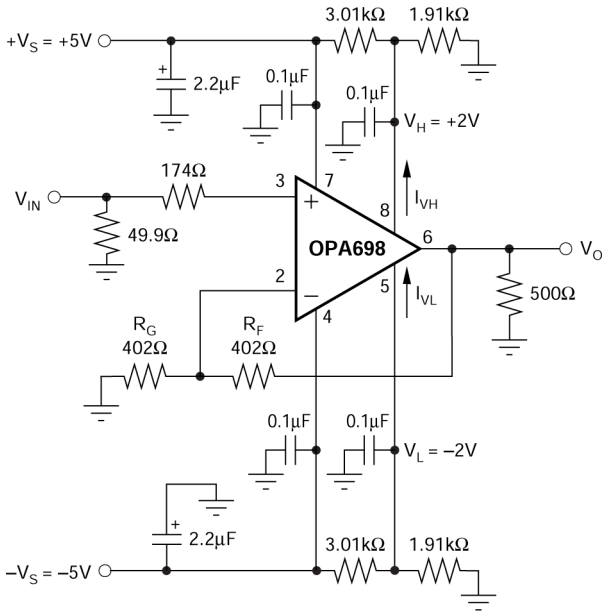


图 8-8. 直流耦合双电源放大器

Copyright © 2025 Texas Instruments Incorporated

8.2.2 单电源非反相放大器

图 8-9 所示的是采用 5V 单电源供电的交流耦合非反相增益放大器。该电路用于分析 OPA698 的交流特性，该电路配有 50Ω 源（匹配）和 500Ω 负载。同相输入端的中点基准由两个 806Ω 电阻器设置。在此项配置中，输入偏置电流消除电阻与反相输入端的 402Ω 直流源电阻相匹配（请参阅节 8.1.9）。电源的旁路由两个电容器组成：一个 2.2μF 的电解电容器和一个 0.1μF 陶瓷电容器。图 8-8 和 图 8-9 明确地展示了电源旁路电容，但在其他图中对此进行了假设。限幅器电压（V_H 和 V_L）和相应的偏置电流（I_{VH} 和 I_{VL}）具有所示的极性。使用 0.1μF 陶瓷电容器将这些限幅器电压充分旁路至接地。单电源电路可以使用三个电阻器来设置 V_H 和 V_L，而双电源电路通常使用四个电阻器，将限制电压接地。虽然此电路所示的是 5V 工作电压，但同一电路可用于高达 12V 的单电源。

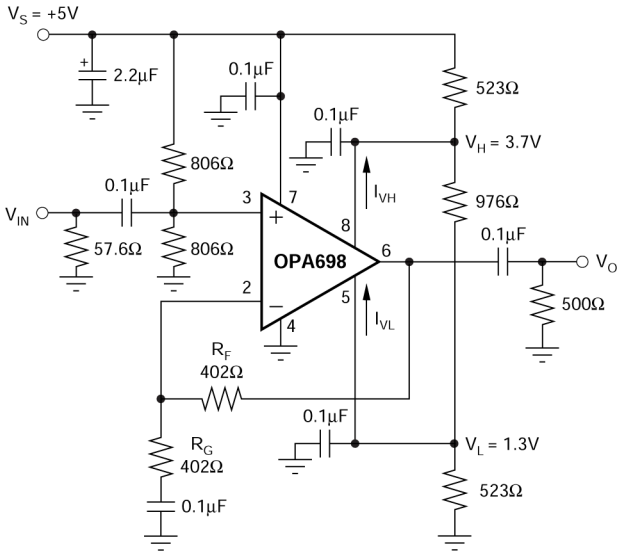


图 8-9. 交流耦合单电源放大器

8.2.3 宽带反相操作

OPA698 作为反相放大器使用，有一定的优势，在需要匹配的 50Ω 源和输入阻抗时尤其有用。图 8-10 显示了 –2 电路的反相增益，其是反相模式典型特性的基础。

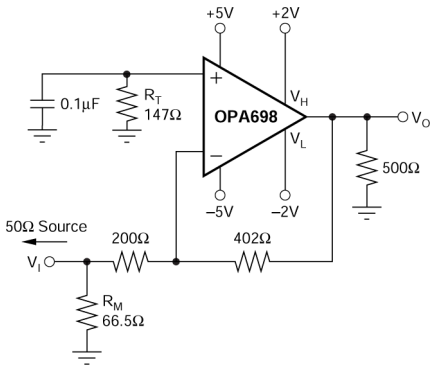


图 8-10. 反相 G = –2V/V 规格和测试电路

在反相情况下，只有反馈电阻器作为总输出负载的一部分与实际负载并联。采用典型特性中所使用的 500Ω 负载，可得出此反相配置中 222Ω 的总负载。增益电阻器设置为能获得所需的增益（在本例中，200Ω 的电阻器，其增益为 –2V/V），而如果需要，可以使用额外的输入电阻器 (R_M) 将总输入阻抗设置为等于源阻抗。在这种情况下，R_M = 66.5Ω 与 200Ω 增益设置电阻器并联，可提供 50Ω 的匹配输入阻抗。仅当输入需要与源阻抗匹配时，才需要进行此匹配，使用图 8-10 电路测试特性。

为了实现偏置电流消除匹配，同相输入需要一个接地的 147Ω 电阻器。在针对电阻器进行各项计算时，须采用直流耦合 50Ω 源阻抗以及 R_G 和 R_M。尽管该电阻器可以消除偏置电流，但必须对电路进行良好的去耦（图 8-10 中的 0.1µF），以滤除电阻器产生的噪声和输入电流噪声。

一旦所需的 R_G 电阻器在增益更高时接近 50Ω，图 8-10 中的电路带宽将超过图 8-8 非反相电路中相同增益幅度下的带宽。之所以出现这个结果，是因为在分析时采纳了 50Ω 源阻抗，图 8-10 电路中的噪声增益更低。例如，在 –10V/V 的信号增益下（R_G = 50Ω、R_M =开路、R_F = 500Ω），由于噪声增益公式中添加了 50Ω 源，图 8-10 中电路的噪声增益为 1 + 500Ω/(50Ω + 50Ω) = 6。与 10V/V 的非反相增益相比，这种方法可提供更高的带宽。使用 OPA698 的 250MHz 增益带宽积，从 50Ω 源到 50Ω R_G 的 –10V/V 反相增益能提供 52MHz 的带宽，而 10V/V 的非反相增益能提供 28MHz 的带宽，如图 8-11 所示。

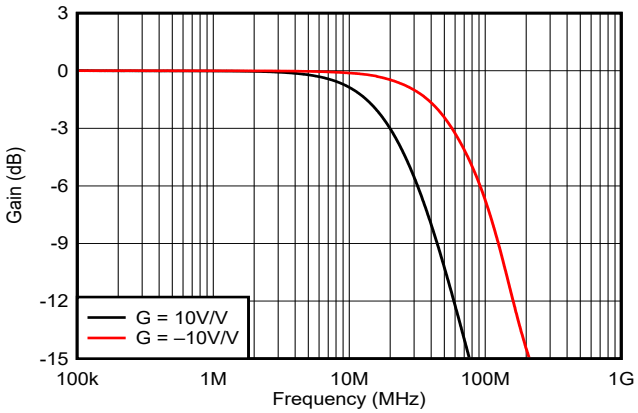


图 8-11. G = 10V/V 和 –10V/V 频率响应

Copyright © 2025 Texas Instruments Incorporated

8.2.4 受限的输出，ADC 输入驱动器

图 8-12 显示了一个使用单电源运行的简单 ADC 驱动器，此驱动器能提供出色的失真性能。限制电压跟踪转换器的输入范围，从而完全防止输入过驱。限制电压设置为大于或小于转换器相应基准电压 100mV。

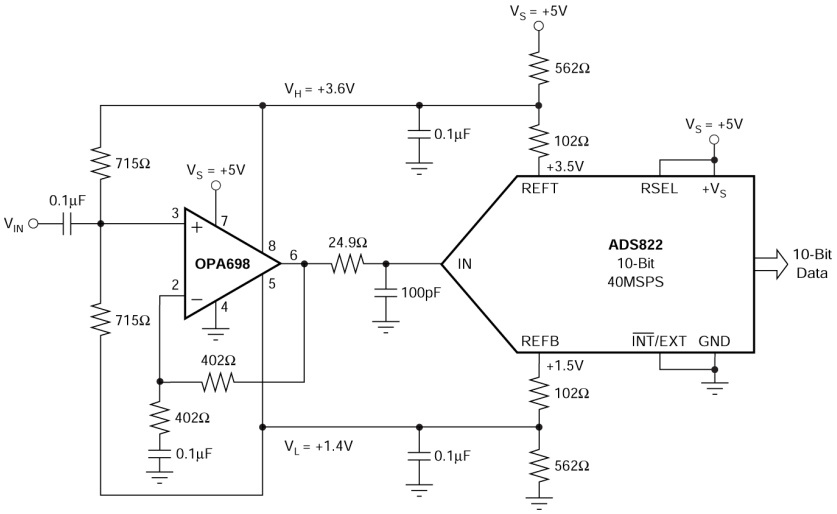


图 8-12. 单电源，限制 ADC 输入驱动器

8.2.4.1 输出受限的差分 ADC 输入驱动器

图 8-13 显示了一个差分 ADC 驱动器，此驱动器利用 OPA698 限幅器来保护 ADC 的输入。使用两个 OPA698。第一个 OPA698 配置为增益为 –2V/V 的反相器件。第二个 OPA698 配置为增益为 2V/V 的非反相器件。每个放大器的摆幅为 $2V_{PP}$，从而能提供 $4V_{PP}$ 差分信号来驱动 ADC 的输入。已将限幅器设置为距离每个放大器最大信号的幅度 100mV，以便为 ADC 提供输入保护，同时保持可接受的失真水平。

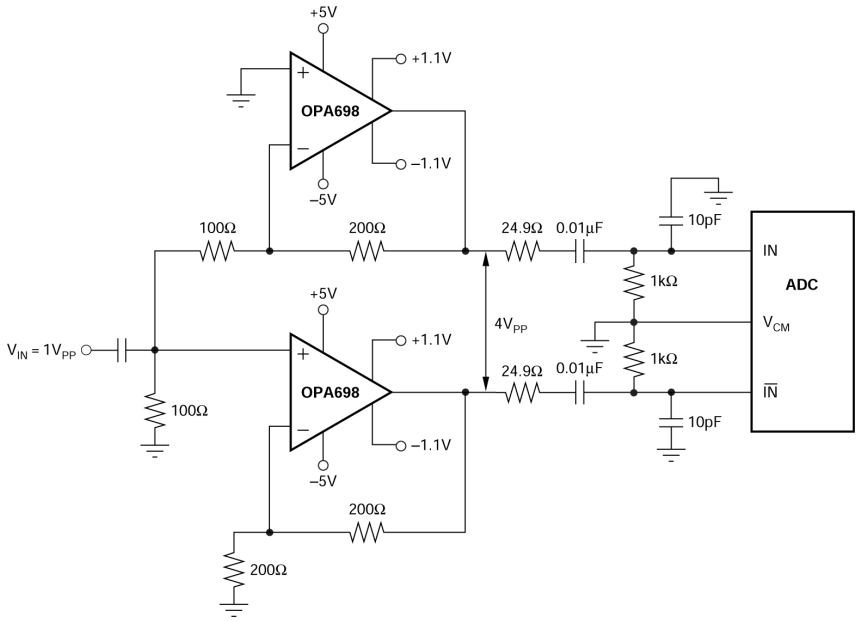


图 8-13. 单端转差分，交流耦合，输出受限的 ADC 驱动器

8.2.4.2 精密的半波整流器

图 8-14 所示为具有出色精度和速度的半波整流器。如果保持开路，V_H（引脚 8）设置为介于 3.1V 和 3.8V 之间的默认电压，而负限值设置为接地。

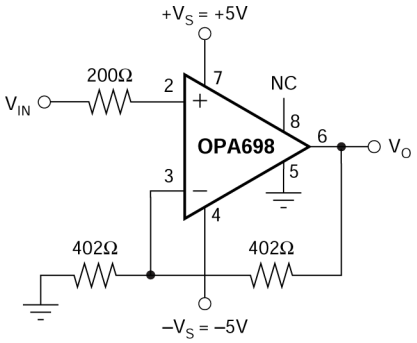


图 8-14. 精密的半波整流器。

图 8-14 电路增益设置为 2V/V。图 8-15 展示了具有 2V/V 增益和整流功能的 100MHz 正弦波放大器。

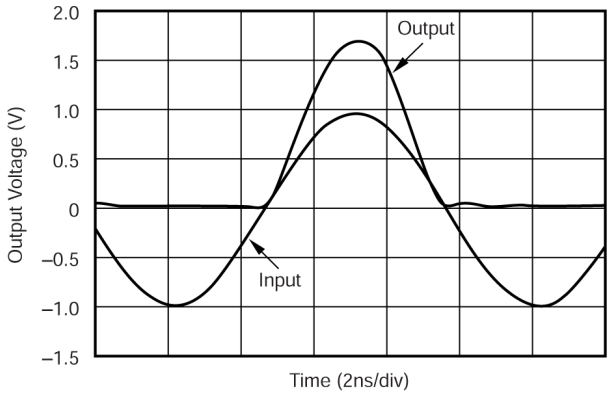


图 8-15. 100MHz 整流正弦波

Copyright © 2025 Texas Instruments Incorporated

8.2.5 高速全波整流器

此处提供了两种使用限幅放大器构建高速全波整流器的方法。可以将前文所述的半波整流器与另一个放大器配合使用，以获得全波整流输出，或使用输入来设置限幅电压。

8.2.5.1 高速全波整流器 #1

图 8-16 中所示的电路仅使用一个放大器，采用 –1V/V 的反相增益配置。上限电压保持开路，从而产生 3.5V 的上限电压。下限电压连接到输入信号，会出现下述情况。当输入电压为负时，放大器未限幅，导致输入正弦波反转到输出。在输入信号的正偏移期间，输出信号由限制输入引脚所驱动。输出由限幅器输入引脚从正输入端驱动，在应用这种方法时，受限于输入路径中较低的压摆率，能减少振幅和/或频率，或者同时减少振幅和频率。图 8-17 所示的是 2MHz 完全整流正弦波。

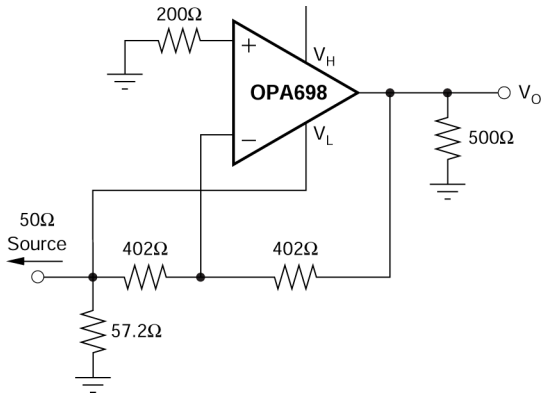


图 8-16. 高速全波整流器 #1

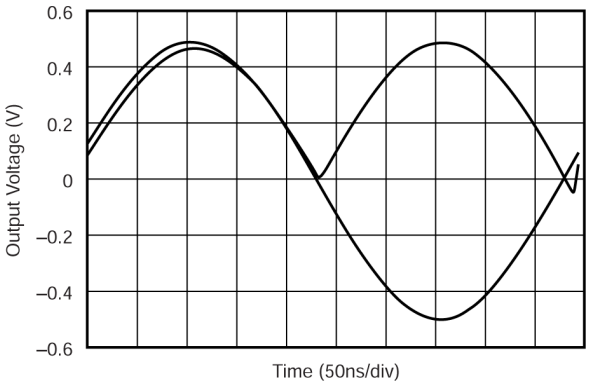


图 8-17. 已整流的 2MHz 正弦波

若要达到更高的频率，建议使用第二种方法。

8.2.5.2 高速全波整流器 #2

图 8-18 中所示的电路组合了一个半波整流器，此整流器驱动反相配置中的 OPA693，而输入信号驱动固定增益放大器 OPA693 的同相输入，从而实现全波整流器功能。图 8-19 显示了结果。

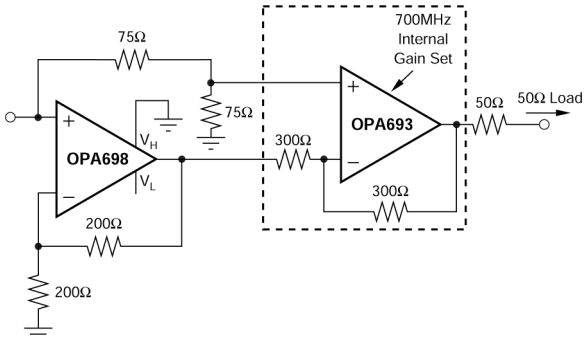


图 8-18. 高速全波整流器 #2

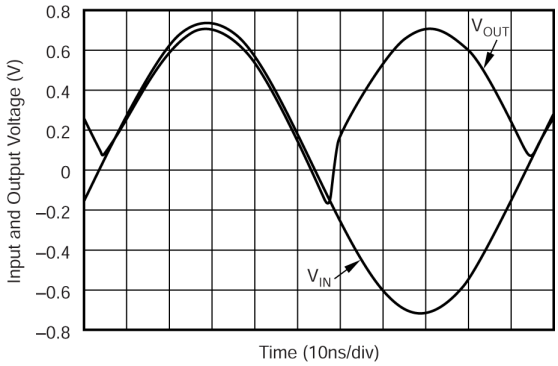


图 8-19. 已整流的 10MHz 正弦波

如果不需要整流信号的负偏移，将 OPA693 替换为 OPA698，从而轻松消除此负偏移，为此，还应将 OPA698 配置为一个差分放大器，让 V_L 接地，V_H 保持悬空。

8.2.6 软削波（压缩）电路

图 8-20 所示为软削波电路。只要输入电压超过 V_{CH} 或 V_{CL}，限制电压就由以下公式驱动：

$$V_H = V_H = \frac{R_2 \times V_{CH} + R_1 \times V_{IN}}{R_1 + R_2} \tag{10}$$

$$V_L = \frac{R_4 \times V_{CL} + R_3 \times V_{IN}}{R_3 + R_4} \tag{11}$$

当放大器在限制模式下运行时，输出电压将被压缩为：对于高于 V_{CH} 的正偏移，增益为 $R_1 + R_2 / R_1$；对于低于 V_{CL} 的负偏移，增益为 $R_3 + R_4 / R_3$。图 8-21 所示的是被压缩至高于 ±1V（压缩增益为三分之一）的输入端的 $5V_{PP}$。

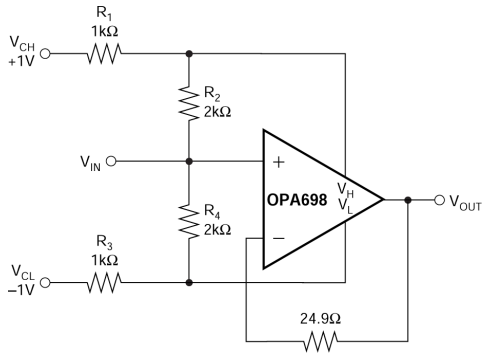


图 8-20. 软削波电路

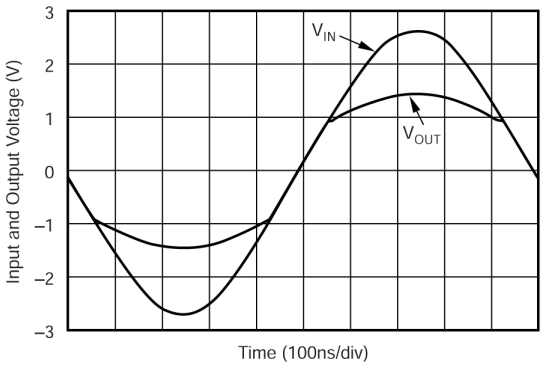


图 8-21. 增益高于钳位电平 (±1V) 1/3 的软削波

8.2.7 超高速施密特触发器

图 8-22 所示的是超高速施密特触发器。输出电平经过精确定义，具备优异的切换时间。输出电压在 V_H 和 V_L 之间摆动。该电路的工作原理如下。当输入电压低于 V_{HL} 时，输出限制在 V_H。当输入大于 V_{HH} 时，输出会限制在 V_L，而 V_{HL} 和 V_{HH} 定义为：

$$V_{HL,\ HH} = \frac{R_1 \,||\, R_2 \,||\, R_3}{R_1} \times V_{REF} + \frac{R_1 \,||\, R_2 \,||\, R_3}{R_2} \times V_{OUT} \tag{12}$$

由于施密特触发器实现了反相功能，因此 V_{HL} 对应于 $V_{OUT} = V_H$，而 V_{HH} 对应于 $V_{OUT} = V_L$。图 8-23 显示了在 $V_{REF} = 5V$ 时运行的施密特触发器，得出 $V_{HH} = 2.4V$ 且 $V_{HL} = 1.6V$。在施密特触发器配置中，OPA698 传播延迟在高电平时为 6ns，在低电平时为 5ns。

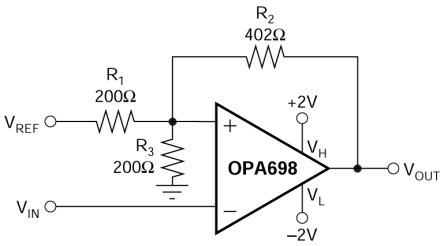


图 8-22. 超高速施密特触发器

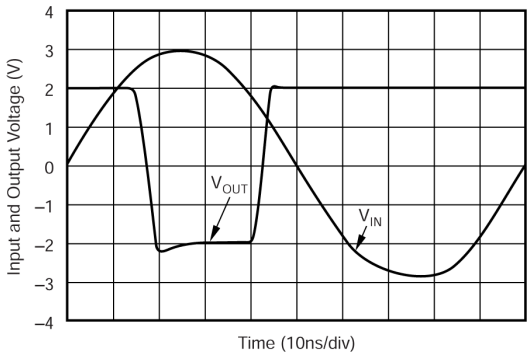


图 8-23. 10MHz 正弦波的施密特触发器时域响应

Copyright © 2025 Texas Instruments Incorporated

8.2.8 单位增益缓冲器

图 8-24 所示的是使用了 OPA698 的单位增益电压缓冲器。反馈电阻器 (R_F) 将输出与反相输入端的输入电容隔离。建议将在单位增益缓冲器中采用 R_F = 24.9Ω。R_C 是一个可选的补偿电阻器，可减少 G = 1V/V 时通常出现的峰值。选择 $R_C = R_S + R_F$，可提供单位增益缓冲器，其频率响应约为 G = 2V/V。图 6-1 显示了图 8-24 的电路的频率响应。

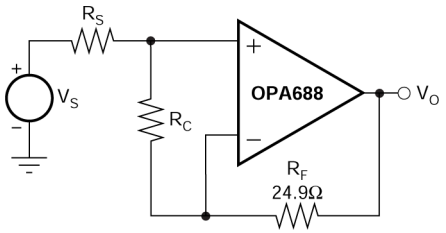


图 8-24. 单位增益缓冲器

8.2.9 DC 恢复器

图 8-25 展示了使用 OPA698 和 OPA660 的 直流恢复电路。OPA660 的缓冲元件用于缓冲输入信号，而跨导元件用于在去耦电容 C_1 之后恢复直流电平。使用 R_1 和 R_2 设置直流电平。在增益为 2V/V 时对 OPA698 进行配置，以补偿进入 75Ω 负载的 75Ω 系列。OPA698 还限制了接地输出。

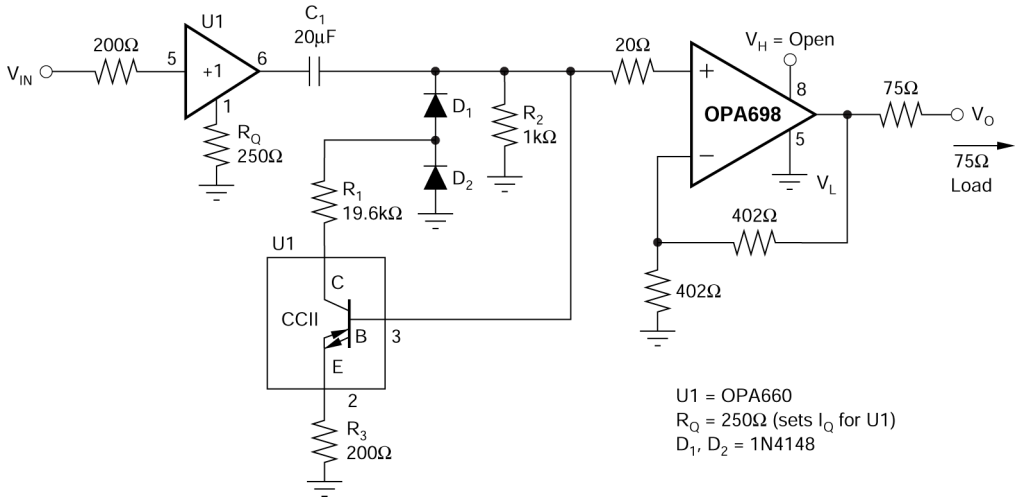


图 8-25. 直流恢复接地

8.2.10 视频同步剥离器

图 8-26 展示了使用两个 OPA698 输出限制运算放大器的同步剥离器。一个 OPA698 配置为限幅反相比较器。以输入为基准，低于 –0.2V 的负偏移被削波至接地状态，大于 –0.2V 的所有偏移都会产生一个被默认限制值 (–3.5V) 设定的输出电压。第二个 OPA698 使用该波形，有效地从视频信号中去除同步脉冲。

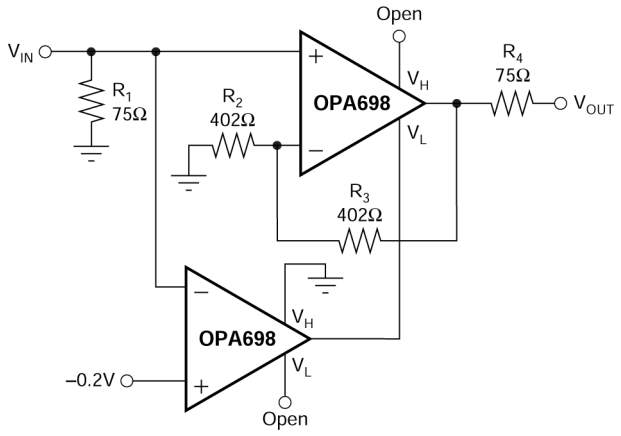


图 8-26. 同步剥离器电路

8.3 电源相关建议

指定 OPA698 在 ±5V 额定电源或单个额定 5V 电源下运行。最大额定总电源电压为 12V，允许在电源上具有合理的容差。较高的电源电压会破坏内部接合点，从而有可能导致灾难性故障。只要觉察到共模电压的限制，就可以使用单电源运行。将共模输入和输出电压规格解释为电源电压的余量。遵守此输入和输出余量要求，可以设计非标准或单电源运行电路。图 8-9 所示为一种单电源运行方法。

8.4 布局

8.4.1 布局指南

使用高频 OPA698 实现最佳性能时，需要特别注意设计布局和选择元件。建议采用以下 PCB 布局技术和元件选择标准：

1. **尽可能减小所有信号 I/O 引脚的连接到任何交流接地端的寄生电容**。在信号 I/O 引脚周围的接地和电源平面中打开窗口，并使接地和电源平面在其他地方保持完好无损。
2. **提供高质量的电源。**使用线性稳压器、接地平面和电源平面来供电。将高频 0.1μF 去耦电容器放置在距离每个电源引脚 < 0.2" 的位置。使用宽而短的走线将这些电容器连接到接地和电源平面。此外，还应使用较大的（2.2μF 至 6.8μF）高频去耦电容器来旁路较低的频率，这可能与器件有一些出入，并可在多个相邻器件之间共享。
3. **将外部元件应尽量靠近** OPA698 放置。这种放置方式可更大限度地减少电感、接地环路、传输线路效应和传播延迟问题。使用反馈 (R_F)、输入和输出电阻器时要格外小心。
4. **使用高频**元件最大程度地减小寄生元件。电阻器必须是电抗非常低的类型。表面贴装式电阻器最适合，并可实现更紧密的总体布局。在引线尽可能短时，金属膜或碳成分的轴向引线电阻器也可以提供良好的高频性能。切勿在高频应用中使用绕线式电阻器。请记住，大多数电位器配置了较大的寄生电容和电感。多层陶瓷片式电容器最适合，占用的空间很小。单片陶瓷电容器也非常出色。使用具有低 ESR 和 ESL 的 R_F 型电容器。大电源引脚旁路电容器（2.2μF 至 6.8μF）可采用钽电容器，其能提供更好的高频和脉冲性能。
5. **选择低电阻值**，以最大限度地减小由电阻器和寄生并联电容设置的时间常数。良好的金属膜或表面贴装电阻器有大约 0.2pF 的寄生并联电容。在 > 1.5kΩ 的电阻器中，该电容会增加一个极点，比 500MHz 小一个零点，或两者兼而有之。确保输出负载不会太重。建议采用的 402Ω 反馈电阻器在大多数设计中均是一个良好的起点。

Copyright © 2025 Texas Instruments Incorporated

6. **采用短距离直接布线连接**电路板上的**其他宽带器件**。短布线充当集一个总电容负载。可以使用宽迹线（50 至 100mil）。估算输出端的总电容负载，并使用典型性能曲线（*RS 与电容负载间的关系*）中推荐的串联隔离电阻器。< 2pF 的寄生负载不需要隔离电阻器。
7. **当需要长布线时，请**使用传输线设计技术（有关微带和带状线布局技术，请参阅 ECL 设计手册）。电路板上不需要 50Ω 传输线路—采用更高的特性阻抗，有助于降低输出负载。在运算放大器的输出端使用匹配的串联电阻器来驱动传输线，在另一端使用匹配的负载电阻器使线路显示为电阻器。如果匹配负载产生的 6dB 衰减不可接受，并且线路不长，则仅在源极使用串联电阻。此配置能将源与线路提供的无功负载隔离，但频率响应会降级。最好将多个目标器件作为单独的传输线处理，每条传输线配有串联源和并联负载终端。作用于端接电阻器上的任何寄生阻抗都会改变传输线路的匹配情况，并可能导致不必要的信号反射和无功负载。
8. **建议不要**在 OPA698 之类的高速器件上**使用插座**。由插座引起的额外引线长度和引脚间电容会创建非常麻烦的寄生网络。通过将器件焊接到电路板上可获得最佳效果。

9 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

9.1 器件支持

9.1.1 演示装置

可用两块印刷电路板 (PCB) 帮助初步评估使用 OPA698 时的电路性能。免费提供固定装置作为无载 PCB，并随附一份用户指南。表 9-1 显示了此固定装置的摘要信息。

表 9-1. 演示装置

产品	封装	订购号	文献编号
OPA698ID	SO-8	DEM-OPA-SO-1A	SBOU009

可在德州仪器 (TI) 网站 上的 OPA698 产品文件夹中查看演示固定装置。

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (December 2008) to Revision E (April 2025) **Page**

- 更新了*特性*，*应用*和*说明*部分以及芯片重新设计规范；有关更新的规范，请参见*规范*部分 1
- 更新了整个文档中的表格、图和交叉参考的编号格式 1
- 添加了*引脚配置和功能* 2
- 将*绝对最大额定值* 中的电源电压值从 ±6.5V 更改为 13V 3
- 更新了*绝对最大额定值* 中的表注，添加了阐明信息 3
- 向*绝对最大额定值*中添加了电源导通和关断速率以及持续输入电流 3
- 从*绝对最大规格*中删除了焊流规格 3

Copyright © 2025 Texas Instruments Incorporated

- 删除了 *ESD 等级*中的机器模型 (MM) 规格 3
- 增加*建议运行条件* 3
- 删除了*电气特性交流性能*中的最小和过热规格 4
- 将测试条件更新为两个*电气特性*，使之更加清晰 4
- 更新了两个*电气特性的*表格式 4
- 删除了*电气特性*中的 T_A = 0°C 至 +70°C 规格 4
- 删除了所有*电气特性*中的测试等级列 4
- 将 G = 1V/V 时的 SSBW 从 450MHz 更改为 650MHz 4
- 将 T_A = 25°C 添加到两个*电气特性*的默认测试条件中。 4
- 更新了*交流性能*部分，在两个*电气特性*中改善了典型小信号带宽、压摆率、电压噪声、电流噪声和失真值 4
- 将增益带宽积从 250MHz 更改为 300MHz 4
- 将增益为 1V/V 时的典型峰值从 5dB 更改为 1.5dB 4
- 将典型压摆率规格从 1100V/μs 更改为 1800V/μs 4
- 将 V_O = 0.2V 阶跃时的上升和下降时间从 1.6ns 更改为 1.4ns 4
- 将趋稳时间从 8ns 更改为 25ns 4
- 将 R_L = 500Ω 时的典型二阶谐波失真从 –74dBc 更改为 –94dBc 4
- 删除了差分增益和差分相位规格 4
- 将 R_L = 500Ω 时的典型三阶谐波失真从 –87dBc 更改为 –85dBc 4
- 将典型开环电压增益从 63dB 更改为 80dB 4
- 将典型输入偏置电流从 3μA 更改为 ±0.2μA，并将输入偏移电流从 ±0.3μA 更改为 ±0.1μA 4
- 将典型共模抑制比从 61dB 更改为 82dB 4
- 将输入阻抗差分模式从 0.32 || 1MΩ || pF 更改为 1 || 0.3MΩ || pF 4
- 将典型输入阻抗共模从 3.5 || 1MΩ || pF 更改为 33 || 1.4MΩ || pF 4
- 将 120mA 和 –120mA 的电流输出拉电流和灌电流更改为 +190mA 和 –190mA 4
- 将最大限幅器输入偏置电流幅度，T_A = –40°C 至 +85°C 从 64μA 更改为 65μA 4
- 将典型限幅器输入阻抗从 3.4 || 1MΩ || pF 更改为 10 || 0.85MΩ || pF 4
- 将限幅器典型馈通从 –68dB 更改为 –95dB 4
- 将典型限幅器偏移电压从 ±10mV 更改为 ±5mV 4
- 将运算放大器输入偏置电流漂移从 3μA 更改为 0.15μA 4
- 将限幅器小信号带宽从 600MHz 更改为 700MHz 4
- 将限幅器压摆率规格从 125V/μs 更改为 175V/μs 4
- 将最大和最小静态电流从 15.9mA 更改为 17.3mA，将 15.2mA 更改为 13.8mA 4
- 将最小和最大静态电流，T_A = –40°C 至+85°C 从 16.6mA 更改为 17.7mA，从 14.6mA 更改为 13.4mA 4
- 将典型电源抑制比从 75dB 更改为 90dB 4
- 将*热性能特性*移至*热性能信息*表和*建议运行条件*表 4
- 将 G = 1V/V 时的 SSBW 从 375MHz 更改为 550MHz 7
- 将增益带宽积从 230MHz 更改为 300MHz 7
- 将增益平坦度典型值为 0.1dB 的典型带宽从 30MHz 更改为 26MHz 7
- 在增益为 1V/V 时，将典型峰值从 7dB 更改为 2.5dB 7
- 在 V_O = 0.2V 阶跃时，上升和下降时间从 1.9ns 更改为 1.4ns 7
- 将趋稳时间从 12ns 更改为 28ns 7
- 将 R_L = 500Ω 时的典型二阶谐波失真从 69dBc 更改为 –95dBc 7
- 将 R_L = 500Ω 时的典型三阶谐波失真从 73dBc 更改为 –81dBc 7
- 将典型输入电压噪声值从 5.7nV/√Hz 更改为 4nV/√Hz 7
- 将典型输入电流噪声值从 2.3pA/√Hz 更改为 1.4pA/√Hz 7
- 将典型开环电压增益从 60dB 更改为 77dB 7
- 将典型输入偏置电流从 ±3μA 更改为 ±0.5μA、将输入偏移电流从 ±0.4μA 更改为 ±0.1μA 7
- 将典型共模抑制比从 58dB 更改为 82dB 7
- 将输入阻抗差分模式从 0.32 || 1MΩ || pF 更改为 0.77 || 0.3MΩ || pF 7

- 将典型输入阻抗共模从 3.5 || 1MΩ || pF 更改为 24 || 1.5MΩ || pF 7
- 将电流输出源和灌电流从 70mA 和 –70mA 更改为 170mA 和 –170mA 7
- 将典型闭环输出阻抗从 0.2Ω 更改为 0.1Ω 7
- 将限幅器输入偏置电流幅度从 16μA 更改为 8μA 7
- 将限幅器输入阻抗从 3.4 || 1MΩ || pF 更改为 1 || 7MΩ || pF 7
- 将限幅器典型馈通从 –60dB 更改为 –92dB 7
- 删除了偏置电流漂移规格 7
- 将限幅器小信号带宽从 450MHz 更改为 515MHz 7
- 将限幅器压摆率从 100V/μs 更改为 150V/μs 7
- 将限幅阶跃响应过冲从 55mV 更改为 40mV 7
- 将限幅阶跃响应恢复时间从 3ns 更改为 2.5ns 7
- 将最大静态电流从 14.9mA 更改为 17.2mA 7
- 将静态电流典型值从 14.3mA 更改为 15.6mA 7
- 将最大静态电流，T_A = –40°C 至 +85°C，从 15.3mA 更改为 17.6mA 7
- 将典型电源抑制比从 70dB 更改为 85dB 7
- 更新了*典型特性：V_S =±5V*，具有新的芯片特性 9
- 更新了*典型特性：V_S = 5V*，具有新的芯片特性 15
- 采用*电气特性*和*典型特性*中的数据更新*典型应用* 24

Changes from Revision C (March 2006) to Revision D (December 2008) **Page**

- 将最低存储温度从 –40°C 更改为 –65°C。 3

Changes from Revision B (September 2003) to Revision C (March 2006) **Page**

- 更改了*演示固定装置*部分中的电路板器件型号 34

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA698ID	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	OPA 698
OPA698IDG4	NRND	Production	SOIC (D) | 8	75 | TUBE	-	Call TI	Call TI	-40 to 85	
OPA698IDR	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	OPA 698
OPA698IDR.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	OPA 698
OPA698IDR.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	OPA 698

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF OPA698 :

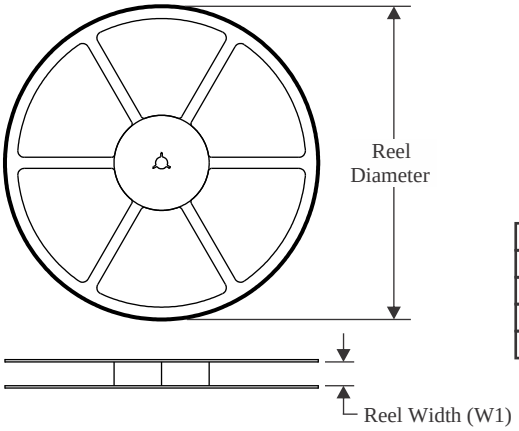
- Military : OPA698M

NOTE: Qualified Version Definitions:

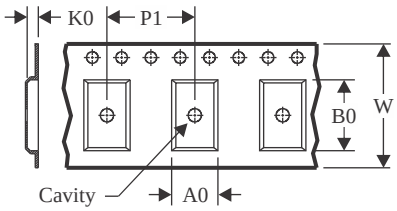
- Military - QML certified for Military and Defense Applications

TAPE AND REEL INFORMATION

REEL DIMENSIONS

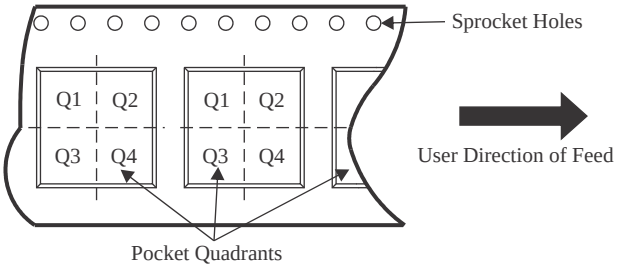


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

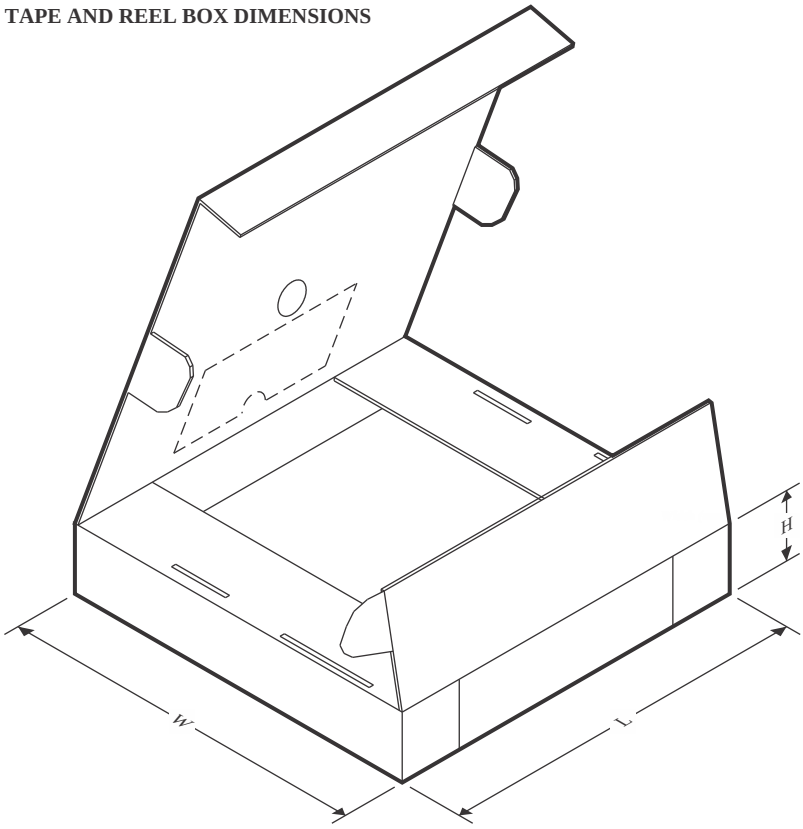
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

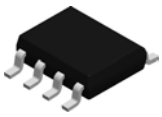
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA698IDR	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA698IDR	SOIC	D	8	2500	353.0	353.0	32.0

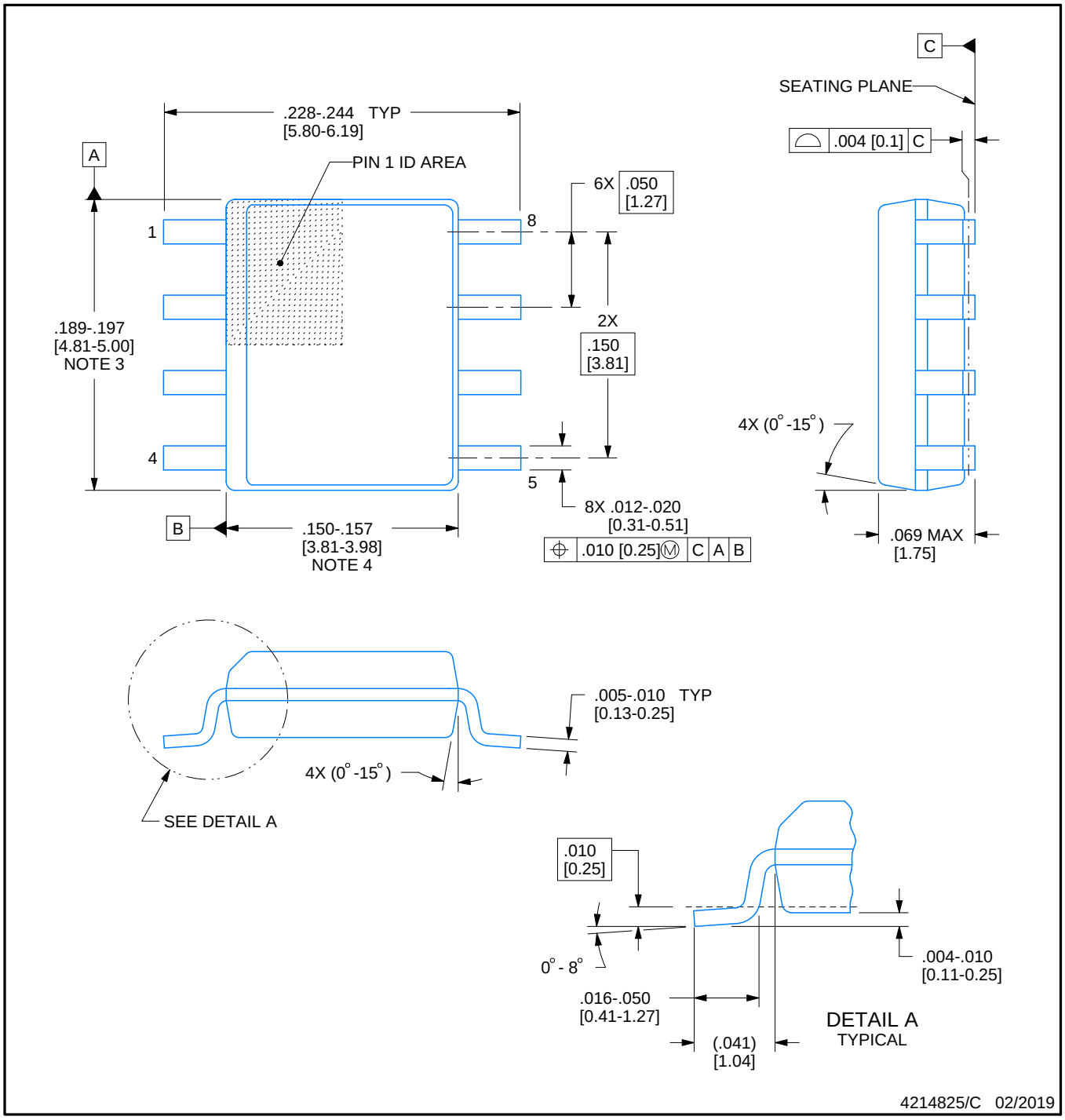


PACKAGE OUTLINE

D0008A

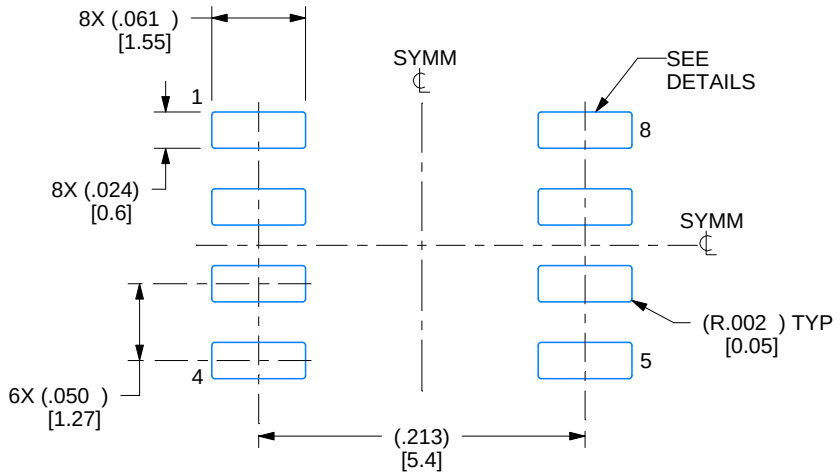
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

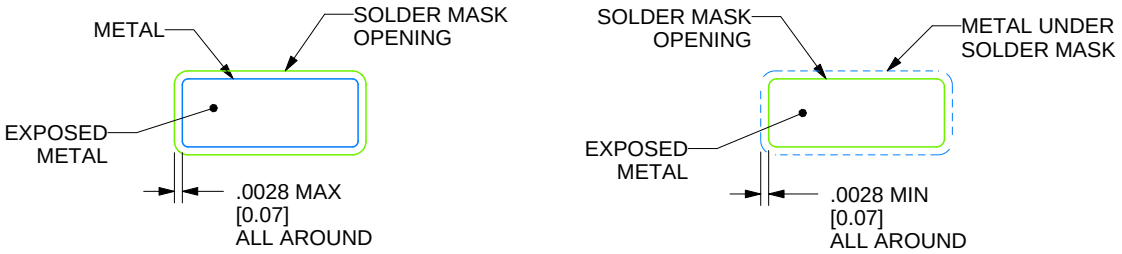


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

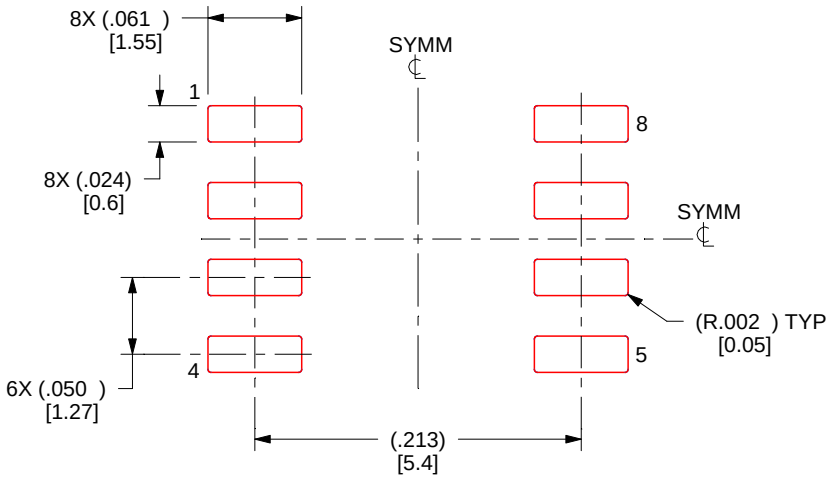


SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司