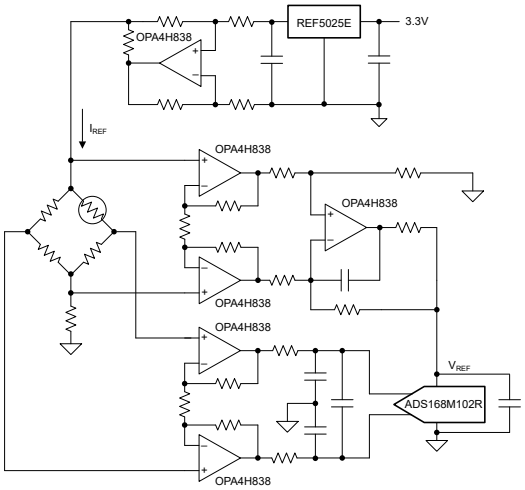
OPA4H838-SEP 精密、零漂移、零交越、真轨到轨输入/输出运算放大器

1 特性

- 抗辐射
  - 单粒子闩锁 (SEL) 在 125°C 下的抗扰度可达 43MeV-cm^2/mg
  - 在高达 30krad (Si) 的条件下无 ELDRS
  - 每个晶圆批次的总电离剂量 (TID) RLAT 高达 30krad (Si)
- 支持国防与航空航天应用
  - 受控基线
  - 制造、封装测试一体化基地
  - 延长了产品生命周期
  - 产品可追溯性
  - 根据 ASTM E595 进行了释气测试
- 超低失调电压：±0.25μV
- 零温漂：±0.005μV/°C
- 零交叉：140dB CMRR 真 RRIO
- 低噪声：1kHz 时为 7.0nV √Hz
- 无 1/f 噪声：140nV$_{PP}$（0.1Hz 至 10Hz）
- 快速稳定：2μs（1V，0.01%）
- 增益带宽：10MHz
- 电源电压：±1.25V 至 ±2.75V，2.5V 至 5.5V
- 真正的轨至轨输入和输出
- EMI/RFI 滤波输入

2 应用

- 卫星运行状况监控和遥测
- 科学勘探有效载荷
- 姿态和轨道控制系统 (AOCS)
- 卫星电力系统 (EPS)
- 通信有效载荷
- 雷达成像有效载荷



桥式传感器前端中的 OPA4H838-SEP

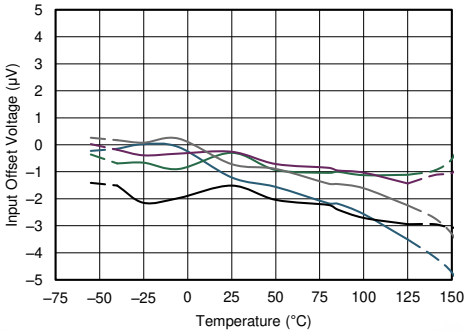
3 说明

OPA4H838-SEP 精密运算放大器是一款超低噪声、快速趋稳、零漂移、零交越器件，可实现轨到轨输入和输出运行。这些特性及出色的交流性能与仅 0.25μV 的偏移电压以及 0.005μV/°C 的温漂相结合，使 OPA4H838-SEP 成为驱动高精度模数转换器 (ADC) 或缓冲高分辨率数模转换器 (DAC) 输出的理想选择。该设计在驱动模数转换器 (ADC) 时具有出色的性能，而不会降低线性度。OPA4H838-SEP 采用 TSSOP-14 封装。OPA4H838-SEP 额定运行温度为 -55°C 至 +125°C。

器件信息

器件型号	封装(1)	本体尺寸（标称值）(2)
OPA4H838-SEP	TSSOP (14)	5.00mm x 4.40mm

(1) 如需了解所有可用封装，请参阅数据表末尾的封装选项附录。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）



超低偏移电压漂移

本资源的原文使用英文撰写。为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....4
5.1 绝对最大额定值.....4
5.2 ESD 等级.....4
5.3 建议运行条件.....4
5.4 热性能信息.....4
5.5 电气特性：V_S = ±1.25V 至 ±2.75V（V_S = 2.5 至 5.5V）.....5
6 详细说明.....7
6.1 概述.....7
6.2 功能方框图.....7
6.3 特性说明.....8
6.4 器件功能模式.....9
7 应用和实施.....10
7.1 应用信息.....10
7.2 典型应用.....10
7.3 电源相关建议.....14
7.4 布局.....14
8 器件和文档支持.....16
8.1 器件支持.....16
8.2 文档支持.....16
8.3 接收文档更新通知.....16
8.4 支持资源.....16
8.5 商标.....16
8.6 静电放电警告.....16
8.7 术语表.....16
9 机械、封装和可订购信息.....17

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

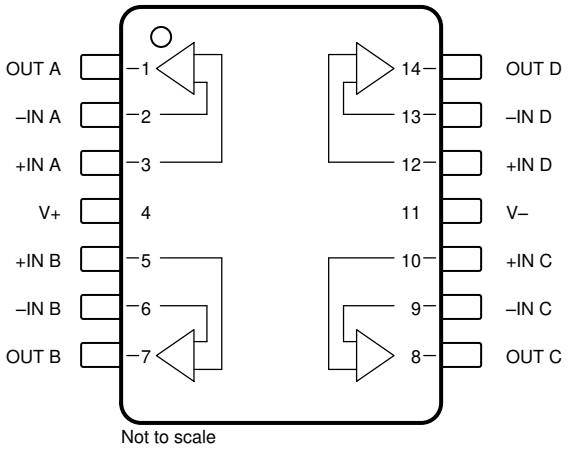


图 4-1. OPA4H838-SEPPW 封装、14 引脚 TSSOP-14（顶视图）

引脚功能：OPA4H838-SEP

引脚		I/O	说明
名称	PW (TSSOP)		
–IN A	2	I	反相输入，通道 A
–IN B	6	I	反相输入，通道 B
–IN C	9	I	反相输入，通道 C
–IN D	13	I	反相输入，通道 D
+IN A	3	I	同相输入，通道 A
+IN B	5	I	同相输入，通道 B
+IN C	10	I	同相输入，通道 C
+IN D	12	I	同相输入，通道 D
OUT A	1	O	输出，通道 A
OUT B	7	O	输出，通道 B
OUT C	8	O	输出，通道 C
OUT D	14	O	输出，通道 D
V–	11	—	负（最低）电源
V+	4	—	正（最高）电源

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
电源电压	V_S = (V+) – (V–)	单电源		6	V
		双电源		±3	
信号输入引脚	电压	共模	(V–) – 0.5	(V+) + 0.5	V
		差分		(V+) – (V–) + 0.2	
	电流			±10	mA
输出短路(2)			持续	持续	
温度	温度，T_A		-55	150	°C
	结温，T_J			150	
	贮存温度，T_{stg}		-65	150	

(1) 应力超出 *绝对最大额定值* 下面列出的值时可能会对器件造成永久损坏。这些列出的值仅为应力等级，并不表示器件在这些条件下以及在 *建议工作条件* 以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。
(2) 接地短路，每个封装对应一个放大器。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±4000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101(2)	±1000	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
电源电压，V_S = (V+) – (V–)	单电源	2.5		5.5	V
	双电源	±1.25		±2.75	
额定温度		-40		125	°C

5.4 热性能信息

热指标(1)		OPA4H838-SEP	单位
		PW (TSSOP)	
		14 引脚	
$R_{\theta JA}$	结至环境热阻	91.2	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	24.4	°C/W
$R_{\theta JB}$	结至电路板热阻	50.0	°C/W
Ψ_{JT}	结至顶部特征参数	0.8	°C/W
Ψ_{JB}	结至电路板特征参数	49.1	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 *半导体和 IC 封装热指标* 应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性：V_S = ±1.25V 至 ±2.75V（V_S = 2.5 至 5.5V）

T_A = 25°C，V_{CM} = V_{OUT} = V_S/2，且 R_{LOAD} = 10kΩ 连接至 V_S/2（除非另外说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入偏移电压	V_S = 5.5V			±2.25	±8	μV
		T_A = –55°C 至 +125°C，V_S = ±5.5V(1)				±10.5	
dV_{OS}/dT	输入失调电压漂移	T_A = –55°C 至 +125°C，V_S = ±5.5V(1)			±0.005	±0.05	μV/°C
PSRR	电源抑制比	T_A = -55°C 至 +125°C(1)			±1.25	±3.5	μV/V
输入偏置电流							
I_B	输入偏置电流	R_{IN} = 100kΩ			±30	±500	pA
			T_A = -55°C 至 +125°C(1)			±800	
I_{OS}	输入失调电流	R_{IN} = 100kΩ				±1000	
			T_A = -55°C 至 +125°C(1)			±1100	
噪声							
E_N	输入电压噪声	f = 0.1Hz 至 10Hz			0.14		$μV_{PP}$
e_N	输入电压噪声密度	f = 10Hz			7		nV/√Hz
		f = 100Hz			7		
		f = 1kHz			7		
		f = 10kHz			7		
I_N	输入电流噪声密度	f = 1kHz			100		fA/√Hz
输入电压							
V_{CM}	共模电压范围			(V–) – 0.1		(V+) + 0.1	V
CMRR	共模抑制比	(V–) – 0.1V < V_{CM} < (V+) + 0.1V	V_S = ±1.25V	102	110		dB
			V_S = ±2.75V	124	140		
		(V–) < V_{CM} < (V+) + 0.1V，T_A = –55°C 至 +125°C(1)	V_S = ±1.25V	102	107		
		(V–) – 0.05V < V_{CM} < (V+) + 0.1V，T_A = –55°C 至 +125°C(1)	V_S = ±2.75V	124	140		
输入阻抗							
z_{id}	差分输入阻抗				100 || 2		MΩ || pF
z_{ic}	共模输入阻抗				60 || 4.5		TΩ || pF
开环增益							
A_{OL}	开环电压增益	(V–) + 0.15V < V_O < (V+) – 0.15V，R_{LOAD} = 10kΩ		126	148		dB
		(V–) + 0.15V < V_O < (V+) – 0.15V，R_{LOAD} = 10kΩ，V_S = 5.5V，T_A = –55°C 至 +125°C(1)		120	126		
		(V–) + 0.25V < V_O < (V+) – 0.25V，R_{LOAD} = 2kΩ		126	148		
		(V–) + 0.30V < V_O < (V+) – 0.30V，R_{LOAD} = 2kΩ，V_S = 5.5V，T_A = –55°C 至 +125°C(1)		120	126		
频率响应							
GBW	单位增益带宽				10		MHz
SR	压摆率	G = 1，4V 阶跃			5		V/μs
THD+N	总谐波失真 + 噪声	G = 1，f = 1kHz，V_O = 1V_{RMS}			0.0005%		
t_S	趋稳时间	达 0.1%	V_S = ±2.5V，G = 1，1V 阶跃		0.75		μs
		达 0.01%	V_S = ±2.5V，G = 1，1V 阶跃		2		μs
t_{OR}	过载恢复时间	V_{IN} × G = V_S			10		μs
输出							

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性：V_S = ±1.25V 至 ±2.75V（V_S = 2.5 至 5.5V）（续）

T_A = 25°C，V_{CM} = V_{OUT} = V_S/2，且 R_{LOAD} = 10kΩ 连接至 V_S/2（除非另外说明）

参数		测试条件		最小值	典型值	最大值	单位
V_O	相对于电源轨的电压输出摆幅	正电源轨	无负载		1	15	mV
			R_{LOAD} = 10kΩ		5	20	
			R_{LOAD} = 2kΩ		20	50	
		负电源轨	无负载		5	15	
			R_{LOAD} = 10kΩ		10	20	
			R_{LOAD} = 2kΩ		40	60	
		R_{LOAD} = 10kΩ，双轨，T_A = –55°C 至 +125°C(1)			10	25	
I_{SC}	短路电流	V_S = 5.5V			±60		mA
		V_S = 2.5V			±30		mA
Z_O	开环输出阻抗	f = 1MHz，I_O = 0A			100		Ω
电源							
I_Q	每个放大器的静态电流	V_S = ±1.25V (V_S = 2.5V)	I_O = 0A		1.7	2.4	mA
			I_O = 0A，T_A = –55°C 至 +125°C(1)		1.7	2.4	
		V_S = ±2.75V (V_S = 5.5V)	I_O = 0A		1.9	2.6	
			I_O = 0A，T_A = –55°C 至 +125°C(1)		1.9	2.6	

(1) 根据多个批次的器件组装工作台系统测量值建立的规范。

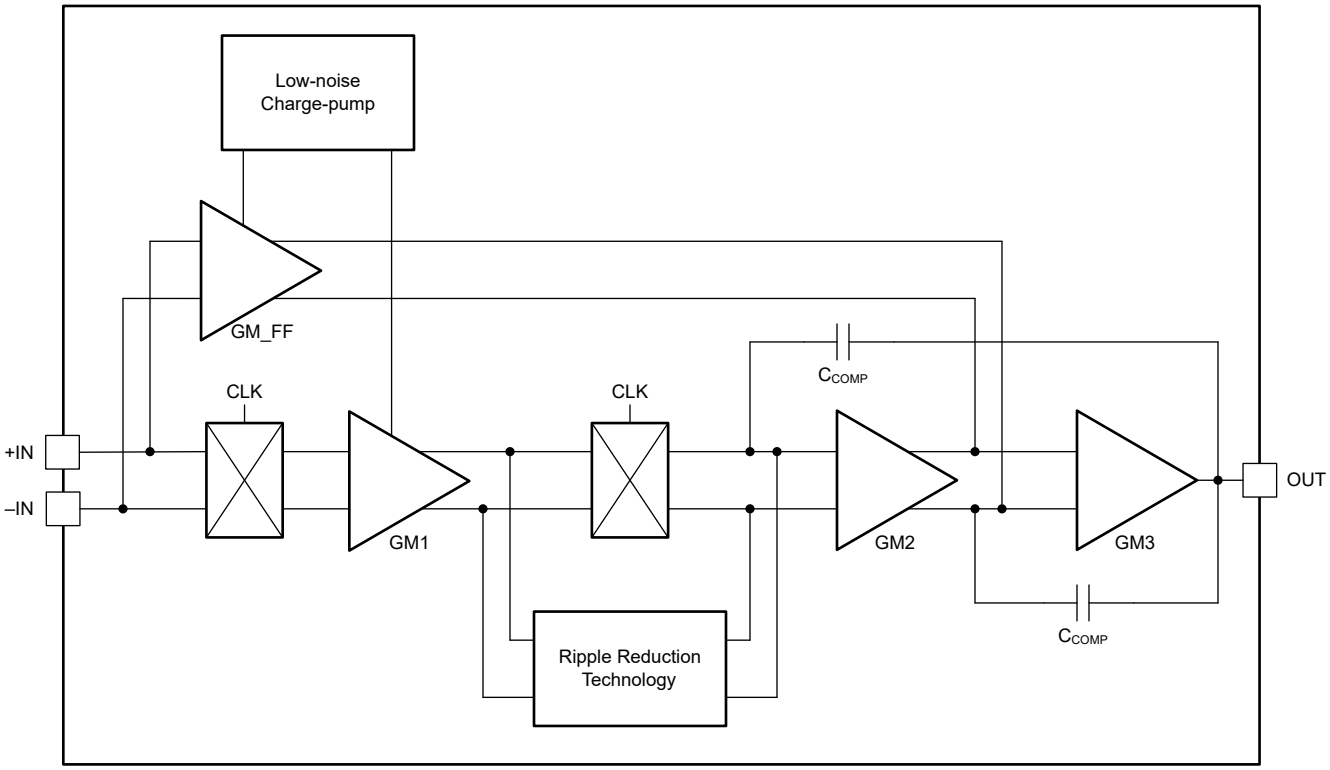
Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

OPA4H838-SEP 零漂移放大器采用专有精密自动校准技术与低噪声、低纹波输入电荷泵的独特组合设计。这些放大器提供超低输入偏移电压和漂移，实现出色的输入和输出动态线性性能。OPA4H838-SEP 的工作电压为 2.5V 至 5.5V，单位增益稳定，专为各种通用和精密应用设计。集成式低噪声电荷泵实现真正的轨到轨输入共模运行，不会出现互补轨到轨输入拓扑引起的失真（输入交越失真）。OPA4H838-SEP 的优势还包括 10MHz 带宽、7nV/√Hz 噪声频谱密度、无 1/f 噪声，因此 OPA4H838-SEP 非常适合连接传感器模块和缓冲高保真数模转换器 (DAC)。

6.2 功能方框图



6.3 特性说明

6.3.1 工作电压

OPA4H838-SEP 系列可使用单电源或双电源，工作电压范围为 V_S = 2.5V (±1.25V) 至 5.5V (±2.75V)。电源电压大于 7V 会对器件造成永久损坏（请参阅*绝对最大额定值*表）。

6.3.2 输入电压和零交越功能

OPA4H838-SEP 输入共模电压范围在电源轨基础上向外扩展了 0.1V。该放大器专为支持全范围而设计，不设麻烦的切换区域，而这往往是某些其他轨到轨放大器的通病。通过横穿转换区域的信号使互补轨到轨输入放大器运行会导致不必要的非线性行为和频谱内容被污染。图 6-1 和图 6-2 比较了传统互补轨到轨输入级放大器与零交越 OPA4H838-SEP 之间的性能。在差分对切换期间会产生显著的谐波含量和失真（OPA4H838-SEP 中不存在这种切换）。通过使用与内部低噪声电荷泵耦合的单个差分对，可消除交越失真。OPA4H838-SEP 在整个输入共模范围内保持噪声、带宽和偏移性能，从而通过减少电源轨来降低印刷电路板 (PCB) 和物料清单 (BOM) 的复杂性。

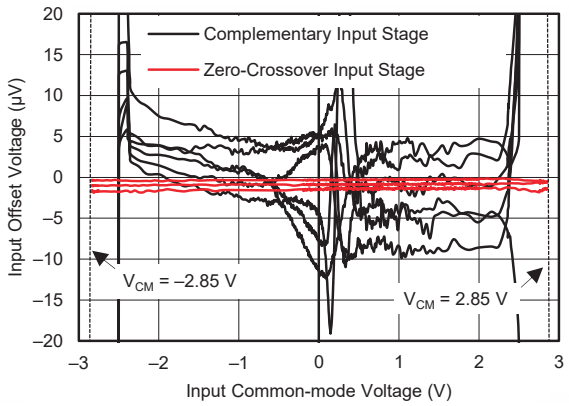


图 6-1. 输入交越失真非线性

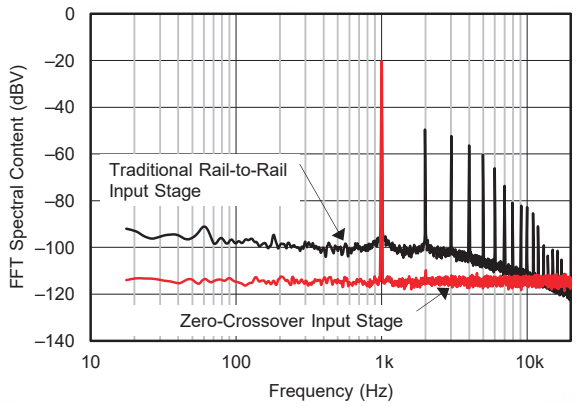


图 6-2. 输入交越失真频谱含量

Copyright © 2025 Texas Instruments Incorporated

通常，输入偏置电流约为 ±30pA。但是，如果输入电压超过电源电压，则会导致流入或流出输入引脚的电流过大。如果输入电流不超过 10mA，则可以承受超过电源电压的瞬时电压。这种限制很容易通过输入电阻器来实现，如图 6-3 所示。

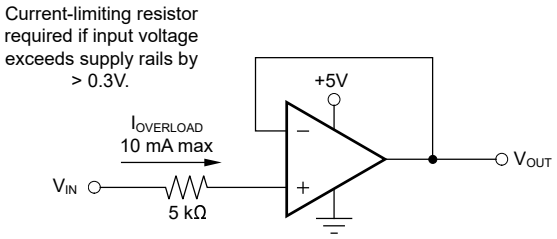


图 6-3. 输入电流保护

6.3.3 输入差分电压

OPA4H838-SEP 的典型输入偏置电流在正常运行期间约为 30pA。在过驱动状态下，偏置电流会显著升高。当运算放大器超出线性运行范围时，最有可能引发过驱动状态。当运算放大器的输出被驱动至其中一个电源轨时，反馈环路的要求将无法满足，各输入引脚之间会产生差分输入电压。该差分输入电压会导致前端输入斩波开关内的寄生二极管激活，这些二极管与 10kΩ 电磁干扰 (EMI) 滤波电阻器相结合，形成如图 6-4 所示的等效电路。请注意，输入偏置电流保持在线性区域中的规格范围内。

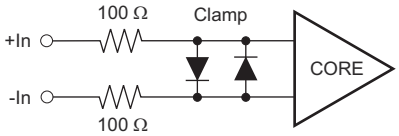


图 6-4. 等效输入电路

6.3.4 内部偏移校正

OPA4H838-SEP 系列运算放大器采用自动校准技术，在信号路径中采用了时间连续 200kHz 运算放大器。该放大器使用专有技术每隔 5μs 进行一次零校正。加电后，放大器需要约 1ms 来达到额定的 V_{OS} 精度。该设计没有混叠或闪烁噪声。

6.3.5 EMI 易感性和输入滤波

运算放大器对 EMI 的敏感性各不相同。当传导 EMI 进入运算放大器时，放大器输出端的直流偏移可能偏离存在 EMI 时的标称值。这个偏离是由于内部半导体结相关的信号校正引起的。尽管所有的运算放大器引脚功能都会受到 EMI 的影响，但输入引脚可能是最易受影响的。OPA4H838-SEP 运算放大器系列整合了内部输入低通滤波器，该滤波器可减少放大器对 EMI 的响应。该输入滤波器提供共模和差模滤波。该滤波器针对大约 20MHz (-3dB) 的截止频率而设计，具有每十倍频 20dB 的下降率。

6.4 器件功能模式

OPA4H838-SEP 具有单一功能模式，可在电源电压大于 2.5V (±1.25V) 时工作。OPA4H838-SEP 的最大额定电源电压为 5.5V (±2.75V)。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

7.1 应用信息

OPA4H838-SEP 是一个单位增益稳定的精密运算放大器系列，并且不会出现意外输出和相位反转。采用专有零漂移电路后，无论时间和温度如何变化，都能实现低输入偏移电压，并降低 1/f 噪声分量。由于具有高 PSRR，这些器件能够在直接依靠电池电源运行的应用中正常工作，而无需稳压调节。OPA4H838-SEP 系列针对全轨到轨输入进行了优化，实现低电压单电源运行或双电源用途。在正常测试条件下，这些高精度、低噪声微型放大器可提供高阻抗输入（共模范围在电源基础上向外扩展了 100mV，并且不产生输入交越失真）和轨到轨输出（摆幅在电源上下 5mV 以内）。OPA4H838-SEP 精密放大器设计用于低或高增益的上游模拟信号链应用，以及 DAC 缓冲等下游信号链功能。

7.2 典型应用

7.2.1 双向电流检测

该单电源、低侧双向电流检测解决方案可以检测 –1A 至 +1A 的负载电流。单端输出范围为 110mV 至 3.19V。由于 OPA4H838-SEP 具有低偏移电压和轨到轨输入和输出，因此该设计采用此器件。其中一个放大器配置为差分放大器，另一个放大器提供参考电压。

图 7-1 展示了该解决方案。

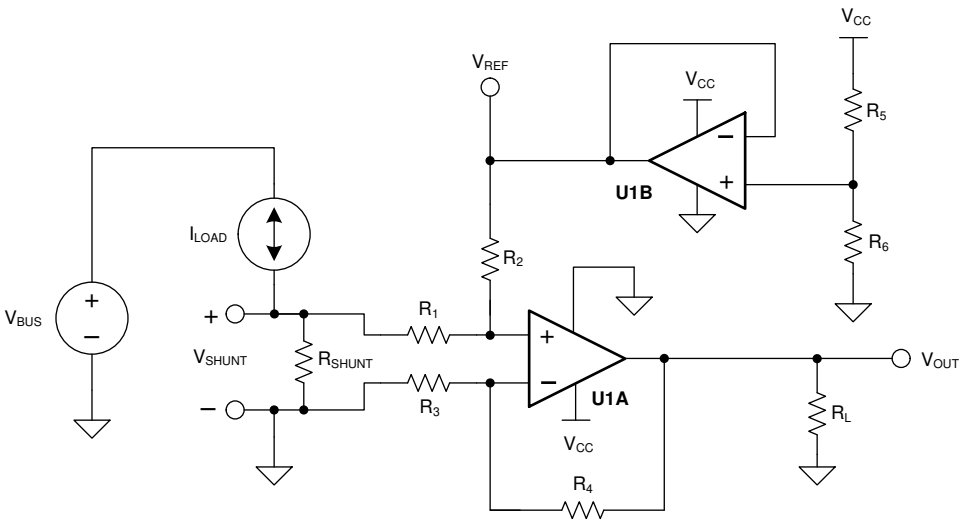


图 7-1. 双向电流感应原理图

Copyright © 2025 Texas Instruments Incorporated

7.2.1.1 设计要求

此解决方案的要求如下：

- 电源电压：3.3V
- 输入：-1A 至 1A
- 输出：1.65V ±1.54V（110mV 至 3.19V）

7.2.1.2 详细设计过程

负载电流 I_{LOAD} 流经分流电阻器 (R_{SHUNT})，产生分流电压 V_{SHUNT}。然后由 U1A 和 R_1 至 R_4 构成的差分放大器放大分流电压。差分放大器的增益通过 R_4 与 R_3 之比设定。为了最大程度地减少误差，设置 $R_2 = R_4$ 且 $R_1 = R_3$。基准电压 V_{REF} 通过使用 U1B 缓冲电阻分压器的方式提供。传递函数由方程式 1 确定。

$$V_{OUT} = V_{SHUNT} \times Gain_{Diff_Amp} + V_{REF} \quad (1)$$

其中

- $V_{SHUNT} = I_{LOAD} \times R_{SHUNT}$
- $Gain_{Diff_Amp} = \frac{R_4}{R_3}$
- $V_{REF} = V_{CC} \times \left(\frac{R_6}{R_5 + R_6} \right)$

该设计中存在两种误差类型：失调电压和增益。增益误差是由分流电阻器的容差和 R_4 与 R_3 之比，以及类似的 R_2 与 R_1 之比造成的。失调电压误差是由分压器（R_5 和 R_6）以及 R_4 / R_3 之比与 R_2 / R_1 之比之间的接近程度而造成的。R2/R1 之比影响差分放大器的 CMRR，最终导致了失调电压误差。

V_{SHUNT} 是低侧测量值，因此 V_{SHUNT} 的值是系统负载的接地电势。所以，必须对 V_{SHUNT} 使用最大值。在此设计中，V_{SHUNT} 的最大值设置为 100mV。公式 2 计算分流电阻器的最大值，假设最大分流电压为 100mV，最大负载电流为 1A。

$$R_{SHUNT(Max)} = \frac{V_{SHUNT(Max)}}{I_{LOAD(Max)}} = \frac{100\ mV}{1\ A} = 100\ m\Omega \quad (2)$$

R_{SHUNT} 的容差与成本成正比。在此设计中，选择容差为 0.5% 的分流电阻器。如果需要更高的精度，请选择 0.1% 或更佳的电阻器。

由于负载电流是双向电流，因此并联电压范围为 –100mV 至 100mV。此电压在到达运算放大器 U1A 前，由 R_1 和 R_2 分压。请确保 U1A 同相节点处的电压在器件的共模范围内。所以，使用共模范围扩展到低于负电源电压的运算放大器（例如 OPA4H838-SEP）。最后，为了更大限度地减少偏移误差，OPA4H838-SEP 的典型偏移电压仅为 ±0.25μV（最大值 ±5μV）。

假设对称负载电流为 -1A 至 1 A，分压电阻器（R_5 和 R_6）必须相等。为了与分流电阻器保持一致，必须选择 0.5% 的容差。为了更大程度地降低功耗，使用了 10kΩ 电阻器。

Copyright © 2025 Texas Instruments Incorporated

要设置差分放大器的增益，必须考虑 OPA4H838-SEP 的共模范围和输出摆幅。公式 3 和公式 4 分别展示了在给定 3.3V 电源的情况下 OPA4H838-SEP 的典型共模范围和最大输出摆幅。

$$-100mV < V_{CM} < 3.4V \quad (3)$$

$$100mV < V_{OUT} < 3.2V \quad (4)$$

现在可通过公式 5 计算差分放大器的增益。

$$Gain_{Diff_Amp} = \frac{V_{OUT_Max} - V_{OUT_Min}}{R_{SHUNT} \times (I_{MAX} - I_{MIN})} = \frac{3.2\ V - 100\ mV}{100\ m\Omega \times [1\ A - (-1A)]} = 15.5\ \frac{V}{V} \quad (5)$$

R_1 和 R_3 的电阻值选定为 1kΩ。R_2 和 R_4 的电阻值选定为 15.4kΩ，因为该值最接近标准值。因此，理想的差分放大器增益为 15.4V/V。

电路的增益误差主要取决于 R_1 至 R_4，因此选择了 0.1% 的电阻器。该配置降低了设计中需要两点校准的可能性。如有需要，简单进行一点校准可消除 0.5% 电阻器产生的失调电压误差。

7.2.1.3 应用曲线

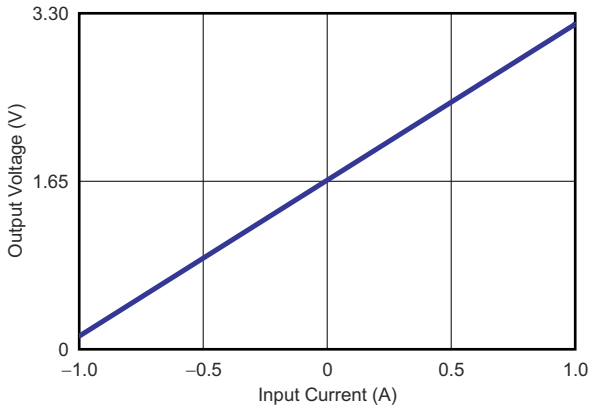


图 7-2. 双向电流检测电路性能：输出电压与输入电流间的关系

Copyright © 2025 Texas Instruments Incorporated

7.2.2 单通道运算放大器桥式放大器

图 7-3 显示了桥式放大器的基本配置。

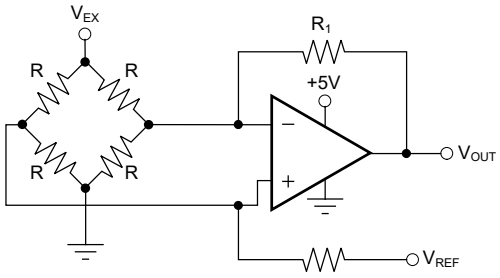


图 7-3. 单通道运算放大器桥式放大器原理图

7.2.3 精密低噪声 DAC 缓冲器

OPA4H838-SEP 可与 DAC8830 一起用于精密 DAC 缓冲器，如图 7-4 中所示。

OPA4H838-SEP 提供了适用于 DAC 的超低漂移精密输出缓冲器。由于 OPA4H838-SEP 采用了零交越技术，可以在线性区域使用各种 DAC 代码。精密基准对于实现最大精度至关重要，因为 DAC8830 是一款 16 位转换器。

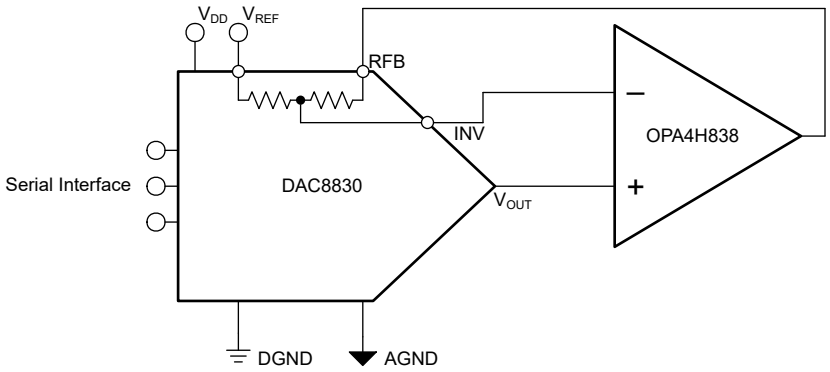


图 7-4. 精密 DAC 缓冲器

7.2.4 负载传感器测量

图 7-5 显示了采用修整电阻器和 6 线制负载传感器进行精密测量的高 CMRR 双通道运算放大器仪表放大器中的 OPA4H838-SEP。图 7-6 展示了输出电压与负载传感器电阻变化之间的函数关系以及系统的非线性度。

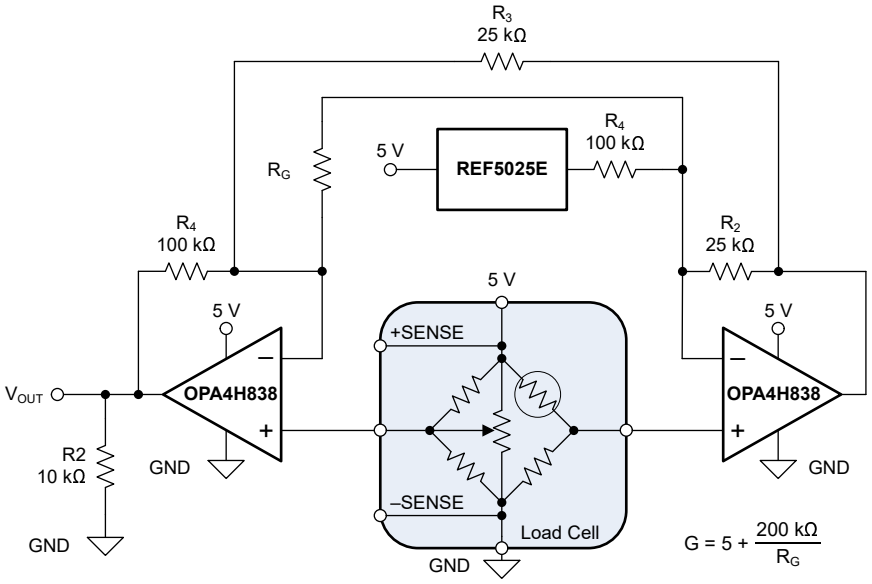


图 7-5. 负载传感器测量原理图

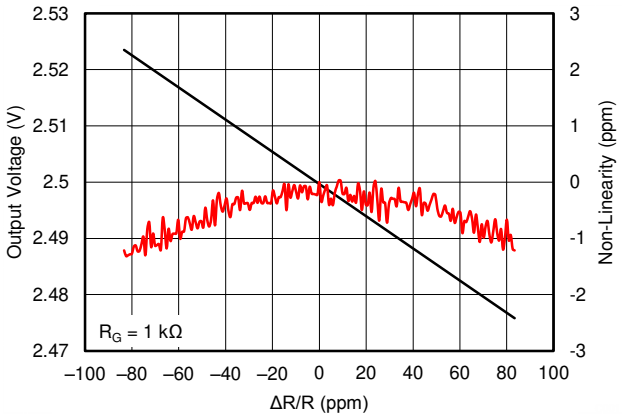


图 7-6. 负载传感器测量输出

7.3 电源相关建议

OPA4H838-SEP 系列器件的额定工作电压范围是 2.5V 至 5.5V（±1.25V 至 ±2.75V）。

7.4 布局

7.4.1 布局指南

始终建议注意使用良好的布局实践。尽量缩短走线，如果可以，在使用印刷电路板（PCB）接地平面时，请将表面贴装式组件放置在尽可能靠近器件引脚的位置。将 0.1μF 电容器放置在靠近电源引脚的位置。在整个模拟电路中贯彻应用这些准则可提高性能并实现各种优势，如降低电磁干扰 (EMI) 易感性。

要实现最低失调电压和精密性能，必须优化电路布局和机械条件。避免在因连接异种导体形成的热电偶结中产生热电（塞贝克）效应的温度梯度。通过确保两个输入终端的热电势相等，可以消除这些热电势。其他布局和设计注意事项包括：

Copyright © 2025 Texas Instruments Incorporated

- 使用低热电系数条件（避免异种金属）。
- 将元件与电源或其他热源进行热隔离。
- 将运算放大器和输入电路与气流（如冷却风扇气流）隔离。

遵循这些指南可降低结点存在温差的可能性，这种温差可能导致 0.1μV/°C 或更高的热电电压漂移，具体取决于所使用的材料。

7.4.2 布局示例

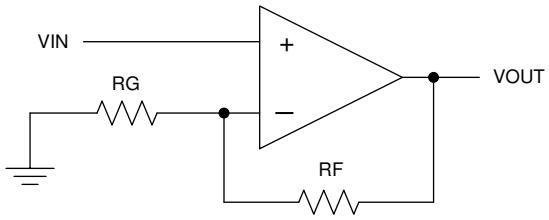


图 7-7. 原理图表示

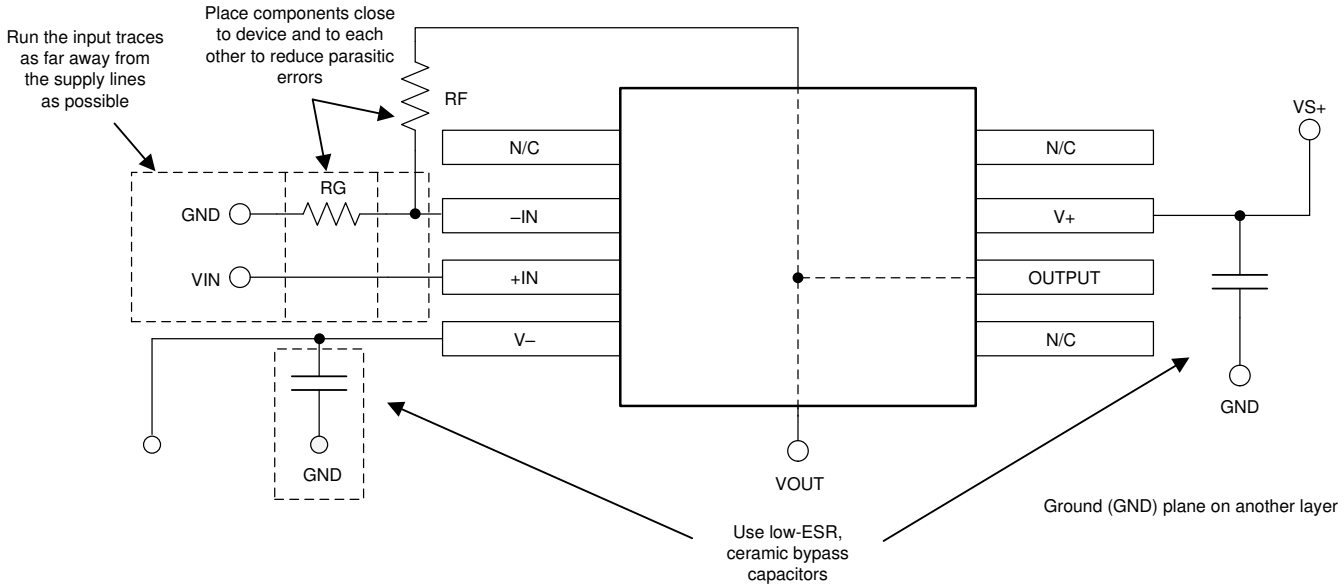


图 7-8. OPA4H838-SEP 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 TINA-TI™ 仿真软件（免费下载）

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从 Analog eLab Design Center（模拟电子实验室设计中心）免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 TINA-TI™ 软件文件夹中下载免费的 TINA-TI 仿真软件。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*电路板布局布线技巧*
- 德州仪器 (TI)，*DAC883x 16 位、超低功耗、电压输出数模转换器 数据表*

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.5 商标

TINA-TI™ and TI E2E™ are trademarks of Texas Instruments.
TINA™ is a trademark of DesignSoft, Inc.
所有商标均为其各自所有者的财产。

8.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

Copyright © 2025 Texas Instruments Incorporated

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
POPA4H838MPWTSEP	Active	Preproduction	TSSOP (PW) | 14	250 | SMALL T&R	-	Call TI	Call TI	-55 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

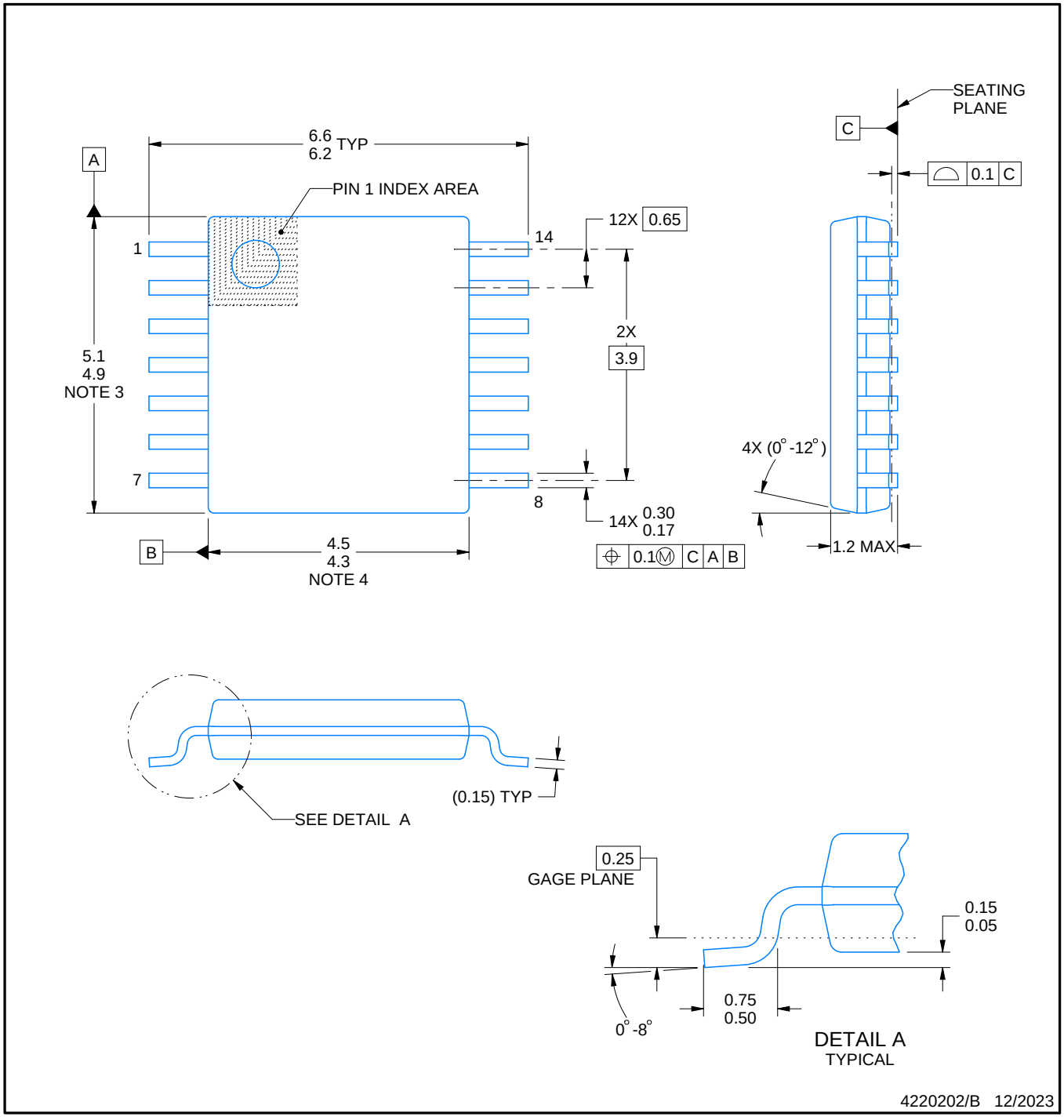
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

PACKAGE OUTLINE

PW0014A

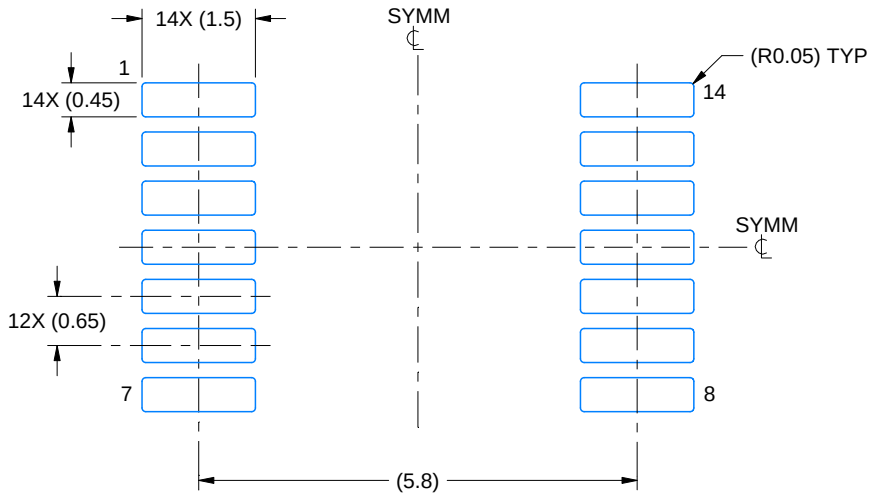
TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

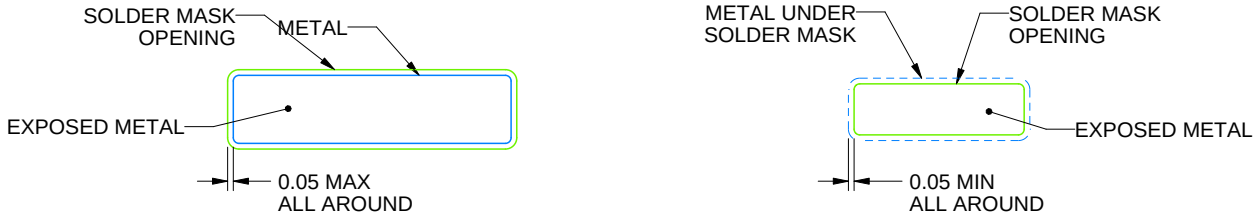


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

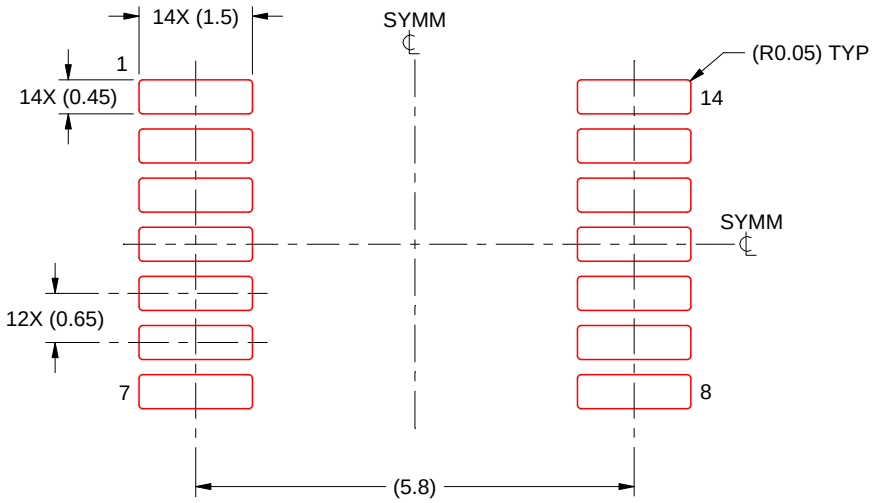


SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月