

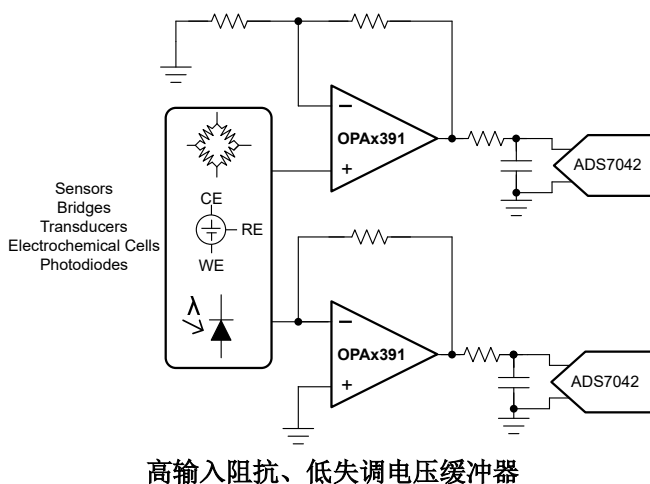
OPAx391 超低 I_Q 、低失调电压、e-trim™ 精密运算放大器

1 特性

- 低 I_Q : 24 μ A
- 增益带宽积 : 1MHz
- 低输入偏置电流 : 10fA
- 低失调电压 : $\pm 45\mu$ V (最大值)
- 低温漂 : $\pm 1.2\mu$ V/ $^{\circ}$ C
- 低电源电压运行范围 : 1.7V 至 5.5V
- 输入共模范围超出电源轨 ± 100 mV
- 快速压摆率 : 1V/ μ s
- 高负载电容驱动
- 高输出电流驱动 : 60mA
- 轨到轨输出
- EMI 和 RFI 已滤除的输入
- 小型封装选项 : SC-70, DSBGA

2 应用

- 便携式电子产品
- 流量变送器
- 血糖监测仪
- 过程分析 (pH、气体、力和湿度)
- 温度变送器
- 压力变送器
- 医疗传感器贴片
- 楼宇自动化
- 可穿戴健身和活动监测仪
- 气体检测仪
- 模拟安防摄像机



3 说明

OPA391、OPA2391 和 OPA4391 (OPAx391) 精密放大器器件具有高带宽 (1MHz) 和超低静态电流 (24 μ A) 的独特组合。这些特性加上轨到轨输入和输出, 使这些器件成为高增益、低功耗应用的理想选择。10fA 的超低输入偏置电流、仅 45 μ V 的失调电压 (最大值) 和 1.2 μ V/ $^{\circ}$ C 的温漂有助于在具有严苛低功耗要求的比例式传感器和电流分析传感器前端中保持高精度。

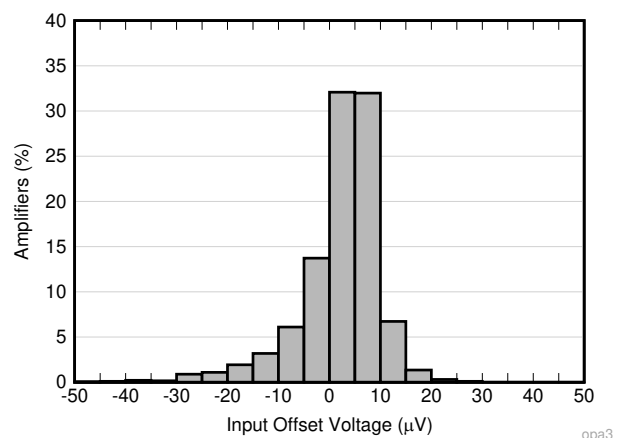
OPAx391 使用德州仪器 (TI) 专有的 e-trim™ 运算放大器技术, 实现了超低失调电压和低输入温漂的独特组合, 无需任何输入切换或自动置零技术。基于 CMOS 的技术平台还采用现代、稳健的输出级设计, 可耐受高输出电容, 从而缓解典型低功耗放大器中常见的稳定性问题。

器件信息

器件型号	通道数	封装 ⁽¹⁾
OPA391	单通道	DBV (SOT-23, 5) (2)
		DCK (SC70, 5)
OPA2391	双通道	D (SOIC, 8) (2)
		DGK (VSSOP, 8)
		YBJ (DSBGA, 9)
OPA4391	四通道	PW (TSSOP, 14)

(1) 有关更多信息, 请参阅节 10。

(2) 预发布信息 (非量产数据)。



内容

1 特性.....	1	6.3 特性说明.....	19
2 应用.....	1	6.4 器件功能模式.....	20
3 说明.....	1	7 应用和实现.....	21
4 引脚配置和功能.....	2	7.1 应用信息.....	21
5 规格.....	5	7.2 典型应用.....	21
5.1 绝对最大额定值.....	5	7.3 电源相关建议.....	25
5.2 ESD 等级.....	5	7.4 布局.....	25
5.3 建议运行条件.....	5	8 器件和文档支持.....	26
5.4 热性能信息：OPA391.....	6	8.1 器件支持.....	26
5.5 热性能信息：OPA2391.....	6	8.2 文档支持.....	26
5.6 热性能信息：OPA4391.....	6	8.3 接收文档更新通知.....	26
5.7 电气特性：OPA391DCK 和 OPA2391YBJ.....	7	8.4 支持资源.....	26
5.8 电气特性：OPA2391DCK 和 OPA4391PW.....	9	8.5 商标.....	26
5.9 典型特性.....	11	8.6 静电放电警告.....	27
6 详细说明.....	18	8.7 术语表.....	27
6.1 概述.....	18	9 修订历史记录.....	27
6.2 功能方框图.....	18	10 机械、封装和可订购信息.....	27

4 引脚配置和功能

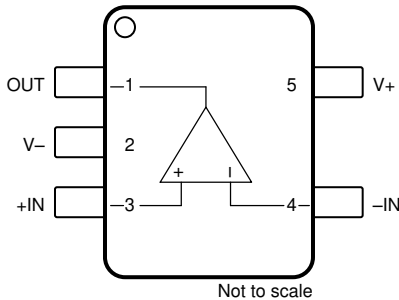


图 4-1. OPA391：DBV 封装（预发布），5 引脚 SOT-23（顶视图）

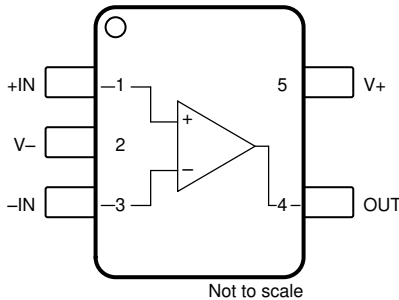


图 4-2. OPA391：DCK 封装，5 引脚 SC-70（顶视图）

表 4-1. 引脚功能：OPA391

引脚			类型	说明
名称	编号			
	DBV (SOT-23)	DCK (SC70)		
- IN	4	3	输入	反相输入
+IN	3	1	输入	同相输入
OUT	1	4	输出	输出
V -	2	2	电源	负（最低）电源
V+	5	5	电源	正（最高）电源

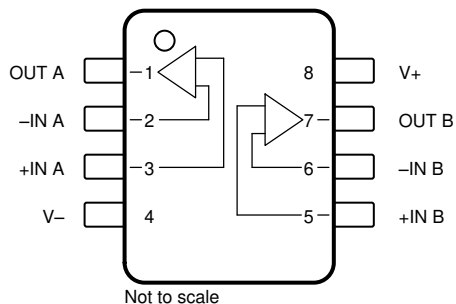


图 4-3. OPA2391 : D 封装 (预发布) , 8 引脚 SOIC
和 DGK 封装 , 8 引脚 VSSOP (顶视图)

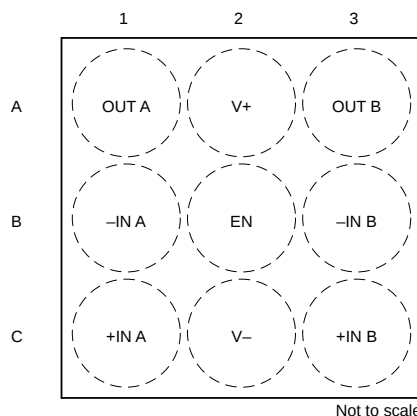


图 4-4. OPA2391 : YBJ 封装 , 9 引脚 DSBGA (顶视图)

表 4-2. 引脚功能 : OPA2391

引脚			类型	说明
名称	编号			
	D (SOIC)、 DGK (VSSOP)	YBJ (DSBGA)		
EN	—	B2	输入	使能引脚。高 = 启用两个放大器。
- IN A	2	B1	输入	反相输入，通道 A
+IN A	3	C1	输入	同相输入，通道 A
- IN B	6	B3	输入	反相输入，通道 B
+IN B	5	C3	输入	同相输入，通道 B
OUT A	1	A1	输出	输出，通道 A
OUT B	7	A3	输出	输出，通道 B
V -	4	C2	电源	负（最低）电源
V+	8	A2	电源	正（最高）电源

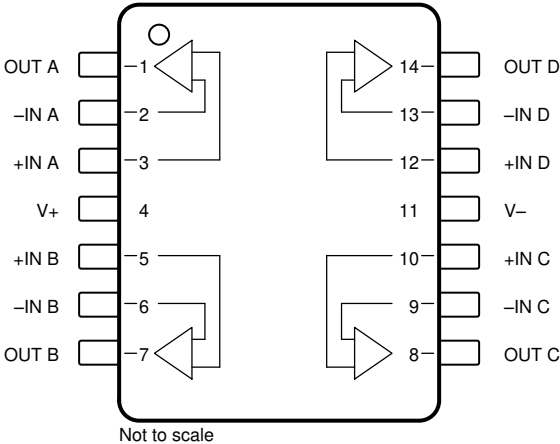


图 4-5. OPA4391 : PW 封装 , 14 引脚 TSSOP (俯视图)

表 4-3. 引脚功能 : OPA4391

引脚		类型	说明
名称	编号		
- IN A	2	输入	反相输入, 通道 A
+IN A	3	输入	同相输入, 通道 A
- IN B	6	输入	反相输入, 通道 B
+IN B	5	输入	同相输入, 通道 B
- IN C	9	输入	反相输入, 通道 C
+IN C	10	输入	同相输入, 通道 C
- IN D	13	输入	反相输入, 通道 D
+IN D	12	输入	同相输入, 通道 D
OUT A	1	输出	输出, 通道 A
OUT B	7	输出	输出, 通道 B
OUT C	8	输出	输出, 通道 C
OUT D	14	输出	输出, 通道 D
V -	11	电源	负 (最低) 电源
V+	4	电源	正 (最高) 电源

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

			最小值	最大值	单位
V _S	电源电压, $V_S = (V^+) - (V^-)$	单电源		6	V
		双电源		±3	
	输入电压, 所有引脚	共模	(V ⁻) - 0.5	(V ⁺) + 0.5	V
		差分		(V ⁺) - (V ⁻) + 0.5	
	输入电流, 所有引脚			±10	mA
	输出短路 ⁽²⁾		持续	持续	
T _A	工作温度		-55	150	°C
T _J	结温		-55	150	°C
T _{stg}	贮存温度		-65	150	°C

(1) 超出绝对最大额定值运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。

如果在建议运行条件之外但又在绝对最大额定值范围内使用, 器件可能不会完全正常运行, 这可能会影响器件的可靠性、功能和性能, 并缩短器件的寿命。

(2) 接地短路, 每个封装对应一个放大器。

5.2 ESD 等级

			值	单位
OPA391 和 OPA2391				
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	
OPA4391				
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±1000	V
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500	

(1) JEDEC 文档 JEP155 指出, 500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出: 250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明)

			最小值	标称值	最大值	单位
V _S	电源电压, $V_S = (V^+) - (V^-)$	单电源	1.7		5.5	V
		双电源	±0.85		±2.75	
	差分输入电压		-0.5		0.5	V
T _A	额定温度	OPA391DCK、OPA2391YBJ	-40		125	°C
		OPA2391D、OPA2391DGK、OPA4391PW	-40		85	

5.4 热性能信息：OPA391

热指标 ⁽¹⁾		OPA391	单位
		DCK (SC-70)	
		5 引脚	
$R_{\theta JA}$	结至环境热阻	214	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	115	°C/W
$R_{\theta JB}$	结至电路板热阻	58	°C/W
Ψ_{JT}	结至顶部特征参数	29	°C/W
Ψ_{JB}	结至电路板特征参数	58	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 热性能信息：OPA2391

热指标 ⁽¹⁾		OPA2391			单位
		D (SOIC)	DGK (VSSOP)	YBJ (DSBGA)	
		8 引脚	8 引脚	9 引脚	
$R_{\theta JA}$	结至环境热阻	132.8	152.1	110.7	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	72.7	61.7	0.7	°C/W
$R_{\theta JB}$	结至电路板热阻	76.3	86.8	32.1	°C/W
Ψ_{JT}	结至顶部特征参数	22.6	5.2	0.3	°C/W
Ψ_{JB}	结至电路板特征参数	75.6	85.5	32.1	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.6 热性能信息：OPA4391

热指标 ⁽¹⁾		OPA4391	单位
		PW (TSSOP)	
		14 引脚	
$R_{\theta JA}$	结至环境热阻	109.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	27.4	°C/W
$R_{\theta JB}$	结至电路板热阻	56.1	°C/W
Ψ_{JT}	结至顶部特征参数	1.5	°C/W
Ψ_{JB}	结至电路板特征参数	54.9	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.7 电气特性：OPA391DCK 和 OPA2391YBJ

测试条件为： $V_S = 1.7V$ 至 $5.5V$ ， $T_A = 25^\circ C$ ， $R_L = 10k\Omega$ ，且 $V_{CM} = V_S/2$ （除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V _{OS}	输入失调电压	V _S = 5.0V		±10	±45	μV	
		V _{CM} = (V+) - 0.3V , V _S = 5.0V		±60	±750		
		V _{CM} = (V -) - 0.1V		±15	±80		
			T _A = -40°C 至 +125°C ⁽¹⁾		±600		
dV _{OS} /dT	输入失调电压温漂	T _A = 0°C 至 85°C ⁽¹⁾		±1	±5	μV/°C	
		T _A = -40°C 至 +125°C ⁽¹⁾		±1.2	±6		
PSRR	电源抑制比	V _{CM} = (V -) - 0.1V				40	μV/V
输入偏置电流							
I _B	输入偏置电流	T _A = 25°C ⁽¹⁾		±0.01	0.8	pA	
		T _A = 0°C 至 85°C ⁽¹⁾			5		
		T _A = -40°C 至 +125°C ⁽¹⁾	OPA391DCK		30		
			OPA2391YBJ		35		
I _{OS}	输入失调电流	T _A = 25°C ⁽¹⁾		±0.01	0.8	pA	
		T _A = 0°C 至 85°C ⁽¹⁾			5		
		T _A = -40°C 至 +125°C ⁽¹⁾			30		
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz , V _{CM} = (V -)		0.91		μV _{RMS}	
				6.0		μV _{PP}	
e _n	输入电压噪声密度	f = 10Hz		130		nV/ √ Hz	
		f = 1kHz		60			
		f = 10kHz		55			
i _n	输入电流噪声密度	f = 1kHz		30		fA/ √ Hz	
输入电压							
V _{CM}	共模电压	T _A = -40°C 至 +125°C ⁽¹⁾		(V -) - 0.1	(V+) + 0.1		V
CMRR	共模抑制比	(V -) - 0.1V ≤ V _{CM} ≤ (V+) - 1.5V	OPA391DCK	89	100	dB	
			OPA2391YBJ		100		
		(V -) - 0.1V ≤ V _{CM} ≤ (V+) - 1.5V , V _S = 5.5V		100	121		
			T _A = -40°C 至 +125°C ⁽¹⁾	90	100		
		(V+) - 0.6V ≤ V _{CM} ≤ (V+) + 0.1V			69		
输入阻抗							
Z _{id}	差分输入阻抗			0.1 1			G Ω pF
Z _{ic}	共模输入阻抗			1 1			T Ω pF

5.7 电气特性：OPA391DCK 和 OPA2391YBJ (续)

测试条件为： $V_S = 1.7V$ 至 $5.5V$ ， $T_A = 25^\circ C$ ， $R_L = 10k\Omega$ ，且 $V_{CM} = V_S/2$ (除非另有说明)

参数		测试条件		最小值	典型值	最大值	单位
开环增益							
A _{OL}	开环电压增益	V _S = 5.5V	(V ⁻) + 0.1V < V _O < (V ⁺) - 0.1V , V _{CM} = (V ⁻) - 100mV	100	121	dB	
			(V ⁻) + 0.45V < V _O < (V ⁺) - 0.45V , V _{CM} = (V ⁻) - 100mV , R _L = 2kΩ	100	121		
		V _S = 1.7V	(V ⁻) + 0.1V < V _O < (V ⁺) - 0.1V , V _{CM} = (V ⁺) - 1.5V	90	113		
			(V ⁻) + 0.45V < V _O < (V ⁺) - 0.45V , V _{CM} = (V ⁺) - 1.5V , R _L = 2kΩ	90	107		
频率响应							
UGB	单位增益带宽	G = 1	I _{OUT} = 0μA	450		kHz	
			I _{OUT} = 0μA , R _L = 50kΩ	0.85			
			I _{OUT} = 100μA	0.75		MHz	
GBW	增益带宽积	空载	1		MHz		
SR	压摆率	G = -1 , 4V 阶跃	1		V/μs		
t _S	稳定时间	精度达到 0.1% , V _S = 5.5V , G = 1 , 1V 阶跃	8		μs		
t _{OR}	过载恢复时间	V _{IN} × G = V _S	15		μs		
输出							
V _O	相对于电源轨的电压输出摆幅	空载		3		mV	
				10			
		R _L = 2kΩ		40			
		T _A = -40°C 至 +125°C ⁽¹⁾	OPA391DCK	10			
			OPA2391YBJ	12			
I _{SC}	短路电流	V _S = 5.5V		45	60	mA	
Z _O	开环输出阻抗	f = 1MHz , 空载		1.6		kΩ	
电源							
I _Q	每个放大器的静态电流	V _{CM} = (V ⁺) - 1.5V		23.5	30	μA	
			T _A = -40°C 至 +125°C ⁽¹⁾		32		
关断 (仅限 OPA2391YBJ)							
I _{QSD}	每个放大器的静态电流 ⁽²⁾	所有放大器均为禁用状态 , EN = (V ⁻)		3.5		μA	
V _{IH}	高电平输入电压 ⁽²⁾	已启用放大器		(V ⁺) - 0.5		V	
V _{IL}	低电平输入电压 ⁽²⁾	已禁用放大器		(V ⁻) + 0.5		V	
t _{ON}	放大器启用时间 ⁽²⁾	G = 1 , V _{OUT} = 0.9 × V _S /2 ⁽³⁾		75		μs	
t _{OFF}	放大器禁用时间 ⁽²⁾	G = 1 , V _{OUT} = 0.1 × V _S /2 ⁽³⁾		4		μs	
	EN 引脚输入漏电流 ⁽²⁾	V _{IH} = (V ⁺)		±0.01		μA	
		V _{IL} = (V ⁻)		-0.3			

(1) 根据多个批次的器件组装工作台系统测量值建立的规范。

(2) 根据设计和特征确定；未经生产测试。

(3) 禁用时间 (t_{OFF}) 和启用时间 (t_{ON}) 是指施加给 EN 引脚的信号为 50% 时到输出电压达到 10% (禁用) 或 90% (启用) 电平时之间的时间。

5.8 电气特性：OPA2391DGK 和 OPA4391PW

测试条件为： $V_S = 1.7V$ 至 $5.5V$ ， $T_A = 25^\circ C$ ， $R_L = 10k\Omega$ ，且 $V_{CM} = V_S/2$ （除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V _{OS}	输入失调电压	V _S = 5.0V	OPA2391DGK	±10	±70	μV	
			OPA4391PW	±10	±85		
			V _{CM} = (V+) - 0.3V	±60	±750		
		V _{CM} = (V-) - 0.1V	OPA2391DGK	±15	±85		
			OPA4391PW	±15	±80		
dV _{OS} /dT	输入失调电压温漂	T _A = 0°C 至 85°C ⁽¹⁾		±1	±5	μV/°C	
PSRR	电源抑制比	V _{CM} = (V-) - 0.1V			40	μV/V	
输入偏置电流							
I _B	输入偏置电流	T _A = 25°C ⁽¹⁾		±0.01	0.8	pA	
		T _A = 0°C 至 85°C ⁽¹⁾			5		
I _{OS}	输入失调电流	T _A = 25°C ⁽¹⁾		±0.01	0.8	pA	
		T _A = 0°C 至 85°C ⁽¹⁾			5		
噪声							
	输入电压噪声	f = 0.1Hz 至 10Hz , V _{CM} = (V-)		0.91		μV _{RMS}	
				6.0		μV _{PP}	
e _n	输入电压噪声密度	f = 10Hz		130		nV/ √ Hz	
		f = 1kHz		60			
		f = 10kHz		55			
i _n	输入电流噪声密度	f = 1kHz		30		fA/ √ Hz	
输入电压							
V _{CM}	共模电压	T _A = -40°C 至 +85°C ⁽¹⁾		(V-) - 0.1	(V+) + 0.1	V	
CMRR	共模抑制比	(V-) - 0.1V ≤ V _{CM} ≤ (V+) - 1.5V		86	100	dB	
			V _S = 5.5V	100	121		
		(V+) - 0.6V ≤ V _{CM} ≤ (V+) + 0.1V			69		
输入阻抗							
Z _{id}	差分输入阻抗			0.1 1		G Ω pF	
Z _{ic}	共模输入阻抗			1 1		T Ω pF	

5.8 电气特性：OPA2391DGK 和 OPA4391PW（续）

测试条件为： $V_S = 1.7V$ 至 $5.5V$ ， $T_A = 25^\circ C$ ， $R_L = 10k\Omega$ ，且 $V_{CM} = V_S/2$ （除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
开环增益							
A _{OL}	开环电压增益	V _S = 5.5V	(V ⁻) + 0.1V < V _O < (V ⁺) - 0.1V , V _{CM} = (V ⁻) - 100mV	100	121	dB	
			(V ⁻) + 0.45V < V _O < (V ⁺) - 0.45V , V _{CM} = (V ⁻) - 100mV , R _L = 2kΩ	100	121		
		V _S = 1.7V	(V ⁻) + 0.1V < V _O < (V ⁺) - 0.1V , V _{CM} = (V ⁺) - 1.5V	90	113		
			(V ⁻) + 0.45V < V _O < (V ⁺) - 0.45V , V _{CM} = (V ⁺) - 1.5V , R _L = 2kΩ	86	107		
频率响应							
UGB	单位增益带宽	G = 1	I _{OUT} = 0μA	450		kHz	
			I _{OUT} = 0μA , R _L = 50kΩ	0.85			
			I _{OUT} = 100μA	0.75		MHz	
GBW	增益带宽积	空载	1		MHz		
SR	压摆率	G = -1 , 4V 阶跃	1		V/μs		
t _S	稳定时间	精度达到 0.1% , V _S = 5.5V , G = 1 , 1V 阶跃	8		μs		
t _{OR}	过载恢复时间	V _{IN} × G = V _S	15		μs		
输出							
V _O	相对于电源轨的电压输出摆幅	空载	3		mV		
			10				
		R _L = 2kΩ	40				
I _{SC}	短路电流	V _S = 5.5V	45	60	mA		
Z _O	开环输出阻抗	f = 1MHz , 空载	1.6		kΩ		
电源							
I _Q	每个放大器的静态电流	V _{CM} = (V ⁺) - 1.5V		23.5	30	μA	
			T _A = -40°C 至 +125°C ⁽¹⁾		32		

(1) 根据多个批次的器件组装工作台系统测量值建立的规范。

5.9 典型特性

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)

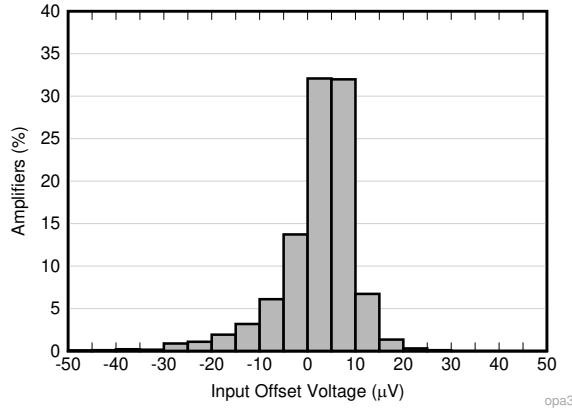
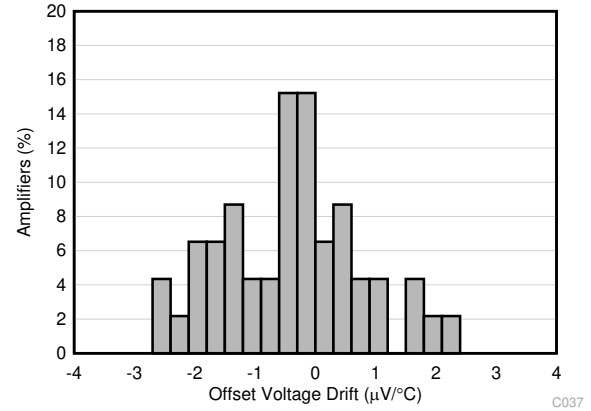
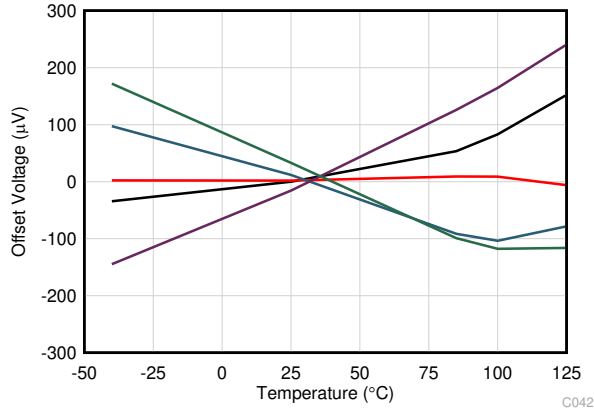


图 5-1. 失调电压分布图



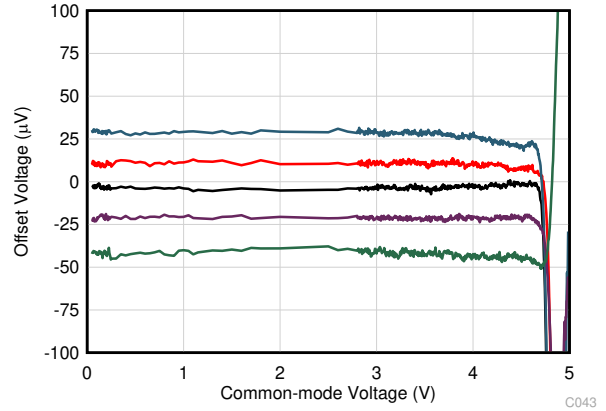
45 个单元, $T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$

图 5-2. 失调电压漂移分布



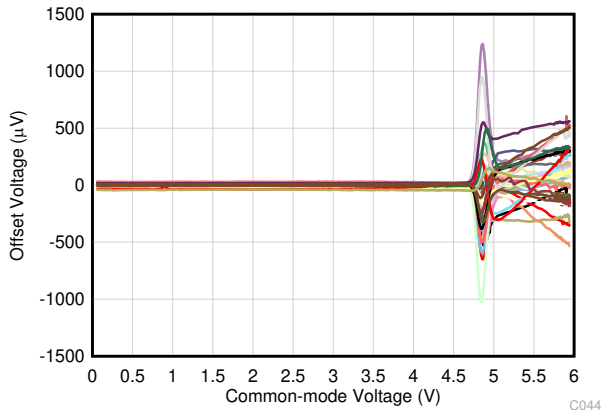
5 个单元

图 5-3. 失调电压与温度间的关系



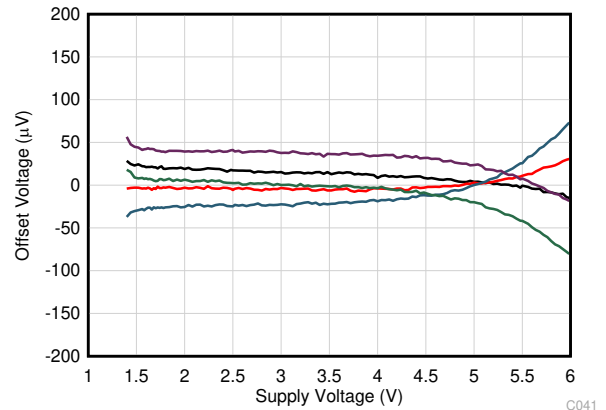
5 个单元

图 5-4. 失调电压与共模电压间的关系



30 个单元, $V_S = 5.5\text{V}$

图 5-5. 失调电压与共模电压间的关系



5 个单元, $V_S = 5.5\text{V}$

图 5-6. 失调电压与电源电压间的关系

5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)

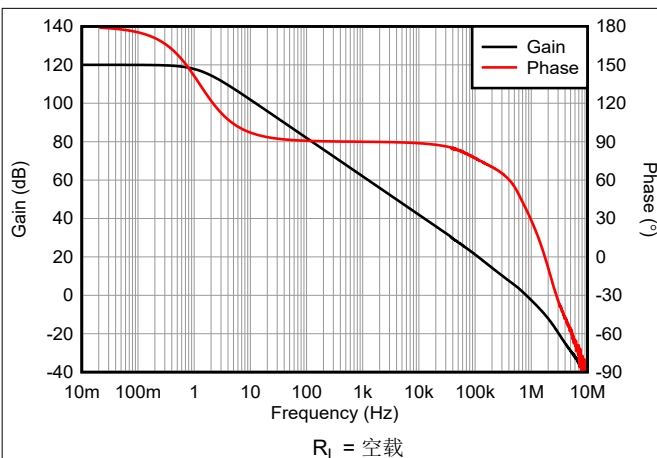


图 5-7. 开环增益和相位与频率间的关系

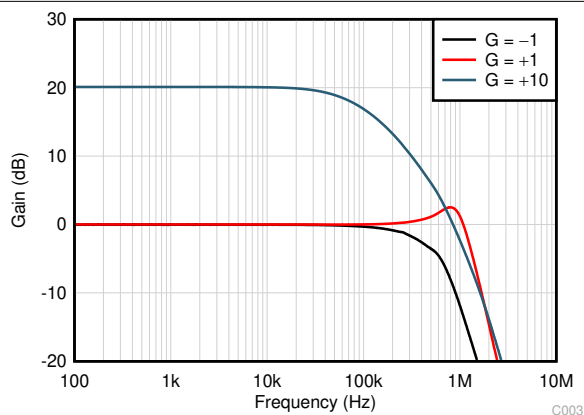


图 5-8. 闭环增益和相位与频率间的关系

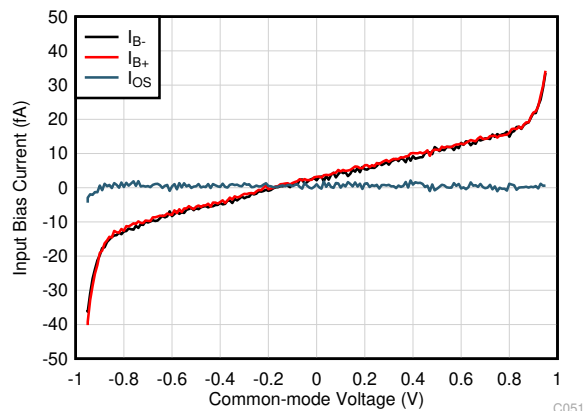


图 5-9. 输入偏置电流与共模电压间的关系

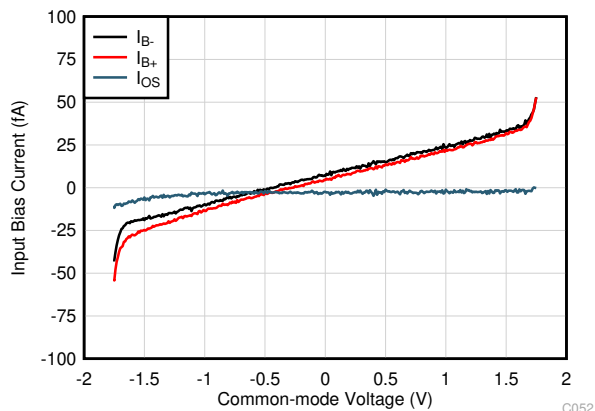


图 5-10. 输入偏置电流与共模电压间的关系

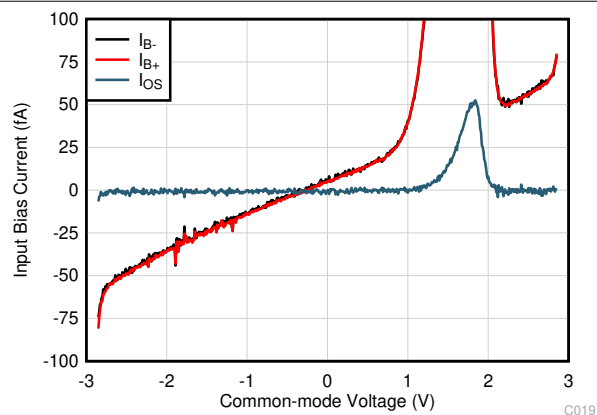


图 5-11. 输入偏置电流与共模电压间的关系

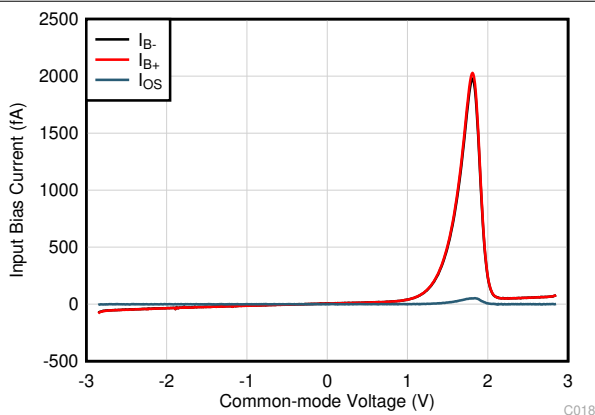


图 5-12. 输入偏置电流与共模电压间的关系

5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)

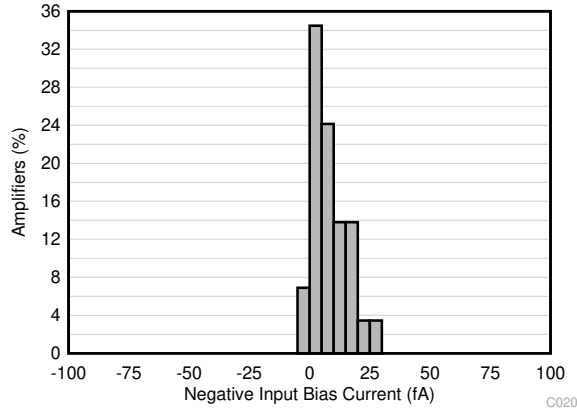


图 5-13. 负输入偏置电流分布

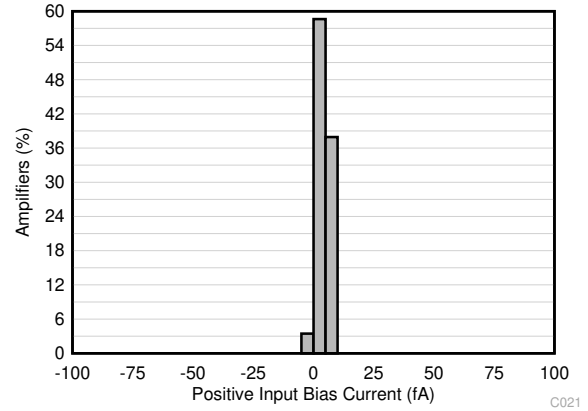


图 5-14. 正输入偏置电流分布

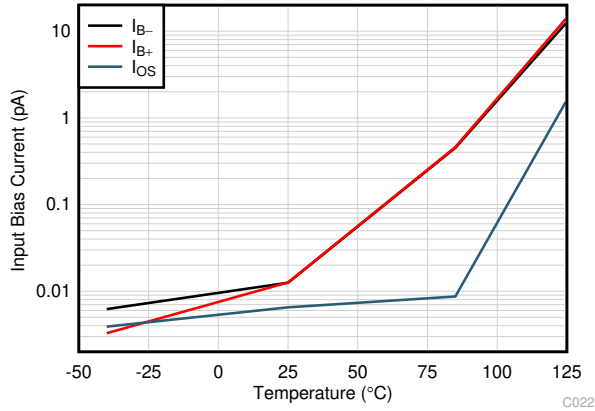


图 5-15. 输入偏置电流与温度间的关系

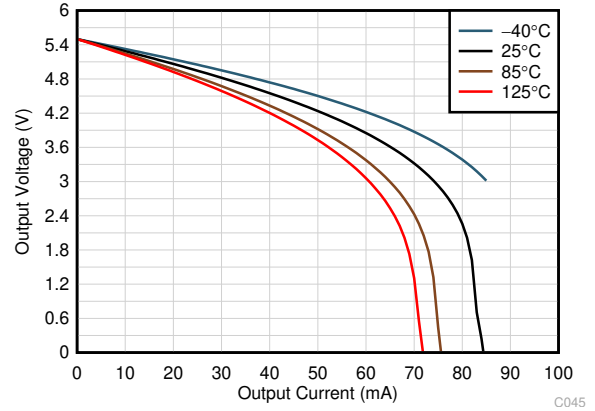


图 5-16. 输出电压摆幅与输出电流间的关系
(最大电源电压)

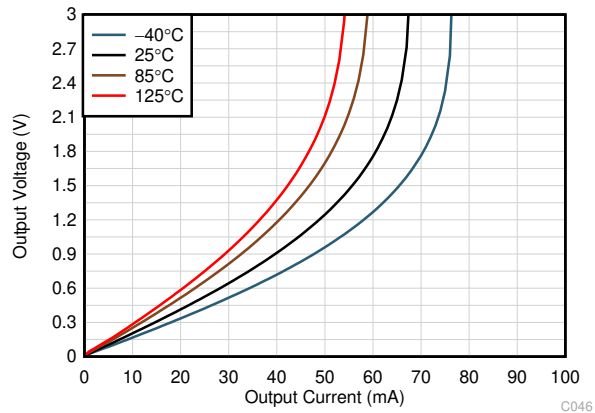


图 5-17. 输出电压摆幅与输出电流间的关系
(最大电源电压)

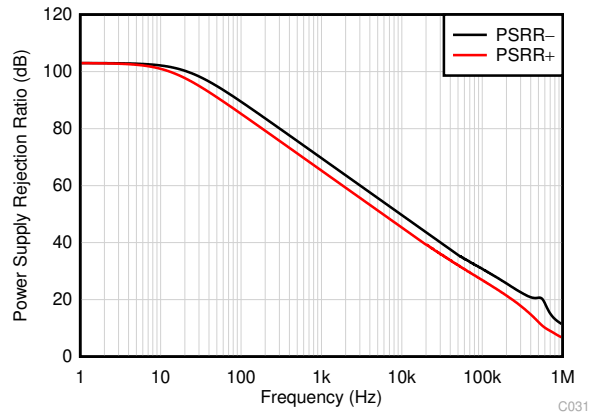
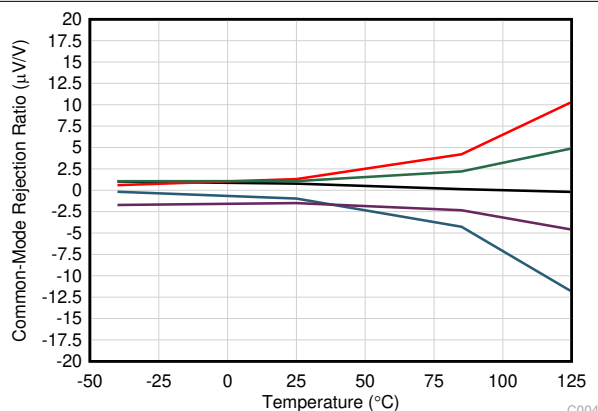


图 5-18. PSRR 与频率间的关系

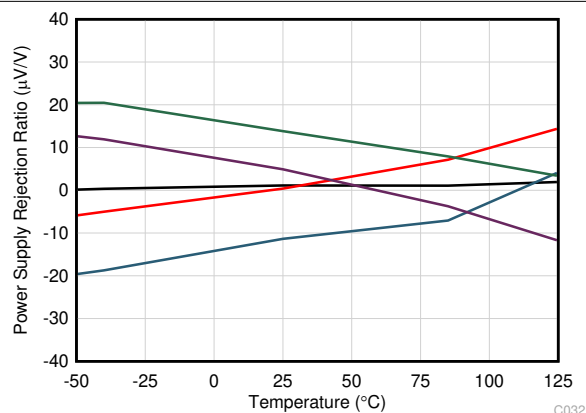
5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)



5 个单元

图 5-19. CMRR 与温度间的关系



5 个单元

图 5-20. PSRR 与温度间的关系

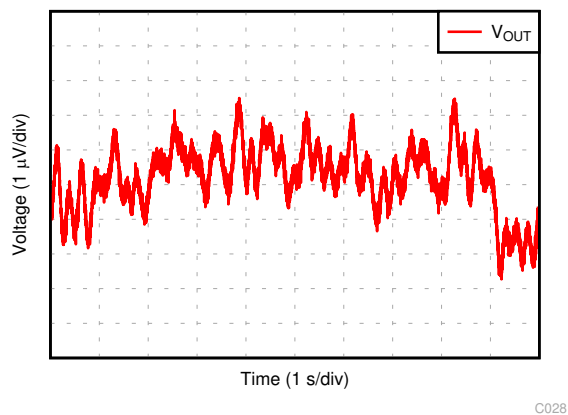


图 5-21. 0.1Hz 至 10Hz 噪声

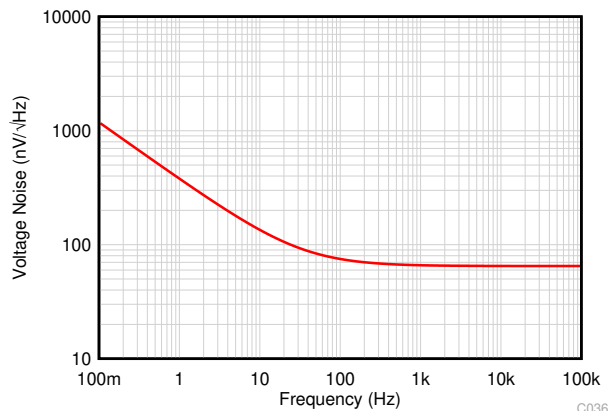


图 5-22. 输入电压噪声频谱密度与频率间的关系

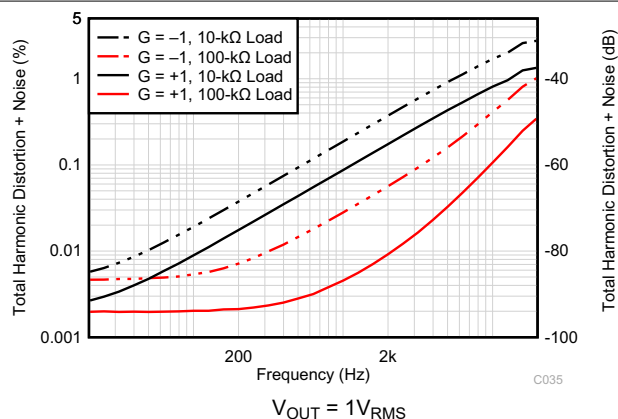


图 5-23. THD+N 比与频率间的关系

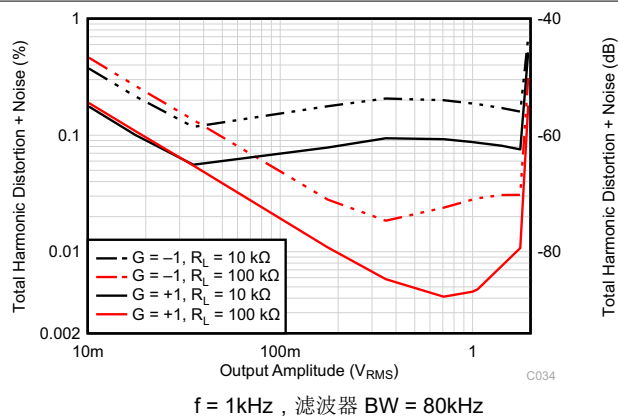


图 5-24. THD+N 与输出幅度间的关系

5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)

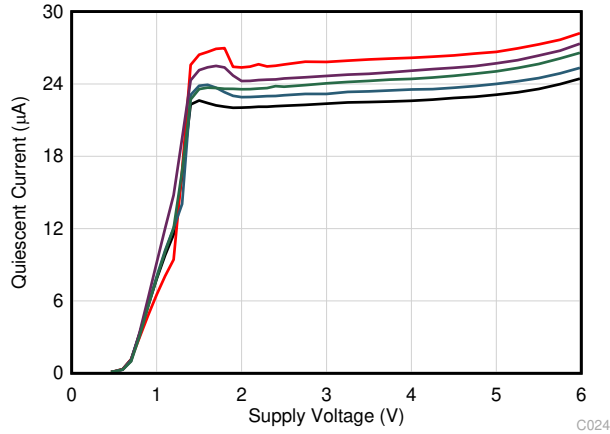


图 5-25. 静态电流与电源电压间的关系

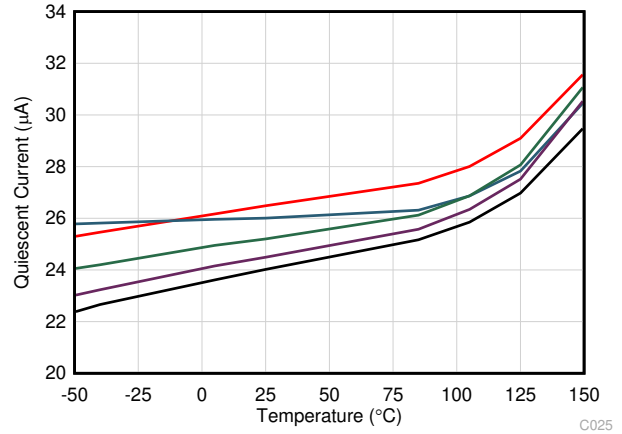


图 5-26. 静态电流与温度间的关系

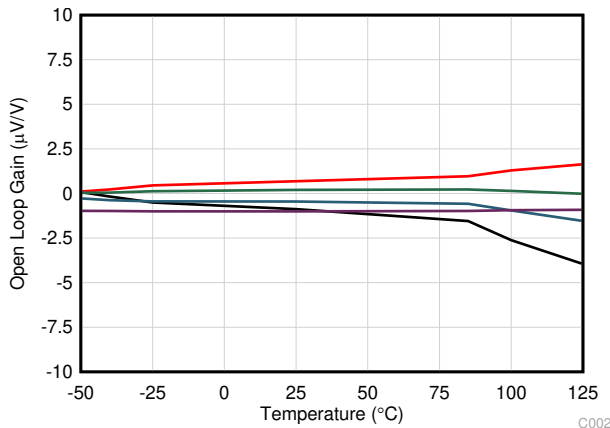


图 5-27. 开环增益与温度间的关系

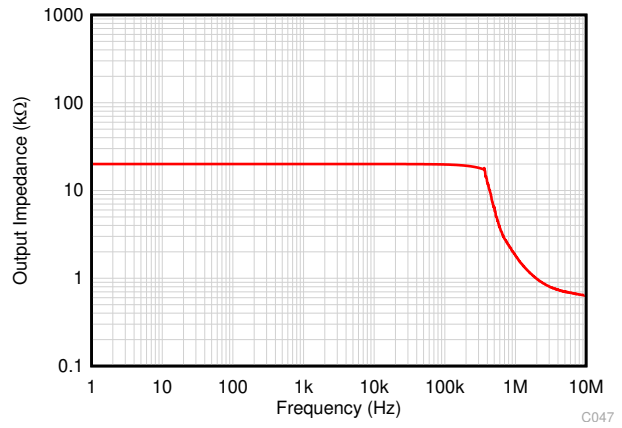


图 5-28. 开环输出阻抗与频率间的关系

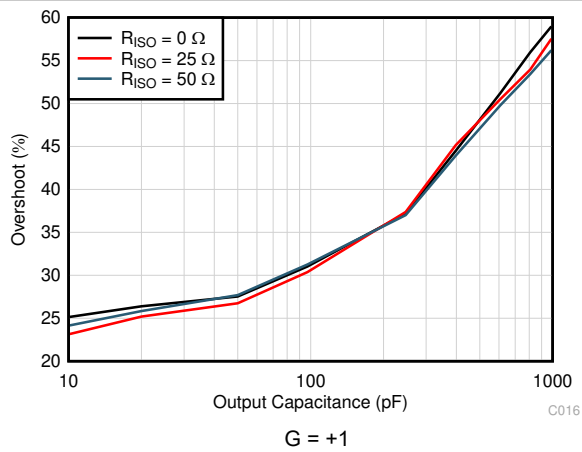


图 5-29. 小信号过冲与容性负载间的关系
(10mV 阶跃)

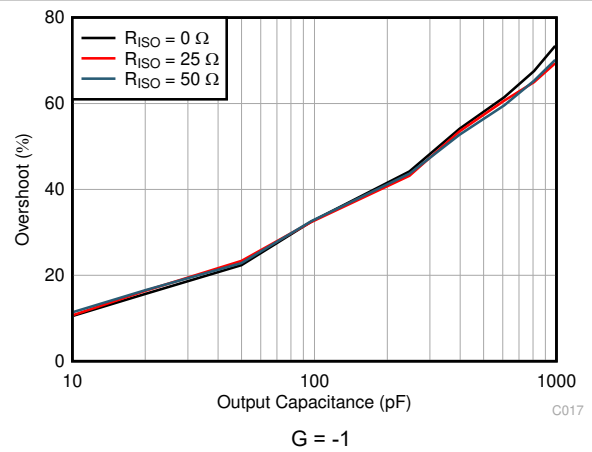
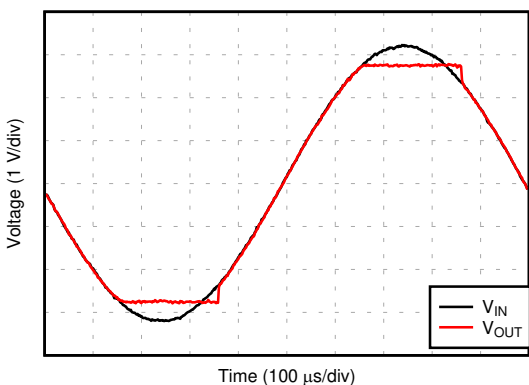


图 5-30. 小信号过冲与容性负载间的关系
(10mV 阶跃)

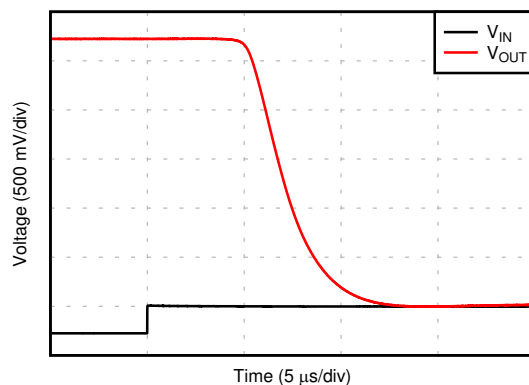
5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)



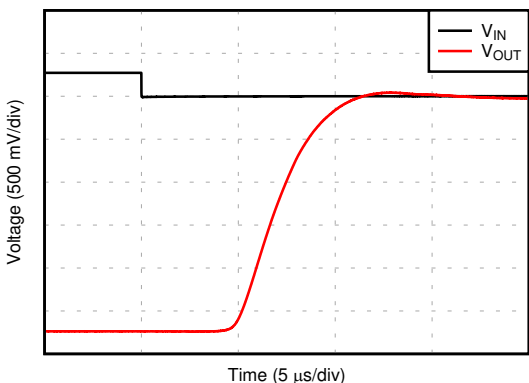
C029

图 5-31. 无相位反转



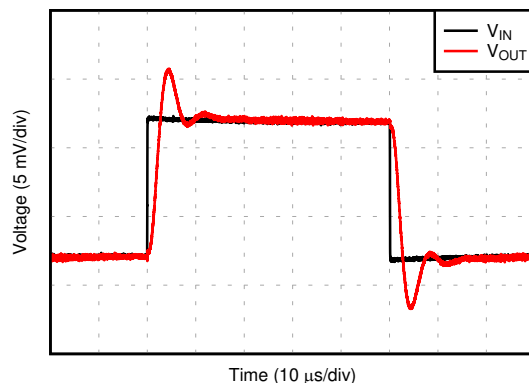
C048

图 5-32. 正过载恢复



C027

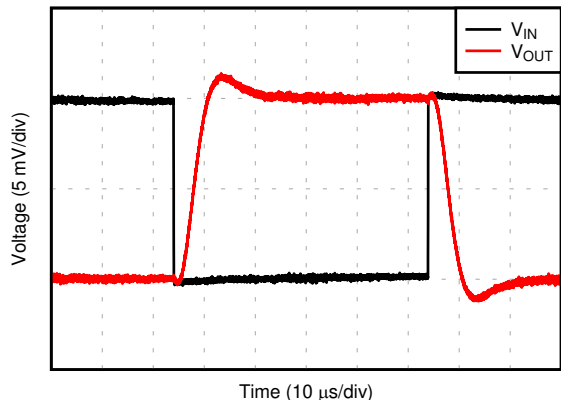
图 5-33. 负过载恢复



C015

 $G = +1$

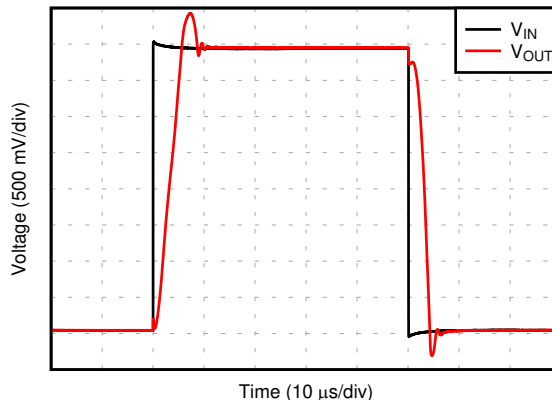
图 5-34. 小信号阶跃响应 (10mV 阶跃)



C049

 $G = -1$

图 5-35. 小信号阶跃响应 (10mV 阶跃)



C013

 $G = +1$

图 5-36. 大信号阶跃响应 (4V 阶跃)

5.9 典型特性 (续)

$T_A = 25^\circ\text{C}$, $V_S = 5.0\text{V}$, $V_{CM} = V_S / 2$, $R_{LOAD} = 10\text{k}\Omega$ 连接至 $V_S / 2$, 且 $C_L = 100\text{pF}$ (除非另有说明)

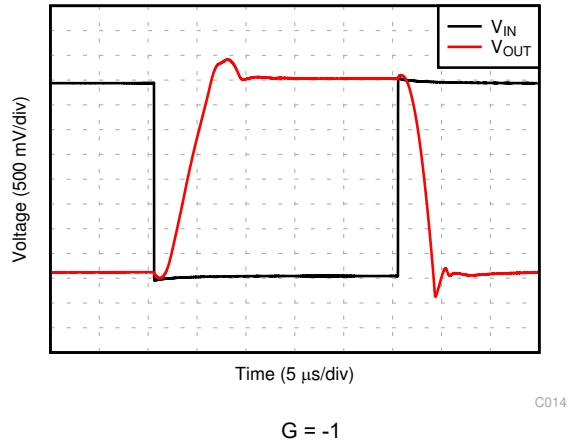


图 5-37. 大信号阶跃响应 (4V 阶跃)

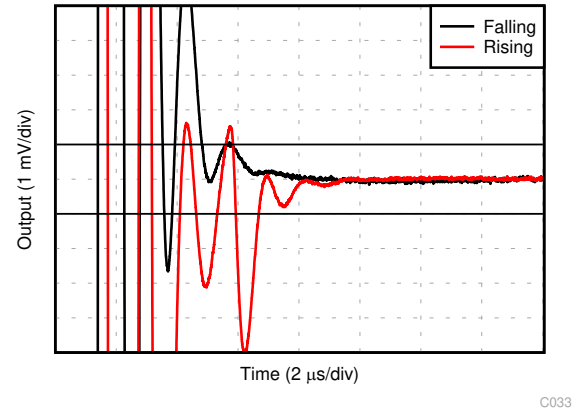


图 5-38. 建立时间 (1V 正阶跃)

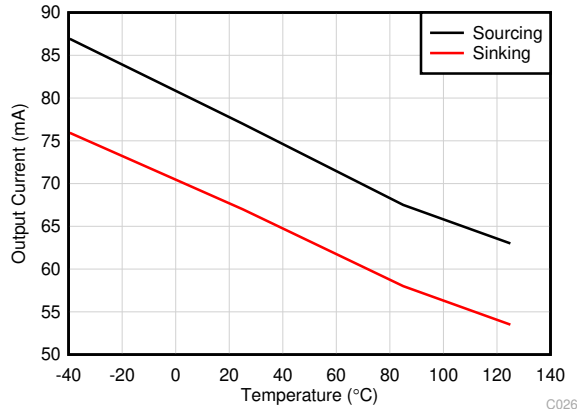


图 5-39. 短路电流与温度间的关系

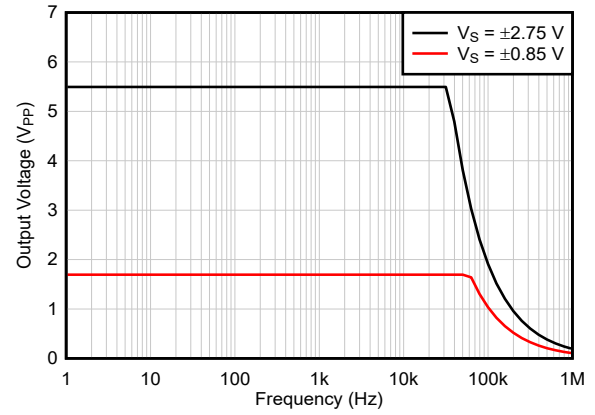


图 5-40. 最大输出电压与频率间的关系

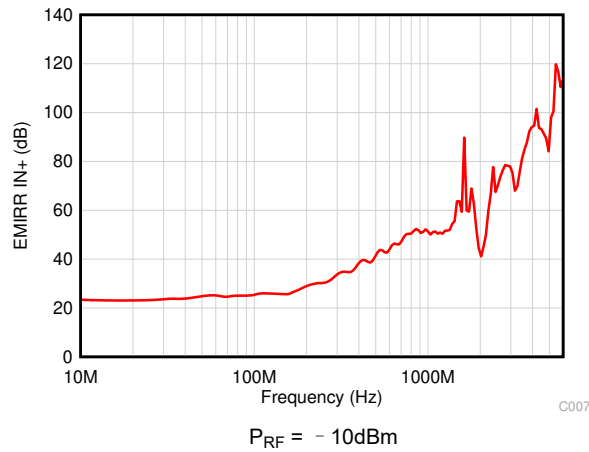


图 5-41. EMIRR 与频率间的关系

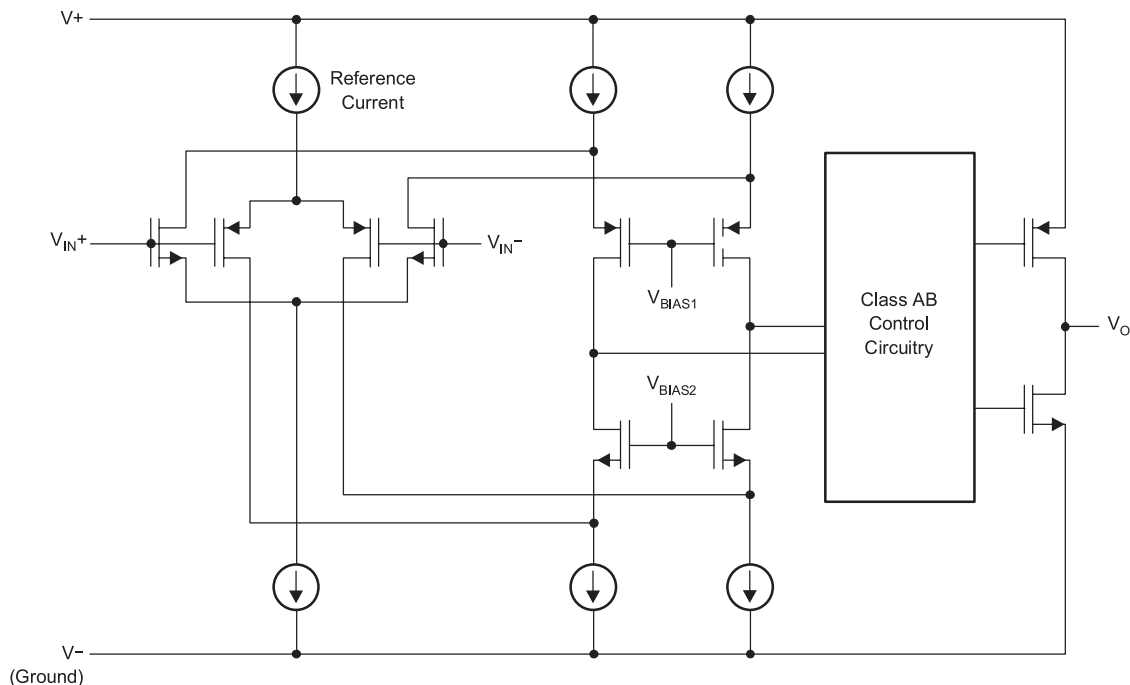
6 详细说明

6.1 概述

OPAx391 是采用专有失调电压修整技术的低失调电压、低功耗 **e-trim** 运算放大器。这些运算放大器可提供超低输入失调电压、漂移和输入偏置电流，同时可实现出色的带宽与静态电流比。OPAx391 的工作电压为 1.7V 至 5.5V，单位增益稳定，旨在用于各种通用和精密应用。

该输出具有先进的输出级，可承受高容性负载，从而实现稳定可靠的性能。OPAx391 的优势使这些器件成为适用于高阻抗传感器的出色放大器，因为高阻抗传感器中，输入偏置电流、失调电压和功耗至关重要。

6.2 功能方框图



6.3 特性说明

6.3.1 低输入偏置电流

OPAx391 采用 CMOS 输入和先进的静电放电 (ESD) 保护电路, 因此可实现极低的输入偏置电流。输入偏置电流 (I_B) 主要取决于 CMOS 输入放大器的输入保护方案。如果不仔细考虑 ESD 单元, CMOS 输入器件可能会出现较大的输入偏置电流, 尤其在温度升高的情况下。OPAx391 在 125°C 下可实现最大值为 $\pm 30\text{pA}$ 的出色输入偏置电流额定值。

6.3.2 输入差分电压

OPAx391 在输入节点之间没有连接任何二极管, 从而使输入电压位于电源电压之间。图 6-1 显示了输入结构。尽管这些器件可以承受任何不超过电源电压的差分输入电压, 但无法在大于 0.5V 的差分输入电压下持续运行。

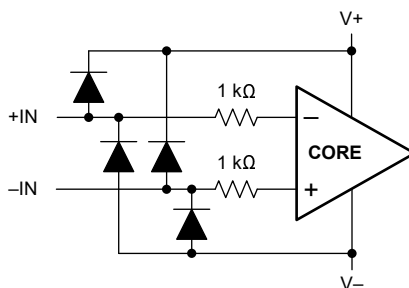


图 6-1. 等效输入电路

6.3.3 容性负载驱动

OPAx391 采用先进的输出驱动电路, 即使在容性负载高达 1nF 的情况下也能保持稳定。由于用于偏置输出级的电流等级较低, 许多低静态电流放大器在连接到容性负载时会表现出较差的稳定性。根据设计, OPAx391 的输出级可适应高容性负载, 而不会产生额外的电流消耗。此特性有助于在所有温度和电源条件下确保器件高度稳定, 从而实现稳健的系统性能。

6.3.4 EMI 抑制

OPAx391 通过集成电磁干扰 (EMI) 滤波来降低无线通信设备、混合使用模拟信号链和数字元件的高密度电路板等干扰源产生的 EMI 干扰影响。通过电路设计技术可改进 EMI 抗扰度; OPAx391 受益于这些设计改进措施。德州仪器 (TI) 已经开发出在 10MHz 至 6GHz 扩展宽频谱范围内准确测量和量化运算放大器抗扰度的功能。图 6-2 显示了对 OPAx391 执行此测试的结果。表 6-1 列出了 OPAx391 在实际应用中常见特定频率下的 EMIRR IN+ 值。表 6-1 列出的应用可在下图给出的特定频率或其近似频率下运行。有关详细信息也可参阅 [运算放大器的 EMI 抑制比应用报告](#), 可从 www.ti.com 下载此报告。

电磁干扰 (EMI) 抑制比 (EMIRR) 可用来描述运算放大器的 EMI 抗扰性。对许多运算放大器来说, 射频信号整流会导致失调电压变化这一常见不利影响。如果一个运算放大器能更有效地抑制由 EMI 引起的失调电压变化, 则需要该放大器会具有较高的 EMIRR (其大小通过分贝值来量化)。测量 EMIRR 的方法有很多种, 但本节提供的是 EMIRR IN+, 它专门描述了当射频信号施加到运算放大器的同相输入引脚时的 EMIRR 性能。一般来说, 出于以下三个原因, 仅对同相输入进行 EMIRR 测试:

1. 众所周知，运算放大器输入引脚对 EMI 最为敏感，通常比电源引脚或输出引脚能更好地校正射频信号。
2. 同相和反相运算放大器输入具有对称的物理布局，并表现出近乎匹配的 EMIRR 性能。
3. 在同相引脚上测量 EMIRR 比在其他引脚上测量更简单，因为在 PCB 上可以隔离同相输入引脚。这种隔离使得射频信号可以直接施加到同相输入引脚上，而不会与其他元件或连接性 PCB 布线之间发生复杂的相互作用。

传导或辐射到运算放大器任何引脚的高频信号可能会导致不利影响，因为放大器没有足够的环路增益来校正具有带宽外频谱内容的信号。在输入端、电源或输出端上传导或辐射的 EMI 可能会导致意想不到的直流偏置、瞬态电压或其他未知的行为。应确保对敏感模拟节点与噪声的无线电信号以及数字时钟和接口之间实施适当的屏蔽和隔离。

OPAx391 的 EMIRR +IN 与频率间的关系图如图 6-2 所示。OPAx391 单位增益带宽为 1MHz。低于该频率的 EMIRR 性能表示存在位于运算放大器带宽内的干扰信号。

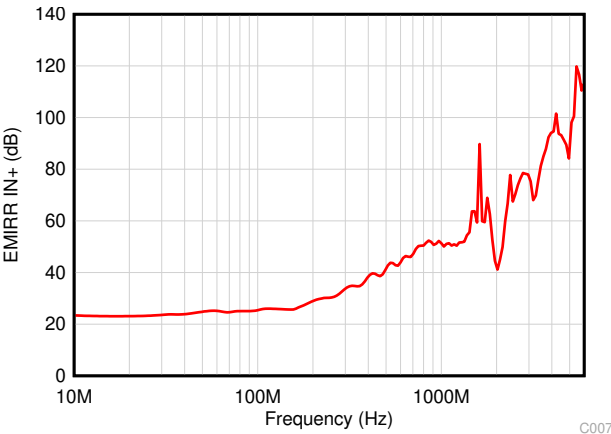


图 6-2. EMIRR 测试

表 6-1. OPAx391 在相关频率下的 EMIRR IN+

频率	应用和分配	EMIRR IN+
400MHz	移动无线广播、移动卫星、太空操作、气象、雷达、超高频 (UHF) 应用	39.1dB
900MHz	全球移动通信系统 (GSM) 应用、无线电通信、导航、GPS (最高可达 1.6GHz) 、GSM、航空移动通信及 UHF 应用	46.5dB
1.8GHz	GSM 应用、个人移动通信、宽带、卫星和 L 波段 (1GHz 至 2GHz)	61.3dB
2.4GHz	802.11b、802.11g、802.11n、蓝牙®、个人移动通信、工业、科学和医疗 (ISM) 无线频段、业余无线电通信和卫星、S 波段 (2GHz 至 4GHz)	69.8dB
3.6GHz	无线电定位、航空通信和导航、卫星、移动通信、S 波段	82.5dB
5GHz	802.11a、802.11n、航空通信和导航、移动通信、太空和卫星操作、C 波段 (4GHz 至 8GHz)	83.6dB

6.4 器件功能模式

OPAx391 具有单一功能模式，可在电源电压大于 1.7V ($\pm 0.85V$) 时正常工作。OPAx391 的最大额定电源电压为 5.5V ($\pm 2.75V$)。

7 应用和实现

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

OPAx391 是单位增益稳定的精密运算放大器，不会出现意外输出和相位反转。OPAx391 针对完整的轨到轨输入进行了优化，允许使用低电压单电源或双电源供电。这些高精度、低噪声微型放大器可提供高阻抗输入（共模范围比电源电压高 100mV，并且输入端可承受整个电源电压范围）。OPAx391 精密放大器设计用于低增益或高增益的传感器放大、低功耗模拟信号链应用以及低功耗分立式 MOSFET 或双极驱动器。

7.2 典型应用

7.2.1 三端 CO 气体传感器

图 7-1 显示了一个与三端非偏置 CO 传感器配合使用的简单低功耗恒电位仪电路。该设计同样适用于许多其他类型的三端气体传感器或电化学电池。基本传感器具有三个电极：感应或工作电极 (WE)、计数器电极 (CE) 和参考电极 (RE)。电流在 CE 和 WE 之间流动，其大小与检测到的浓度成正比。RE 监测内部参考点的电势。对于非偏置传感器，必须通过调节 CE 上的偏置将 WE 和 RE 保持在相同的电势。通过由 U1 形成的恒电位仪电路，伺服反馈操作会将 RE 引脚保持在由 V_{REF} 设置的电势。由于传感器的大电容， R_1 可保持稳定。C1 和 R2 形成恒电位仪积分器并设置反馈时间常数。U2 形成跨阻放大器 (TIA)，以将产生的传感器电流转换为与之成正比的电压。

方程式 1 使用 R_F 计算跨阻增益和产生的灵敏度：

$$V_{TIA} = (-I \times R_F) + V_{REF} \quad (1)$$

R_{Load} 是阻值通常由传感器制造商指定（通常为 $10\ \Omega$ ）的负载电阻器。WE 上的电势由施加的 V_{REF} 进行设置。

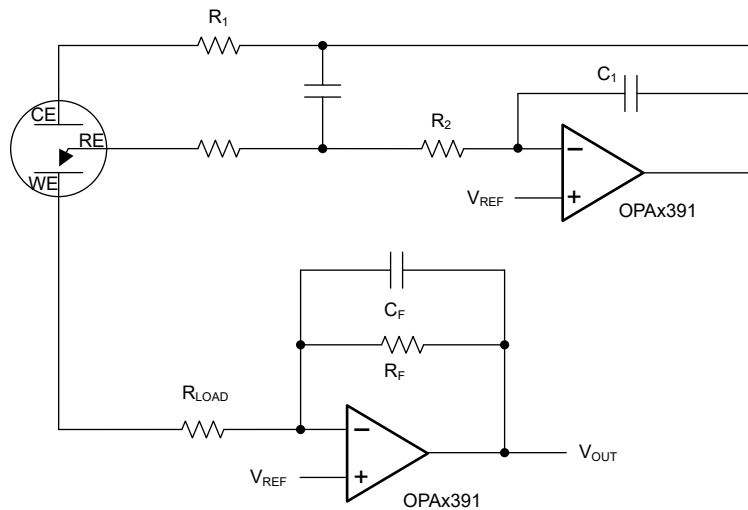


图 7-1. 三端 CO 气体传感器

7.2.1.1 设计要求

在此示例中，图 7-2 显示了一个 CO 传感器的电气模型，该模型用于仿真传感器性能。该仿真旨在对灵敏度为 69nA/ppm 的 CO 传感器建模。电源电压和模数转换器 (ADC) 最大输入电压为 2.5V，最大浓度为 300ppm。

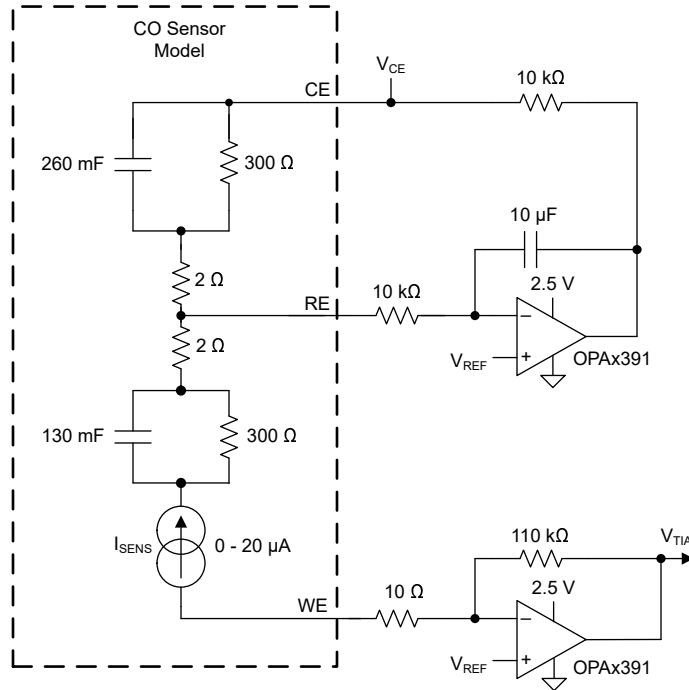


图 7-2. CO 传感器仿真原理图

7.2.1.2 详细设计过程

首先，确定 V_{REF} 电压。该电压是在最大上余量与分辨率之间进行折衷的结果，也是 CE 端子上的最小摆幅限额，因为随着浓度（传感器电流）增加，CE 端子通常会相对 RE 电势变为负值。对于该特定的传感器，基准测量发现浓度为 300ppm 时 CE 和 RE 之间的差值为 180mV。为了允许在 10kΩ 电阻器上出现负 CE 摆幅下余量和压降，我们为 V_{REF} 选择了 300mV。

$$V_{ZERO} = V_{REF} = 300 \text{ mV} \quad (2)$$

其中

- V_{REF} 是基准电压 (300mV)。
- V_{ZERO} 是浓度电压 (300mV)。

接下来，我们计算最高预计浓度下的最大传感器电流：

$$I_{SENSMAX} = I_{PERPPM} \times \text{ppmMAX} = 69 \text{ nA} \times 300 \text{ ppm} = 20.7 \text{ μA} \quad (3)$$

其中

- $I_{SENSMAX}$ 是最大预计传感器电流。
- I_{PERPPM} 是制造商指定的每 ppm 传感器电流（以安培为单位）。
- ppmMAX 是所需的最大 ppm 读数。

然后，求出大于测量用基准电压的可用输出摆幅范围：

$$V_{\text{SWING}} = V_{\text{OUTMAX}} - V_{\text{ZERO}} = 2.5 \text{ V} - 0.3 \text{ V} = 2.2 \text{ V} \quad (4)$$

其中

- V_{SWING} 是预计的输出电压变化。
- V_{OUTMAX} 是放大器最大输出摆幅。

最后，使用最大摆幅和最大传感器电流计算跨阻电阻器 (R_F) 阻值：

$$R_F = \frac{V_{\text{SWING}}}{I_{\text{SENSMAX}}} = \frac{2.2 \text{ V}}{20.7 \mu\text{A}} = 106.28 \text{ k}\Omega \text{ (use } 110 \text{ k}\Omega \text{ for a common value)} \quad (5)$$

7.2.1.3 应用曲线

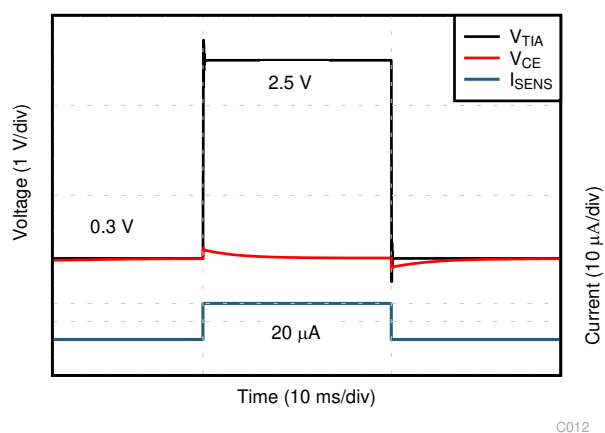


图 7-3. 传感器对模拟 300ppm 一氧化碳暴露的瞬态响应

7.2.2 4-20mA 环路设计

工厂自动化系统通常使用 4-20mA 通信协议来实现过程自动化。在典型 2 线制 4-20mA 环路应用中，远程发送器的总功耗限制为 4mA 以下。由于存在功率限制，低功耗至关重要。OPAx391 解决了 4-20mA 环路应用中的许多设计挑战，这些应用要求低功耗、高精度和高带宽。

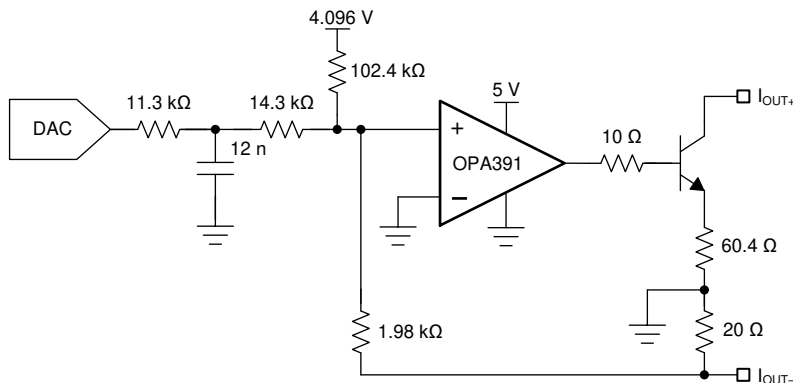
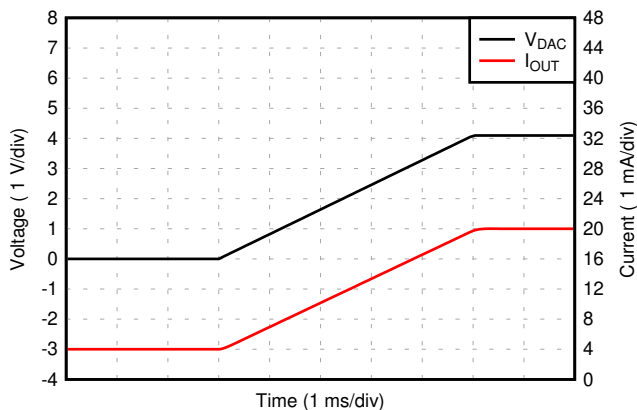


图 7-4. 4-20mA 环路接口原理图

7.2.2.1 应用曲线



C050

图 7-5. 4-20mA 环路响应

7.3 电源相关建议

OPAx391 器件的额定工作电压范围是 1.7V 至 5.5V ($\pm 0.85\text{V}$ 至 $\pm 2.75\text{V}$)。

7.4 布局

7.4.1 布局指南

始终建议注意使用良好的布局实践：

- 尽量缩短布线。
- 如果可以，在使用印刷电路板 (PCB) 接地平面时，请将表面贴装式组件放置在尽可能靠近器件引脚的位置。
- 将 $0.1\ \mu\text{F}$ 电容器放置在尽可能靠近电源引脚的位置。

在整个模拟电路中贯彻应用这些准则可提高性能并实现各种优势，如降低电磁干扰 (EMI) 易感性。

7.4.2 布局示例

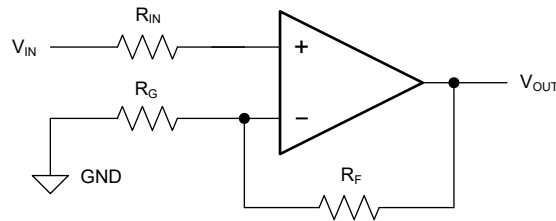


图 7-6. 原理图表示

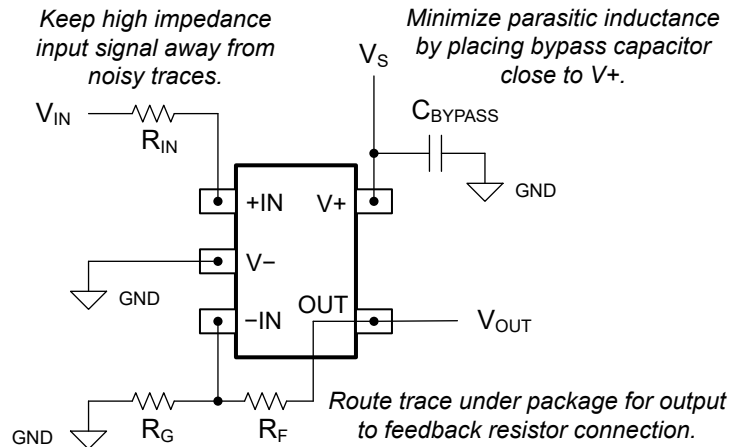


图 7-7. 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

8.1.1.1 PSpice® for TI

PSpice® for TI 是可帮助评估模拟电路性能的设计和仿真环境。在进行布局和制造之前创建子系统设计和原型解决方案，可降低开发成本并缩短上市时间。

8.1.1.2 TINA-TI™ 仿真软件 (免费下载)

TINA-TI™ 仿真软件是一款简单易用、功能强大且基于 SPICE 引擎的电路仿真程序。TINA-TI 仿真软件是 TINA™ 软件的一款免费全功能版本，除了一系列无源和有源模型外，此版本软件还预先载入了一个宏模型库。TINA-TI 仿真软件提供所有传统的 SPICE 直流、瞬态和频域分析，以及其他设计功能。

TINA-TI 仿真软件提供全面的后处理能力，便于用户以多种方式获得结果，用户可从[设计和仿真工具网页](#)免费下载。虚拟仪器提供选择输入波形和探测电路节点、电压以及波形的能力，从而构建一个动态的快速启动工具。

备注

必须安装 TINA 软件或者 TINA-TI 软件后才能使用这些文件。请从 [TINA-TI™ 软件文件夹](#) 中下载免费的 TINA-TI 仿真软件。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[采用 HART 调制解调器的高精度环路供电式 4-20mA 现场变送器参考设计](#)
- 德州仪器 (TI)，[低功耗电化学气体传感器放大器参考设计](#)
- 德州仪器 (TI)，[用直观方式补偿跨阻放大器应用报告](#)
- 德州仪器 (TI)，[使用 pH 电极进行设计应用报告](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](#) 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.5 商标

e-trim™, TINA-TI™, and TI E2E™ are trademarks of Texas Instruments.

TINA™ is a trademark of DesignSoft, Inc.

蓝牙® is a registered trademark of Bluetooth SIG, Inc.

PSpice® is a registered trademark of Cadence Design Systems, Inc.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision D (April 2024) to Revision E (October 2024)	Page
• 将采用 DGK (VSSOP , 8) 封装的 OPA2391 的状态从预发布更改为量产数据 (正在供货)	1
• 将增益带宽积的负载条件从 10k Ω 更改为空载	7
• 根据最新特性数据将 OPA4391 在低电源电压条件下的最小 AOL 从 90dB 更改为 86dB	9
• 将增益带宽积的负载条件从 10k Ω 更改为空载	9

Changes from Revision C (December 2022) to Revision D (April 2024)	Page
• 将采用 PW (TSSOP , 14) 封装的 OPA4391 的状态从预发布更改为量产数据 (正在供货)	1
• 添加了短路电流的最小值	7
• 将开环输出阻抗的典型值从 500 Ω 更改为 1.6k Ω , 以匹配典型特性曲线	7
• 根据最新特性数据将 I_Q 从 24 μ A 更改为 23.5 μ A	7

Changes from Revision B (November 2022) to Revision C (December 2022)	Page
• 将采用 YBJ (DSBGA , 9) 封装的 OPA2391 的状态从预告信息 (预发布) 更改为量产数据 (正在供货) 并添加了相关内容	1

Changes from Revision A (January 2021) to Revision B (November 2022)	Page
• 添加了 OPA2391 预告信息 (预发布) 器件和相关内容	1
• 向绝对最大额定值中添加了结温	5
• 将 JEDEC 规范从 JESD22-C101 更改为 ANSI/ESDA/JEDEC JS-002	5
• 更改了电气特性中输入电压噪声的输入共模电压条件	7
• 为清晰起见，更改了图 6-7 开环增益和相位与频率间的关系、Y 轴标度；无数据更改	11
• 更改了图 8-7 布局示例，显示正确的引脚配置和名称	25

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
OPA2391DGKR	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	3BKS
OPA2391DGKR.A	Active	Production	VSSOP (DGK) 8	2500 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	3BKS
OPA2391YBJR	Active	Production	DSBGA (YBJ) 9	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	O91
OPA2391YBJR.A	Active	Production	DSBGA (YBJ) 9	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	O91
OPA2391YBJT	Active	Production	DSBGA (YBJ) 9	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	O91
OPA2391YBJT.A	Active	Production	DSBGA (YBJ) 9	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 125	O91
OPA391DCKR	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1EJ
OPA391DCKR.A	Active	Production	SC70 (DCK) 5	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1EJ
OPA391DCKT	Active	Production	SC70 (DCK) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1EJ
OPA391DCKT.A	Active	Production	SC70 (DCK) 5	250 SMALL T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	1EJ
OPA4391PWR	Active	Production	TSSOP (PW) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA4391
OPA4391PWR.A	Active	Production	TSSOP (PW) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 125	OPA4391

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

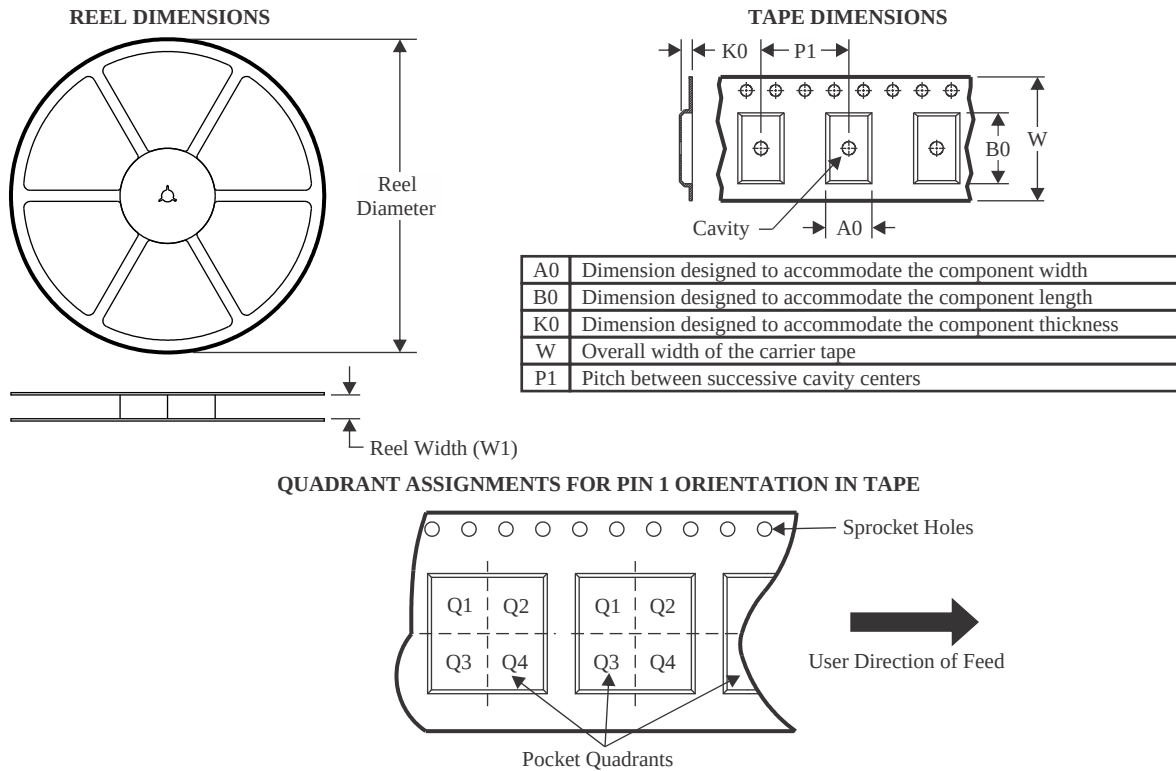
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

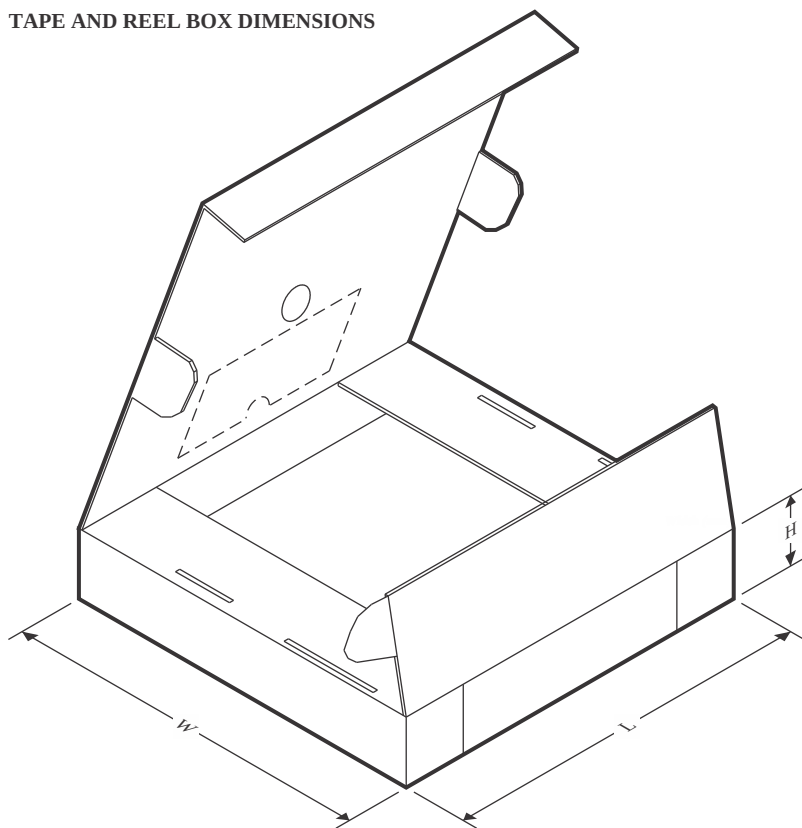
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
OPA2391DGKR	VSSOP	DGK	8	2500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
OPA2391YBJR	DSBGA	YBJ	9	3000	180.0	8.4	1.26	1.26	0.43	4.0	8.0	Q1
OPA2391YBJT	DSBGA	YBJ	9	250	180.0	8.4	1.26	1.26	0.43	4.0	8.0	Q1
OPA391DCKR	SC70	DCK	5	3000	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
OPA391DCKT	SC70	DCK	5	250	178.0	9.0	2.4	2.5	1.2	4.0	8.0	Q3
OPA4391PWR	TSSOP	PW	14	3000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
OPA2391DGKR	VSSOP	DGK	8	2500	353.0	353.0	32.0
OPA2391YBJR	DSBGA	YBJ	9	3000	182.0	182.0	20.0
OPA2391YBJT	DSBGA	YBJ	9	250	182.0	182.0	20.0
OPA391DCKR	SC70	DCK	5	3000	190.0	190.0	30.0
OPA391DCKT	SC70	DCK	5	250	190.0	190.0	30.0
OPA4391PWR	TSSOP	PW	14	3000	353.0	353.0	32.0

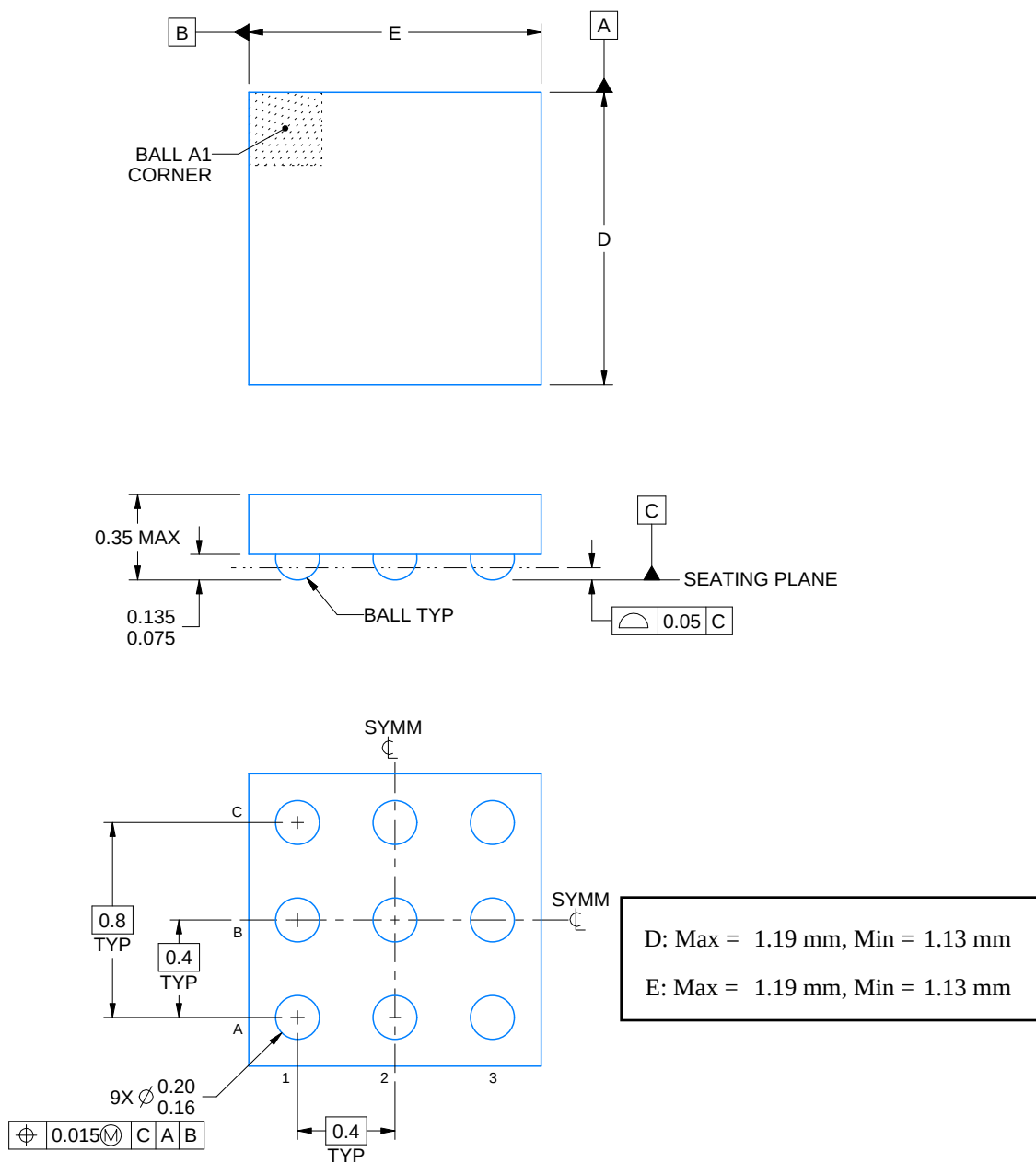
YBJ0009



PACKAGE OUTLINE

DSBGA - 0.35 mm max height

DIE SIZE BALL GRID ARRAY



4225688/A 02/2020

NOTES:

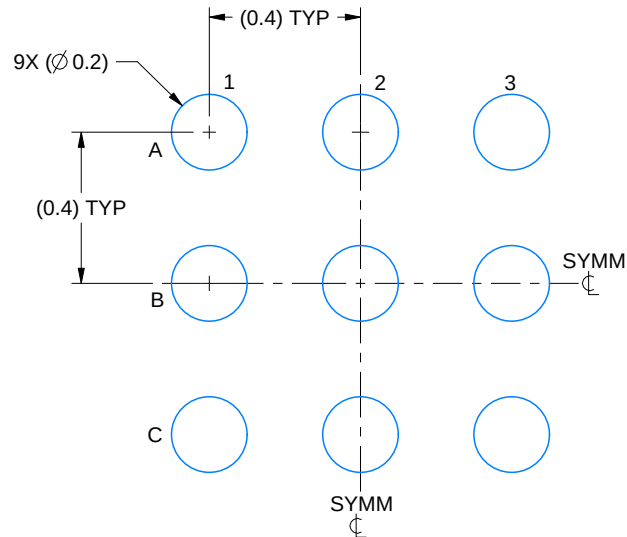
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

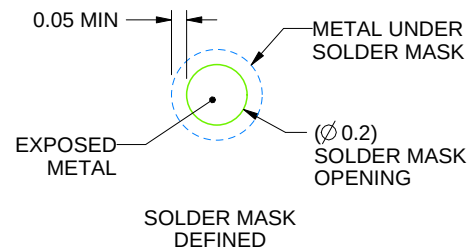
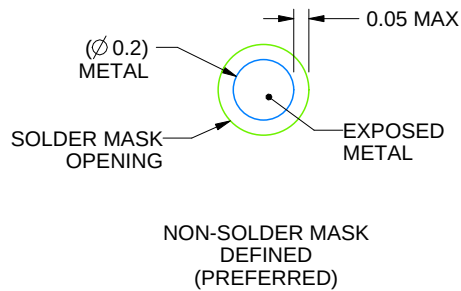
YBJ0009

DSBGA - 0.35 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 50X



SOLDER MASK DETAILS
NOT TO SCALE

4225688/A 02/2020

NOTES: (continued)

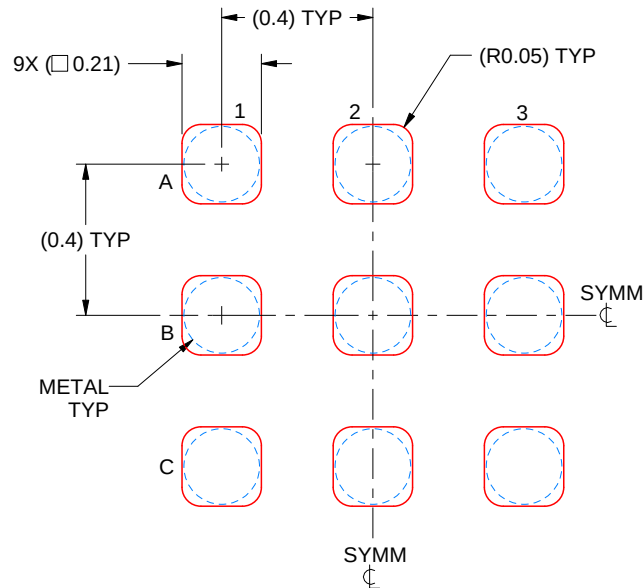
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. See Texas Instruments Literature No. SNVA009 (www.ti.com/lit/snva009).

EXAMPLE STENCIL DESIGN

YBJ0009

DSBGA - 0.35 mm max height

DIE SIZE BALL GRID ARRAY

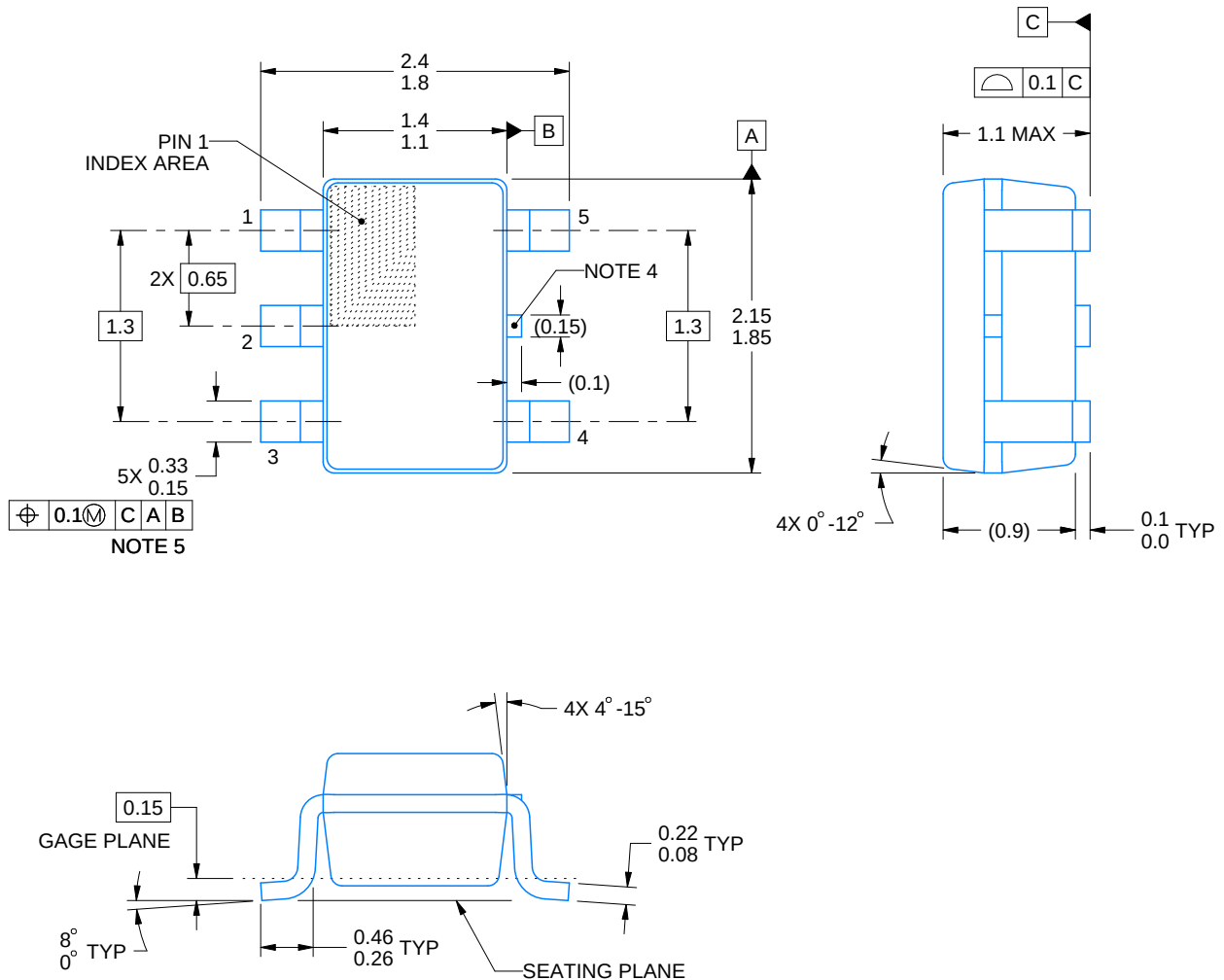


SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE: 50X

4225688/A 02/2020

NOTES: (continued)

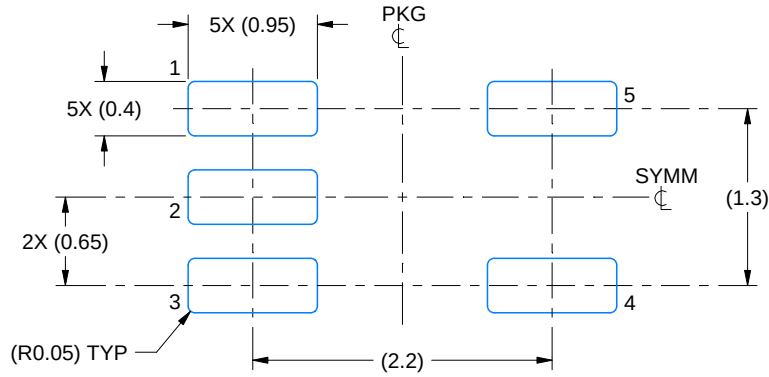
4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.



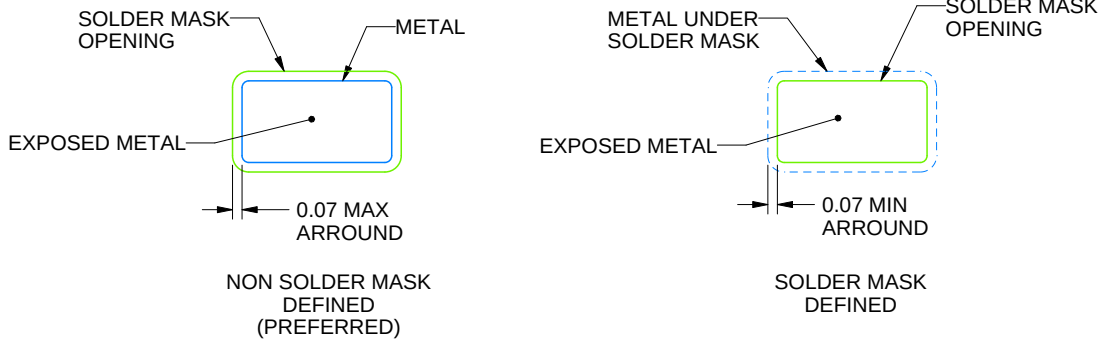
4214834/G 11/2024

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC MO-203.
4. Support pin may differ or may not be present.
5. Lead width does not comply with JEDEC.
6. Body dimensions do not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.25mm per side



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:18X



SOLDER MASK DETAILS

4214834/G 11/2024

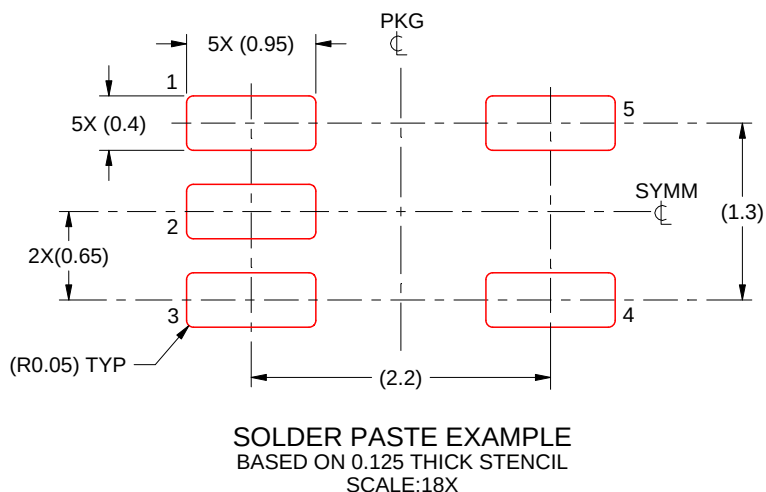
NOTES: (continued)

7. Publication IPC-7351 may have alternate designs.
8. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

DCK0005A

SOT - 1.1 max height

SMALL OUTLINE TRANSISTOR



4214834/G 11/2024

NOTES: (continued)

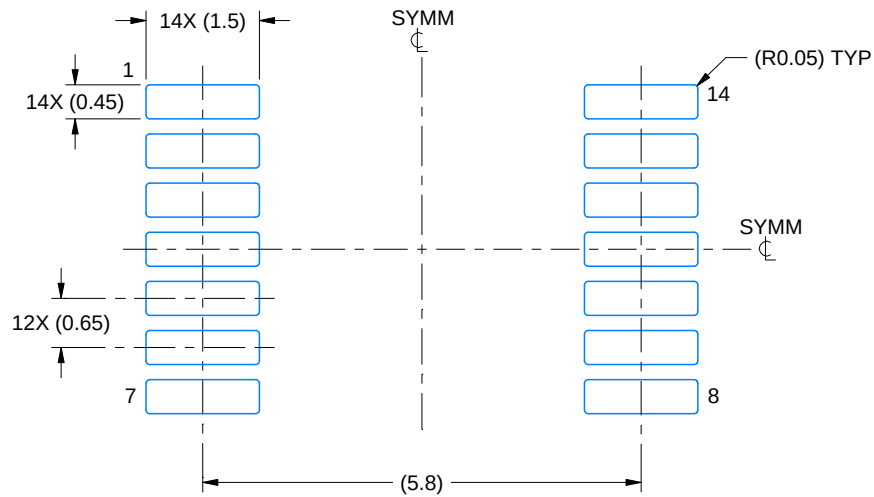
9. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
10. Board assembly site may have different recommendations for stencil design.

EXAMPLE BOARD LAYOUT

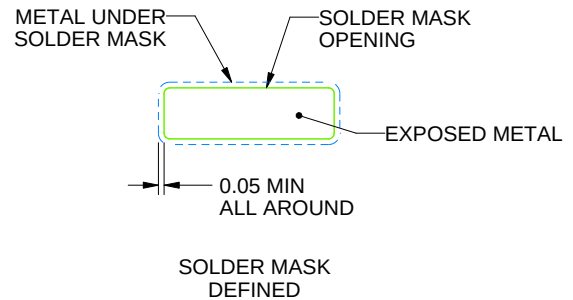
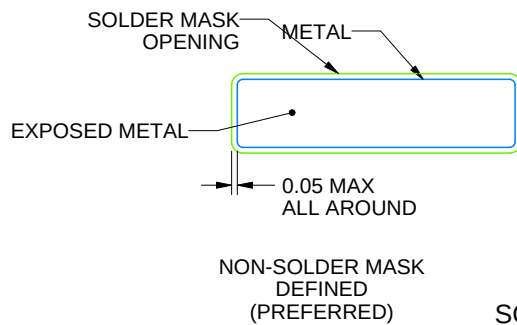
PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220202/B 12/2023

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

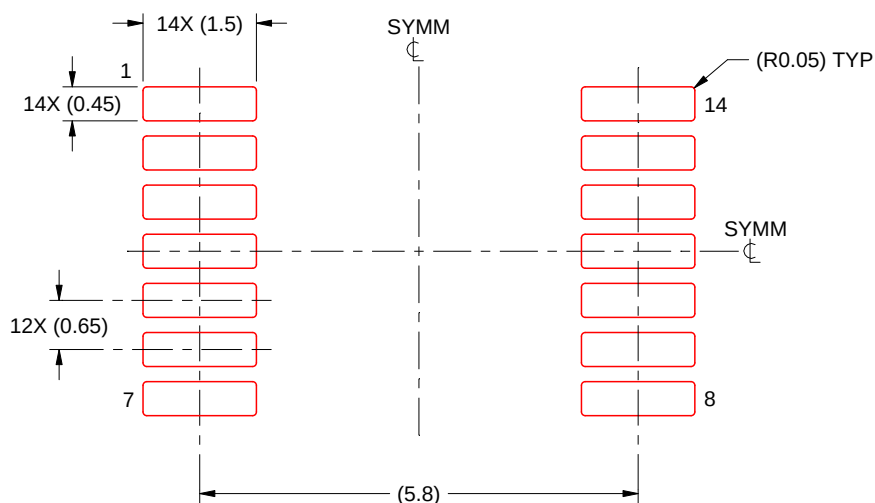
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

PW0014A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



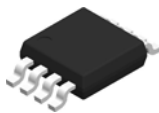
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220202/B 12/2023

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

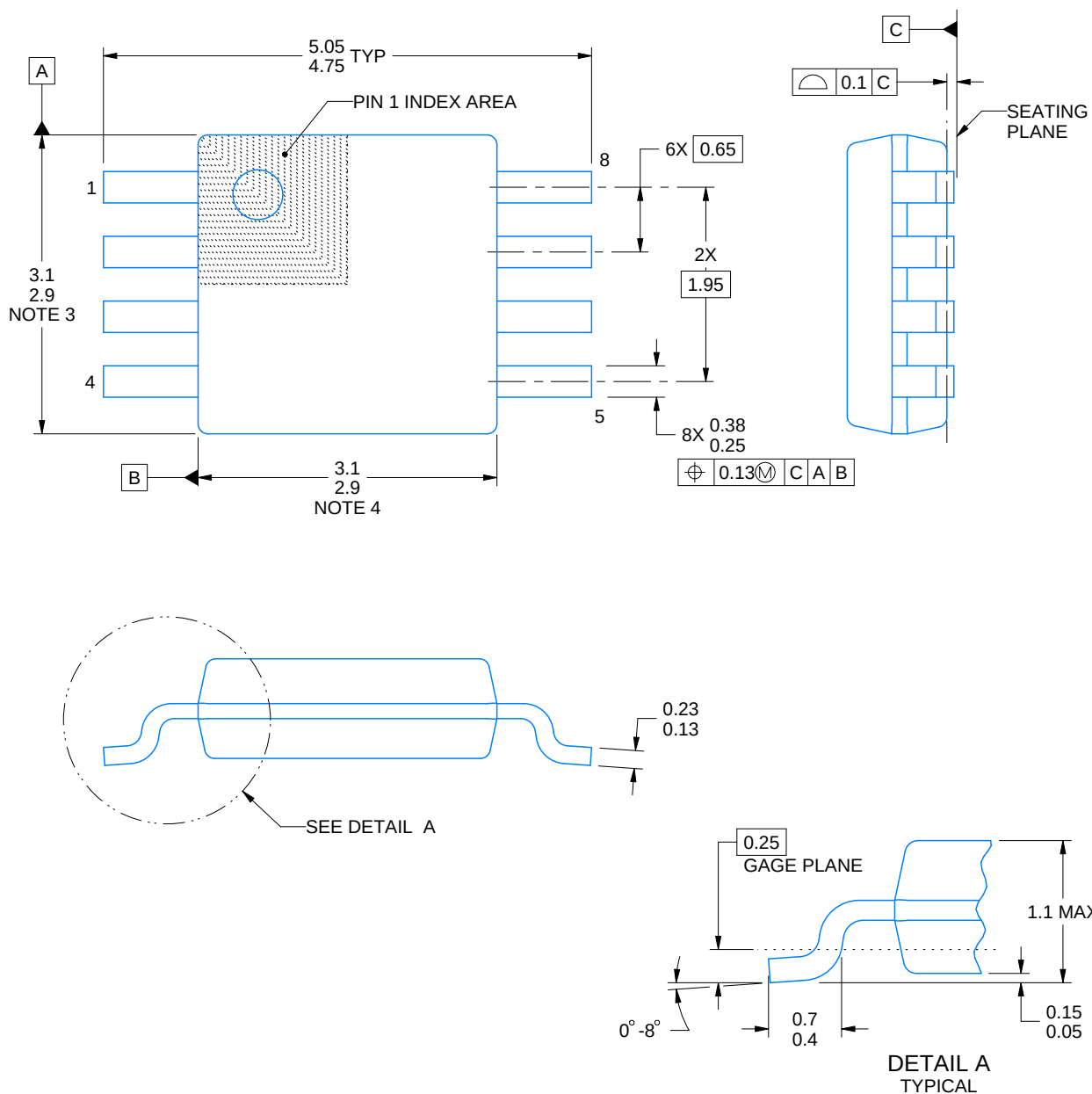
DGK0008A



PACKAGE OUTLINE

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



4214862/A 04/2023

NOTES:

PowerPAD is a trademark of Texas Instruments.

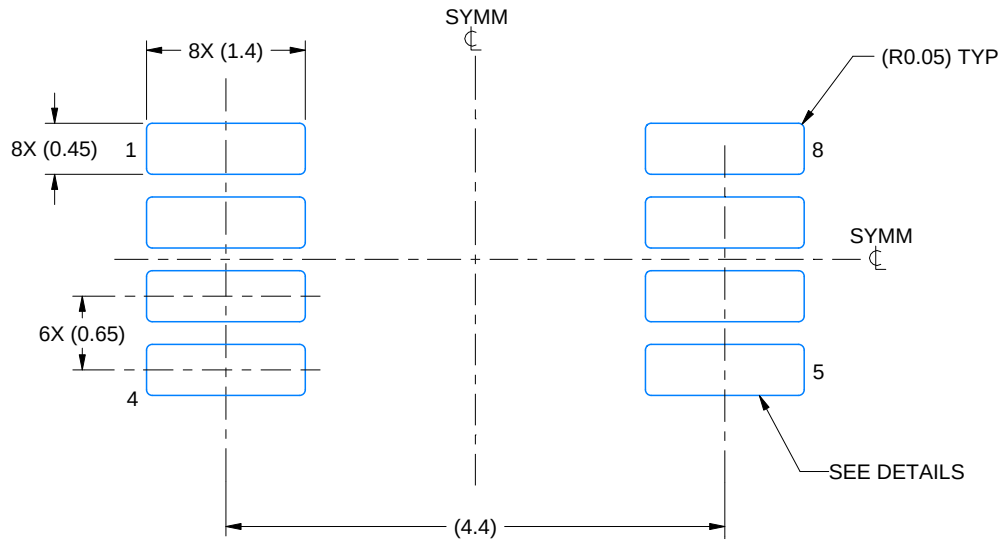
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187.

EXAMPLE BOARD LAYOUT

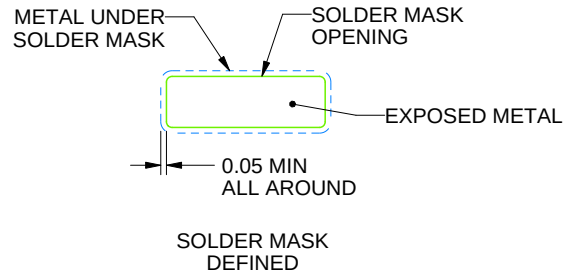
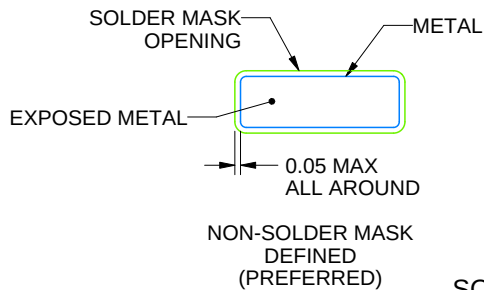
DGK0008A

TM VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS

4214862/A 04/2023

NOTES: (continued)

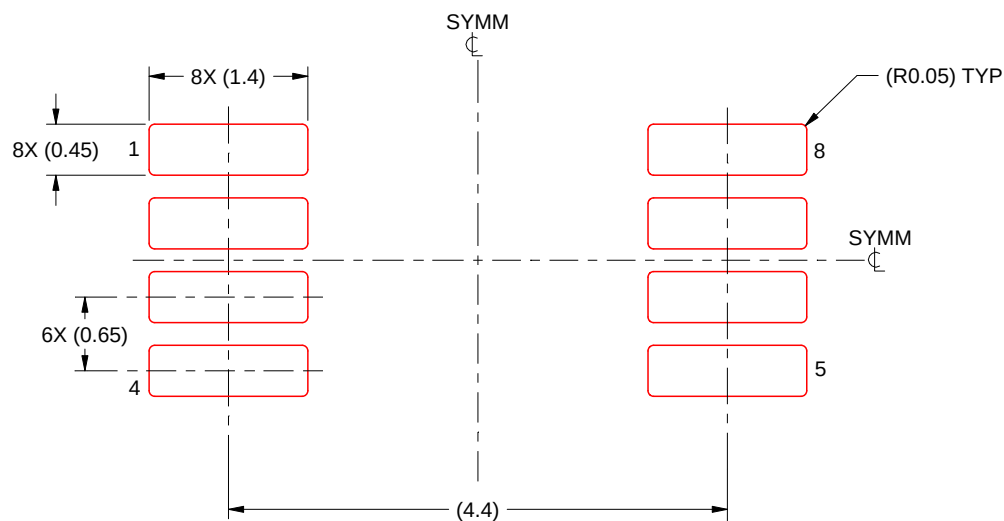
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

DGK0008A

TM VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
SCALE: 15X

4214862/A 04/2023

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司