

具有独立关断功能的 LMV712-N/LMV712-N-Q1 低功耗、低噪声、高输出、RRIO 双路运算放大器

1 特性

- 可提供汽车级 AEC-Q100 1 级版本（仅 LMV712-N）
- 5MHz GBP
- 压摆率：5V/μs
- 低噪声：20nV/√Hz
- 电源电流：每通道 1.22mA
- $V_{OS} < 3mV$ （最大值）
- 可确保在 2.7V 和 5V 电压下正常运行
- 温度范围：-40°C 至 125°C
- 轨至轨输入和输出
- 单位增益稳定
- 小型封装：10 引脚 DSBGA、10 引脚 WSON 和 10 引脚 VSSOP
- 1.5μA 关断电流 $_{CC}$
- 2.2μs 开通时间

2 应用

- 功率放大器控制环路
- 手机
- 便携式设备
- 无线 LAN
- 无线电系统
- 无绳电话

3 说明

LMV712-N 器件是一款高性能 BiCMOS 运算放大器，适用于需要轨至轨输入以及高速度和低噪声的应用。这款器件具有 5MHz 的带宽和 5V/μs 的压摆率，而且可以处理电容高达 200pF 的容性负载，而不产生振荡。

LMV712-N 可确保在 2.7V 至 5.5V 电压下正常运行，而且提供了两个独立的关断引脚。该特性支持单独关断各个器件，并可将电源电流降低到不足 1μA（典型值）。在放大器脱离关断模式的过程中，输出电压会快速平稳上升，而不产生任何毛刺脉冲。

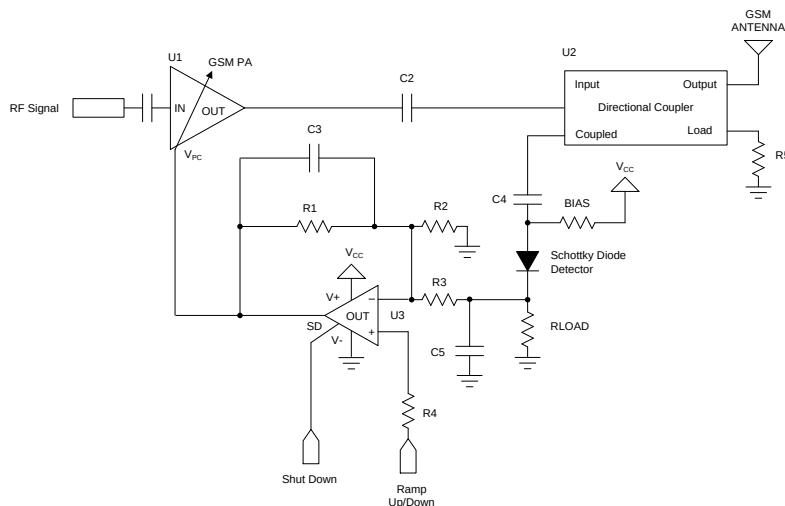
具有关断功能的 LMV712-N 可采用节省空间的 10 引脚 DSBGA 和 10 引脚 WSON 封装。它还可以采用 10 引脚 VSSOP 封装。这些封装旨在满足手机和类似的电池供电类便携式电子产品在小尺寸、低功耗和低成本方面的需求。

器件信息⁽¹⁾

部件号	封装	封装尺寸（标称值）
LMV712-N	DSBGA (10)	1.75mm × 2.25mm
	WSON (10)	3.00mm × 3.00mm
LMV712-N、LMV712-N-Q1	VSSOP (10)	3.00mm × 3.00mm

(1) 如需了解所有可用封装，请参阅产品说明书末尾的可订购产品附录。

功率放大器控制环路



Copyright © 2016, Texas Instruments Incorporated



目录

1	特性	1	7.4	器件功能模式	17
2	应用	1	8	应用和和实施	19
3	说明	1	8.1	应用信息	19
4	修订历史记录	2	8.2	典型 应用	19
5	引脚配置和功能	3	9	电源建议	22
6	规格	6	10	布局	22
6.1	绝对最大额定值	6	10.1	布局指南	22
6.2	ESD 额定值	6	10.2	布局示例	22
6.3	建议运行条件	6	11	器件和文档支持	23
6.4	热性能信息	6	11.1	相关链接	23
6.5	电气特征 – 2.7V	7	11.2	接收文档更新通知	23
6.6	电气特征 – 5V	9	11.3	社区资源	23
6.7	典型特征	11	11.4	商标	23
7	详细 说明	16	11.5	静电放电警告	23
7.1	概述	16	11.6	术语表	23
7.2	功能框图	16	12	机械、封装和可订购信息	23
7.3	特性 说明	16			

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

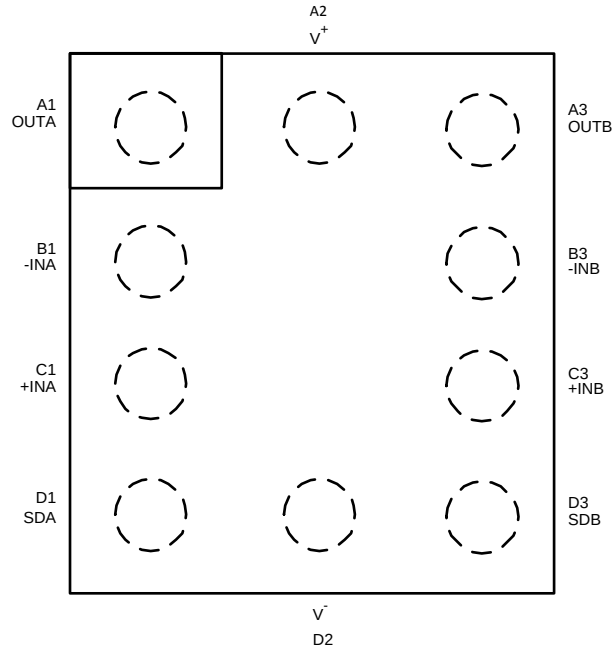
Changes from Revision I (January 2014) to Revision J	Page
• 已添加 ESD 额定值 表、特性 说明 部分、器件功能模式、应用和和实施 部分、电源建议 部分、布局 部分、器件和文档支持 部分以及机械、封装和可订购信息 部分	1
• 已删除 绝对最大额定值 表中的焊接规格。	6
• 已更改 将热性能信息 表中的热阻值从 196 更改为 84.1 (DSBGA)，从 53.4 更改为 70 (WSON)，从 235 更改为 176.8 (VSSOP)	6

Changes from Revision H (February 2013) to Revision I	Page
• 已添加 -Q1 部分	1

Changes from Revision G (February 2013) to Revision H	Page
• 已更改 将美国国家半导体产品说明书的布局更改为 TI 格式	1

5 引脚配置和功能

YPA 封装
10 引脚 DSBGA
顶视图



引脚功能: DSBGA 封装

引脚		类型 (1)	说明
编号	名称		
A1	OUTA	O	通道 A 输出
A2	V+	P	正电源输入
A3	OUTB	O	通道 B 输出
B1	-INA	I	通道 A 反相输入
B3	-INB	I	通道 B 反相输入
C1	+INA	I	通道 A 同相输入
C3	+INB	I	通道 A 同相输入
D1	SDA	I	通道 A 关断
D2	V-	P	负电源输入
D3	SDB	I	通道 B 关断

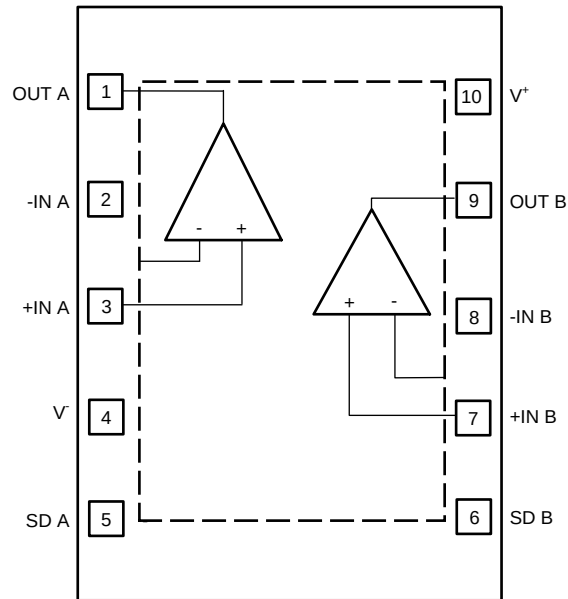
(1) I = 输入, O = 输出, P = 电源

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn

NGY 封装
10 引脚 WSON
顶视图

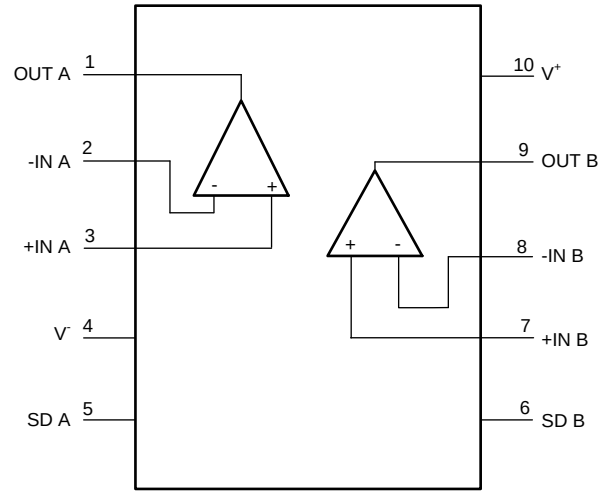


引脚功能: WSON 封装

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	OUT A	O	通道 A 输出
2	-IN A	I	通道 A 反相输入
3	+IN A	I	通道 A 同相输入
4	V ⁻	P	正电源输入
5	SD A	I	通道 A 关断
6	SD B	I	通道 B 关断
7	+IN B	I	通道 B 同相输入
8	-IN A	I	通道 B 反相输入
9	OUT B	O	通道 B 输出
10	V ⁺	P	正电源输入
11	散热焊盘	G	将散热焊盘连接至 V ⁻ 或保持悬空

(1) G = 接地, I = 输入, O = 输出, P = 电源

DGS 封装
10 引脚 VSSOP
顶视图



引脚功能: VSSOP 封装

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	OUT A	O	通道 A 输出
2	-IN A	I	通道 A 反相输入
3	+IN A	I	通道 A 同相输入
4	V ⁻	P	负电源输入
5	SD A	I	通道 A 关断
6	SD B	I	通道 B 关断
7	+IN B	I	通道 B 同相输入
8	-IN A	I	通道 B 反相输入
9	OUT B	O	通道 B 输出
10	V ⁺	P	正电源输入

(1) I = 输入, O = 输出, P = 电源

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn

6 规格

6.1 绝对最大额定值

自然通风运行温度范围内（除非另有说明）⁽¹⁾⁽²⁾

	最小值	最大值	单位
差动输入电压	正负电源电压		
输入或输出引脚处的电压	$(V^+) + 0.4$	$(V^-) - 0.4$	V
电源电压 ($V^+ - V^-$)	6		V
V^+ , V^- 输出短路	请参阅 ⁽³⁾		
输入引脚处的电流	± 10		mA
输出引脚处的电流	± 50		mA
T_{JMAX} 结温 ⁽⁴⁾	150		°C
T_{stg} 贮存温度	-65	150	°C

- (1) 绝对最大额定值 表示限值，超过这些限值可能对器件造成损坏。运行额定值 表示器件可正常运行但无法确保器件具体性能的条件。有关可确保规格和测试条件，请参阅电气特征。
- (2) 如果需要军用/航天专用器件，请与德州仪器 (TI) 销售办事处/分销商联系以了解供货情况和技术规格。
- (3) 将输出与 V^+ 或 V^- 短路会对可靠性造成不利影响。
- (4) 最大功耗是 $T_{J(MAX)}$ 和 $R_{\theta JA}$ 的函数。任何环境温度下允许的最大功耗为 $P_D = (T_{J(MAX)} - T_A) / R_{\theta JA}$ 。所有数字均适用于直接焊接到 PCB 的封装。

6.2 ESD 额定值

	值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	± 1500
	充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101 ⁽²⁾	± 150

- (1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
- (2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

自然通风运行温度范围内（除非另有说明）

	最小值	最大值	单位
电源电压	2.7	5.5	V
运行温度	LMV712 -40	85	°C
	LMV712-Q1 -40	125	°C

6.4 热性能信息

热指标 ⁽¹⁾	LMV712-N、LMV712-N-Q1			单位
	YPA (DSBGA)	NGY (WSON)	DGS (VSSOP)	
	10 引脚	10 引脚	10 引脚	
$R_{\theta JA}$ 结至环境热阻	84.1	70	176.8	°C/W
$R_{\theta JC(top)}$ 结至外壳（顶部）热阻	0.6	74.7	67.5	°C/W
$R_{\theta JB}$ 结至电路板热阻	21.4	43.7	97.2	°C/W
Ψ_{JT} 结至顶部特征参数	2.2	2	9.4	°C/W
Ψ_{JB} 结至电路板特征参数	21.3	43.7	95.8	°C/W
$R_{\theta JC(bot)}$ 结至外壳（底部）热阻	—	11.8	—	°C/W

- (1) 有关传统和新热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告。

6.5 电气特征 – 2.7V

所有限值均基于以下条件： $V^+ = 2.7V$ ， $V^- = 0V$ ， $V_{CM} = 1.35V$ ， $T_A = 25^\circ C$ 且 $R_L > 1m\Omega$ （除非另有说明）

参数		测试条件		最小值 ⁽¹⁾	典型值 ⁽²⁾	最大值 ⁽¹⁾	单位
V_{OS}	输入失调电压 (WSOP 和 VSSOP)	$V_{CM} = 0.85V$ 以及 $V_{CM} = 1.85V$	$T_A = 25^\circ C$	0.4		3	mV
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			3.2	
	输入失调电压 (仅 DSBGA)	$V_{CM} = 0.85V$ 以及 $V_{CM} = 1.85V$	$T_A = 25^\circ C$	3		7	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			9	
I_B	输入偏置电流	LMV712	$T_A = 25^\circ C$	5.5		115	pA
			$-40^\circ C \leq T_J \leq 85^\circ C$			130	
		LMV712-Q1	$T_A = 25^\circ C$	5.5			
			$-40^\circ C \leq T_J \leq 125^\circ C$			3740	
CMRR	共模抑制比	$0V \leq V_{CM} \leq 2.7V$	$T_A = 25^\circ C$	50		75	dB
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	45			
PSRR	电源抑制比	$2.7V \leq V^+ \leq 5V$, $V_{CM} = 0.85V$	$T_A = 25^\circ C$	70		90	dB
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	68			
		$2.7V \leq V^+ \leq 5V$, $V_{CM} = 1.85V$	$T_A = 25^\circ C$	70		90	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	68			
CMVR	共模电压	当 CMRR $\geq 50dB$ 时	V^-	-0.2		-0.3	V
			V^+		3	2.9	
I_{SC}	输出短路电流	拉电流 $V_O = 0V$	$T_A = 25^\circ C$	15		25	mA
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	12			
		灌电流 $V_O = 2.7V$	$T_A = 25^\circ C$	25		50	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	22			
V_O	输出摆幅	$R_L = 10k\Omega$ (连接至 1.35V)	$T_A = 25^\circ C$	2.62		2.68	V
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	2.6			
		$T_A = 25^\circ C$		0.01		0.12	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			0.15	
		$R_L = 600\Omega$ (连接至 1.35V)	$T_A = 25^\circ C$	2.52		2.55	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)	2.5			
		$T_A = 25^\circ C$		0.05		0.23	
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			0.3	
$V_O(SD)$	关断模式下的输出电压			10		200	mV
I_S	每通道电源电流	运行模式	$T_A = 25^\circ C$	1.22		1.7	mA
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			1.9	
		关断模式	$T_A = 25^\circ C$	0.12		1.5	μA
			$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			2	

(1) 所有限值均根据测试或统计分析确定。

(2) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn

电气特征 – 2.7V (接下页)

所有限值均基于以下条件: $V^+ = 2.7V$, $V^- = 0V$, $V_{CM} = 1.35V$, $T_A = 25^\circ C$ 且 $R_L > 1m\Omega$ (除非另有说明)

参数		测试条件	最小值 ⁽¹⁾	典型值 ⁽²⁾	最大值 ⁽¹⁾	单位
A_{VOL}	大信号电压增益	LMV712 拉电流 $R_L = 10k\Omega$ $V_O = 1.35V$ 至 $2.3V$	$T_A = 25^\circ C$	80	115	dB
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		115	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
		LMV712 灌电流 $R_L = 10k\Omega$ $V_O = 0.4V$ 至 $1.35V$	$T_A = 25^\circ C$	80	113	
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		113	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
		LMV712 拉电流 $R_L = 600\Omega$ $V_O = 1.35V$ 至 $2.2V$	$T_A = 25^\circ C$	80	97	
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		97	
			$-40^\circ C \leq T_J \leq 125^\circ C$	64		
V_{SD}	关断引脚电压	运行模式		2.4	2.0	V
		关断模式			1 0.8	
GBWP	增益带宽积			5		MHz
SR	压摆率 ⁽³⁾			5		V/ μs
ϕ_m	相位裕度			60		°
e_n	输入基准电压噪声	$f = 1kHz$		20		nV/ $\sqrt{Hz}$
T_{ON}	从关断恢复至开通的时间	$T_A = 25^\circ C$		2.2	4	μs
		$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			4.6	
	DSBGA 从关断恢复至开通的时间	$T_A = 25^\circ C$		6		
		$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)		8		

(3) 标注的数字是正负压摆率中较低的值。

6.6 电气特征 – 5V

所有限值均基于以下条件：V⁺ = 5V，V⁻ = 0V，V_{CM} = 2.5V，T_A = 25°C 且 R_L > 1mΩ（除非另有说明）

参数		测试条件		最小值 ⁽¹⁾	典型值 ⁽²⁾	最大值 ⁽¹⁾	单位
V _{OS}	输入失调电压 (WSOP 和 VSSOP)	V _{CM} = 0.85V 以及 V _{CM} = 1.85V	T _A = 25°C	0.4		3	mV
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			3.2	
	输入失调电压 (仅 DSBGA)	V _{CM} = 0.85V 以及 V _{CM} = 1.85V	T _A = 25°C	3		7	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			9	
I _B	输入偏置电流	LMV712	T _A = 25°C	5.5		115	pA
			-40°C ≤ T _J ≤ 85°C			130	
		LMV712-Q1	-40°C ≤ T _J ≤ 125°C			3600	
CMRR	共模抑制比	0V ≤ V _{CM} ≤ 5V	T _A = 25°C	50		80	dB
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	45			
PSRR	电源抑制比	2.7V ≤ V ⁺ ≤ 5V, V _{CM} = 0.85V	T _A = 25°C	70		90	dB
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	68			
		2.7V ≤ V ⁺ ≤ 5V, V _{CM} = 1.85V	T _A = 25°C	70		90	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	68			
CMVR	共模电压	当 CMRR ≥ 50dB 时	V ⁻	-0.2		-0.3	V
			V ⁺	5.3		5.2	
I _{SC}	输出短路电流	拉电流 V _O = 0V	T _A = 25°C	20		35	mA
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	18			
		灌电流 V _O = 5V	T _A = 25°C	25		50	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	21			
V _O	输出摆幅	R _L = 10kΩ（连接至 2.5V）	T _A = 25°C	4.92		4.98	V
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	4.9			
		T _A = 25°C		0.01		0.12	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			0.15	
		R _L = 600Ω（连接至 2.5V）	T _A = 25°C	4.82		4.85	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)	4.8			
		T _A = 25°C		0.05		0.23	
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			0.3	
V _{O(SD)}	关断模式下的输出电压			10		200	mV
I _S	每通道电源电流	运行模式	T _A = 25°C	1.17		1.7	mA
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			1.9	
		关断模式	T _A = 25°C	0.12		1.5	μA
			-40°C ≤ T _J ≤ 85°C (LMV712) 或 -40°C ≤ T _J ≤ 125°C (LMV712-Q1)			2	

(1) 所有限值均根据测试或统计分析确定。

(2) 典型值表示评定特征时确定的最有可能达到的参数标准。实际典型值可能会随时间推移而变化，而且还会受具体应用和配置的影响。已发货生产材料未进行这些典型值测试，无法确保符合这些典型值。

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn
电气特征 – 5V (接下页)

 所有限值均基于以下条件: $V^+ = 5V$, $V^- = 0V$, $V_{CM} = 2.5V$, $T_A = 25^\circ C$ 且 $R_L > 1m\Omega$ (除非另有说明)

参数		测试条件	最小值 ⁽¹⁾	典型值 ⁽²⁾	最大值 ⁽¹⁾	单位
A_{VOL}	大信号电压增益	LMV712 拉电流 $R_L = 10k\Omega$ $V_O = 2.5V$ 至 $4.6V$	$T_A = 25^\circ C$	80	130	dB
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		130	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
		LMV712 灌电流 $R_L = 10k\Omega$ $V_O = 0.4V$ 至 $2.5V$	$T_A = 25^\circ C$	80	130	
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		130	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
		LMV712 拉电流 $R_L = 600\Omega$ $V_O = 2.5V$ 至 $4.6V$	$T_A = 25^\circ C$	80	110	
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		110	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
		LMV712 灌电流 $R_L = 600\Omega$ $V_O = 0.4V$ 至 $2.5V$	$T_A = 25^\circ C$	80	107	
			$-40^\circ C \leq T_J \leq 85^\circ C$	76		
		LMV712-Q1	$T_A = 25^\circ C$		107	
			$-40^\circ C \leq T_J \leq 125^\circ C$	69		
V_{SD}	关断引脚电压	运行模式		4.5	3.5	V
		关断模式			1.5 0.8	
GBWP	增益带宽积			5		MHz
SR	压摆率 ⁽³⁾			5		V/ μs
ϕ_m	相位裕度			60		°
e_n	输入基准电压噪声	$f = 1kHz$		20		nV/ $\sqrt{Hz}$
T_{ON}	从关断恢复至开通的时间	$T_A = 25^\circ C$		1.6	4	μs
		$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)			4.6	
	DSBGA 从关断恢复至开通的时间	$T_A = 25^\circ C$		6		
		$-40^\circ C \leq T_J \leq 85^\circ C$ (LMV712) 或 $-40^\circ C \leq T_J \leq 125^\circ C$ (LMV712-Q1)		8		

(3) 标注的数字是正负压摆率中较低的值。

6.7 典型特征

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 单电源（除非另有说明）

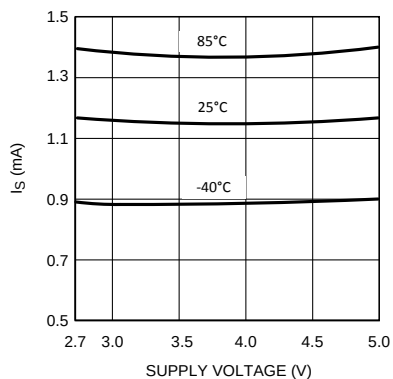


图 1. 每通道电源电流与电源电压间的关系

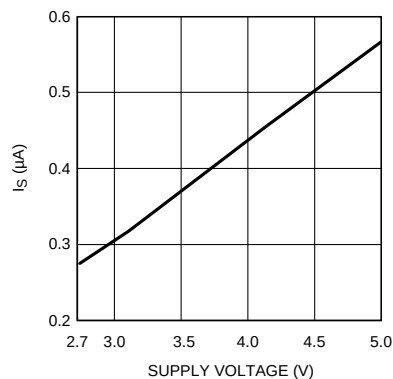


图 2. 电源电流与电源电压间的关系（关断状态）

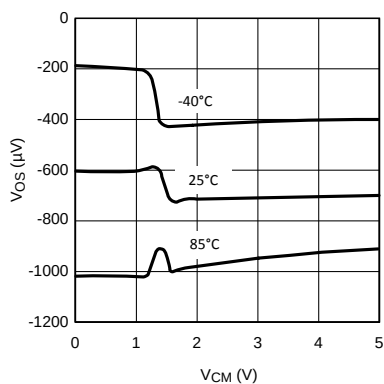


图 3. V_{OS} 与 V_{CM} 间的关系

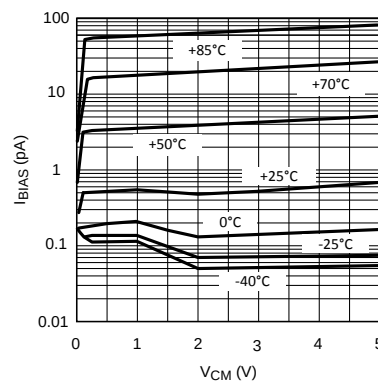
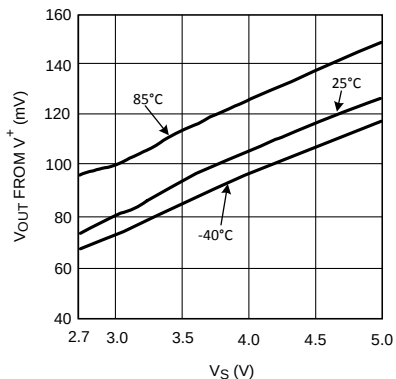
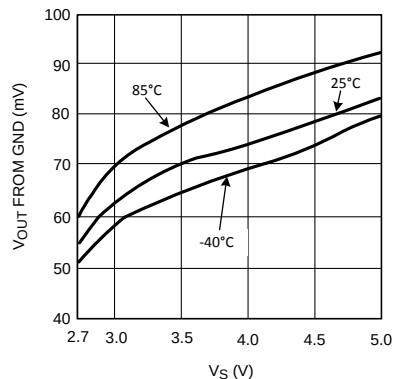


图 4. 不同温度条件下 I_B 与 V_{CM} 间的关系



$R_L = 600\Omega$

图 5. 正输出摆幅与电源电压间的关系



$R_L = 600\Omega$

图 6. 负输出摆幅与电源电压间的关系

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn

典型特征 (接下页)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 单电源 (除非另有说明)

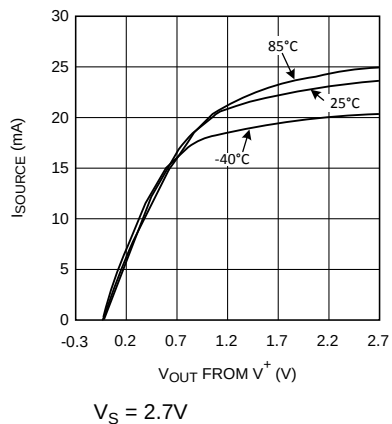


图 7. 拉电流与输出电压间的关系

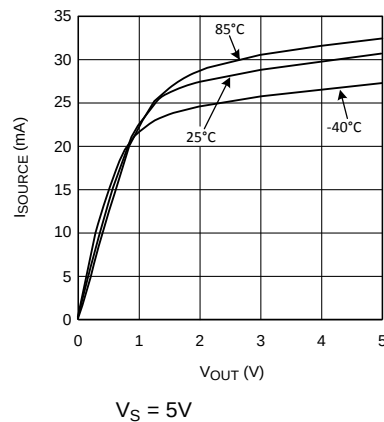


图 8. 拉电流与输出电压间的关系

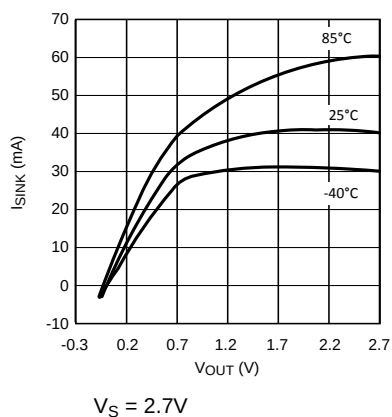


图 9. 灌电流与输出电压间的关系

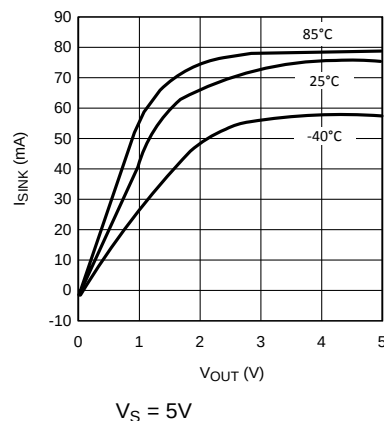


图 10. 灌电流与输出电压间的关系

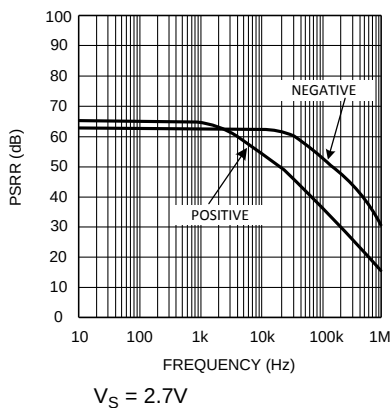


图 11. PSRR 与频率间的关系

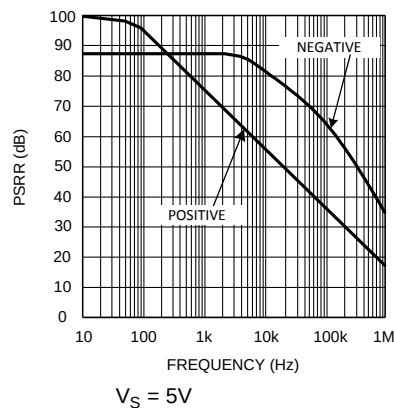


图 12. PSRR 与频率间的关系

典型特征 (接下页)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 单电源 (除非另有说明)

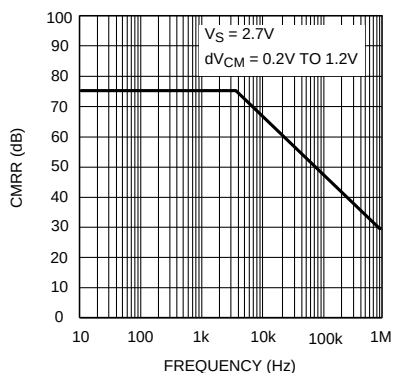


图 13. CMRR 与频率间的关系

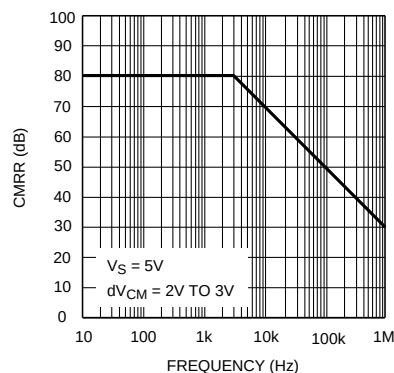


图 14. CMRR 与频率间的关系

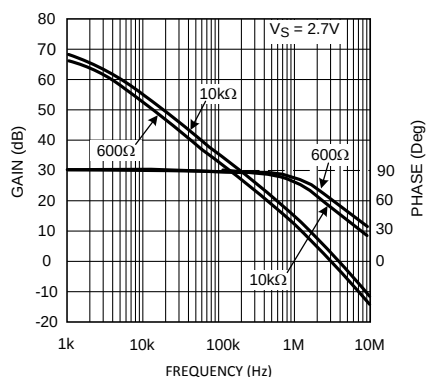


图 15. 开环频率响应与 R_L 间的关系

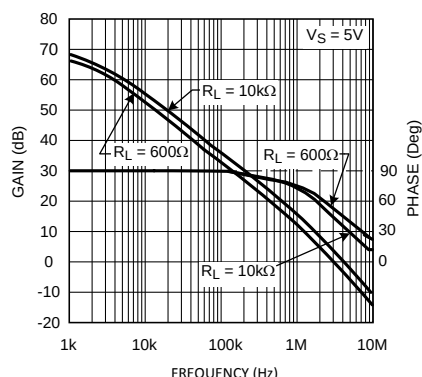


图 16. 开环频率响应与 R_L 间的关系

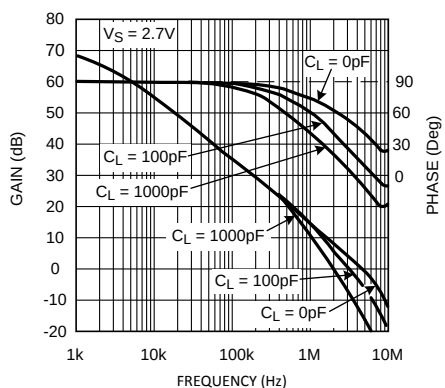


图 17. 开环频率响应与 C_L 间的关系

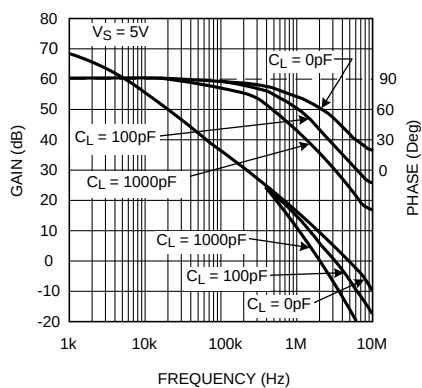


图 18. 开环频率响应与 C_L 间的关系

LMV712-N, LMV712-N-Q1

ZHCSIB5J – FEBRUARY 2001 – REVISED NOVEMBER 2016

www.ti.com.cn

典型特征 (接下页)

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 单电源 (除非另有说明)

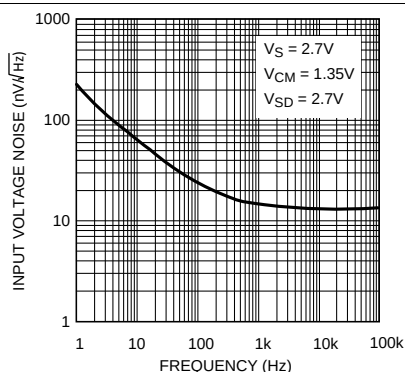


图 19. 电压噪声与频率间的关系

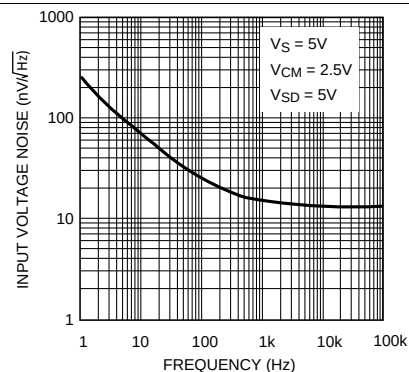


图 20. 电压噪声与频率间的关系

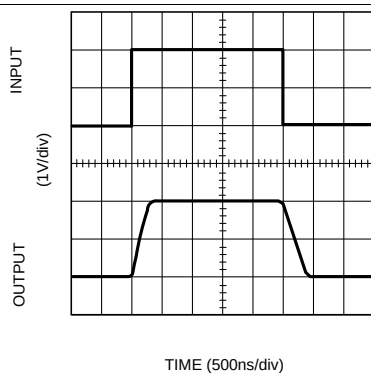


图 21. 同相大信号脉冲响应

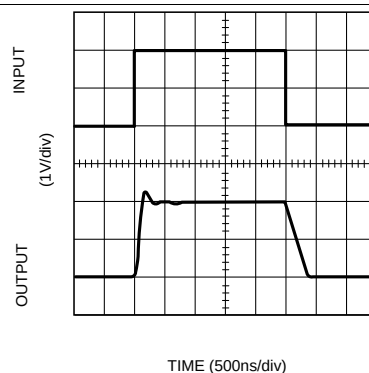


图 22. 同相大信号脉冲响应

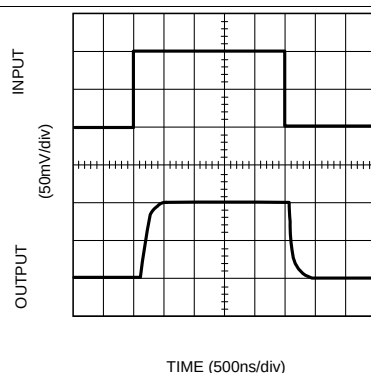


图 23. 同相小信号脉冲响应

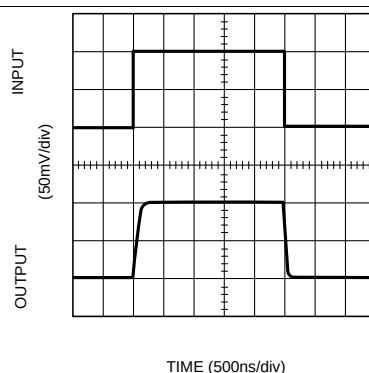
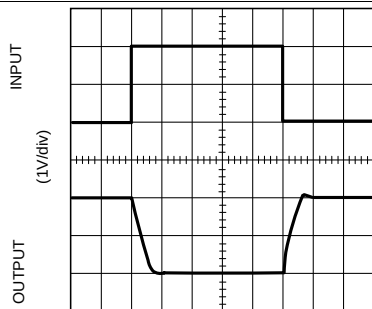


图 24. 同相小信号脉冲响应

典型特征 (接下页)

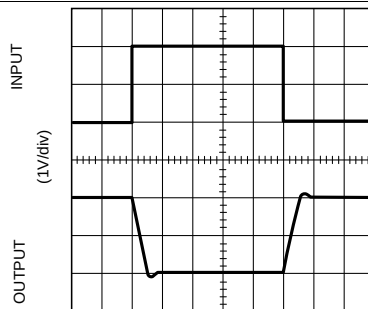
$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 单电源 (除非另有说明)



TIME (500ns/div)

$V_S = 2.7\text{V}$

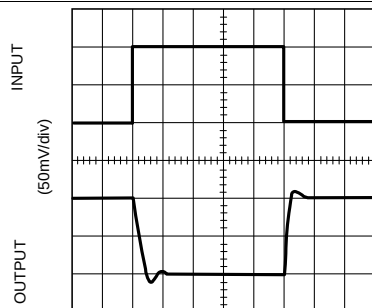
图 25. 反相大信号脉冲响应



TIME (500ns/div)

$V_S = 5\text{V}$

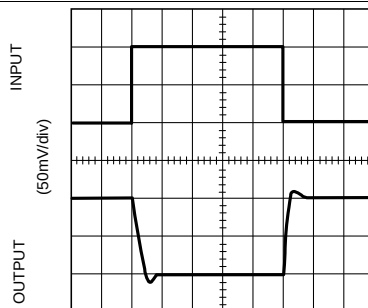
图 26. 反相大信号脉冲响应



TIME (500ns/div)

$V_S = 2.7\text{V}$

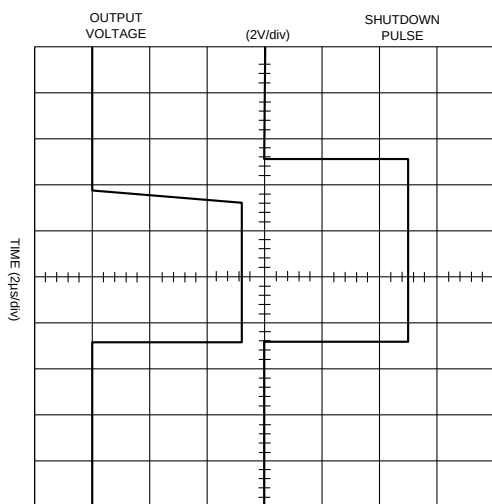
图 27. 反相小信号脉冲响应



TIME (500ns/div)

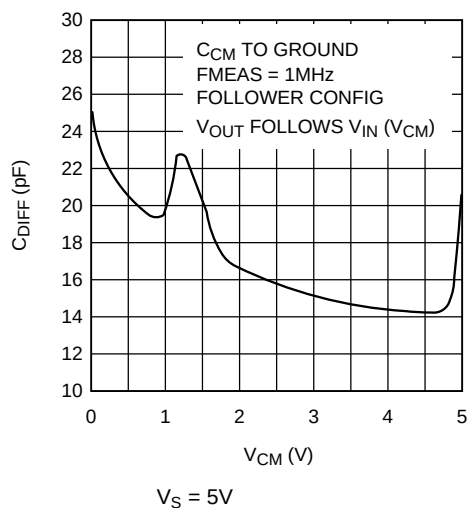
$V_S = 5\text{V}$

图 28. 反相小信号脉冲响应



$V_S = 5\text{V}$

图 29. 接通时间响应



$V_S = 5\text{V}$

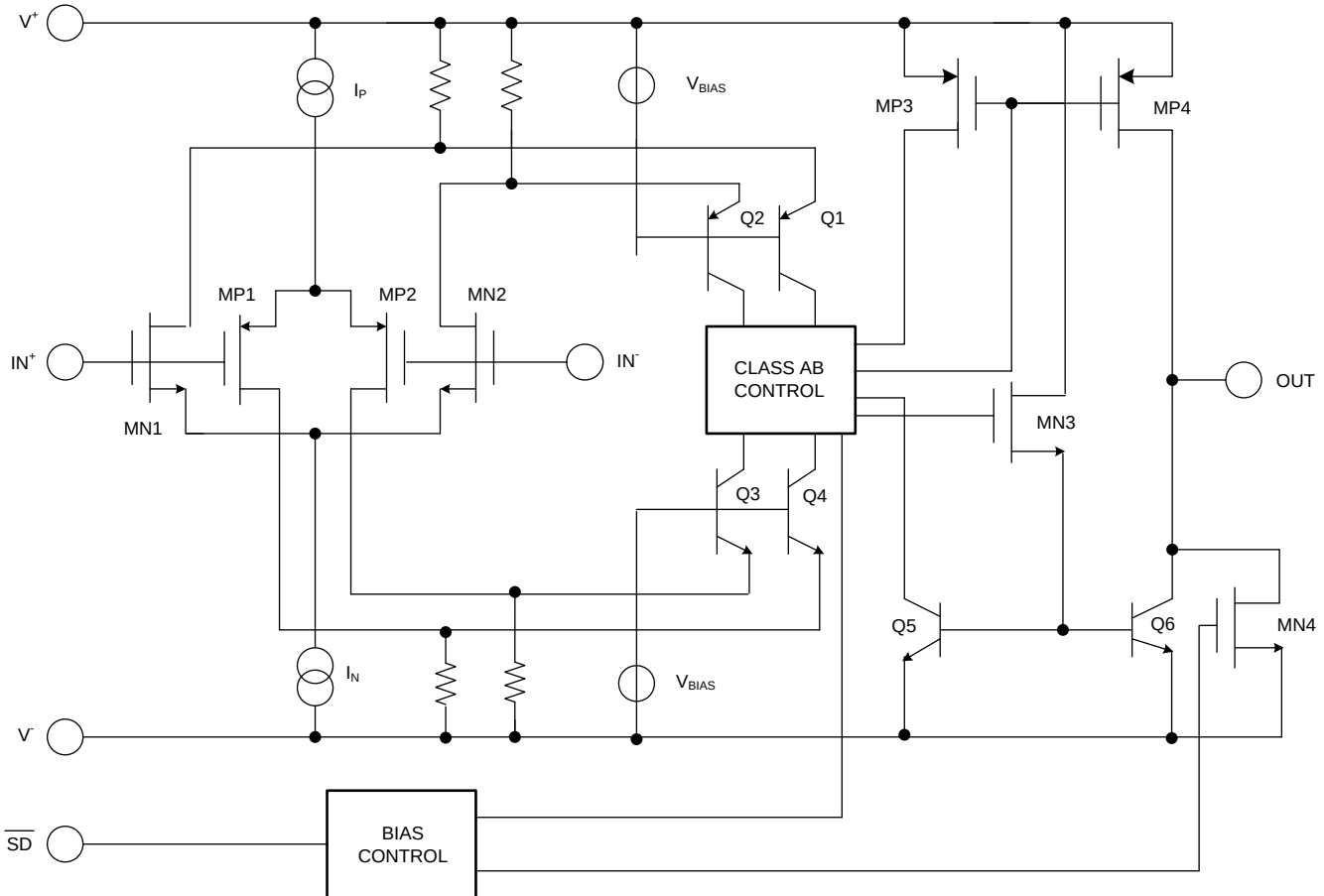
图 30. 输入共模电容与 V_{CM} 间的关系

7 详细 说明

7.1 概述

LMV712-N 采用了 专为便携式应用设计的低电压、低功耗、轨至轨输出运算 放大器。

7.2 功能框图



Copyright © 2016, Texas Instruments Incorporated

7.3 特性 说明

轨至轨输入通过并行使用一个 NMOS 差动对（MN1 和 MN2）和一个 PMOS 差动对（MP1 和 MP2）实现。当共模输入电压 (V_{CM}) 接近 V^+ 时，NMOS 对开启且 PMOS 对关闭。当 V_{CM} 接近 V^- 时，NMOS 对关闭且 PMOS 对开启。当 V_{CM} 介于 V^+ 和 V^- 之间时，内部逻辑可判定每个差动对将获得的电流。这种专用逻辑可确保放大器在整个共模电压范围内实现稳定且低失真度的运算。

由于两个输入级都具有自己的失调电压 (V_{OS}) 特征，所以 LMV712-N 失调电压是 V_{CM} 的一个函数。 V_{OS} 在 V^- 上面 1.4V 的位置有一个交点。（参阅图 3）。当输入信号幅值与 V_{OS} 值相当或设计需要高精度时，应格外谨慎。在这些情况下，输入信号必须避开切换点。

从输入差动对流出的电流通过双重折叠共源共栅放大器级（Q1、Q2、Q3、Q4）镜像至 AB 类控制区块中。该电路会生成电压增益，定义运算放大器的主极点并限制输出级上流动的最大电流。MN3 会引入电压电平位移，并充当实现高阻抗到低阻抗转换的缓冲器。

输出级由采用共源极或发射极配置的 PMOS 和 NPN 晶体管组成，可提供轨至轨输出偏移。

特性说明 (接下页)

MN4 晶体管可确保 LMV712-N 在处于关断模式时的输出保持在接近 V^- 的水平。

7.4 器件功能模式

7.4.1 关断引脚

LMV712-N 分别为两个放大器提供了独立的关断引脚。当相应引脚被绑定为低电平时，对应的放大器关断，且电源电流会降低至不足 $1\mu\text{A}$ 。在关断模式下，放大器的输出电平会保持在 V^- 的水平。在 2.7V 电压下运行时，当对关断引脚施加 1.5V 至 2.7V 的电压时，便会启用相应的放大器。在放大器脱离关断模式的过程中，输出波形会平稳上升，而不产生任何毛刺脉冲。

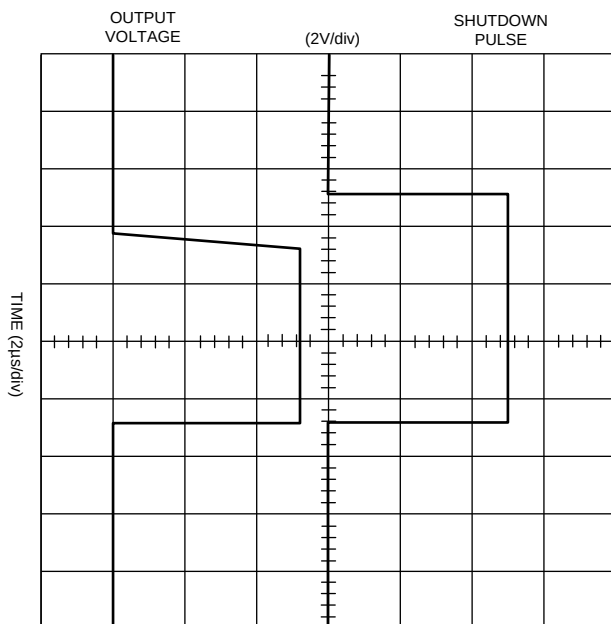


图 31. 从关断状态恢复过程中的输出

无毛刺脉冲输出波形在许多应用中都极受用户青睐，功率放大器控制环路便是其中之一。在该应用中，LMV712-N 用于帮助功率放大器实现功率控制。如果 LMV712-N 未能在开通过程中提供平稳的输出变化，则会直接造成功率放大器在输出中产生毛刺脉冲。这将会对系统的性能产生不利影响。

要启用放大器，必须将关断引脚的电平拉高。该引脚不得悬空，以防任何漏电流造成放大器误关。

7.4.2 容性负载容差

在单位增益配置下，LMV712-N 可直接驱动 200pF ，而不会出现振荡。单位增益跟随器是对容性负载最敏感的配置。直接容性负载可减小放大器的相位裕度。放大器的输出抗阻和容性负载的组合会引起相位滞后。这会导致欠阻尼的脉冲响应或振荡。要驱动电容更大的负载，TI 建议使用图 32 中所示的电路。

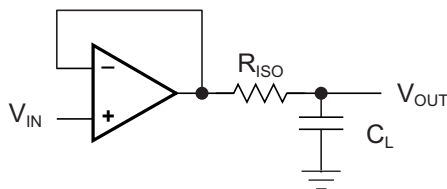


图 32. 驱动高电容负载

器件功能模式 (接下页)

在图 32 中, 隔离电阻器 R_{ISO} 和负载电容器 C_L 会形成一个极点, 通过增大整个系统的相位裕度来提高稳定性。所需的性能取决于 R_{ISO} 值。 R_{ISO} 电阻值越大, V_{OUT} 越稳定。但是, 当 R_{ISO} 变大时, 直流精度会有所下降。如果该应用中有一个负载电阻器, 则输出电压会由 R_{ISO} 和该负载电阻器各分得一部分。

相对于图 32 所示电路, 图 33 中的电路更为出色, 因为该电路可提供直流精度以及交流稳定性。在图 33 中, R_F 通过使用前馈技术将 V_{IN} 连接到 R_L , 从而提供直流精度。 C_F 和 R_{ISO} 通过将输出信号的高频分量反馈回放大器的反相输入来抵消相位裕度的损失, 从而保持整个反馈环路中的相位裕度。可通过增大 C_F 的值来增加容性驱动。这会进而降低脉冲响应的速度。

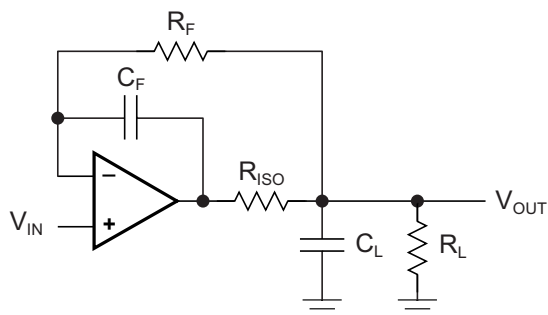


图 33. 更高的直流精度

7.4.3 闩锁

CMOS 器件由于内部寄生 SCR (硅控整流器) 效应而易受闩锁影响。输入和输出引脚看上去类似于 SCR 的栅极。要达到最低电流要求才能触发 SCR 栅极引线。LMV712-N 的设计目标是要在所有引脚上都能承受 150mA 的浪涌电流。必须使用一些电阻方法来防止任何电容向引脚提供过量电流。此外, 与 SCR 类似, 任何闩锁模式都有一个最低保持电流。限制流至电源引脚的电流也能够抑制闩锁效应。

8 应用和实施

注

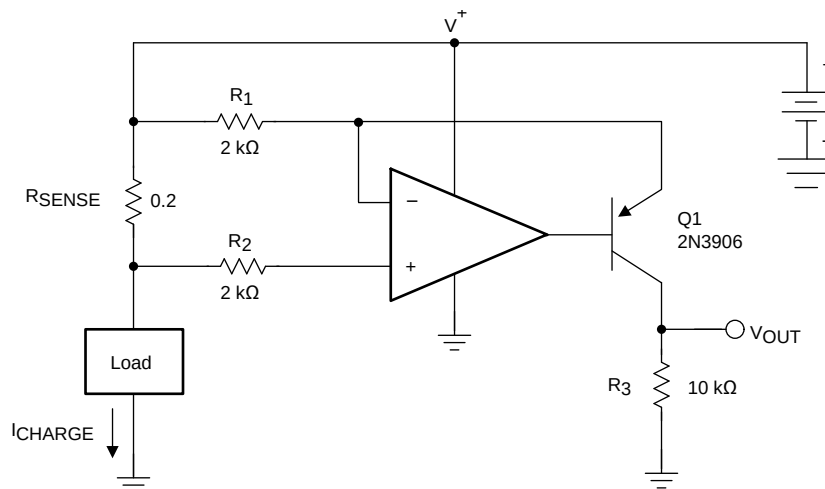
以下应用部分中的信息不属于 TI 组件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定组件是否适用于其应用。客户应验证并测试其设计实施，以确认系统功能正常。

8.1 应用信息

LMV712-N 器件是由 LMV711 单路运算放大器衍生而来的双路运算放大器。图 34 包含 LMV712-N 的一个通道的简化原理图。

8.2 典型应用

8.2.1 高侧电流感应



$$V_{OUT} = \frac{R_{SENSE} \cdot R_3}{R_1} \cdot I_{CHARGE} = 1 \Omega \cdot I_{CHARGE}$$

Copyright © 2016, Texas Instruments Incorporated

图 34. 高侧电流感应原理图

8.2.1.1 设计要求

高侧电流感应电路（图 34）通常用于在电池充电器中监测充电电流，从而防止过充。有一个感应电阻器 R_{SENSE} 直接连接到电池。此系统需要一个具有轨至轨输入的运算放大器。LMV712-N 是此应用的理想选择，因为它的共模输入范围能达到电源轨。

8.2.1.2 详细设计流程

如图 34 所示，流经感应电阻器 R_{SENSE} 的 I_{CHARGE} 电流将产生等于 V_{SENSE} 的压降。负感应点处的电压现在小于正感应点的电压，此差值与 V_{SENSE} 电压成比例。

LMV712-N 的低偏置电流通过 R_2 时产生的压降很小，因此 LMV712-N 放大器的负输入与负感应输入处于基本相同的电位。

LMV712-N 会检测其输入之间的这个电压误差，并驱使晶体管基极让更多电流通过 Q1，从而增加 R_1 两端的压降，直到 LMV712-N 反相输入与同相输入匹配为止。此时， R_1 上的压降与 V_{SENSE} 匹配。

典型应用 (接下页)

I_G 电流与 I_{CHARGE} 成比例, 并根据公式 1 运行。

$$I_G = V_{RSENSE} / R_1 = (R_{SENSE} \times I_{CHARGE}) / R_1 \quad (1)$$

I_G 也流经增益电阻器 R_3 , 从而产生等于公式 2 的压降。

$$V_3 = I_G \times R_3 = (V_{RSENSE} / R_1) \times R_3 = ((R_{SENSE} \times I_{CHARGE}) / R_2) \times R_3 \quad (2)$$

$$V_{OUT} = (R_{SENSE} \times I_{CHARGE}) \times G$$

其中

$$G = R_3 / R_1 \quad (3)$$

LMV712-N 的另一个通道可用于缓冲 R_3 上的电压以驱动后续各级。

8.2.1.3 应用曲线

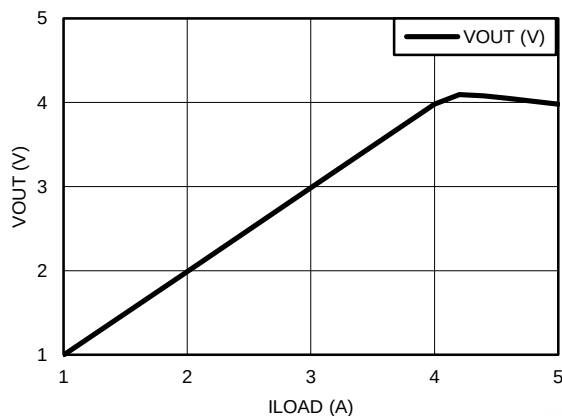
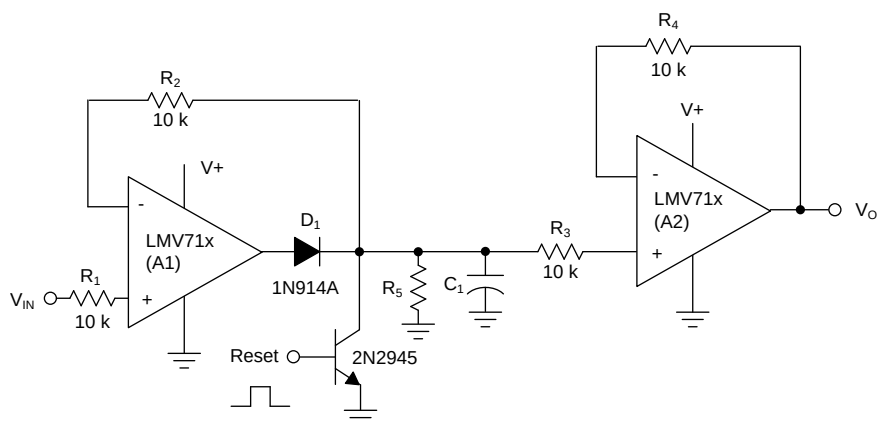


图 35. 高侧电流感应结果

8.2.2 峰值检测器



Copyright © 2016, Texas Instruments Incorporated

图 36. 峰值检测器原理图

8.2.2.1 设计要求

峰值检测器将输出大小等于所施加电流信号的峰值的直流电压。峰值检测器可用于许多应用, 如测试设备、测量仪器、超声波报警系统等。图 36 展示了使用 LMV712-N 的峰值检测器的原理图。该峰值检测器主要由削波器、并联 RC 网络和电压跟随器组成。

典型应用 (接下页)

8.2.2.2 详细设计流程

施加至 V_{IN} 的交流电压源会将电容器 **C1** 充电至输入的峰值。二极管 **D1** 会执行正半周期，从而将 **C1** 充电至波形峰值。将 **D1** 放在放大器的反馈环路中可消除 **D1** 的压降，并支持在 **C1** 上准确地检测 V_{IN} 的峰值。当输入波形下降至存储在 **C1** 上的直流峰值以下时，**D1** 会进行反向偏置。**A1** 的低输入偏置电流和 **D1** 的反向偏置可限制 **C1** 的电流泄漏。因此，即使在波形下降至零时，**C1** 仍能保持峰值。**A2** 会进一步隔离 **C1** 上的峰值，同时完善峰值检测器电路：它会充当电压跟随器并在其输出中报告 **C1** 的峰值电压。

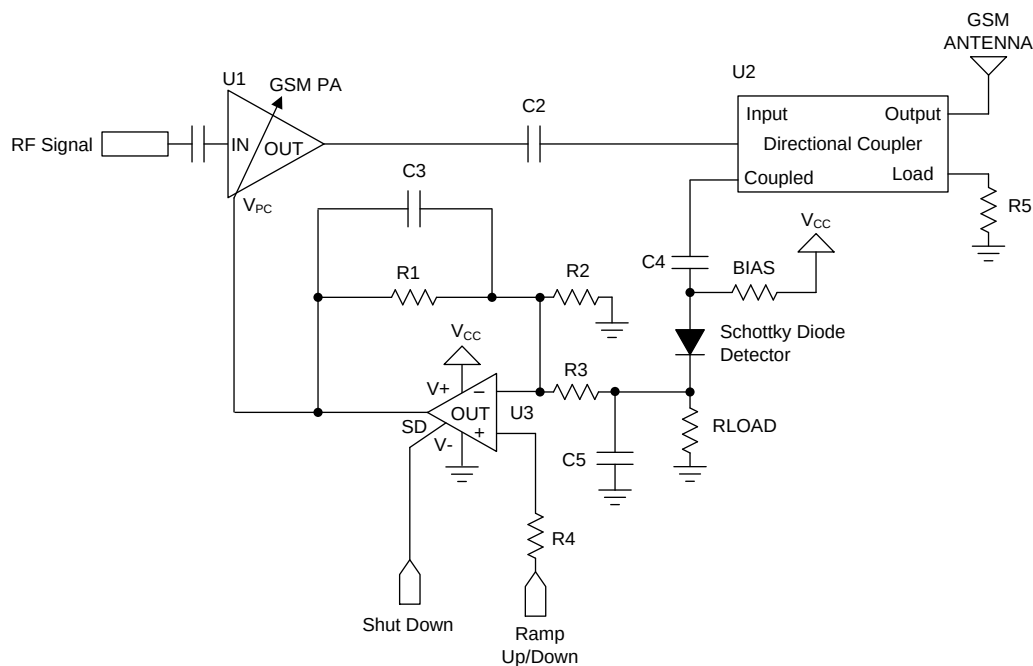
该设计选择了适当的 **R5** 和 **C1**，可确保电容器能够快速充电至 V_{IN} 。在保持阶段，电容器会通过 **C1**、电容器和反向偏置二极管的泄漏或运算放大器偏置电流缓慢放电。在任何情况下，放电时间常数都要远大于充电时间常数。电容器可保持其电压足够长的时间，从而最大限度地减小输出纹波。

在将该电路与电源断开时，电阻器 R2 和 R3 可限制流入 A1 的反相输入和 A2 的同相输入的电流。C1 在断开电源期间的放电电流有可能会损坏运算放大器的输入电路。

通过向复位晶体管施加正脉冲，可将峰值检测器复位。电容器上的电荷会通过接地连接释放出来，检测器会为下一个周期做好准备。

施加至该检测器的最大输入电压必须小于 $(V^+ - V_D)$ ，其中 V_D 是二极管的正向压降。如果大于该值，则必须先将输入电压降低，然后才能施加到该电路。

8.2.3 GSM 功率放大器控制环路



Copyright © 2016, Texas Instruments Incorporated

图 37. GSM 功率放大器控制环路原理图

8.2.3.1 设计要求

图 37 中的控制环路可控制 GSM 手机的输出功率电平。该控制环路用于避免基站接收器的互调，防止与其他手机的互调，以及根据用户设备与基站之间的距离来最大限度地减小功耗。

典型 应用 (接下页)

8.2.3.2 详细设计流程

GSM 功率放大器控制环路中有四个关键组成部分。C 类 R_F 功率放大器可放大 R_F 信号。定向耦合器会将 R_F 功放输出中的少量 R_F 能量耦合至包络检测器二极管。检测器二极管会感应信号电平，并将其整流为直流电平，以指示天线处的信号强度。有一个运算放大器会被用作误差放大器，来处理二极管电压和斜坡电压。该环路会通过该运算放大器来控制功率放大器的增益，并使检测器二极管电压与斜坡电压相等。该电路通过改变斜坡电压来实现功率控制。

LMV712-N 非常适合用作该应用中的误差放大器。LMV712-N 具有一个额外的关断引脚，可将运算放大器切换至关断模式。在关断模式下，LMV712-N 消耗的电流极低。因此，可通过关闭该功率放大器来延长电池寿命。在关断模式下，LMV712-N 会具有三态输出。

9 电源建议

为了正确运行，必须适当地对电源进行去耦。为了对电源线进行去耦，TI 建议将 10nF 电容器尽可能靠近运算放大器电源引脚放置。对于单电源，应在 V^+ 和 V^- 电源引线之间放置一个电容器。对于双电源，应在 V^+ 和接地端之间放置一个电容器，并在 V^- 和接地端之间放置一个电容器。

10 布局

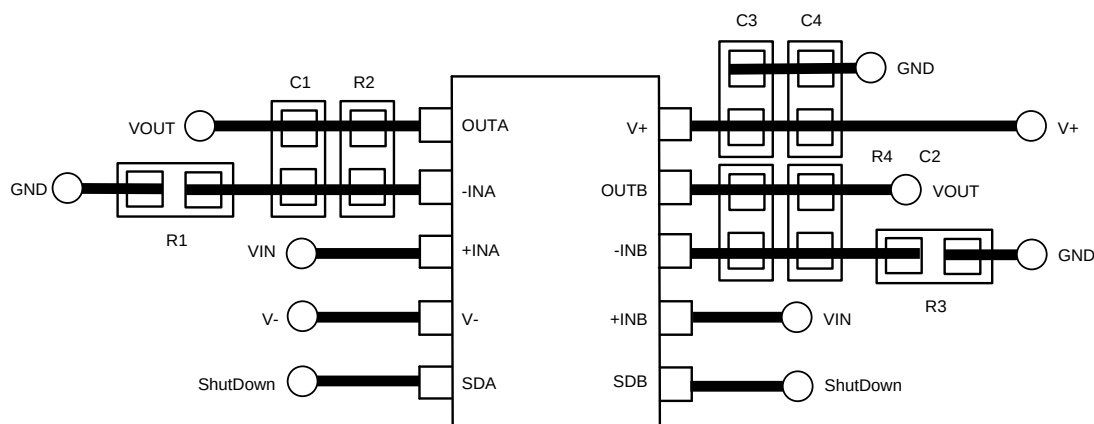
10.1 布局指南

为了正确旁路掉电源，必须考虑印刷电路板上的多个位置。必须在放大器的电源被引入电路板的位置放置一个 6.8 μ F 或更大的钽电容器。必须在尽可能靠近放大器电源引脚的位置放置另一个 0.1 μ F 的陶瓷电容器。如果放大器在单电源供电的情况下运行，则只需要使用 0.1 μ F 的电容器旁路掉 V^+ 引脚。如果放大器在双电源供电的情况下运行，则 V^+ 和 V^- 引脚都必须旁路掉。

最好在印刷电路板上使用接地平面为所有组件提供低电感接地连接。

建议在 LMV712-N 应用电路中使用 0805 或更小尺寸的表面贴装组件。设计人员可以利用 DSBGA、WSON 和 VSSOP 微型尺寸来缩小电路板布局，以便节省空间并减少杂散电容。

10.2 布局示例



Copyright © 2016, Texas Instruments Incorporated

图 38. VSSOP 布局示例

11 器件和文档支持

11.1 相关链接

下表列出了快速访问链接。类别包括技术文档、支持和社区资源、工具和软件以及申请样片或购买产品的快速访问链接。

表 1. 相关链接

部件	产品文件夹	样片与购买	技术文档	工具和软件	支持和社区
LMV712-N	单击此处	单击此处	单击此处	单击此处	单击此处
LMV712-N-Q1	单击此处	单击此处	单击此处	单击此处	单击此处

11.2 接收文档更新通知

要接收文档更新通知，请导航至 TI.com.cn 上的器件产品文件夹。单击右上角的 [通知我](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

11.3 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商“按照原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

TI E2E™ 在线社区 *TI 的工程师对工程师 (E2E) 社区*。此社区的创建目的在于促进工程师之间的协作。在 e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 *TI 参考设计支持* 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

11.4 商标

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

11.5 静电放电警告



这些装置包含有限的内置 ESD 保护。存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

11.6 术语表

SLYZ022 — *TI 术语表*。

这份术语表列出并解释术语、缩写和定义。

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此产品说明书的浏览器版本，请查看左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMV712LD/NOPB	Active	Production	WSON (NGY) 10	1000 SMALL T&R	Yes	SN	Level-3-260C-168 HR	-40 to 85	A62
LMV712LD/NOPB.A	Active	Production	WSON (NGY) 10	1000 SMALL T&R	Yes	SN	Level-3-260C-168 HR	-40 to 85	A62
LMV712LDX/NOPB	Active	Production	WSON (NGY) 10	4500 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 85	A62
LMV712LDX/NOPB.A	Active	Production	WSON (NGY) 10	4500 LARGE T&R	Yes	SN	Level-3-260C-168 HR	-40 to 85	A62
LMV712MM/NOPB	Active	Production	VSSOP (DGS) 10	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	A61
LMV712MM/NOPB.A	Active	Production	VSSOP (DGS) 10	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	A61
LMV712MMX/NOPB	Active	Production	VSSOP (DGS) 10	3500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	A61
LMV712MMX/NOPB.A	Active	Production	VSSOP (DGS) 10	3500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	A61
LMV712MMX/NOPB.B	Active	Production	VSSOP (DGS) 10	3500 LARGE T&R	-	Call TI	Call TI	-40 to 85	
LMV712Q1MM/NOPB	Active	Production	VSSOP (DGS) 10	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AUA
LMV712Q1MM/NOPB.A	Active	Production	VSSOP (DGS) 10	1000 SMALL T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AUA
LMV712Q1MMX/NOPB	Active	Production	VSSOP (DGS) 10	3500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AUA
LMV712Q1MMX/NOPB.A	Active	Production	VSSOP (DGS) 10	3500 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	AUA
LMV712TL/NOPB	Active	Production	DSBGA (YPA) 10	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AU2A
LMV712TL/NOPB.A	Active	Production	DSBGA (YPA) 10	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AU2A
LMV712TLX/NOPB	Active	Production	DSBGA (YPA) 10	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AU2A
LMV712TLX/NOPB.A	Active	Production	DSBGA (YPA) 10	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	AU2A

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LMV712-N, LMV712-N-Q1 :

- Catalog : [LMV712-N](#)
- Automotive : [LMV712-N-Q1](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION



*All dimensions are nominal

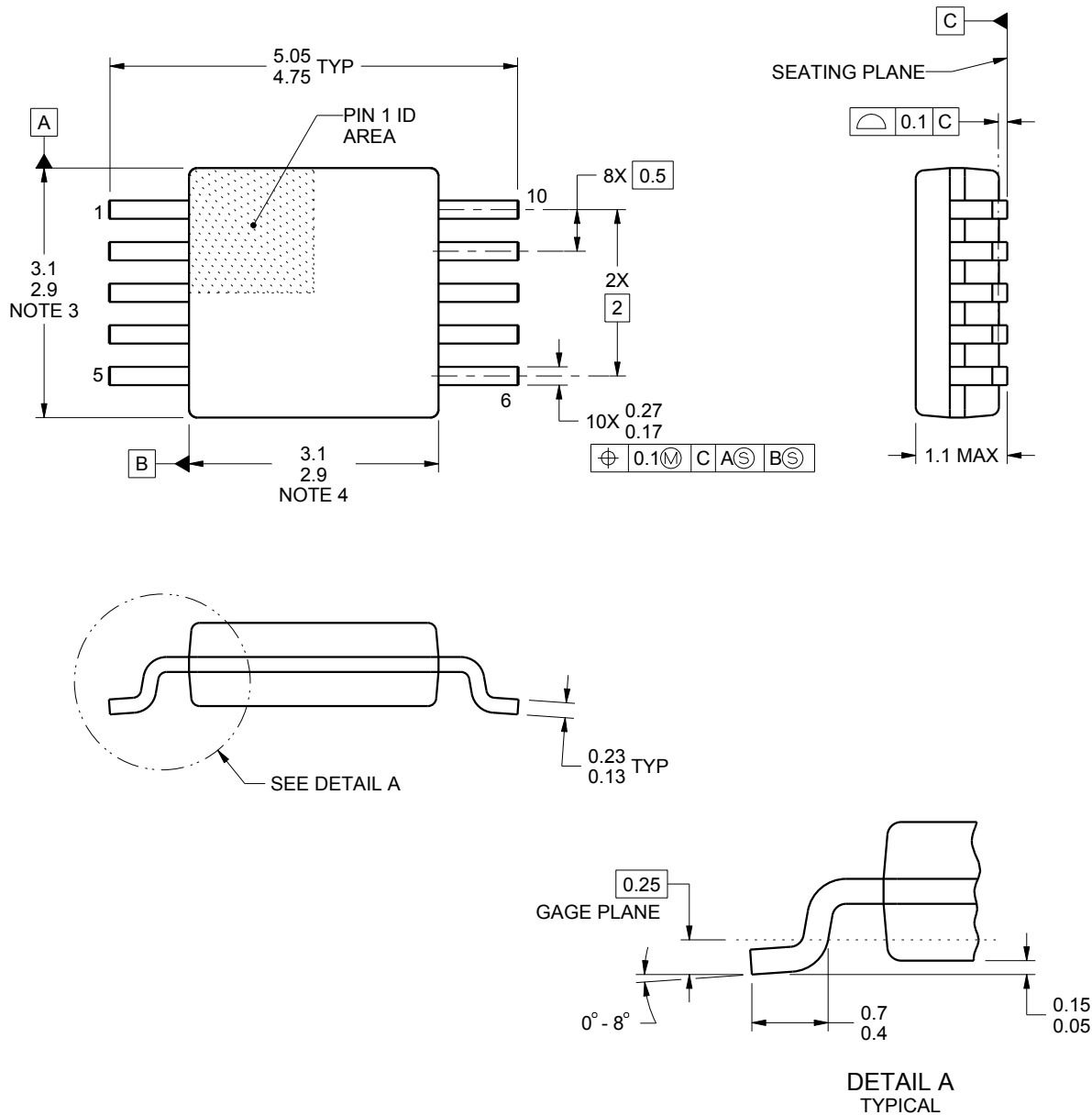
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMV712LD/NOPB	WSOP	NGY	10	1000	177.8	12.4	3.3	3.3	1.0	8.0	12.0	Q1
LMV712LDX/NOPB	WSOP	NGY	10	4500	330.0	12.4	3.3	3.3	1.0	8.0	12.0	Q1
LMV712MM/NOPB	VSSOP	DGS	10	1000	177.8	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV712MMX/NOPB	VSSOP	DGS	10	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV712Q1MM/NOPB	VSSOP	DGS	10	1000	177.8	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV712Q1MMX/NOPB	VSSOP	DGS	10	3500	330.0	12.4	5.3	3.4	1.4	8.0	12.0	Q1
LMV712TL/NOPB	DSBGA	YPA	10	250	178.0	8.4	1.68	2.13	0.76	4.0	8.0	Q1
LMV712TLX/NOPB	DSBGA	YPA	10	3000	178.0	8.4	1.68	2.13	0.76	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMV712LD/NOPB	WSO	NGY	10	1000	208.0	191.0	35.0
LMV712LDX/NOPB	WSO	NGY	10	4500	356.0	356.0	36.0
LMV712MM/NOPB	VSSOP	DGS	10	1000	208.0	191.0	35.0
LMV712MMX/NOPB	VSSOP	DGS	10	3500	367.0	367.0	35.0
LMV712Q1MM/NOPB	VSSOP	DGS	10	1000	208.0	191.0	35.0
LMV712Q1MMX/NOPB	VSSOP	DGS	10	3500	367.0	367.0	35.0
LMV712TL/NOPB	DSBGA	YPA	10	250	208.0	191.0	35.0
LMV712TLX/NOPB	DSBGA	YPA	10	3000	208.0	191.0	35.0



4221984/A 05/2015

NOTES:

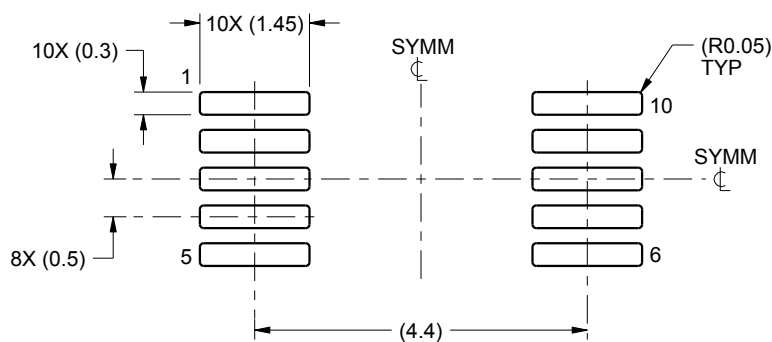
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-187, variation BA.

EXAMPLE BOARD LAYOUT

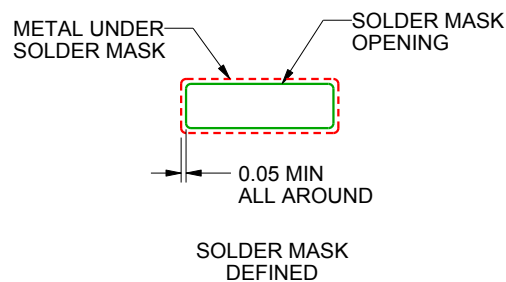
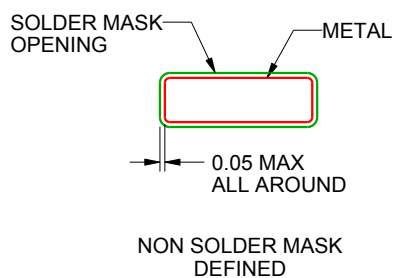
DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
SCALE:10X



SOLDER MASK DETAILS
NOT TO SCALE

4221984/A 05/2015

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

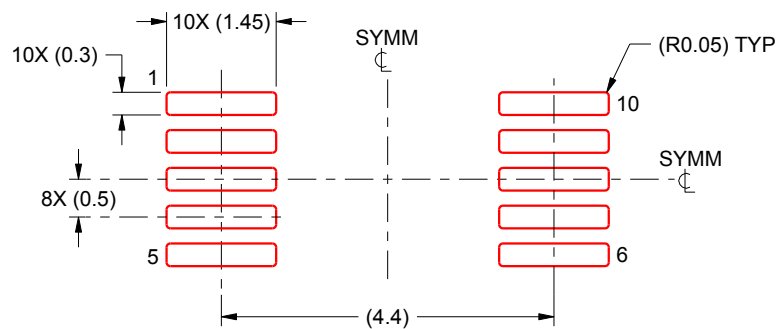
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DGS0010A

VSSOP - 1.1 mm max height

SMALL OUTLINE PACKAGE



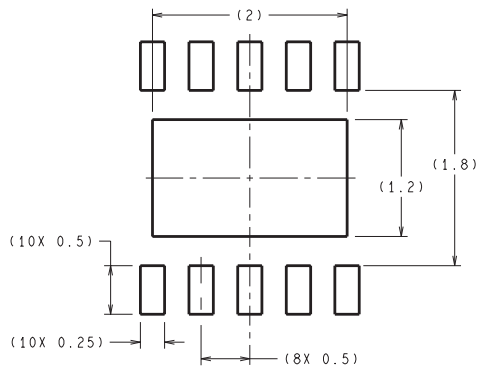
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:10X

4221984/A 05/2015

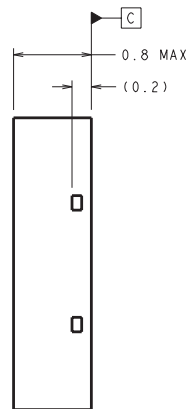
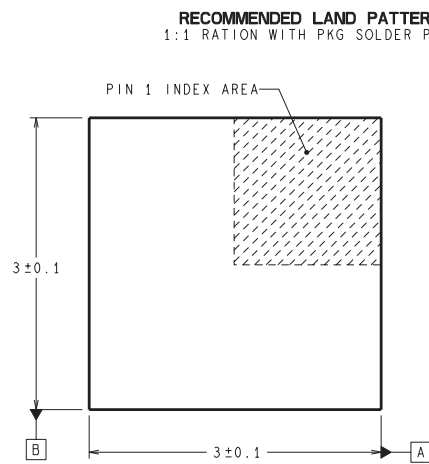
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

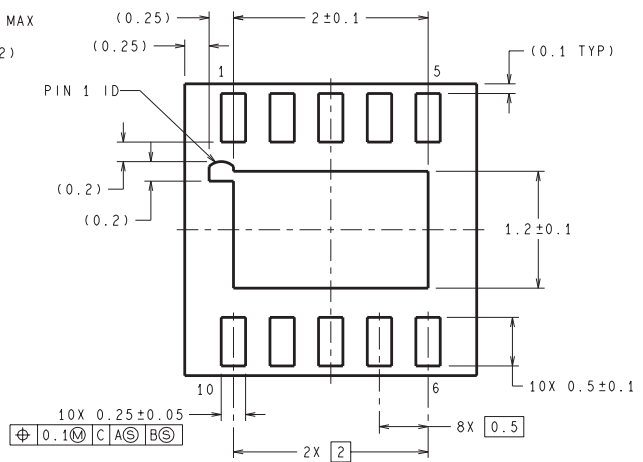
NGY0010A



RECOMMENDED LAND PATTERN
1:1 RATION WITH PKG SOLDER PADS

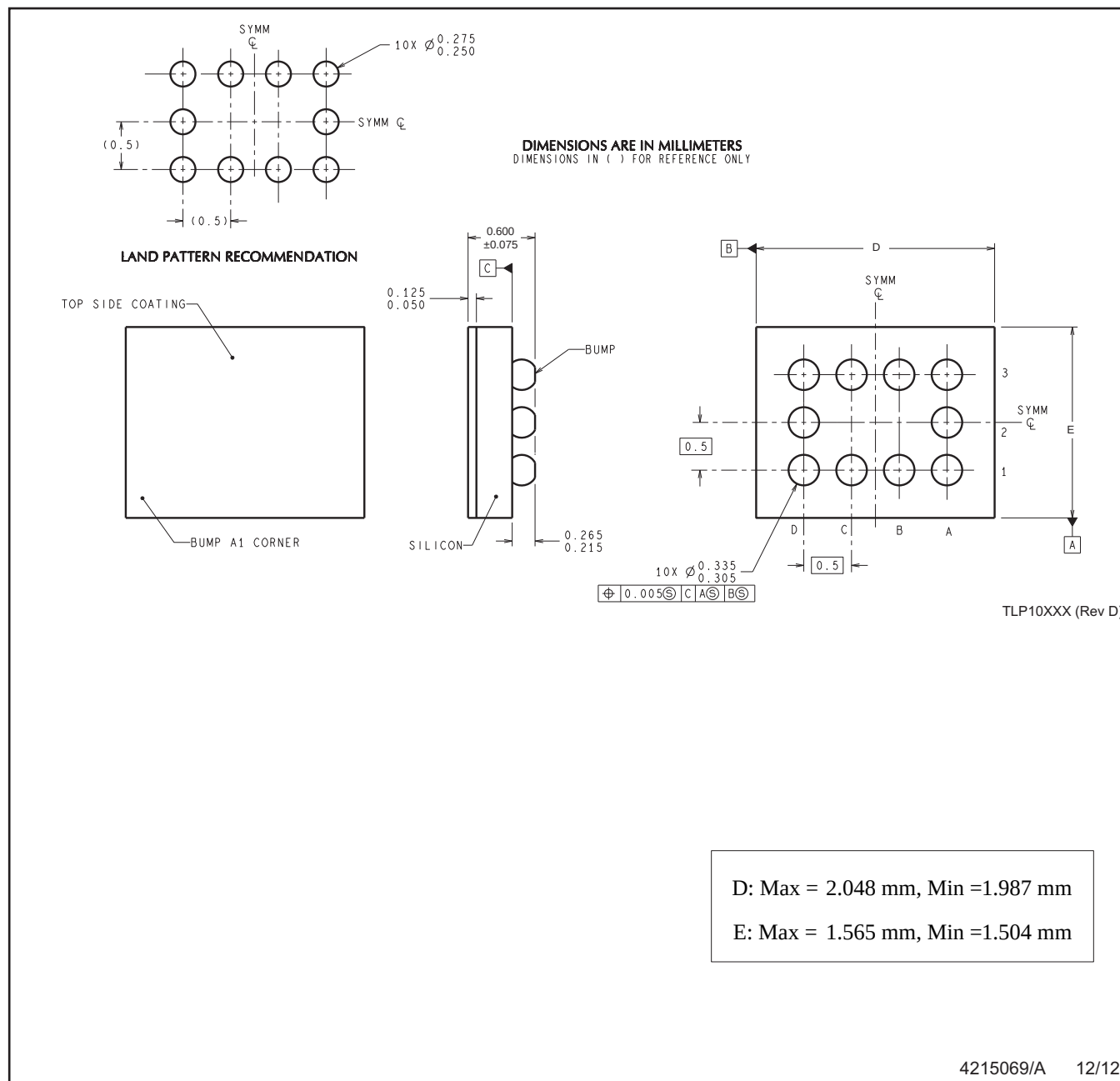


DIMENSIONS ARE IN MILLIMETERS



LDA10A (Rev B)

YPA0010



NOTES: A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
B. This drawing is subject to change without notice.

4215069/A 12/12

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司