LMC604x CMOS 双通道微功耗运算放大器

1 特性

- 典型值（除非另有说明）
- 低电源电流：10 μA/放大器
- 电源电压范围：4.5V 至 15V 单电源
- 超低输入电流：2fA
- 轨到轨输出摆幅
- 输入共模，包括接地

2 应用

- 电池监测与功率调节
- 光电二极管和红外检测器前置放大器
- 硅基传感器系统
- 便携式分析仪器
- pH 探针缓冲放大器
- 火灾与烟雾探测检测系统
- 用于压电式传感器的电荷放大器

3 说明

超低功耗和低输入漏电流是 LMC6041、LMC6042 和 LMC6044 (LMC604x) 的标志。LMC604x 仅提供 2fA（典型值）的输入电流，可使用单电源供电，其输出摆幅可扩展到每个电源轨，其输入电压范围包括接地。

LMC604x 专用于需要超低功耗的系统。此外，这些运算放大器不易发生闩锁效应，具有高输出驱动以及到接地的输出摆幅，不需要外部下拉电阻器，因此非常适合单电源电池供电系统。

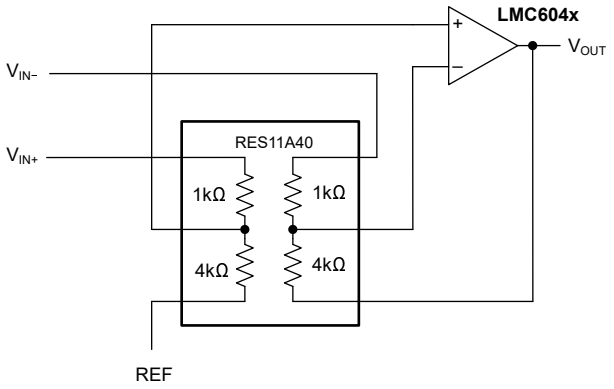
LMC604x 的其他应用包括条码读取器放大器、磁场和电场检测器以及便携式电表。

该器件采用 TI 先进的双聚酯硅栅 CMOS 处理方面的专业技术制造。

器件信息

器件型号	通道数	封装[(1)]
LMC6041	单通道	D（SOIC，8）
		P（PDIP，8）
LMC6042	双通道	D（SOIC，8）
		P（PDIP，8）
LMC6044	四通道	D（SOIC，14）
		N（PDIP，14）

(1) 有关更多信息，请参阅 节 9。



采用 RES11A 的差分放大器应用

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....5
5.4 热性能信息：LMC6041.....6
5.5 热性能信息：LMC6042.....6
5.6 热性能信息：LMC6044.....6
5.7 电气特性.....7
5.8 典型特性.....12
6 应用和实施.....17
6.1 应用信息.....17
6.2 典型应用.....18
6.3 布局.....21
7 器件和文档支持.....23
7.1 接收文档更新通知.....23
7.2 支持资源.....23
7.3 静电放电警告.....23
7.4 术语表.....23
8 修订历史记录.....23
9 机械、封装和可订购信息.....25

Copyright © 2025 Texas Instruments Incorporated

4 引脚配置和功能

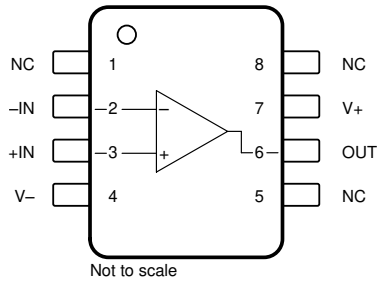


图 4-1. LMC6041：D 封装，8 引脚 SOIC 和 P 封装，8 引脚 PDIP（俯视图）

表 4-1. 引脚功能：LMC6041

引脚		类型	说明
名称	编号		
–IN	2	输入	反相输入
+IN	3	输入	同相输入
NC	1、5、8	_	无连接。保持未连接状态或将该引脚悬空。
OUT	6	输出	输出
V–	4	电源	负（最低）电源
V+	7	电源	正（最高）电源

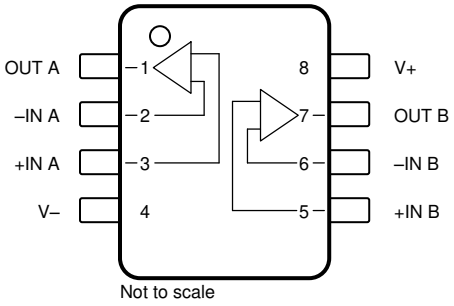


图 4-2. LMC6042：D 封装，8 引脚 SOIC 和 P 封装，8 引脚 PDIP（俯视图）

表 4-2. 引脚功能：LMC6042

引脚		类型	说明
名称	编号		
–IN A	2	输入	反相输入通道 A
–IN B	6	输入	反相输入通道 B
+IN A	3	输入	同相输入通道 A
+IN B	5	输入	同相输入通道 B
OUT A	1	输出	输出通道 A
OUT B	7	输出	输出通道 B
V–	4	电源	负电源
V+	8	电源	正电源

Copyright © 2025 Texas Instruments Incorporated

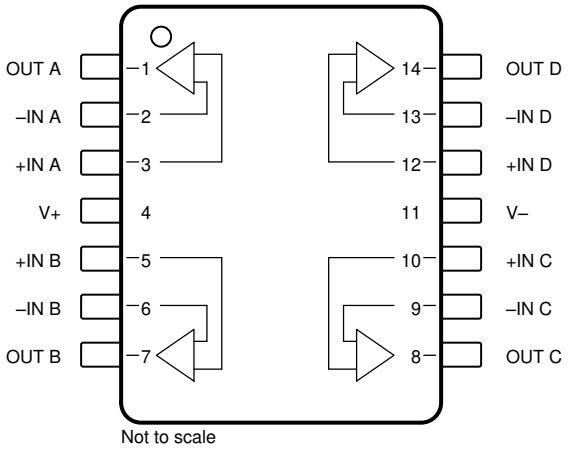


图 4-3. LMC6044：D 封装，14 引脚 SOIC 和 N 封装，14 引脚 PDIP（顶视图）

表 4-3. 引脚功能：LMC6044

引脚		类型	说明
名称	编号		
–IN A	2	输入	反相输入通道 A
–IN B	6	输入	反相输入通道 B
–IN C	9	输入	反相输入通道 C
–IN D	13	输入	反相输入通道 D
+IN A	3	输入	同相输入通道 A
+IN B	5	输入	同相输入通道 B
+IN C	10	输入	同相输入通道 C
+IN D	12	输入	同相输入通道 D
OUT A	1	输出	输出通道 A
OUT B	7	输出	输出通道 B
OUT C	8	输出	输出通道 C
OUT D	14	输出	输出通道 D
V –	11	电源	负电源
V+	4	电源	正电源

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）[(1) (2)]

			最小值	最大值	单位
	差分输入电压			正负电源电压	
V_S	电源电压，V_S = (V+) – (V–)			16	V
I_{SC}	输出短路[(5)]	至 V+		请参阅[(3)]	
		至 V–		请参阅[(4)]	
	输入/输出引脚电压		(V–) – 0.3	(V+) + 0.3	V
	输入引脚处的电流			±5	mA
	输出引脚处的电流			±18	
	电源引脚处的电流			35	
P_D	功率耗散			请参阅[(5)]	
	引线温度（焊接，10s）			260	°C
T_J	结温[(5)]			110	°C
T_{stg}	贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件能够在该等条件下或在任何超出*建议运行条件*的其他条件下正常运行。如果在*建议运行条件*以外，但在*绝对最大额定值*范围以内使用，器件可能无法完全正常运行，这可能会影响器件的可靠性、功能与性能，并且可能缩短器件寿命。
(2) 如果需要军用/航天专用器件，请与 TI 销售办事处/经销商联系以了解供货情况和技术规格。
(3) 当 V+ 大于 13V 时，请勿将输出连接到 V+，否则会对可靠性产生负面影响。
(4) 同时适用于单电源供电模式。在环境温度升高的情况下，持续短路运行可能会导致超过允许的最大结温 (110°C)。输出电流长期超过 ±30mA 会对可靠性产生负面影响。
(5) 最大功率耗散是与 $T_{J(Max)}$、θ_{JA} 和 T_A 相关的函数。任何环境温度下的最大允许功率耗散为 $P_D = (T_{J(Max)} - T_A)/\theta_{JA}$。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)]	±500	V

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V_S	电源电压，V_S = (V+) – (V–)	单电源	4.5		15.5	V
		双电源	±2.25		±7.75	
P_D	功率耗散				请参阅[(1)]	
	额定温度		-40		+85	°C

(1) 要在高温下运行器件，请根据热阻 θ_{JA} 降低器件额定值，且 $P_D = (T_J - T_A)/\theta_{JA}$。

5.4 热性能信息：LMC6041

热指标[1]		LMC6041		单位
		D (SOIC)	P (PDIP)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	165.0	101.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	57.9	52.8	°C/W
$R_{\theta JB}$	结至电路板热阻	62.3	38.4	°C/W
ψ_{JT}	结至顶部特征参数	10.0	18.5	°C/W
ψ_{JB}	结至电路板特征参数	61.5	37.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

5.5 热性能信息：LMC6042

热指标[1]		LMC6042		单位
		D (SOIC)	P (PDIP)	
		8 引脚	8 引脚	
$R_{\theta JA}$	结至环境热阻	165.0	101.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	52.0	52.8	°C/W
$R_{\theta JB}$	结至电路板热阻	56.9	38.4	°C/W
ψ_{JT}	结至顶部特征参数	6.8	18.5	°C/W
ψ_{JB}	结至电路板特征参数	56.1	37.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

5.6 热性能信息：LMC6044

热指标[1]		LMC6044		单位
		D (SOIC)	N (PDIP)	
		14 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	115.0	85.0	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	34.6	28.1	°C/W
$R_{\theta JB}$	结至电路板热阻	34.3	32.8	°C/W
ψ_{JT}	结至顶部特征参数	4.7	15.9	°C/W
ψ_{JB}	结至电路板特征参数	33.7	32.3	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性

在 $T_J = T_A = 25°C$，V+ = 5V，V– = 0V，$V_{CM} = 1.5V$，$V_{OUT} = V_S / 2$ 和 $R_L = 1M\Omega$ 连接到 $V_S / 2$ 时（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
失调电压							
V_{OS}	输入失调电压	LMC604xAI			±1	±3	mV
			T_A = -40°C 至 +85°C			±3.3	
		LMC604xI			±1	±6	
			T_A = -40°C 至 +85°C			±6.3	
dV_{OS}/dT	输入偏移电压漂移	T_A = -40°C 至 +85°C			1.3		μV/°C
PSRR	电源抑制比	正极 5V ≤ V+ ≤ 15V，V_{OUT} = 2.5V	LMC604xAI	68	75		dB
			LMC604xAI， T_A = -40°C 至 +85°C	66			
			LMC604xI	62	75		
			LMC604xI， T_A = -40°C 至 +85°C	60			
		负极 0V ≤ V– ≤ –10V，V_{OUT} = 2.5V	LMC604xAI	84	94		
			LMC604xAI， T_A = -40°C 至 +85°C	83			
			LMC604xI	74	94		
			LMC604xI， T_A = -40°C 至 +85°C	73			
输入偏置电流							
I_B	输入偏置电流				±2		fA
		T_A = -40°C 至 +85°C				±4	pA
I_{OS}	输入失调电流				±1		fA
		T_A = -40°C 至 +85°C				±2	pA
噪声							
e_n	输入电压噪声密度	f = 1kHz			83		nV/√Hz
i_n	输入电流噪声密度	f = 1kHz			12.5		fA/√Hz
THD	总谐波失真	f = 1kHz，增益 = – 5V/V，R_L = 100kΩ，$V_{OUT} = 12V_{pp}$，V+ = 15V			1		%
输入电压							
V_{CM}	共模电压	当 V+ = 5V 和 15V 及 CMRR ≥ 50dB 时， 至正极轨道		(V+) – 2.3	(V+) – 1.9		V
			LMC604xAI， T_A = -40°C 至 +85°C	(V+) – 2.5			
			LMC604xI， T_A = -40°C 至 +85°C	(V+) – 2.4			
		当 V+ = 5V 和 15V 及 CMRR ≥ 50dB 时， 至负极轨道			– 0.4	– 0.1	
			T_A = -40°C 至 +85°C			0	
CMRR	共模抑制比	V+ = 15V， 0V ≤ V_{CM} ≤ 12V	LMC604xAI	68	75		dB
			LMC604xAI， T_A = -40°C 至 +85°C	66			
			LMC604xI	62	75		
			LMC604xI， T_A = -40°C 至 +85°C	60			
输入阻抗							
R_{IN}	输入电阻				>10		TΩ

5.7 电气特性（续）

在 $T_J = T_A = 25°C$，V+ = 5V，V– = 0V，$V_{CM} = 1.5V$，$V_{OUT} = V_S / 2$ 和 $R_L = 1M\Omega$ 连接到 $V_S / 2$ 时（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
开环增益							
A_{OL}	开环电压增益	拉电流，V+ = 15V，7.5V ≤ V_O ≤ 11.5V，R_L = 100kΩ 至 V+ / 2	LMC604xAI	300	1000		V/mV
			LMC604xAI、T_A = –40°C 至 +85°C	200			
			LMC604xI	300	1000		
			LMC604xI，T_A = -40°C 至 +85°C	200			
		灌电流，V+ = 15V，2.5V ≤ V_O ≤ 7.5V，R_L = 100kΩ 至 V+ / 2	LMC604xAI	180	500		
			LMC604xAI，T_A = -40°C 至 +85°C	120			
			LMC604xI	90	500		
			LMC604xI，T_A = -40°C 至 +85°C	70			
		拉电流，V+ = 15V，7.5V ≤ V_O ≤ 11.5V，R_L = 25kΩ 至 V+ / 2	LMC604xAI	200	1000		
			LMC604xAI，T_A = -40°C 至 +85°C	160			
			LMC604xI	100	1000		
			LMC604xI，T_A = -40°C 至 +85°C	80			
		灌电流，V+ = 15V，2.5V ≤ V_O ≤ 7.5V，R_L = 25kΩ 至 V+ / 2	LMC604xAI	100	250		
			LMC604xAI，T_A = -40°C 至 +85°C	60			
			LMC604xI	50	250		
			LMC604xI，T_A = -40°C 至 +85°C	40			
频率响应							
GBW	增益带宽积	LMC6041			75		kHz
		LMC6042 和 LMC6044			100		
SR	压摆率[1]	V+ = 15V，10V 阶跃，增益= 1	LMC604xAI	0.015	0.02		V/μs
			LMC604xAI，T_A = -40°C 至 +85°C	0.010			
			LMC604xI	0.010	0.02		
			LMC604xI，T_A = -40°C 至 +85°C	0.007			
	串扰	双通道和四通道，V+ = 15V，R_L = 100kΩ，f = 100Hz，V_{OUT} = $12V_{pp}$。			115		dB

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性（续）

在 $T_J = T_A = 25°C$，V+ = 5V，V– = 0V，$V_{CM} = 1.5V$，$V_{OUT} = V_S / 2$ 和 $R_L = 1M\Omega$ 连接到 $V_S / 2$ 时（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
输出							
V_O	电源轨的电压输出摆幅	正电源轨，V+ = 5V，R_L = 100kΩ 至 V+ / 2	LMC604xAI	4.970	4.987		V
			LMC604xAI，T_A = -40°C 至 +85°C	4.950			
			LMC604xI	4.940	4.987		
			LMC604xI，T_A = -40°C 至 +85°C	4.910			
		负电源轨，V+ = 5V，R_L = 100kΩ 至 V+ / 2	LMC604xAI		0.004	0.030	
			LMC604xAI，T_A = -40°C 至 +85°C			0.050	
			LMC604xI		0.004	0.060	
			LMC604xI，T_A = -40°C 至 +85°C			0.090	
		正电源轨，V+ = 5V，R_L = 25kΩ 至 V+ / 2	LMC604xAI	4.920	4.980		
			LMC604xAI，T_A = -40°C 至 +85°C	4.870			
			LMC604xI	4.870	4.980		
			LMC604xI，T_A = -40°C 至 +85°C	4.820			
		负电源轨，V+ = 5V，R_L = 25kΩ 至 V+ / 2	LMC604xAI		0.010	0.080	
			LMC604xAI，T_A = -40°C 至 +85°C			0.130	
			LMC604xI		0.010	0.130	
			LMC604xI，T_A = -40°C 至 +85°C			0.180	
		正电源轨，V+ = 15V，R_L = 100kΩ 至 V+ / 2	LMC604xAI	14.920	14.970		
			LMC604xAI，T_A = -40°C 至 +85°C	14.880			
			LMC604xI	14.880	14.970		
			LMC604xI，T_A = -40°C 至 +85°C	14.820			
		负电源轨，V+ = 15V，R_L = 100kΩ 至 V+ / 2	LMC604xAI		0.007	0.030	
			LMC604xAI，T_A = -40°C 至 +85°C			0.050	
			LMC604xI		0.007	0.060	
			LMC604xI，T_A = -40°C 至 +85°C			0.090	
		正电源轨，V+ = 15V，R_L = 25kΩ 至 V+ / 2	LMC604xAI	14.900	14.950		
			LMC604xAI，T_A = -40°C 至 +85°C	14.850			
			LMC604xI	14.850	14.950		
			LMC604xI，T_A = -40°C 至 +85°C	14.800			
		负电源轨，V+ = 15V，R_L = 25kΩ 至 V+ / 2	LMC604xAI		0.022	0.100	
			LMC604xAI，T_A = -40°C 至 +85°C			0.150	
			LMC604xI		0.022	0.150	
			LMC604xI，T_A = -40°C 至 +85°C			0.200	

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性（续）

在 $T_J = T_A = 25°C$，V+ = 5V，V– = 0V，$V_{CM} = 1.5V$，$V_{OUT} = V_S / 2$ 和 $R_L = 1M\Omega$ 连接到 $V_S / 2$ 时（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
I_{SC}	短路电流	拉电流 V+ = 5V，V_{OUT} = 0V	LMC604xAI	16	22		mA
			LMC604xAI， T_A = -40°C 至 +85°C	10			
			LMC604xI	13	22		
			LMC604xI， T_A = -40°C 至 +85°C	8			
		灌电流 V+ = 5V，V_{OUT} = 0V	LMC604xAI	16	21		
			LMC604xAI， T_A = -40°C 至 +85°C	8			
			LMC604xI	13	21		
			LMC604xI， T_A = -40°C 至 +85°C	8			
		拉电流 V+ = 15V，V_{OUT} = 0V	LMC604xAI	15	40		
			LMC604xAI， T_A = -40°C 至 +85°C	10			
			LMC604xI	15	40		
			LMC604xI， T_A = -40°C 至 +85°C	10			
		灌电流 V+ = 15V，V_{OUT} = 0V	LMC604xAI	24	39		
			LMC604xAI， T_A = -40°C 至 +85°C	8			
			LMC604xI	21	39		
			LMC604xI， T_A = -40°C 至 +85°C	8			

Copyright © 2025 Texas Instruments Incorporated

5.7 电气特性（续）

在 $T_J = T_A = 25°C$，V+ = 5V，V– = 0V，$V_{CM} = 1.5V$，$V_{OUT} = V_S / 2$ 和 $R_L = 1M\Omega$ 连接到 $V_S / 2$ 时（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
电源							
I_Q	静态电流，总计）	V+ = 5V	LMC6041AI		14	20	μA
			LMC6041AI，T_A = -40°C 至 +85°C			24	
			LMC6041I		14	26	
			LMC6041I，T_A = -40°C 至 +85°C			30	
			LMC6042AI		20	34	
			LMC6042AI，T_A = -40°C 至 +85°C			39	
			LMC6042I		20	45	
			LMC6042I，T_A = -40°C 至 +85°C			50	
			LMC6044AI		40	65	
			LMC6044AI，T_A = -40°C 至 +85°C			72	
			LMC6044I		40	75	
			LMC6044I，T_A = -40°C 至 +85°C			82	
		V+ = 15V	LMC6041AI		18	26	
			LMC6041AI，T_A = -40°C 至 +85°C			31	
			LMC6041I		18	34	
			LMC6041I，T_A = -40°C 至 +85°C			39	
			LMC6042AI		26	44	
			LMC6042AI，T_A = -40°C 至 +85°C			51	
			LMC6042I		26	56	
			LMC6042I，T_A = -40°C 至 +85°C			65	
			LMC6044AI		52	85	
			LMC6044AI，T_A = -40°C 至 +85°C			94	
			LMC6044I		52	98	
			LMC6044I，T_A = -40°C 至 +85°C			107	

(1) 指定的数字是正负压摆率中较低的值。

5.8 典型特性

在 V_S = ±7.5V 且 T_A = 25°C 时（除非另有规定）

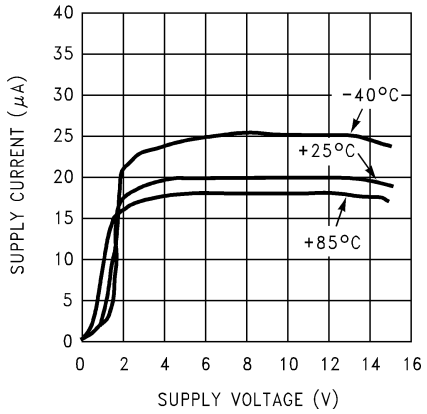


图 5-1. 电源电流与电源电压间的关系

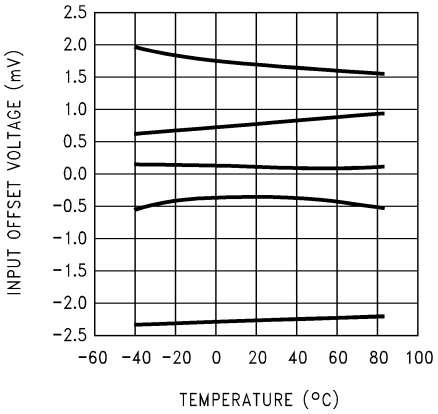


图 5-2. 偏移电压与
五个代表单元的温度

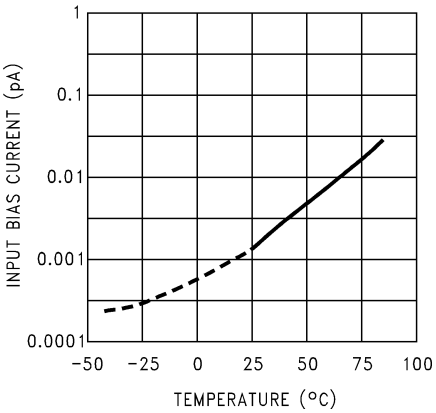


图 5-3. 输入偏置电流与温度间的关系

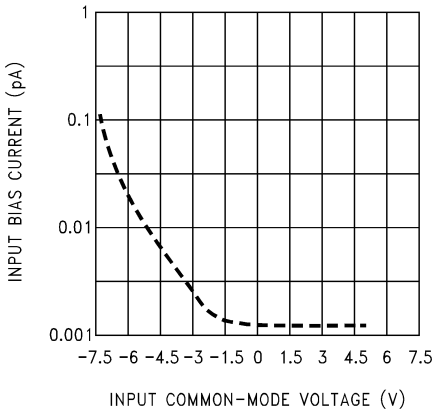


图 5-4. 输入偏置电流
与输入共模电压

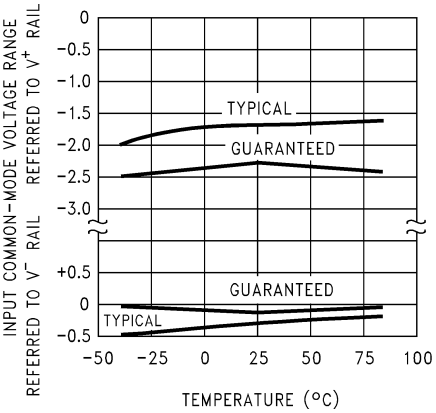


图 5-5. 输入偏置电流电压范围与温度

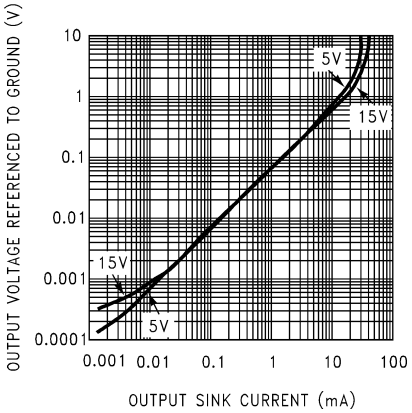


图 5-6. 输出特性灌电流

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在 V_S = ±7.5V 且 T_A = 25°C 时（除非另有规定）

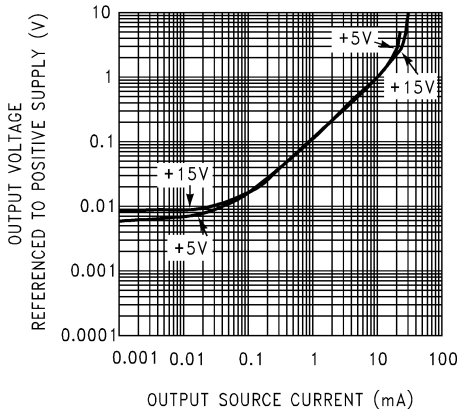


图 5-7. 输出特性电流源

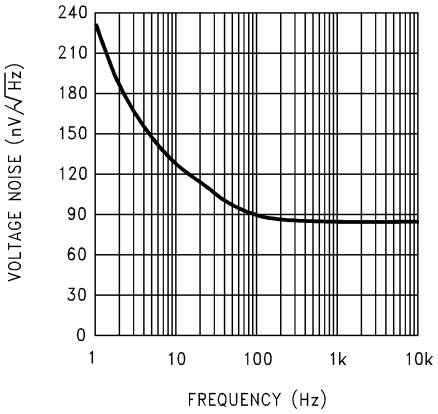


图 5-8. 输入电压噪声与频率间的关系

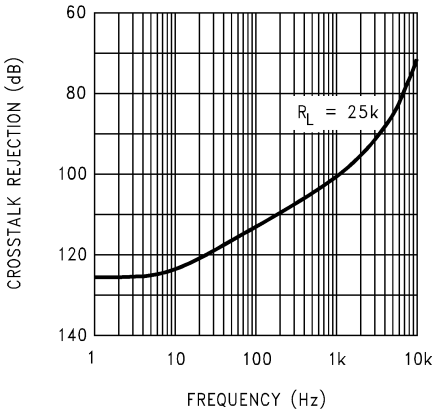


图 5-9. 串扰抑制与频率间的关系

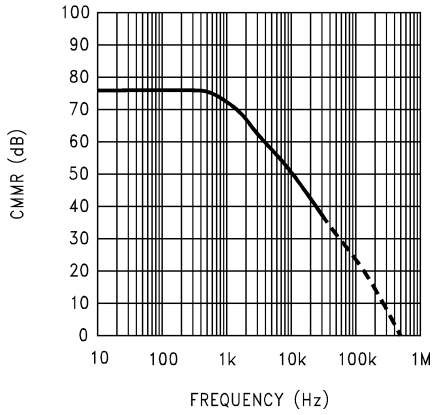


图 5-10. CMRR 与频率间的关系

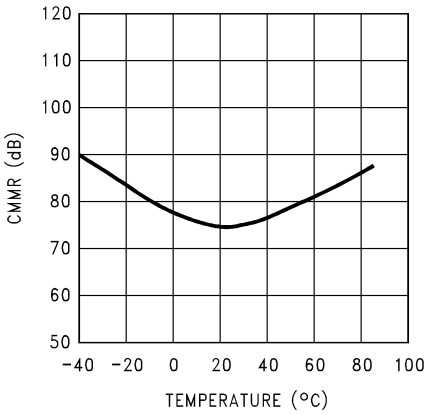


图 5-11. CMRR 与温度间的关系

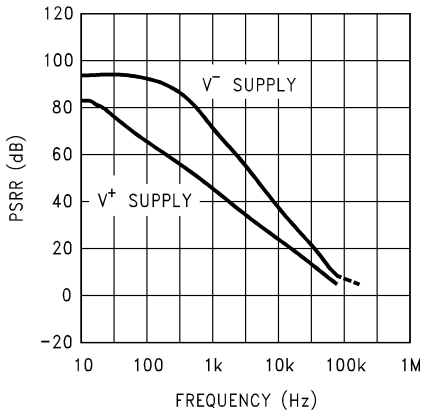


图 5-12. 电源抑制比与频率间的关系

5.8 典型特性（续）

在 V_S = ±7.5V 且 T_A = 25°C 时（除非另有规定）

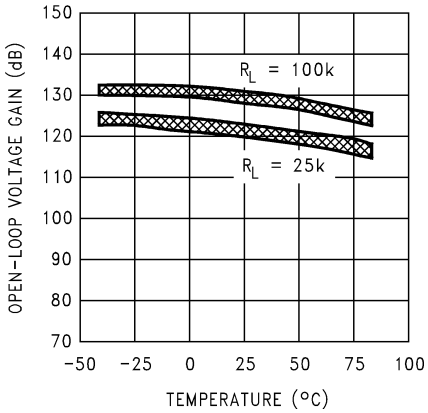


图 5-13. 开环电压增益与温度

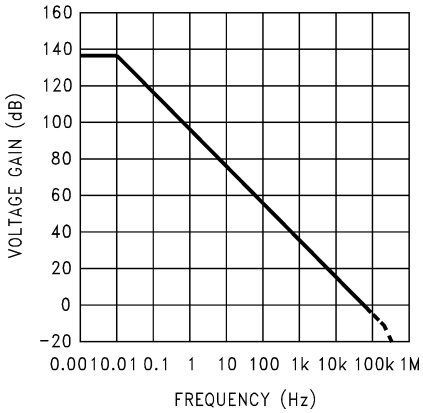


图 5-14. 开环频率响应

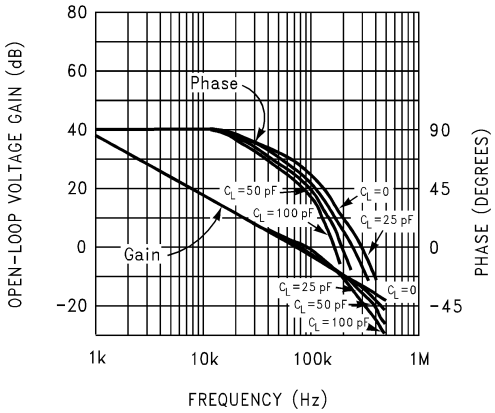


图 5-15. 增益和相位响应与负载电容

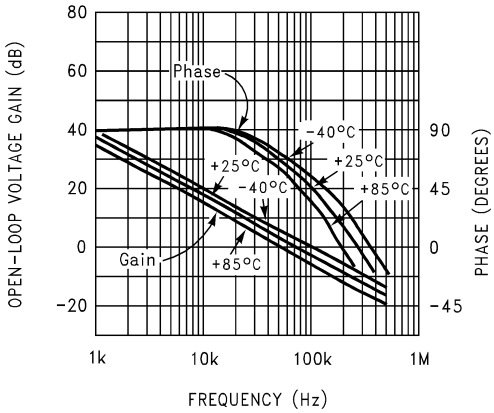


图 5-16. 增益和相位响应与温度

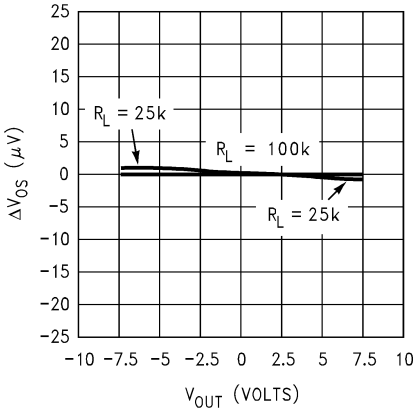


图 5-17. 增益误差（V_{OS} 与 V_{OUT}）

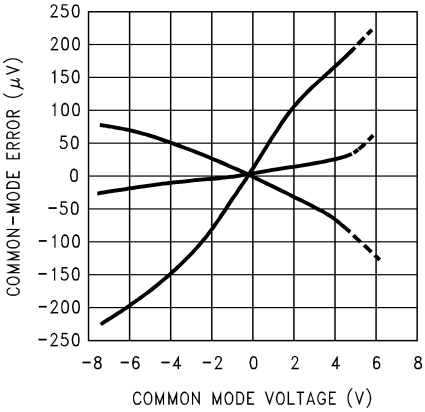


图 5-18. 三个代表单元器件的共模误差与共模电压

Copyright © 2025 Texas Instruments Incorporated

5.8 典型特性（续）

在 V_S = ±7.5V 且 T_A = 25°C 时（除非另有规定）

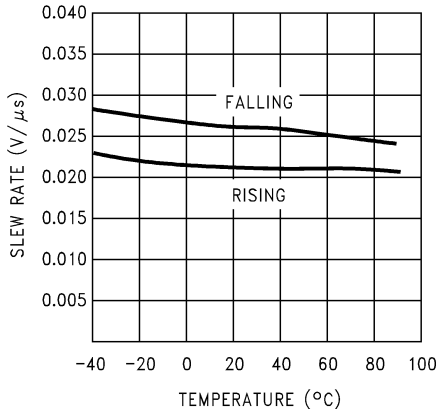


图 5-19. 非反向转换率与温度

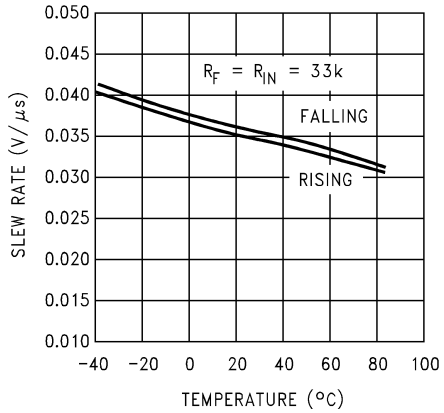


图 5-20. 反向转换率与温度

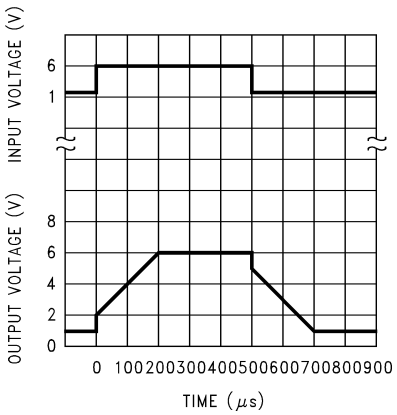


图 5-21. 非反向大信号脉冲响应
(A_V = +1)

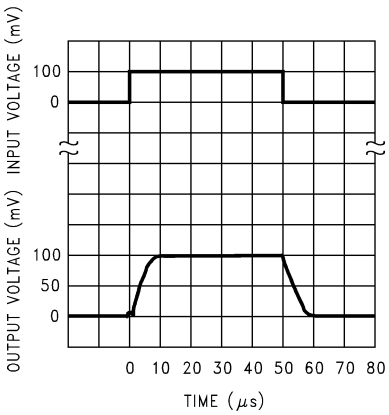


图 5-22. 同相小信号脉冲响应

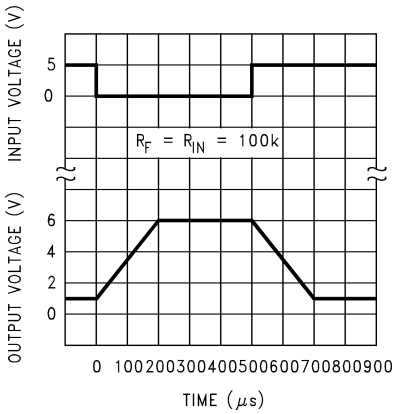


图 5-23. 反相大信号脉冲响应

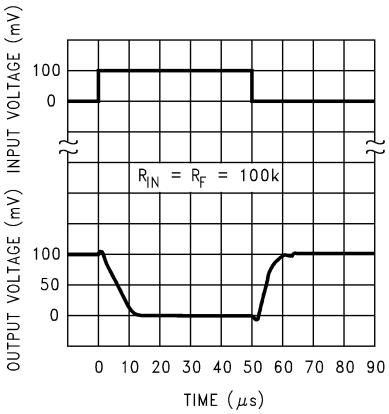


图 5-24. 反相小信号脉冲响应

5.8 典型特性（续）

在 V_S = ±7.5V 且 T_A = 25°C 时（除非另有规定）

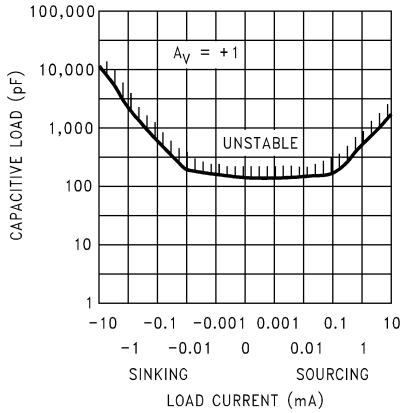


图 5-25. 稳定性与容性负载间的关系

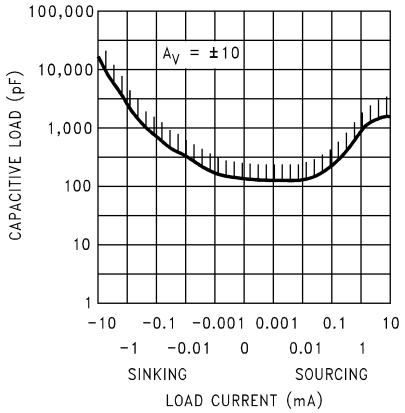


图 5-26. 稳定性与容性负载间的关系

Copyright © 2025 Texas Instruments Incorporated

6 应用和实施

6.1 应用信息

6.1.1 放大器拓扑

LMC604x 采用新型运算放大器设计拓扑，即使在驱动大型负载时也能提轨到轨输出摆幅。相较于传统微功耗功率运算放大器，该器件采用特殊的补偿设计技术，可在更宽的工作条件范围内保持稳定性。这些特性使得 LMC604x 可以支持更轻松的设计，并且比此类超低功耗产品的典型设计速度更快。

6.1.2 对输入电容进行补偿

较大的反馈电阻值通常用于具有超低输入电流的放大器，例如 LMC604x。

尽管 LMC604x 在各种工作条件下都高度稳定，但必须采取某些预防措施，以便在使用大型反馈电阻器时实现所需的脉冲响应。借助于传感器、光电二极管和电路板寄生效应，大型反馈电阻器甚至小的输入电容值器也可减小相位裕度。

需要高输入阻抗时，保护 LMC604x 的输入。保护输入线路不仅可减少漏电，还能降低杂散输入电容（请参见 节 6.3.1.1）。

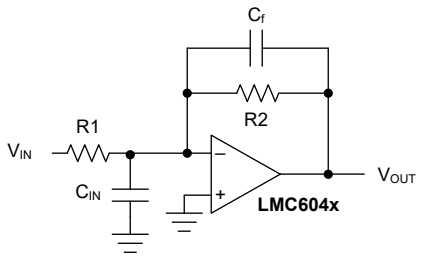


图 6-1. 抵消输入电容的影响

添加电容器来补偿输入电容的影响。在反馈电阻器周围放置一个电容器 C_F（如 图 6-1 所示），以确保：

$$\frac{1}{2\pi R1 C_{IN}} \geq \frac{1}{2\pi R2 C_F} \tag{1}$$

其中

$$R1 C_{IN} \leq R2 C_F \tag{2}$$

通常很难知道 C_{IN} 的确切值，但可以通过对 C_F 进行实验调整来实现所需的脉冲响应。有关输入电容补偿的更多详细讨论、请参阅 LMC660 和 LMC662。

6.1.3 电容负载容差

直接容性负载可减小许多运算放大器的相位裕度。运算放大器输出阻抗和电容负载的组合形成反馈环路中的一个极点。该极点会在放大器的单位增益交叉频率处引起相位滞后，从而导致振荡或欠阻尼的脉冲响应。通过使用一些外部元件，运算放大器可以轻松间接驱动电容负载。图 6-2 展示了一个示例。

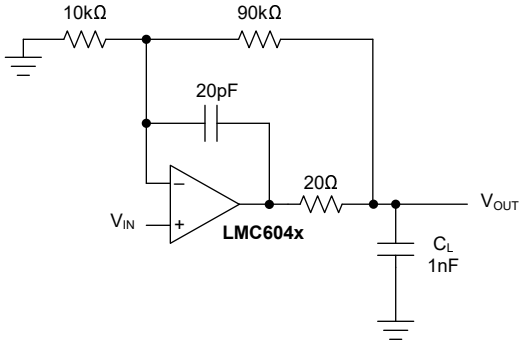


图 6-2. LMC604x 非反向增益 10 放大器，在经过补偿后可处理电容负载

在 图 6-2 的电路中，R1 和 C1 通过将输出信号的高频率元件馈送到放大器的反向输入来抵消相位裕度的损耗，从而保持整个反馈环路中的相位裕度。

通过使用一个到 V^+ 的上拉电阻来增强电容负载驱动能力 (图 6-3)。通常，导通 10 μA 或更高电流的上拉电阻会显著改善电容负载响应。上拉电阻的值必须根据放大器相对于所需输出摆幅的灌电流能力来确定。放大器的开环增益也会受到上拉电阻的影响（请参阅节 5.7）。

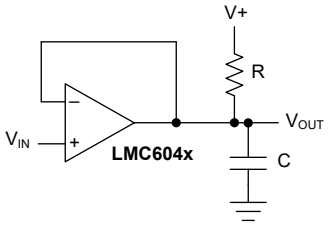


图 6-3. 使用上拉电阻补偿大容性负载

6.2 典型应用

6.2.1 仪表放大器

LMC604x 具有极高的输入阻抗和低功耗，让这些运算放大器非常适合需要电池供电仪表放大器的应用。这些类型的应用示例包括便携式 pH 探针、分析式医疗器械、磁场检测器、气体检测器和硅基压力传感器。

对于共模输入范围相对较低且差分增益在 10 至 1000 范围内的应用，建议使用 图 6-4 中的电路。这款双运放仪表放大器支持对增益和共模抑制修整进行独立调整，且总静态电源电流小于 20 μA。为了保持超高输入阻抗，请使用接地环，并将印刷电路板 (PCB) 布局视为整个系统设计的一个重要部分（请参阅高阻抗作业的印刷电路板布局）。图 6-4 显示了输入电压表示为共模输入 V_{CM} 加差分输入 V_D 的情况。

Copyright © 2025 Texas Instruments Incorporated

输入共模元件的抑制是通过使 R1/R2 的比率等于 R3/R4 实现的。这样可以确保：

$$\frac{R3}{R4} = \frac{R2}{R1} \tag{3}$$

仪表放大器的增益公式如下：

$$V_{OUT} = \frac{R4}{R3}\left(1 + \frac{R3}{R4} + \frac{R2 + R3}{R_0}\right) \tag{4}$$

根据建议的设计指南，应该尽可能减小 R1 到 R4 之间的值差异。最大限度地减少此值差异通常可以改善电阻器温度系数、放大器增益和随温度变化的 CMRR。如果 RN = R1 = R2 = R3 = R4，则增益公式可简化为：

$$V_{OUT} = 2V_D\left(1 + \frac{R_N}{R_0}\right) \tag{5}$$

由于 LMC604x 具有 *零输入*、*零输出* 的性能和轨到轨输出摆幅，动态范围仅限于 0V 到 V_S−2.3V 的输入共模范围，这是室温下最坏的情况。LMC604x 的这一特性使得这些运算放大器非常适合低功耗仪表系统。

图 6-5 显示了专为 100 增益而设计的完整仪表放大器。针对 CMRR 和增益的低灵敏度修整进行了配置。

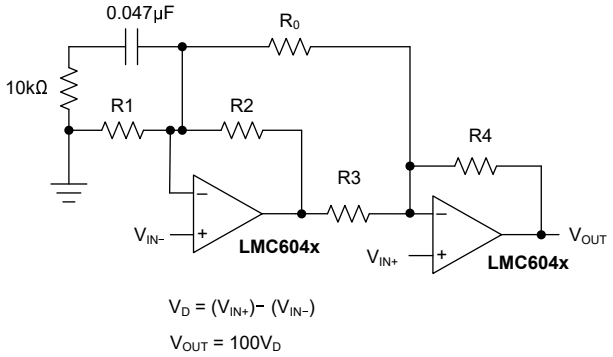


图 6-4. 双运放仪表放大器

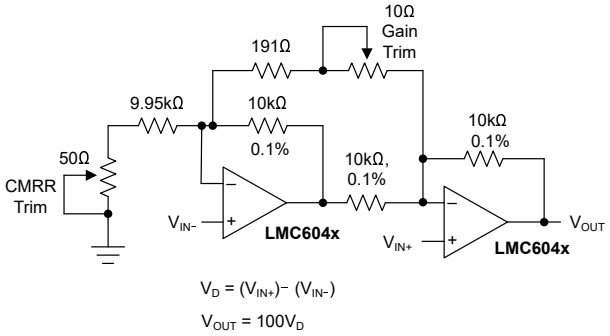


图 6-5. 低功耗双运放仪表放大器

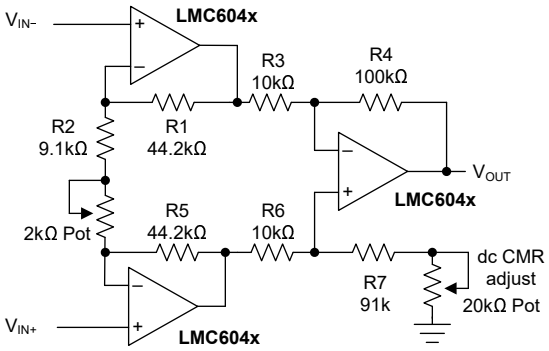


图 6-6. 仪表放大器

6.2.2 低泄漏采样保持

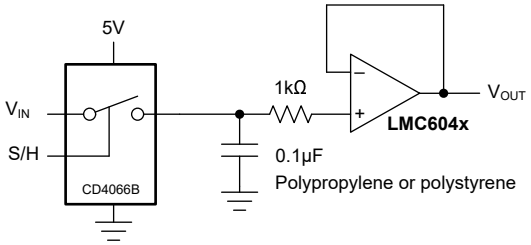


图 6-7. 低泄漏采样保持

6.2.3 方波生成器件

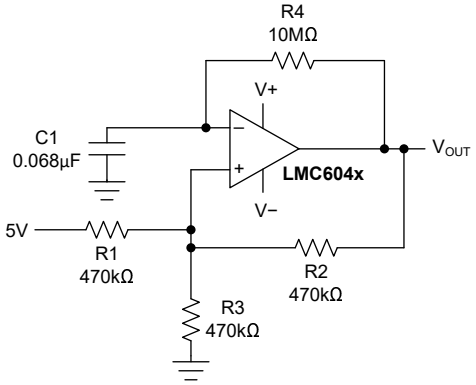


图 6-8. 1Hz 方波振荡器

6.2.4 交流耦合功率电源放大器

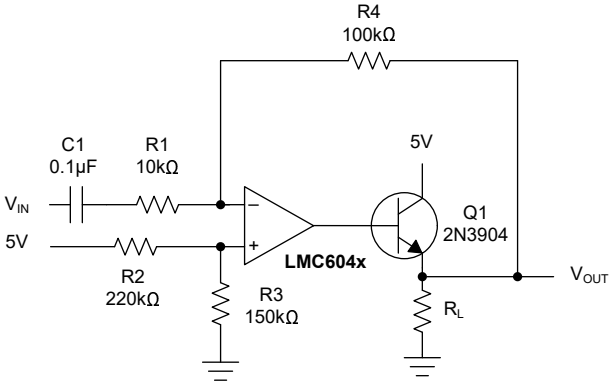


图 6-9. 交流耦合功率电源放大器

Copyright © 2025 Texas Instruments Incorporated

6.3 布局

6.3.1 布局指南

6.3.1.1 适用于高阻抗作业的印刷电路板布局

一般情况下，任何必须以小于 1000pA 泄漏电流运行的电路均需要特殊的印刷电路板 (PCB) 布局。为了充分利用 LMC604x 的超低输入电流（通常为 150fA），出色的布局至关重要。幸运的是，用于实现低泄漏漏电流的技术相当简单。首先，不得忽略 PCB 的表面泄漏，即使有时显示的泄漏电流并不高，看起来似乎可以让人接受，但是在湿度高、遍布灰尘或污染的情况下，用户可以感知到这种表面泄漏。

为了更大限度降低任何表面泄漏造成的影响，可以环绕 LMC604x 的输入端和连接到运算放大器输入端的电容器、二极管、导体、电阻器、继电器端子等其他任何元件的终端，放置一个能够完全覆盖的箔环（另请参见 图 6-14）所示。为了获得显著的效果，请同时在 PCB 的顶部和底部放置防护环。然后，将这种箔连接到与放大器输入电压相同的电压，这是因为处于相同电位的两个点之间不会有漏电流流动。例如，10^{12} 的 PCB 迹线至焊盘电阻通常可视为高阻值电阻，如果迹线是与输入焊盘相邻的 5V 总线，则该电阻可能会泄漏 5pA 的电流。这种泄漏可能导致 LMC604x 的实际性能下降 250 倍。但是，如果防护环保持在 5mV 的输入内，即使电阻为 $10^{11}\Omega$，也仅会产生 0.05pA 的漏电流。有关标准运算放大器配置中使用的防护环典型连接，请参阅 图 6-10 至 图 6-12。

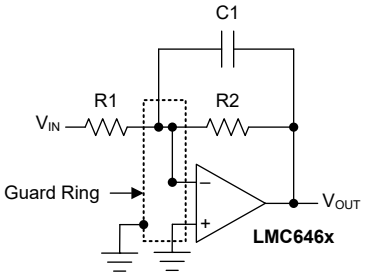


图 6-10. 防护环的典型连接：反相放大器

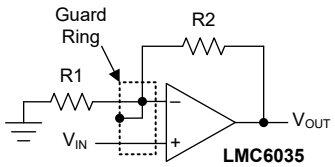


图 6-11. 防护环的典型连接：同相放大器

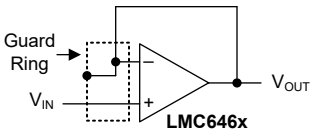
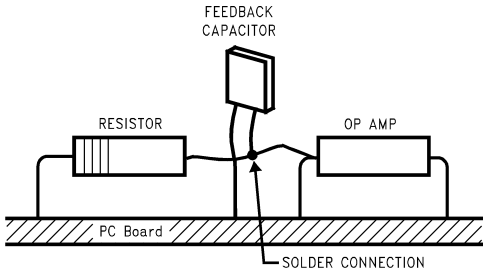


图 6-12. 防护环的典型连接：跟随器

如果仅仅为了几个电路而布置 PCB 并不可行，与其放置防护环，不如采取一种更为巧妙的方法。完全不要将放大器的输入引脚插入 PCB。相反，将引脚向上弯曲到空气中，仅使用空气作为绝缘体，因为空气是出色的绝缘体。在这种情况下，您会放弃 PCB 结构的一些优势，但使用点对点空中布线的确物有所值。图 6-13 展示了一个空中布线示例。



注意：输入引脚从 PCB 上提出并直接焊接到元件上。所有其他引脚均连接到 PCB。

图 6-13. 空中布线

6.3.2 布局示例

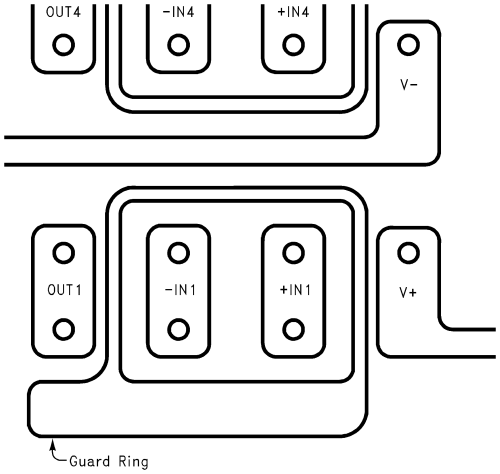


图 6-14. PCB 布局中的防护环示例

Copyright © 2025 Texas Instruments Incorporated

7 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

7.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

7.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

7.3 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

7.4 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

8 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision E (March 2013) to Revision F (March 2025) — **Page**

- 本数据表中添加了 LMC6041 和 LMC6044；之前分别位于 SNOS610E 和 SNOS612D 中 1
- 添加了 *引脚配置和功能* 3
- 添加了 ESD 等级 5
- 添加了 *热性能信息* 6
- 更新了参数名称和符号 7
- 删除了直流 *电气特性* 中的脚注 1 和 2 7
- 将输入电流噪声值从 0.2fA/√Hz 更改为 12.5fA/√Hz 7
- 将总谐波失真从 0.01% 更改为 1% 7
- 将直流*电气特性*中的脚注 3 移至开环电压增益测试条件 7
- 将 LMC604xAI 的 R_L = 100kΩ（拉电流）的开环增益最小值从 400V/mV 更改为 300V/mV 7
- 将 LMC604xAI 的 R_L = 100kΩ（拉电流，T_A = –40°C 至 +85°C）的开环增益最小值从 300V/mV 更改为 200V/mV 7
- 删除了交流*电气特性* 中的脚注 1 和 2 7
- 将交流 *电气特性* 中的脚注 3 测试条件移动到了转换率测试条件 7
- 删除相位裕度 7
- 将交流 *电气特性* 中的脚注 4 移动到了至串扰测试条件 7
- 更新了 *放大器拓扑* 17

Changes from Revision D (March 2013) to Revision E (March 2013) **Page**

- 将美国国家通用数据表的版面布局更改为 TI 格式 20

Copyright © 2025 Texas Instruments Incorporated

9 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC6041AIM/NOPB	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 41AIM
LMC6041AIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41AIM
LMC6041AIMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41AIM
LMC6041AIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41AIM
LMC6041IM/NOPB	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 41IM
LMC6041IMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41IM
LMC6041IMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41IM
LMC6041IMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 41IM
LMC6041IN/NOPB	Obsolete	Production	PDIP (P) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 41IN
LMC6042AIJ	Active	Production	CDIP (NAB) | 8	40 | TUBE	No	Call TI	Level-1-NA-UNLIM	-	LMC6042AIJ
LMC6042AIJ.A	Active	Production	CDIP (NAB) | 8	40 | TUBE	No	Call TI	Level-1-NA-UNLIM	See LMC6042AIJ	LMC6042AIJ
LMC6042AIM/NOPB	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 42AIM
LMC6042AIMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42AIM
LMC6042AIMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42AIM
LMC6042AIMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42AIM
LMC6042AIN/NOPB	Obsolete	Production	PDIP (P) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 42AIN
LMC6042IM/NOPB	Obsolete	Production	SOIC (D) | 8	-	-	Call TI	Call TI	-40 to 85	LMC60 42IM

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LMC6042IMX/NOPB	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42IM
LMC6042IMX/NOPB.A	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42IM
LMC6042IMX/NOPB.B	Active	Production	SOIC (D) | 8	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC60 42IM
LMC6044-MDC	Active	Production	DIESALE (Y) | 0	100 | TUBE	Yes	Call TI	Level-1-NA-UNLIM	-40 to 85	
LMC6044-MDC.A	Active	Production	DIESALE (Y) | 0	100 | TUBE	Yes	Call TI	Level-1-NA-UNLIM	-40 to 85	
LMC6044AIM/NOPB	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 85	LMC6044 AIM
LMC6044AIMX/NOPB	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC6044 AIM
LMC6044AIMX/NOPB.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC6044 AIM
LMC6044AIMX/NOPB.B	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 85	
LMC6044IMX/NOPB	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC6044IM
LMC6044IMX/NOPB.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 85	LMC6044IM
LMC6044IMX/NOPB.B	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	-	Call TI	Call TI	-40 to 85	
LMC6044IN/NOPB	Obsolete	Production	PDIP (N) | 14	-	-	Call TI	Call TI	-40 to 85	LMC6044IN

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

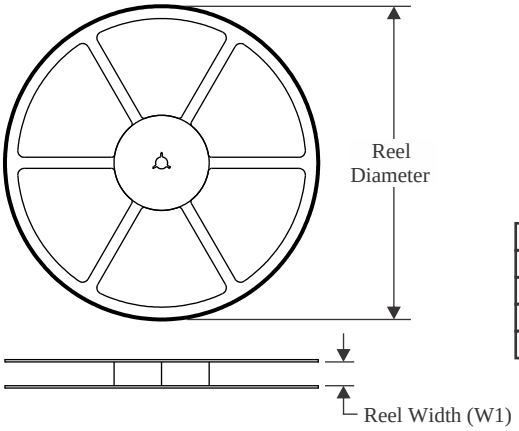
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

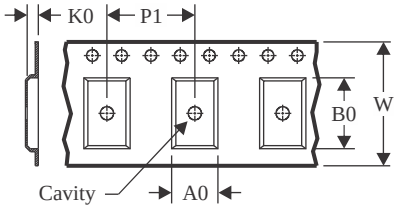
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

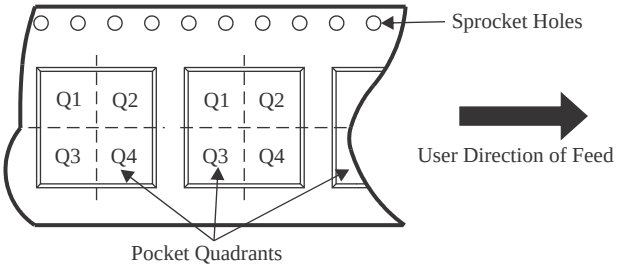


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

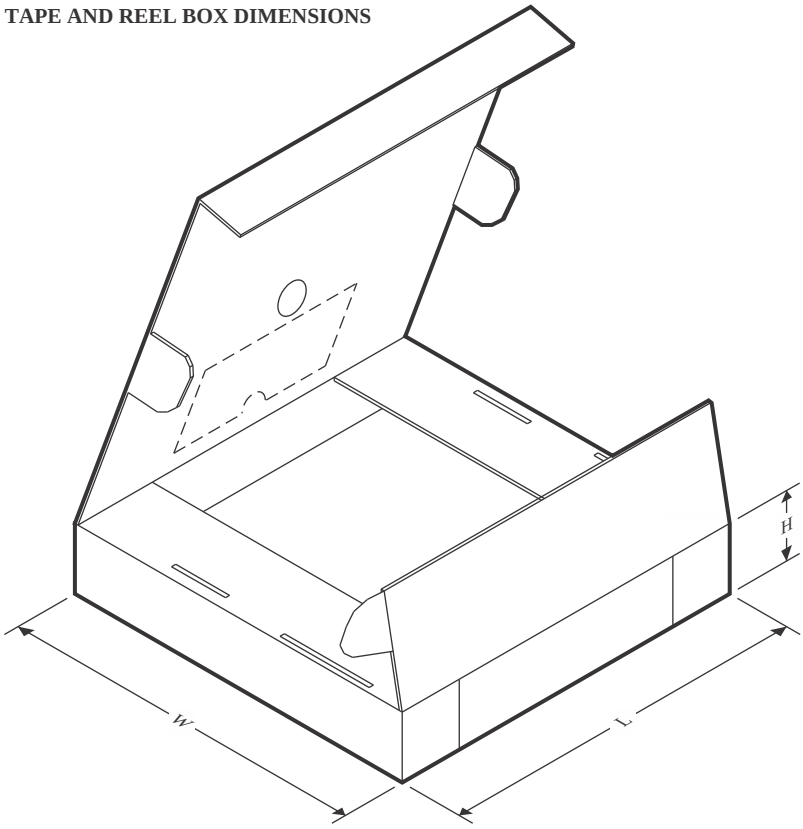
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LMC6041AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMC6041IMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMC6042AIMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMC6042IMX/NOPB	SOIC	D	8	2500	330.0	12.4	6.5	5.4	2.0	8.0	12.0	Q1
LMC6044AIMX/NOPB	SOIC	D	14	2500	330.0	16.4	6.5	9.35	2.3	8.0	16.0	Q1
LMC6044IMX/NOPB	SOIC	D	14	2500	330.0	16.4	6.5	9.35	2.3	8.0	16.0	Q1

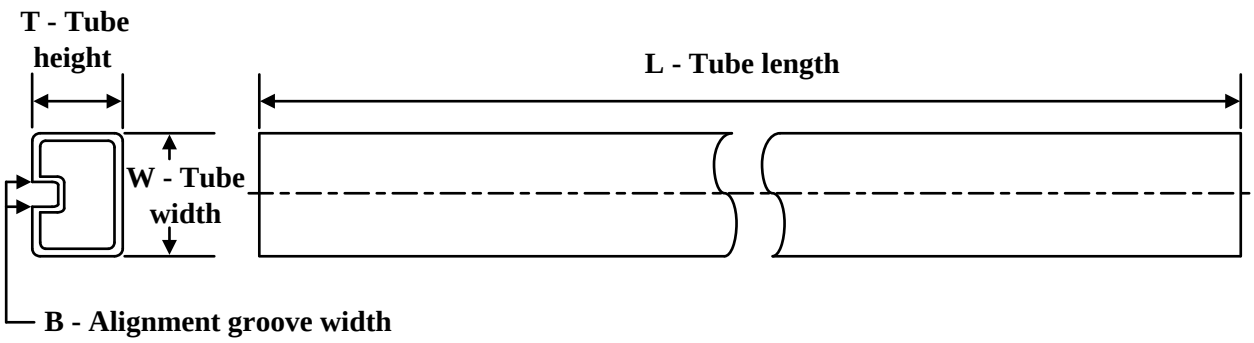
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

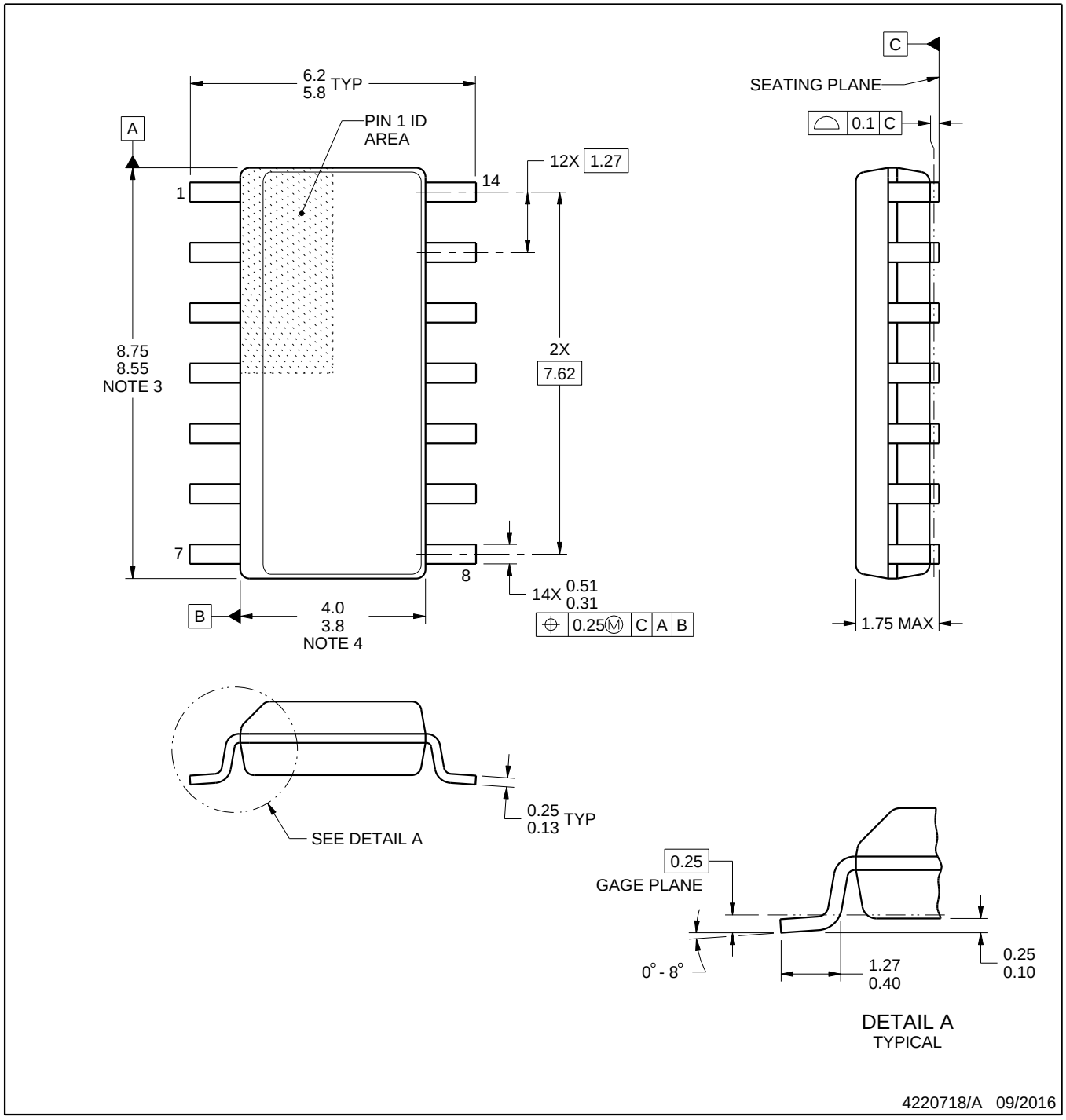
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LMC6041AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMC6041IMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMC6042AIMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMC6042IMX/NOPB	SOIC	D	8	2500	367.0	367.0	35.0
LMC6044AIMX/NOPB	SOIC	D	14	2500	356.0	356.0	35.0
LMC6044IMX/NOPB	SOIC	D	14	2500	367.0	367.0	35.0

TUBE



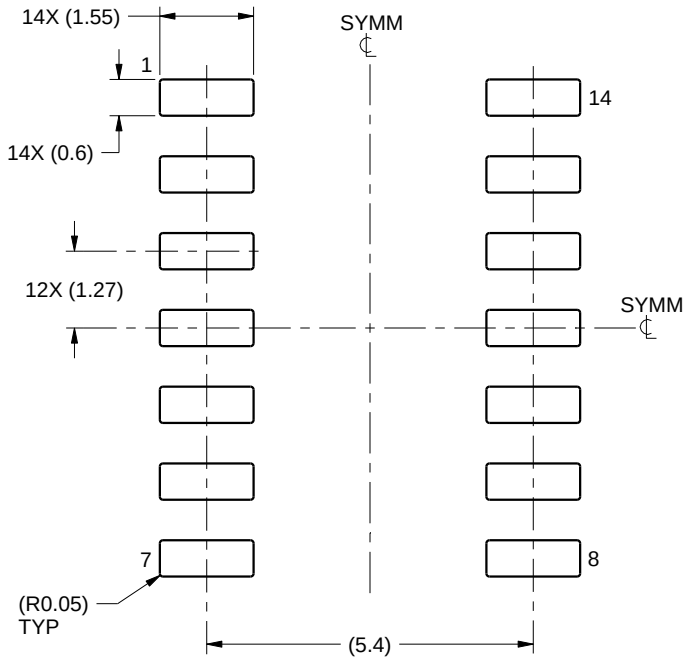
*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
LMC6042AIJ	NAB	CDIP	8	40	502	14	11938	4.32
LMC6042AIJ.A	NAB	CDIP	8	40	502	14	11938	4.32

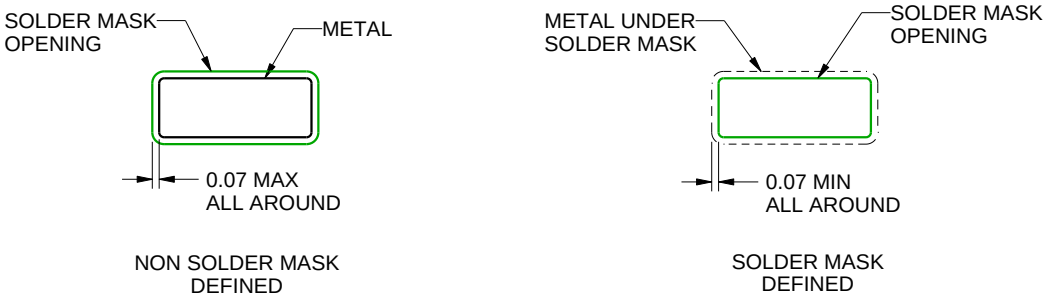


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X

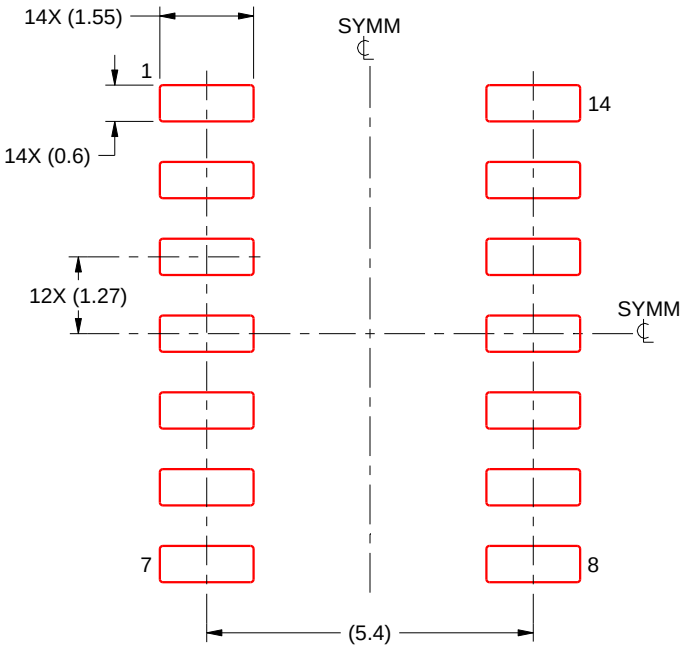


SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



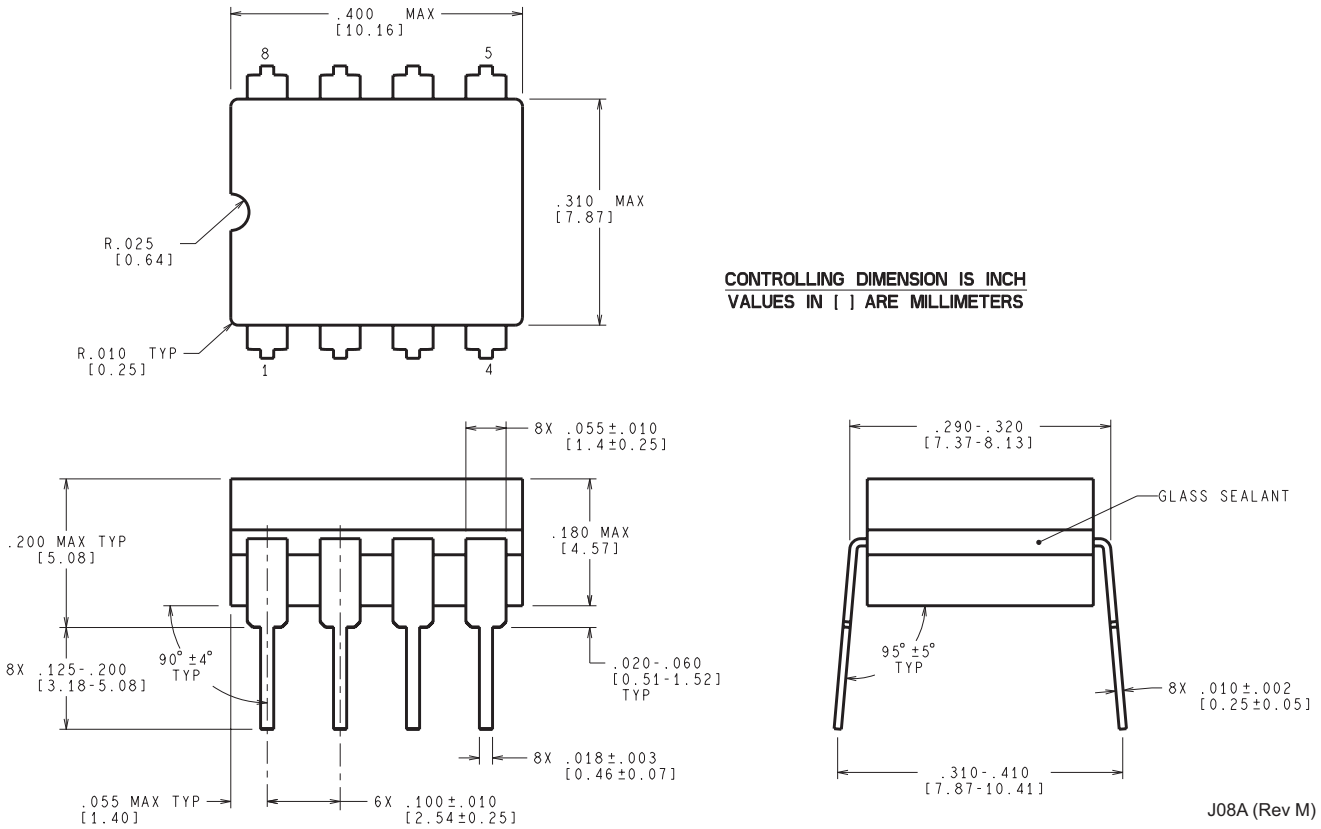
SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

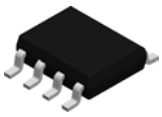
4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

NAB0008A


.400 MAX
[10.16]
8
5
.310 MAX
[7.87]
R.025
[0.64]
R.010 TYP
[0.25]
1
4
CONTROLLING DIMENSION IS INCH
VALUES IN [ ] ARE MILLIMETERS
8X .055±.010
[1.4±0.25]
.200 MAX TYP
[5.08]
.180 MAX
[4.57]
90° ±4°
TYP
8X .125-.200
[3.18-5.08]
.020-.060
[0.51-1.52]
TYP
8X .018±.003
[0.46±0.07]
.055 MAX TYP
[1.40]
6X .100±.010
[2.54±0.25]
.290-.320
[7.37-8.13]
GLASS SEALANT
95° ±5°
TYP
8X .010±.002
[0.25±0.05]
.310-.410
[7.87-10.41]
J08A (Rev M)

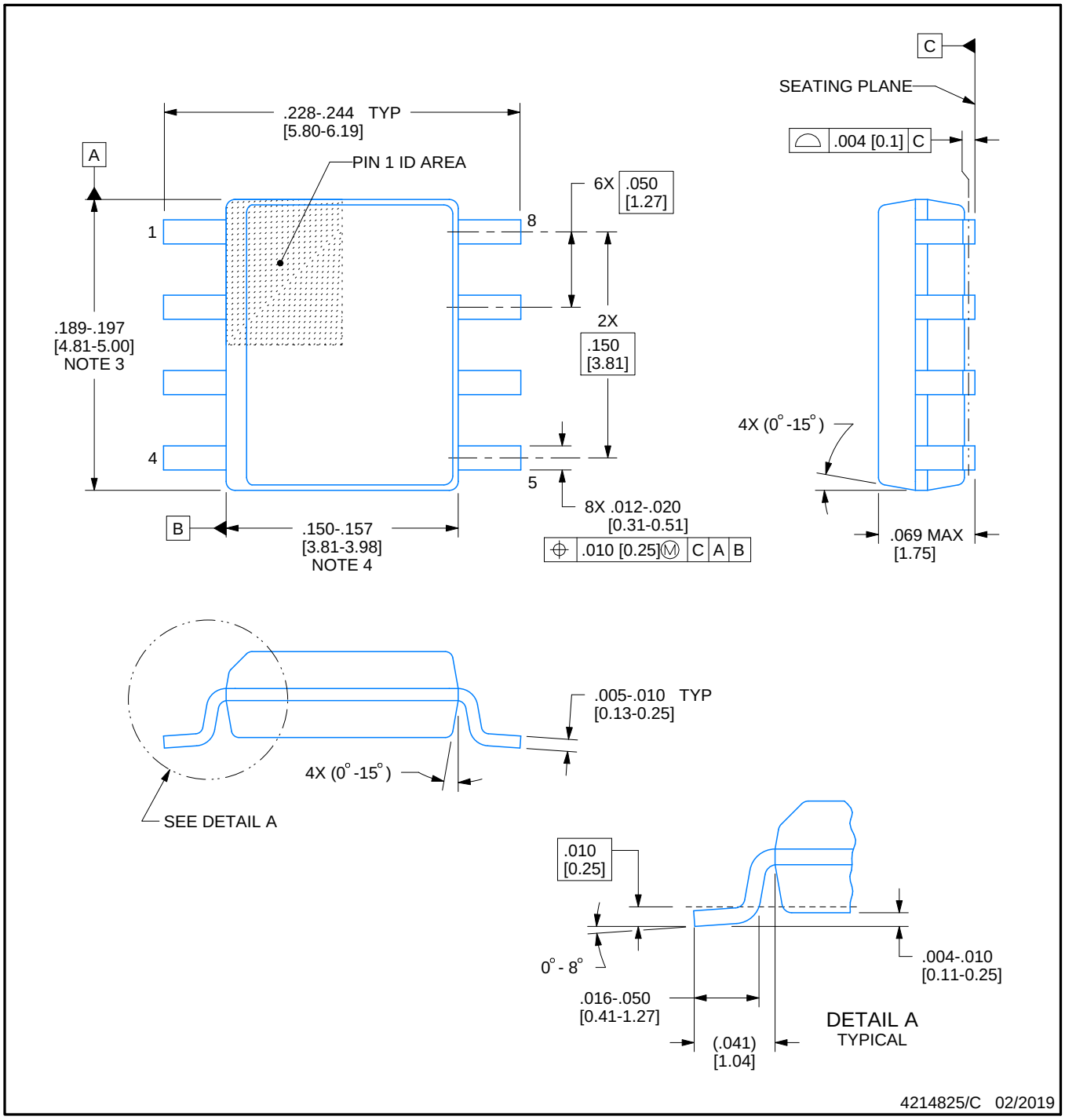


PACKAGE OUTLINE

D0008A

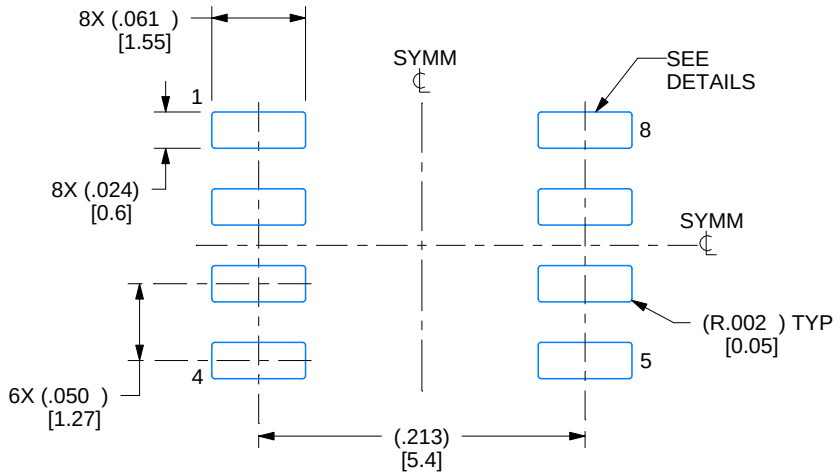
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

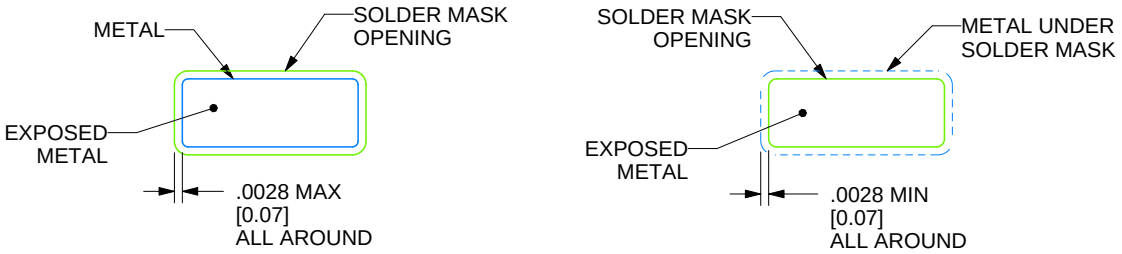


NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

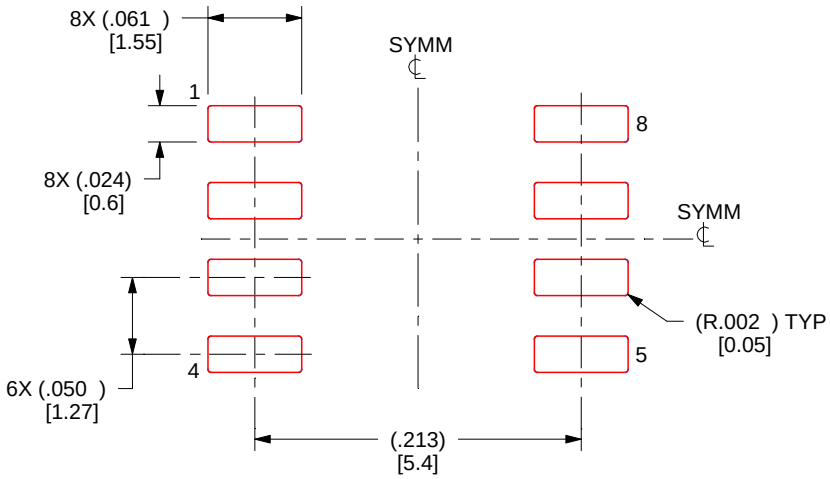


SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



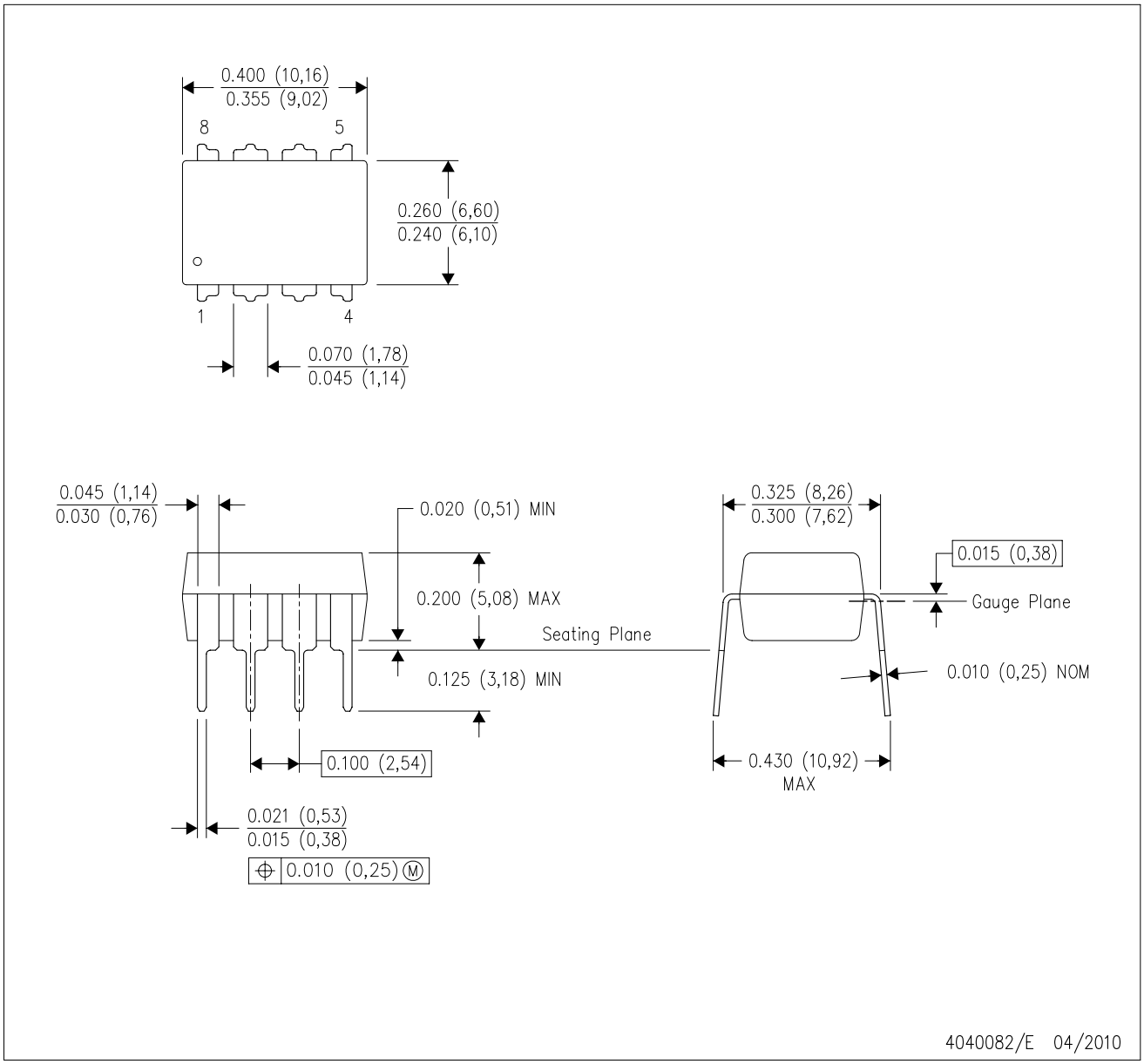
SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

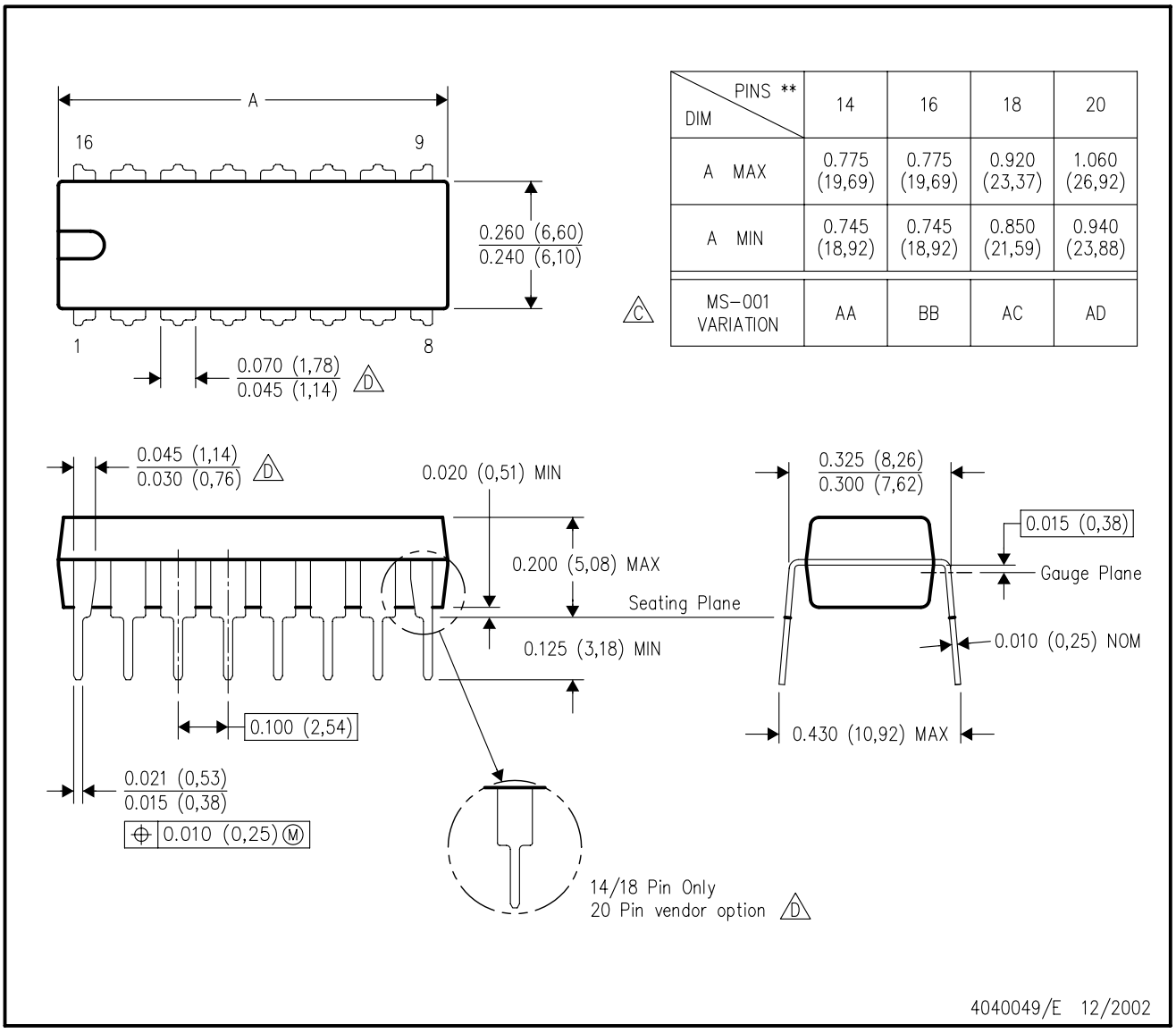
P (R–PDIP–T8) PLASTIC DUAL–IN–LINE PACKAGE



NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001 variation BA.

N (R–PDIP–T**) PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN



DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司