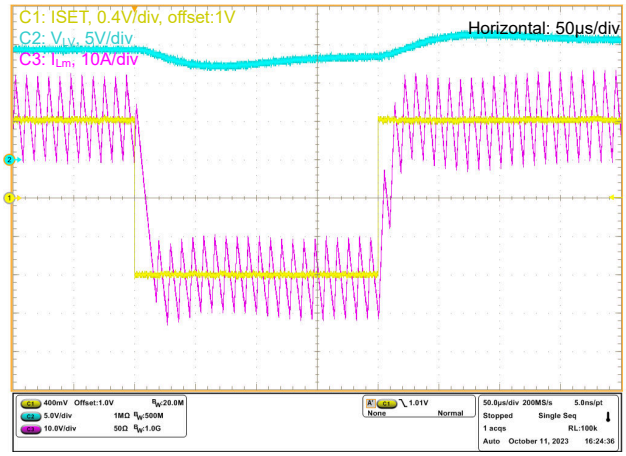
LM5171 双通道双向控制器

1 特性

- 功能安全型
- 高压 (HV) 端口和低压 (LV) 端口的最高额定电压分别为 85V 和 80V
- 双向电流调节的典型精度为 1%
- 通道电流监测的典型精度为 1%
- I^2C 接口用于监测和诊断
- 内置 3.5V 1% 基准电压
- 集成 5V 10mA 辅助电源
- 5A 峰值半桥栅极驱动器
- 可编程或自适应死区时间控制
- 可选择与外部时钟同步的可编程振荡器，频率高达 1MHz
- 独立通道使能控制输入
- 集成电流和电压环路控制
- 可编程逐周期峰值电流限制
- 过热关断
- HV 和 LV 端口过压保护
- 动态可选二极管仿真和强制 PWM 工作模式
- 可编程软启动计时器
- 支持多相和独立通道运行
- 支持紧急关断锁存



具有方向改变功能的电感器电流跟踪

2 应用

- 电池测试系统 (BTS)
- 超级电容或备用电池电源转换器
- 可堆叠高功率降压或升压应用

3 说明

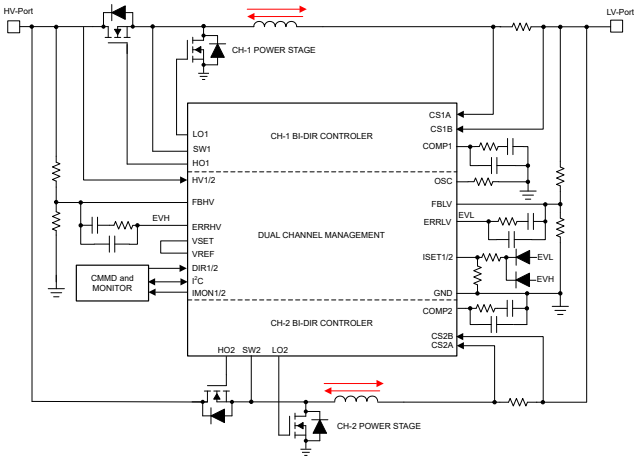
LM5171 控制器可为双通道双向转换器提供高压和精密元件。相关示例包括双电池系统。LM5171 支持多相并行运行，每个相位均具有平衡的电流共享。LM5171 还可以支持独立通道双向运行，因此可用作多相降压/升压或独立降压/升压的独立控制器。

双通道差分电流检测放大器和专用通道电流监测计可实现 1% 的典型精度。稳健的 5A 半桥栅极驱动器能够驱动并联的 MOSFET，从而在每个通道调节更高的功率。控制器可以进行动态编程，从而在二极管仿真模式 (DEM) 或强制 PWM (FPWM) 模式下运行。通用保护特性包括逐周期电流限制、HV 和 LV 端口过压保护，以及过热保护和紧急关断锁存。

器件信息 (1)

器件型号	封装	本体尺寸（标称值）
LM5171	TQFP (48)	7.00mm × 7.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



简化版应用电路

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....3
5 规格.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....6
5.4 热性能信息.....6
5.5 电气特性.....6
5.6 时序要求.....11
5.7 典型特性.....13
6 详细说明.....14
6.1 概述.....14
6.2 功能方框图.....16
6.3 特性说明.....17
6.4 编程.....40
6.5 寄存器.....42
7 应用和实施.....51
7.1 应用信息.....51
7.2 典型应用.....62
7.3 电源相关建议.....80
7.4 布局.....81
8 器件和文档支持.....85
8.1 器件支持.....85
8.2 接收文档更新通知.....85
8.3 支持资源.....85
8.4 商标.....85
8.5 静电放电警告.....85
8.6 术语表.....85
9 修订历史记录.....85
10 机械、封装和可订购信息.....86

Copyright © 2024 Texas Instruments Incorporated

4 引脚配置和功能

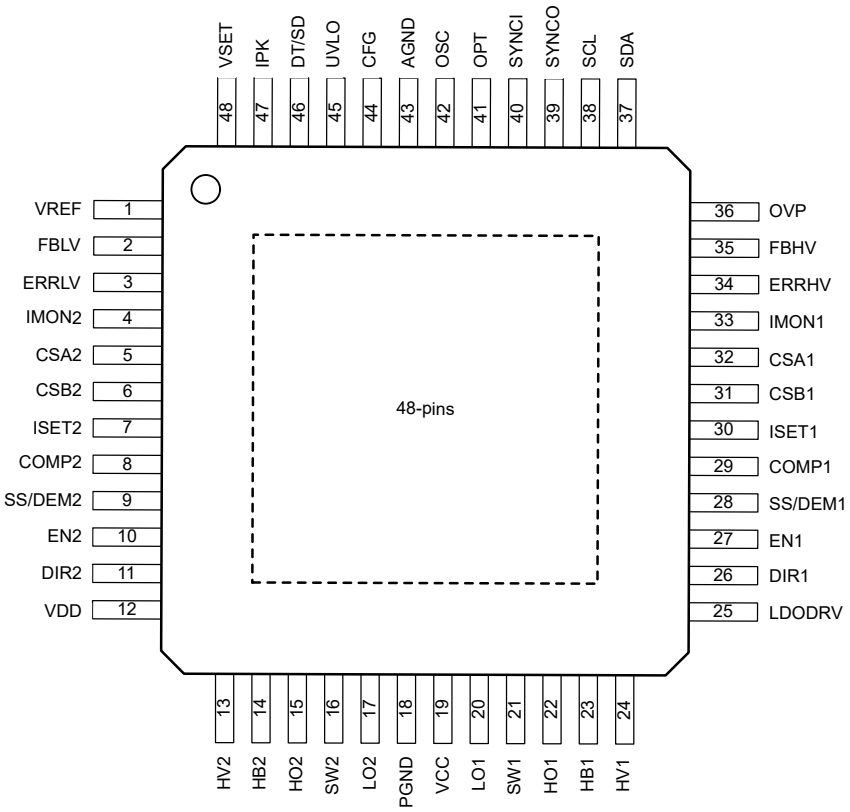


图 4-1. PHP 封装 48 引脚 TQFP 顶视图

表 4-1. 引脚功能

引脚		I/O[(1)]	说明
编号	名称		
1	VREF	P	内置 3.5V +/- 1% 基准电压输出。
2	FBLV	I	降压误差电压放大器的反相输入引脚。
3	ERRLV	O	降压误差电压放大器的输出引脚。
4	IMON2	O	CH-2 电流监测器引脚。
5	CSA2	I	CH-2 差分电流检测输入。
6	CSB2	I	
7	ISET2	I	CH-2 模拟电流编程引脚。
8	COMP2	O	CH-2 跨导 (gm) 误差放大器的输出和 CH-2 PWM 比较器的反相输入。
9	SS/DEM2	I	CH-2 控制器的软启动编程引脚。还会将 CH-2 设置为 DEM 或 FPWM 模式。
10	EN2	I	CH-2 使能引脚。
11	DIR2	I	CH-2 方向命令输入。
12	VDD	P	5V 内部 LDO 的输出。
13	HV2	I	连接到 CH-2 控制器 HV 端口线路电压的输入引脚。
14	HB2	I	CH-2 高侧栅极驱动器自举电源输入。
15	HO2	O	CH-2 高侧栅极驱动器输出。
16	SW2	P	CH-2 开关节点。

表 4-1. 引脚功能（续）

引脚		I/O[(1)]	说明
编号	名称		
17	LO2	O	CH-2 低侧栅极驱动器输出。
18	PGND	G	电源接地引脚。
19	VCC	P	VCC 辅助电源引脚。
20	LO1	O	CH-1 低侧栅极驱动器输出。
21	SW1	P	CH-1 开关节点。
22	HO1	O	CH-1 高侧栅极驱动器输出。
23	HB1	I	CH-1 高侧栅极驱动器自举电源输入。
24	HV1	I	连接到 CH-1 控制器 HV 端口线路电压的输入引脚。
25	LDODRV	O	外部 VCC LDO MOSFET 的控制引脚。
26	DIR1	I	CH-1 方向命令输入。
27	EN1	I	CH-1 使能引脚。
28	SS/DEM1	I	CH-1 控制器的软启动编程引脚。该引脚还可将 CH-1 设置为 DEM 或 FPWM 模式。
29	COMP1	O	CH-1 跨导 (gm) 误差放大器的输出和 CH-1 PWM 比较器的反相输入。
30	ISET1	I	CH-1 模拟电流编程引脚。
31	CSB1	I	CH-1 差分电流检测输入。
32	CSA1	I	
33	IMON1	O	CH-1 电流监测器引脚。
34	ERRHV	O	升压误差电压放大器的输出引脚。
35	FBHV	I	升压误差电压放大器的反相输入引脚。
36	OVP	I	内置过压比较器的输入。
37	SDA	I/O	I^2C 接口的数据。
38	SCL	I	I^2C 接口的时钟。
39	SYNCO	O	时钟同步输出引脚。
40	SYNCI	I	时钟同步输入引脚。
41	OPT	I	多相配置引脚。
42	OSC	I	内部振荡器频率编程引脚。
43	AGND	G	模拟接地基准。
44	CFG	I	I^2C 地址设置和电流监测器模式选择引脚。
45	UVLO	I	UVLO 引脚，也用作控制器-外设使能引脚。
46	DT/SD	I	死区时间编程和紧急锁存关断引脚。
47	IPK	I	峰值电流限制编程引脚。
48	VSET	I	电压误差放大器基准输入引脚。
—	EP	—	封装的裸露焊盘。

(1) 注意：G = 地，I = 输入，O = 输出，P = 电源

Copyright © 2024 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在建议的工作结温范围内[(1)]

		最小值	最大值	单位
输入	HV1、HV2 至 AGND	-0.3	85	V
	HV1、HV2 至 AGND（50ns 瞬态）		90	
	SW1、SW2 至 PGND	-5	85	
	SW1、SW2 至 PGND（20ns 瞬态）		90	
	SW1、SW2 至 PGND（50ns 瞬态）	-16		
	HB1 至 SW1、HB2 至 SW2	-0.3	14	
	HO1 至 SW1、HO2 至 SW2	-0.3	HB+0.3	
	HO1 至 SW1、HO2 至 SW2（20ns 瞬态）	-2		
	LO1、LO2 至 PGND	-0.3	VCC+0.3	
	LO1、LO2 至 PGND（20ns 瞬态）	-2		
	CSA1、CSB1、CSA2、CSB2 至 PGND	-0.3	80	
	CSA1 至 CSB1、CSA2 至 CSB2	-0.3	0.3	
	CFG、DIR1、DIR2、EN1、EN2、FBHV、FBLV、IPK、ISET1、ISET2、OPT、OVP、SCL、SDA、SYNCI、UVLO、VDD、VSET 至 AGND	-0.3	5.5	
	COMP1、COMP2、DT/SD、ERRHV、ERRLV、IMON1、IMON2、OSC、SS/DEM1、SS/DEM2、SYNCO、VREF 至 AGND	-0.3	VDD+0.3	
	LDODRV 至 VCC	-0.3	5	
	VCC 至 PGND	-0.3	14	
	PGND 至 AGND	-0.3	0.3	
结温，T_J [(2)]		-40	150	°C
贮存温度，T_{stg}		-55	150	

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

5.2 ESD 等级

				值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准[(1)] HBM ESD 分类		±2000	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准[(2)]	所有引脚	±500	
			转角引脚（1、12、13、24、25、36、37、48）	±750	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。若部署必要的预防措施，则可以在低于 500V HBM 时进行生产。列为 ±2000V 的引脚实际上可能具有更高的性能。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。如果具备必要的预防措施，则可以在低于 250V CDM 时进行生产。列为 ±500V 的引脚实际上可能具有更高的性能。

5.3 建议运行条件

在推荐的 –40°C 至 150°C 工作结温范围内测得（除非另有说明）[(1)]

		最小值	标称值	最大值	单位
HV 端口（HV1、HV2）	降压模式	3		80	V
HV 端口（HV1、HV2）	升压模式	3		80	V
LV 端口	降压模式	0		75	V
LV 端口	升压模式	1		75	V
VCC	VCC 引脚适用的外部电压	9.5		12	V
T_J	工作结温[(2)]	-40		150	°C
F_{OSC}	振荡器频率	50		1000	kHz
F_{EX_CLK}	与外部时钟频率同步（最低 50kHz）	0.8x F_{OSC}		1.2x F_{OSC}	kHz
F_{EX_CLK}	SYNCI 脉冲	50		0.8/F_{OSC}	ns
t_{DT}	可编程死区时间范围	15		200	ns

(1) *运行额定值*是指器件预期正常工作的条件。有关规格和测试条件，请参阅*电气特性*。
(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

5.4 热性能信息

热指标[(1)]		LM5171 PHP (TQFP) 48 引脚	单位
$R_{\theta JA}$	结至环境热阻	30.7	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	18.8	°C/W
$R_{\theta JB}$	结至电路板热阻	13.5	°C/W
ψ_{JT}	结至顶部特征参数	0.3	°C/W
ψ_{JB}	结至电路板特征参数	13.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	2.5	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅 *半导体和 IC 封装热性能指标* 应用报告。

5.5 电气特性

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV\text{-}Port}$ = 48V 且 $V_{LV\text{-}Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
HV 端口（HV1、HV2）						
$I_{SHUTDOWN1}$	关断模式下的 HV1 引脚电流	V_{UVLO} = 0V			10	μA
$I_{SHUTDOWN2}$	关断模式下的 HV2 引脚电流	V_{UVLO} = 0V			10	μA
$I_{OPERATING}$	运行时的 HV1 和 HV2 引脚电流	V_{UVLO} > 2.6V，V_{VCC} > 9V		1		mA
VCC 辅助电源 (VCC)						
V_{VCC_reg}	VCC LDO 调节设置点	V_{HV1} > 10V	8.55	9	9.45	V
V_{CCUVLO}	VCC 欠压检测	VCC 下降	7.7	8	8.2	V
V_{CCHYS}	VCC UVLO 迟滞	VCC 上升	8.2	8.5	8.7	V
I_{VCC_SD}	关断模式下的 VCC 灌电流	V_{UVLO} = 0V，V_{VCC} = 10V			25	μA

Copyright © 2024 Texas Instruments Incorporated

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV-Port}$ = 48V 且 $V_{LV-Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{VCC_SB}	待机模式下的 VCC 灌电流：无开关	V_{UVLO} > 2.6V，V_{VCC} > 9V，EN1 = EN2 = 0V			10	mA
VDD 模拟辅助电源(VDD)						
V_{VDD}	VDD 电压	V_{UVLO} > 2.6V，V_{VCC} > 9V	4.75	5	5.25	V
V_{DDUV}	VDD 欠压检测	VDD 下降	4.25	4.5	4.75	V
V_{DDHYS}	VDD UVLO 迟滞	VDD 上升至高于 V_{DDUV}	0.1	0.2	0.3	V
I_{VDD}	VDD 拉电流限值	V_{VDD} = 4.6V	10			mA
电压基准 (VREF)						
V_{REF}	电压基准	V_{UVLO} > 2.6V，V_{VCC} > 9V，V_{VDD} > V_{DDUV}	3.465	3.500	3.535	V
I_{VREF}	VREF 拉电流限值	V_{VREF} = 3.5V	2			mA
主器件开/关控制 (UVLO)						
V_{UVLO_TH}	UVLO 解除阈值	UVLO 电压上升	2.4	2.5	2.6	V
I_{HYS}	UVLO 迟滞电流	V_{UVLO} > 2.6V 时的 UVLO 拉电流	21	25	29	μA
V_{RES}	UVLO 关断和 IC 复位电压阈值	UVLO 电压下降	1	1.25	1.5	V
	UVLO 关断解除	UVLO 电压上升至高于 V_{RES}	0.15	0.25	0.35	V
t_{UVLO}	UVLO 2.5V 阈值干扰滤波器	UVLO 上升和下降电压		2.5		μs
t_{VRES}	UVLO 1.25V V_{RES} 阈值干扰滤波器			5	10	μs
	UVLO 内部下拉电流			100		nA
使能输入 EN1 和 EN2						
V_{IL}	使能输入低电平状态	禁用驱动器输出			1.0	V
V_{IH}	使能输入高电平状态	启用驱动器输出	2.0			V
	内部下拉阻抗	EN1、EN2 逻辑输入内部下拉电阻器		1		MΩ
	EN 干扰滤波时间（上升沿和下降沿）			2.5		μs
方向命令（DIR1、DIR2）						
V_{DIR1}、V_{DIR2}	从 LV 端口流向 HV 端口的电流的命令（升压模式 12V 至 48V），分别用于 CH-1 和 CH-2	由外部电路主动拉至低电平			1	V
V_{DIR1}、V_{DIR2}	从 HV 端口流向 LV 端口的电流的命令（降压模式 48V 至 12V），分别用于 CH-1 和 CH-2	由外部电路主动拉至高电平	2			V
V_{DIR1}、V_{DIR2}	待机（无效的 DIR 命令）	DIR 引脚（DIR1 或 DIR2）既不是高电平有效，也不是低电平有效		1.5		V
	DIR 干扰滤波器（上升沿和下降沿）	上升沿和下降沿		10		μs
ISET 输入（ISET1、ISET2）						
	ISET 直流失调电压			1.0		V
G_{ISET}	稳压电感器直流电流检测电压到 ISET 电压的增益	$\lvert V_{CSA} - V_{CSB}\rvert$ = 50mV		25		mV/V
	ISET 内部下拉电流阱			75	200	nA
输出电流监测器（IMON1、IMON2）						
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 50mV，CONFIG = “电感器电流监测器”，V_{DIR} > 2V		2		μA/mV
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 50mV，CONFIG = “电感器电流监测器”，V_{DIR} < 1V		2		uA/mV

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV-Port}$ = 48V 且 $V_{LV-Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 50mV，CONFIG = “输出电流监测器”，V_{DIR} < 1V，占空比 = 0.75	0.475	0.5	0.525	uA/mV
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 10mV，CONFIG = “电感器电流监测器”，V_{DIR} > 2V		2		uA/mV
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 10mV，CONFIG = “电感器电流监测器”，V_{DIR} < 1V	1.96	2	2.04	uA/mV
	IMON1 和 IMON2 电流源的增益与通道电流检测电压间的关系	|CSA-CSB| = 10mV，CONFIG = “输出电流监测器”，V_{DIR} < 1V，占空比 = 0.75	0.475	0.5	0.525	uA/mV
	IMON1 和 IMON2 直流失调电流	|CSA-CSB| = 0mV		50		μA
电流检测放大器（两个通道）						
G_{CS_BK1}	降压模式下放大器输出到电流检测电压的增益	$\|V_{CSA} - V_{CSB}\|$ = 50mV，V_{DIR} > 2V		40		V/V
G_{CS_BST1}	升压模式下放大器输出到电流检测电压的增益	$\|V_{CSA} - V_{CSB}\|$ = 50mV，V_{DIR} < 1V		40		V/V
G_{CS_BK2}	降压模式下放大器输出到电流检测电压的增益	$\|V_{CSA} - V_{CSB}\|$ = 10mV，V_{DIR} > 2V		40		V/V
G_{CS_BST2}	升压模式下放大器输出到电流检测电压的增益	$\|V_{CSA} - V_{CSB}\|$ = 10mV，V_{DIR} < 1V		40		V/V
跨导放大器（COMP1、COMP2）						
Gm	跨导			100		μA/V
I_{COMP}	输出拉电流限值	V_{ISET} = 4V，$\|V_{CSA} - V_{CSB}\|$ = 0mV		250		μA
	输出灌电流限值	V_{ISET} = 0V，降压模式下 $V_{CSA} - V_{CSB}$ = 50mV，或升压模式下 $V_{CSA} - V_{CSB}$ = -50mV		-250		μA
电压环路误差放大器（VSET、LVFB、LVERR、HVFB、HVERR）						
A_{OL}	开环增益	V_{VCC} > 9V，V_{VDD} > V_{DDUV}		80		dB
F_{BW}	单位带宽增益积			2.1		MHz
V_{OS}	输入失调电压				5	mV
V_{ERR_MIN}	最小放大器输出电压	拉电流 2mA	4			V
V_{ERR_MAX}	最大放大器输出电压	灌电流 2mA			0.5	V
PWM 比较器						
	COMP 至输出延迟			50		ns
	COMP 至 PWM 比较器失调电压			1		V
T_{OFF_MIN}	最短关断时间			100	150	ns
峰值电流限制 (IPK)						
G_{IPK_BK1}	在降压模式下，从电流检测电压到 IPK 引脚上给定的逐周期限制阈值电压的增益	V_{IPK} = 3V，V_{DIR} > 2V	45	50	55	mV/V
G_{IPK_BK2}	在降压模式下，从电流检测电压到 IPK 引脚上给定的逐周期限制阈值电压的增益	V_{IPK} = 1V，V_{DIR} > 2V	45	50	55	mV/V
G_{IPK_BST1}	在升压模式下，从电流检测电压到 IPK 引脚上给定的逐周期限制阈值电压的增益	V_{IPK} = 3V，V_{DIR} < 1V	45	50	55	mV/V
G_{IPK_BST2}	在升压模式下，从电流检测电压到 IPK 引脚上给定的逐周期限制阈值电压的增益	V_{IPK} = 1V，V_{DIR} < 1V	45	50	55	mV/V

Copyright © 2024 Texas Instruments Incorporated

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV-Port}$ = 48V 且 $V_{LV-Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
过压保护 (OVP)						
	OVP 阈值		0.99	1	1.01	V
OVP_{HYS}	OVP 迟滞			100		mV
t_{OVP}	OVP 干扰滤波器			5		us
振荡器 (OSC)						
F_{OSC}	振荡器频率 1	R_{OSC} = 41.5kΩ，SYNCI 引脚上无外部时钟信号	90	100	110	kHz
	振荡器频率 2	R_{OSC} = 4.15kΩ，SYNCI 引脚上无外部时钟信号	900	1000	1100	kHz
V_{OSC}	OSC 引脚直流电压	OSC 直流电平		1		V
同步时钟输入 (SYNCI)						
V_{SYNIH}	高电平状态的 SYNCI 输入阈值		2			V
V_{SYNIL}	低电平状态的 SYNCI 输入阈值				1	V
	建立同步的延迟	0.8 x F_{OSC} < F_{SYNCI} < 1.2 x Fosc		200		us
	内部下拉阻抗	V_{SYNCI} = 2.5V		1000		kΩ
同步时钟输出 (SYNCO)						
V_{SYNOH}	SYNCO 高电平状态		2.5			V
V_{SYNOL}	SYNCO 低电平状态				0.4	V
	SYNCO 处于高电平状态时的拉电流	V_{SYNCO} = 2.5V		1		mA
	SYNCO 处于低电平状态时的灌电流	V_{SYNCO} = 0.5V		1		mA
	SYNCO 脉冲宽度		60	90	120	ns
	多相菊花链连接的 SYNCO 脉冲延迟	V_{OPT} > 2V，R_{SYNCO} > 61.9kΩ		90		度数
		V_{OPT} < 1V，R_{SYNCO} > 61.9kΩ		120		度数
自举（HB1、HB2）						
V_{HB-UV}	自举欠压阈值	(V_{HB} – V_{SW}) 电压上升	6	6.5	7	V
$V_{HB-UV-HYS}$	自举欠压迟滞			0.5		V
I_{HB_LK}	自举静态电流	V_{HB} – V_{SW} = 10V，V_{HO} – V_{SW} = 0V			100	μA
高侧栅极驱动器（HO1、HO2）						
V_{OLH}	HO 低电平状态输出电压	I_{HO} = 100mA		0.1		V
V_{OHH}	HO 高电平状态输出电压	I_{HO} = -100mA，V_{OHH} = V_{HB} - V_{HO}		0.15		V
	HO 上升时间（10% 至 90% 脉冲幅度）	C_{LD} = 1000pF		5		ns
	HO 下降时间（90% 至 10% 脉冲幅度）	C_{LD} = 1000pF		4		ns
I_{OHH}	HO 峰值拉电流	V_{HB} – V_{SW} = 10V		4		A
I_{OLH}	HO 峰值灌电流	V_{HB} – V_{SW} = 10V		5		A
低侧栅极驱动器（LO1、LO2）						
V_{OLL}	LO 低电平状态输出电压	I_{LO} = 100mA		0.1		V
V_{OHL}	LO 高电平状态输出电压	I_{LO} = -100mA，V_{OHL} = V_{VCC} - V_{LO}		0.15		V
	LO 上升时间（10% 至 90% 脉冲幅度）	C_{LD} = 1000pF		5		ns
	LO 下降时间（90% 至 10% 脉冲幅度）	C_{LD} = 1000pF		4		ns
I_{OHL}	LO 峰值拉电流	V_{VCC} = 10V		4		A

Copyright © 2024 Texas Instruments Incorporated

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV-Port}$ = 48V 且 $V_{LV-Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{OLL}	LO 峰值灌电流	V_{VCC} = 10V		5		A
从 CH-2 到 CH-1 的交错相位延迟 (OPT)						
V_{OPTL}	OPT 输入低电平状态	OPT="0"			1.0	V
V_{OPTH}	OPT 输入高电平状态	OPT="1"	2.0			V
	在降压模式下为 $HO2_{rising}$ -$HO1_{rising}$，在升压模式下为 $LO2_{rising}$ -$LO1_{rising}$	对于菊花链交错运行模式下的三相，OPT = "0"		240		度数
	在降压模式下为 $HO2_{rising}$ -$HO1_{rising}$，在升压模式下为 $LO2_{rising}$ -$LO1_{rising}$	对于菊花链交错运行模式下的单相、两相或四相，OPT = "1"		180		度数
	内部下拉阻抗			1		MΩ
死区时间和锁存关断 (DT/SD)						
t_{DT}	LO 下降沿到 HO 上升沿延迟	R_{DT} = 19.1kΩ		50		ns
	HO 下降沿到 LO 上升沿延迟	R_{DT} = 19.1kΩ		50		ns
V_{DT}	用于死区时间编程的直流电压电平			1.2		V
	用于自适应死区时间编程的直流电压电平		3.1			V
V_{ADPT}	用于为自适应死区时间方案启用交叉输出的 HO-SW 或 LO-GND 电压阈值	V_{VCC} > 9V，(V_{HB} – V_{SW}) > 8V，HO 或 LO 电压下降		1.5		V
t_{ADPT}	LO 下降沿到 HO 上升沿延迟	V_{DT} = V_{VDD}		40		ns
	HO 下降沿到 LO 上升沿延迟	V_{DT} = V_{VDD}		40		ns
t_{SD}	锁存关断干扰滤波器		1.875	2.5	3.125	μs
R_{SD}	关断锁存下拉电阻	与外部下拉 NFET 串联的电阻器			2	kΩ
软启动和强制 PWM 以及二极管仿真编程（SS/DEM1、SS/DEM2）						
I_{SS}	启动期间的 SS 充电电流源	V_{SS} ≤ 3.3V，V_{EN} > 2V，V_{UVLO} > 2.5V，DIR < 1 或 DIR > 2		70		μA
I_{SS}	启动后的 SS 充电电流源	V_{SS} ≥ 3.9V，V_{EN} > 2V，V_{UVLO} > 2.5V，DIR < 1 或 DIR > 2		50		μA
	SS 至 gm 输入失调电压			1		V
R_{SS}	SS 放电器件 Rds(ON)	V_{SS} = 2V		20		Ω
V_{SS_LOW}	SS 放电完成阈值	通过内部逻辑放电后		0.3		V
配置 (CFG)						
R_{CFG1}	I2C 地址：b0100000。IMON = 电感器电流			0		kΩ
R_{CFG2}	I2C 地址：b0100001。IMON = 电感器电流		0.316		0.324	kΩ
R_{CFG3}	I2C 地址：b0100010。IMON = 电感器电流		0.649		0.665	kΩ
R_{CFG4}	I2C 地址：b0100011。IMON = 电感器电流		1.1		1.13	kΩ
R_{CFG5}	I2C 地址：b0100100。IMON = 电感器电流		1.65		1.69	kΩ
R_{CFG6}	I2C 地址：b0100101。IMON = 电感器电流		2.43		2.49	kΩ
R_{CFG7}	I2C 地址：b0100110。IMON = 电感器电流		3.32		3.4	kΩ
R_{CFG8}	I2C 地址：b0100111。IMON = 电感器电流		4.53		4.64	kΩ

Copyright © 2024 Texas Instruments Incorporated

典型值对应于 T_J = 25°C。最小和最大限值适用于 T_J = –40°C 至 150°C 温度范围。除非另有说明，否则 F_{OSC} = 100kHz；V_{VCC} = 10V；V_{HV1} = V_{HV2} = $V_{HV-Port}$ = 48V 且 $V_{LV-Port}$ = 12V。

符号	参数	测试条件	最小值	典型值	最大值	单位
R_{CFG9}	I2C 地址：b0100111。IMON = 输出电流		6.65		6.81	kΩ
R_{CFG10}	I2C 地址：b0100110。IMON = 输出电流		10.2		10.5	kΩ
R_{CFG11}	I2C 地址：b0100101。IMON = 输出电流		13.7		14.0	kΩ
R_{CFG12}	I2C 地址：b0100100。IMON = 输出电流		18.7		19.1	kΩ
R_{CFG13}	I2C 地址：b0100011。IMON = 输出电流		26.1		26.7	kΩ
R_{CFG14}	I2C 地址：b0100010。IMON = 输出电流		37.4		38.3	kΩ
R_{CFG15}	I2C 地址：b0100001。IMON = 输出电流		60.4		61.9	kΩ
R_{CFG16}	I2C 地址：b0100000。IMON = 输出电流		95.3		97.6	kΩ
I2C 接口（SCL、SDA）						
V_{SDAL}	SDA 输入低电平状态				1.0	V
V_{SDAH}	SDA 输入高电平状态		2.0			V
V_{SCLL}	SCL 输入低电平状态				1.0	V
V_{SCLH}	SCL 输入高电平状态		2.0			V
热关断						
T_{J_SD}	热关断		155	175		℃
	热关断迟滞			15		℃

5.6 时序要求

在工作结温范围和建议的电源电压范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
I²C 接口						
f_{SCL}	SCL 时钟频率	标准模式	0		100	kHz
		快速模式	0		400	
		快速+ 模式 (1)	0		1000	
t_{LOW}	SCL 时钟的低电平周期	标准模式	4.7			μs
		快速模式	1.3			
		快速+ 模式 (1)	0.5			
t_{HIGH}	SCL 时钟的高电平周期	标准模式	4.0			μs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
t_{BUF}	停止和启动条件之间的总线空闲时间	标准模式	4.7			μs
		快速模式	1.3			
		快速+ 模式 (1)	0.5			
$t_{SU:STA}$	重复启动条件的建立时间	标准模式	4.7			μs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
$t_{HD:STA}$	（重复）启动条件后的保持时间	标准模式	4.0			μs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			

在工作结温范围和建议的电源电压范围内测得（除非另有说明）

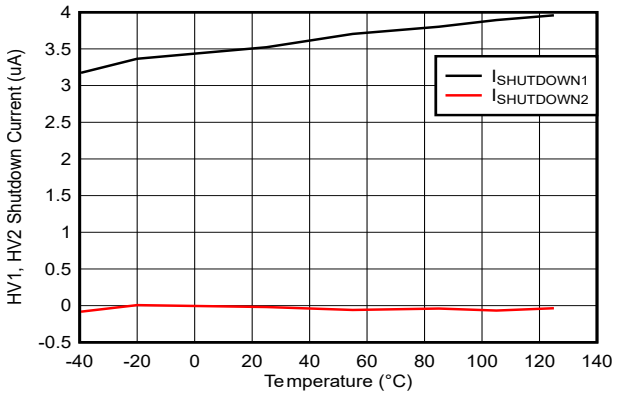
			最小值	标称值	最大值	单位
$t_{HD:DAT}$	数据保持时间	标准模式	0			μs
		快速模式	0			
		快速+ 模式 (1)	0			
t_r	SDA 和 SCL 信号的上升时间	标准模式			1000	ns
		快速模式	20		300	
		快速+ 模式 (1)			20	
t_f	SDA 和 SCL 信号的下降时间	标准模式			300	ns
		快速模式	$20\times V_{DD}/5.5$		300	
		快速+ 模式 (1)	$20\times V_{DD}/5.5$		120	
$t_{su:STO}$	STOP 条件的建立时间	标准模式	4.0			μs
		快速模式	0.6			
		快速+ 模式 (1)	0.26			
$t_{VD;DAT}$	数据有效时间	标准模式			3.45	μs
		快速模式			0.9	
		快速+ 模式 (1)			0.45	
$t_{VD;ACK}$	数据有效确认时间	标准模式			3.45	μs
		快速模式			0.9	
		快速+ 模式 (1)			0.45	
C_b	每个总线的容性负载	标准模式			400	pF
		快速模式			400	

(1) 快速+ 模式受支持但不完全符合 I^2C 标准

Copyright © 2024 Texas Instruments Incorporated

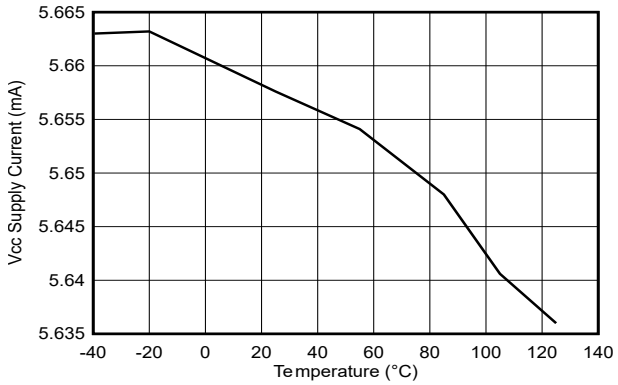
5.7 典型特性

V_{VIN} = 48V，V_{VCC} = 10V，V_{UVLO} = 3.3V，T_J = 25°C（除非另有说明）。



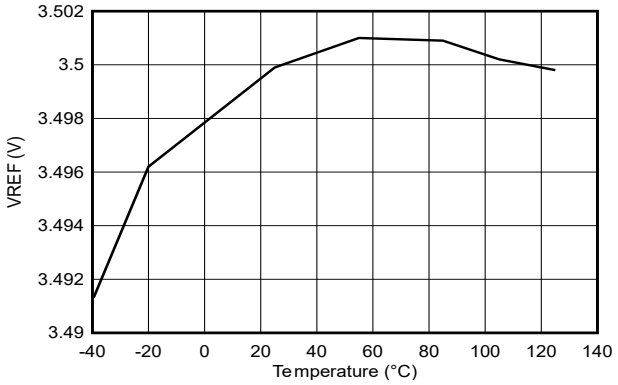
V_{UVLO} = 0

图 5-1. 关断电流与温度间的关系



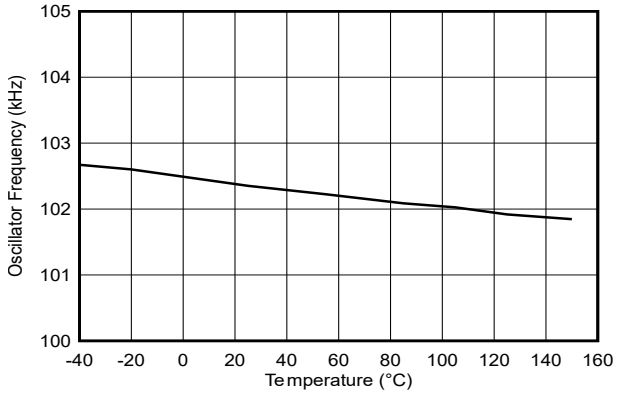
V_{UVLO} = 3V　　V_{EN1} = 0V，V_{EN2} = 0V

图 5-2. VCC 电流与温度间的关系



V_{UVLO} = 3V　　V_{EN1} = 0V，V_{EN2} = 0V

图 5-3. VREF 精度与温度间的关系



R_{OSC} = 40.2kΩ

图 5-4. 振荡器频率与温度间的关系

6 详细说明

6.1 概述

LM5171 器件是一款高性能双通道双向 PWM 控制器，用于管理较高电压端口 (HV-Port) 和较低电压端口 (LV-Port) 之间的功率传输。LM5171 集成了关键的模拟功能，可以实现需要极少外部元件的高功率转换器设计。根据运行模式，该器件可在 DIR 输入信号指定的任何方向上调节输出端口电压或电流。

双通道差分电流检测放大器和专用通道电流监测计可实现 1% 的典型精度。稳健的 5A 半桥栅极驱动器能够控制并联的 MOSFET 开关，从而在每个通道提供更高的功率。该器件提供动态可选二极管仿真模式 (DEM) 和强制 PWM (FPWM)。在 DEM 模式下，降压或升压同步整流器可实现不连续模式运行，从而提高轻负载条件下的效率，同时还可防止出现负电流。在 FPWM 模式下，同步整流器允许负电流，因此有助于在大电路瞬态下实现快速动态响应。通用保护特性包括逐周期峰值电流限制、HV 和 LV 端口过压保护、MOSFET 开关故障检测和保护以及过热保护。

LM5171 采用创新型平均电流模式控制技术，无论功率流方向、工作电压和负载水平如何，都能保持恒定的环路增益，从而简化内部电流环路补偿。该器件还集成了两个误差放大器和一个 1% 精度的电压基准，可实现双向输出电压调节。自由运行振荡器最高可调节至 1000kHz，并可在自由运行振荡器频率的 ±20% 范围内与外部时钟同步。为了实现可堆叠多相并行运行，可以并联两个 LM5171 控制器来实现三相或四相并行运行，或者将多个 LM5171 控制器与外部多相时钟同步来实现更多相数的并行运行。此外，LM5171 的两个通道可实现两个独立的双向转换器。UVLO 引脚提供命令开/关控制，当引脚保持低电平时，会在低静态电流关断状态下禁用 LM5171。

LM5171 还具有一个 I2C 端口，可用于监测该器件的运行状态和警报。

Copyright © 2024 Texas Instruments Incorporated

6.1.1 器件配置 (CFG) 和 I2C 地址

放置在 CFG 和 AGND 引脚之间的单个电阻器将设置 LM5171 的 IMON1 和 IMON2 以监测每个电感器电流或通道的负载电流，还用于对 I2C 地址进行编程，如表 6-1 所示。

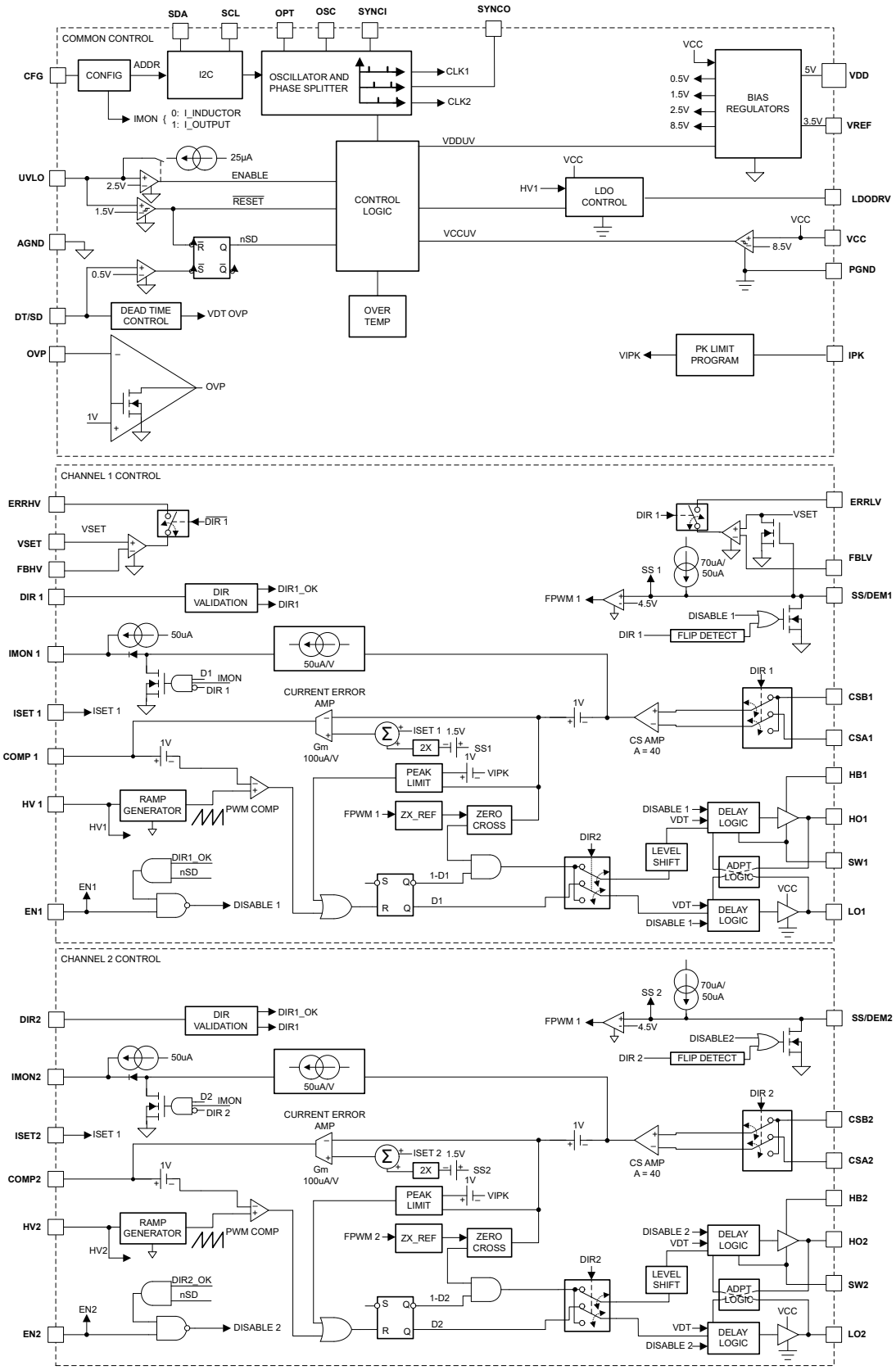
表 6-1. IMON 和 I2C 地址的 CFG 编程

CFG 电阻器选择 (kΩ) (1% 电阻器)		I2C 地址	IMON1 和 IMON2 功能
最小值	最大值		
0	0.1	0x00	电感器电流
0.316	0.324	0x01	电感器电流
0.649	0.665	0x02	电感器电流
1.10	1.13	0x03	电感器电流
1.65	1.69	0x04	电感器电流
2.43	2.49	0x05	电感器电流
3.32	3.40	0x06	电感器电流
4.53	4.64	0x07	电感器电流
6.65	6.81	0x07	负载电流
10.2	10.5	0x06	负载电流
13.7	14.0	0x05	负载电流
18.7	19.1	0x04	负载电流
26.1	26.7	0x03	负载电流
37.4	38.3	0x02	负载电流
60.4	61.9	0x01	负载电流
95.3	97.6	0x00	负载电流

6.1.2 IC 运行模式的定义

- **关断模式：**当 UVLO 引脚电压 < 1.25V 时，LM5171 处于关断模式，所有栅极驱动器均处于低电平状态，且所有内部逻辑复位。当 UVLO < 1.25V 时，该器件通过每个 HV1、HV2 和 VCC 引脚汲取的电流 < 10 μA。
- **初始化模式：**当 UVLO 引脚电压 > 1.5V 但 < 2.5V 且 DT/SD > 0.5V 时，LM5171 会建立适当的内部逻辑状态，开启 LDODRV 来控制外部 MOSFET 以便产生 VCC，而 LM5171 会准备电路运行。一旦 VCC 电压 > 8.5V，VDD 和 VREF 也会分别建立在大约 5.0V 和 3.5V 的电压水平上。
- **待机模式：**当 UVLO 引脚电压 > 2.5V、VCC > 8.5V、VDD > 4.5V 且 DT/SD > 0.5V 时，LM5171 即准备好运行。振荡器会被激活并且 SYNCO 触发相移时钟信号，但是四个栅极驱动输出在 EN1 或 EN2 启动电力输送模式之前保持关闭状态。
- **电力输送模式：**当 UVLO 引脚电压 > 2.5V、VCC > 8.5V、VDD > 4.5V、DT/SD > 0.5V、EN1 或 EN2 > 2V、DIR1 和/或 DIR2 有效 (> 2V 或 < 1V) 时，SS 电容器会被释放。一旦 SS 电压升至 1V 以上，LM5171 栅极驱动器便会开始开关并启动电力输送。
- **锁存**关断模式用作紧急关断功能，通过在运行期间由外部电路将 DT/SD 引脚拉至 1V 以下并持续至少 2.5 μs 来实现。在锁存关断模式下，所有栅极驱动器都保持低电平状态，并且 SS/DEM1 和 SS/DEM2 引脚都保持低电平。通过将 UVLO 拉至 1.25V 以下并持续至少 10 μs 可以将锁存复位。

6.2 功能方框图



Copyright © 2024 Texas Instruments Incorporated

6.3 特性说明

6.3.1 辅助电源和电压基准（VCC、VDD 和 VREF）

LM5171 集成的 LDO 驱动器用于驱动外部 N 沟道 MOSFET，从而在 VCC 引脚上生成 9V 辅助电源。VCC 引脚还可以接受 9.5V 至 12V 的外部电源，该器件会关断 LDO 驱动器以减少外部 LDO MOSFET 中的功率耗散。图 6-1 显示了辅助电源的典型连接。

当使用外部电源时，建议添加一个阻断二极管，以防止在外部电源瞬态期间使 VCC 放电。如果外部电源电压大于 12V，则必须使用 10V LDO 或开关稳压器为 VCC 生成 10V 电压。VCC 电压直接馈送到低侧 MOSFET 驱动器。必须在 VCC 和 PGND 引脚之间放置一个 1μF 至 2.2μF 的陶瓷电容，以旁路掉驱动器开关电流。对于 LDO MOSFET，建议 C_{iss} 约为 300pF 或更低。

内部 VCC 欠压 (UV) 检测电路会监测 VCC 电压。当 VCC 电压在下降沿降至 8V 以下时，LM5171 将保持在关断状态。为了确保正常运行，VCC 电压必须在上升沿大于 8.5V。

一旦 VCC 电压高于 VCC_UV，VDD 和 VREF 稳压器便会开启，分别建立在 5.0V 和 3.5V 的电压水平上。VDD 稳压器可为外部电路提供高达 10mA 的电流。VREF 是供外部电路使用的 1% 精度基准电压，并具有 2mA 的负载能力。必须在 VDD 和 AGND 引脚之间放置一个 0.5μF 至 2.0uF 的陶瓷电容，并在 VREF 和 AGND 引脚之间放置一个 0.1μF 的陶瓷电容。

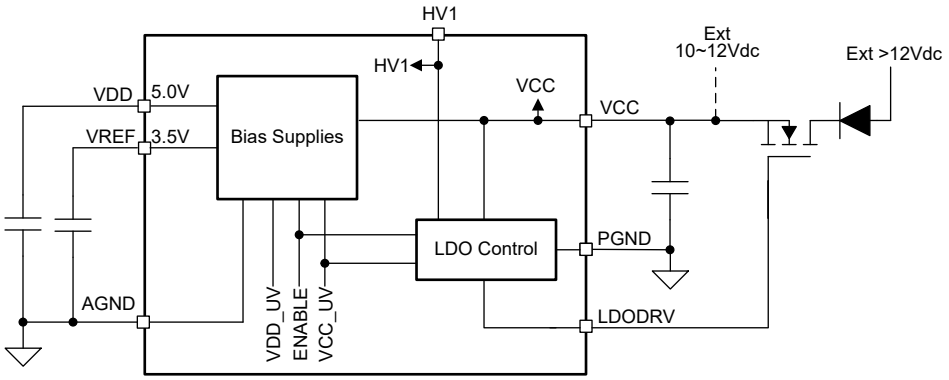


图 6-1. 辅助电源连接

6.3.2 欠压锁定 (UVLO) 和控制器启用或禁用

UVLO 引脚用作控制器启用或禁用引脚。要使用 UVLO 引脚对 HV 端口、LV 端口或 VCC 轨的欠压锁定控制进行编程，请参阅 *节 6.4.2* 以了解详情。

有两个 UVLO 电压阈值。从外部将引脚电压拉至低于 1.25V 时，LM5171 处于关断模式，此时所有栅极驱动器均处于关断状态，所有内部逻辑都会复位，且 IC 通过每个 HV 和 VCC 引脚消耗的电流小于 10μA。

当 UVLO 引脚电压被拉至高于 1.5V 但低于 2.5V 时，LM5171 处于初始化模式，此时 LDODRV 引脚会导通以控制外部 MOSFET，使 VCC 电压建立在 9.0V，VDD 建立在 5.0V、VREF 建立在 3.5V。DT/SD 引脚会被上拉至 1.2V，但只要 EN1、EN2 小于 1V 和/或 DIR1 和 DIR2 为无效信号，LM5171 的其余部分就会保持关断状态。

当 UVLO 引脚被拉至高于 2.5V（这是 UVLO 解除阈值和控制器启用阈值）时，LM5171 振荡器会被激活，SYNCO 引脚以振荡器频率提供相移时钟，且 LM5171 准备好运行。SS/DEM1 和 SS/DEM2 以及 LO1、LO2、HO1 和 HO2 驱动器会在 EN1、EN2 和 DIR 输入要求其运行前保持关断状态。

6.3.3 高电压输入（HV1、HV2）

图 6-2 显示了 HV1 和 HV2 引脚的外部和内部配置。这两个引脚的额定电压均为 $85V_{DC}$。在独立通道运行模式下，HV1 和 HV2 必须分别直接连接到每个通道的 HV 端口电压轨，这些电压轨不一定是同一个 HV 端口。在并行双相配置下运行以支持高功率时，两个 HV 引脚可以连接在一起并连接到同一个 HV 端口。如图 6-2 所示，可以在这两个引脚上应用 10Ω 和 0.1μF 之类的小型 RC 滤波器来旁路掉高频噪声。

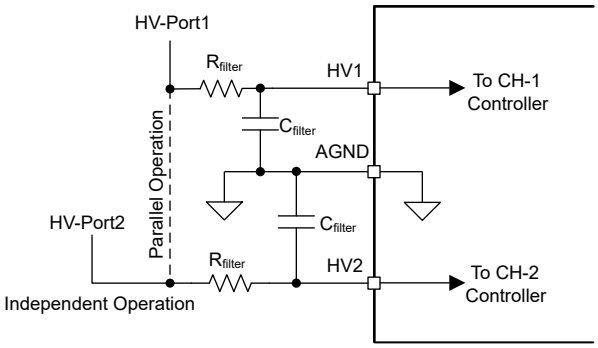


图 6-2. HV1 和 HV2 引脚配置

6.3.4 电流检测放大器

LM5171 的每个通道都有一个独立的双向、高精度、高速差分电流检测放大器。差分电流检测极性由 DIR 命令确定。放大器增益为 40，因此可以使用较小的电流检测电阻器来降低功率耗散。放大后的电流检测信号用于执行以下功能：

- 施加到跨导放大器的反相输入端以进行电流环路调节。
- 用于在 IMON1 和 IMON2 引脚上重建通道电流监测信号。
- 由逐周期峰值电流限制比较器进行监测以实现瞬时过流保护。
- 由电流过零检测器进行检测感应、以在二极管仿真模式下运行同步整流器。

当通道直流电流达到额定电平时，必须选择电流检测电阻器 Rcs 以提供 50mV 电流检测电压。为了实现准确检测，CSA1、CSB1、CSA2 和 CSB2 引脚必须采用开尔文连接。

电流检测电阻器必须是非电感电阻器，这一点非常重要。否则，即使寄生电感只有几 nH，检测到的电流信号也会失真。这种电感可能不会影响连续导通模式下的电流调节，但确实会影响电流过零检测，从而影响轻负载下二极管仿真模式的性能。因此，同步整流器栅极脉冲的截断时间比电感器电流过零要早得多，导致同步整流器的体二极管不必要地导通更长时间。有关详细信息，请参阅*二极管仿真*。

如果所选电流检测电阻器具有寄生电感，请参阅 *节 7.1* ，了解对此情况进行补偿并实现最佳性能的方法。

Copyright © 2024 Texas Instruments Incorporated

6.3.5 控制命令

6.3.5.1 通道使能命令（EN1、EN2）

这些引脚是状态功能引脚。EN1 和 EN2 是独立的命令信号。EN1 和 EN2 分别控制 CH-1 和 CH-2。

1. 当 EN1 引脚电压被拉至 2V 以上（逻辑状态为 1）时，会通过软启动（由 SS/DEM1 编程）来启用同一通道的 HO1 和 LO1 输出。
2. 当 EN1 引脚电压被拉至 1V 以下（逻辑状态为 0）时，CH-1 控制器被禁用，HO1 和 LO1 输出均关闭，并且 SS/DEM1 放电。
3. CH-2 的 EN2、HO2 和 LO2 以及 SS/DEM2 具有类似的行为。
4. 当 EN1 和 EN2 引脚保持开路时，内部 1000kΩ 下拉电阻器会将它们设置为低电平状态。
5. 内置的 2.5μs 干扰滤波器可防止由于 EN1 和 EN2 信号噪声而导致的运行错误。

6.3.5.2 方向命令（DIR1 和 DIR2）

这些引脚是三态功能引脚。DIR1 和 DIR2 分别控制 CH-1 和 CH-2。

1. 当 DIR1 引脚被主动拉至 2V 以上（逻辑状态为 1）时，CH-1 以降压模式运行，电流从 HV 端口流向 LV 端口。
2. 当 DIR1 引脚被主动拉至 1V 以下（逻辑状态为 0）时，CH-1 以升压模式运行，电流从 LV 端口流向 HV 端口。
3. 当 DIR1 引脚处于与上述两个引脚不同的第三种状态时，会被视为无效命令，无论 EN1 状态如何，CH-1 都会保持待机模式。这种三态功能可防止在断开与 MCU 的 DIR 信号连接时出现运行故障。
4. 当 DIR1 在运行期间动态地使逻辑状态在 1 和 0 之间转换时，这种转换会首先使 SS/DEM1 引脚放电至 0.3V 以下，然后释放 SS/DEM1 引脚下拉，并且 CH-1 会经历新的软启动过程以便在新方向上产生电流。这样就会消除方向变化期间的浪涌电流。
5. DIR2、CH-2、EN2 和 SS/DEM2 具有类似的行为。
6. 内置 10μs 干扰滤波器可防止 DIR1 和 DIR2 信号噪声导致的运行错误。

6.3.5.3 通道电流设置命令（ISET1 和 ISET2）

LM5171 的每个通道都有独立的电流设置引脚 ISET1 和 ISET2 可用于实现独立通道运行。在多相并行运行模式下，将所有 ISET 引脚连接在一起可以实现多相之间的平衡功率共享。

每个 ISET 引脚都接受模拟电压来进行通道直流电流编程，如图 6-3 所示。ISET 引脚信号直接馈送到 gm 放大器的两个同相输入端之一。另一个同相引脚通过软启动进行控制。在馈送到 gm 放大器的反相输入端之前，电流检测信号在内部有 1V 的直流失调电压。在闭环运行中，流经电流检测电阻器的通道直流电流由方程式 1 确定。

$$V_{CS_dc} = 0.025 \times (V_{ISET} - 1V) \tag{1}$$

或由方程式 2 确定。

$$I_channel_dc = \frac{V_{CS_dc}}{Rcs} \tag{2}$$

或由方程式 3 确定。

$$I_channel_dc = \frac{0.025 \times (V_{ISET} - 1V)}{Rcs} \tag{3}$$

其中

- Rcs 是通道电流检测电阻值。

如果提供了 PWM 信号来控制通道电流，但没有可用的 DAC，建议使用两级 RC 滤波器将其转换为 ISET 引脚上的模拟电压，如图 6-4 所示。滤波器的转角频率必须设置为比 PWM 频率低至少 1 个十倍频程，以便将 ISET 引脚上的纹波电压衰减到小于 1%，即 RC 的选择满足方程式 4，而 PWM 到模拟电压的转换由方程式 5 确定。

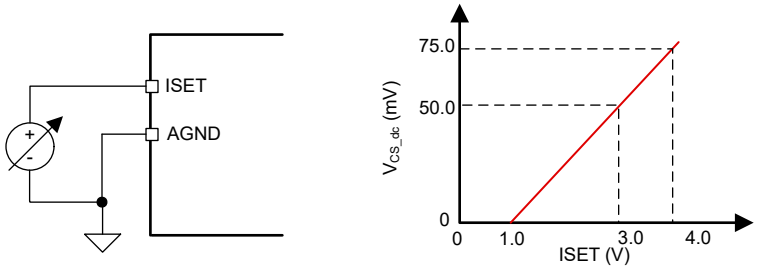


图 6-3. 模拟电压通道电流编程

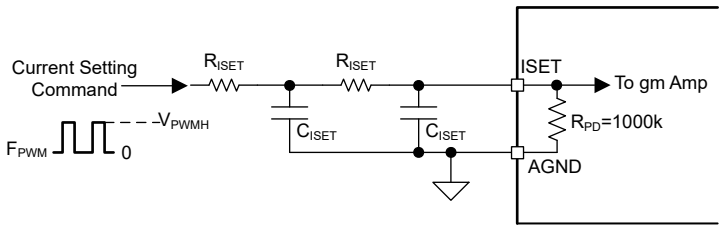


图 6-4. PWM 通道电流编程

$$6.28 \times R_{ISETA} \times C_{ISETA} \leq 10 \times F_{PWM} \quad (4)$$

$$V_{ISET} = \frac{R_{PD}}{R_{PD} + 2 \times R_{ISET}} \times V_{PWMH} \times D_{PWM} \quad (5)$$

其中

- F_{PWM} 是 PWM 命令频率。
- R_{PD} 是内部下拉电阻器，典型值为 1000kΩ。
- V_{PWMH} 是 PWM 信号幅度。
- D_{PWM} 是 PWM 信号占空比。

请注意，内部下拉电阻器 R_{PD} 有一些容差。如果 R_{ISET} << R_{PD}，则容差对 V_{ISET} 精度的影响会大大降低。

Copyright © 2024 Texas Instruments Incorporated

6.3.6 通道电流监测器（IMON1、IMON2）

LM5171 通过在 IMON1 和 IMON2 引脚上将电流检测电压转换为小电流源来监测每个通道中的实时电感器电流。这些监测器可以设置为用于监测电感器电流，即降压模式下的输出电流或升压模式下的输入电流。通过在 CFG 引脚上编程，可以监测 HS- FET 电感器电流周期来测量升压模式下的输出电流。

6.3.6.1 单个通道电流监测器

这些监测器被设定为监测电源路径中的电感器电流。在 IMON1 或 IMON2 上使用 R-C 滤波器时，即可监测平均电感器电流，在升压模式下可以根据 CFG 设置将此电流设置为负载电流，在降压模式下无论 CFG 设置如何，此电流都是负载电流。监测器电流源由方程式 6 和方程式 7 确定：

$$IMON1 = \frac{V_{CS1}}{500} + 50\,uA \tag{6}$$

$$\mathrm{IMON2} = \frac{\mathrm{V_{CS2}}}{500} + 50\mu\mathrm{A} \tag{7}$$

其中

- V_{CS1} 和 V_{CS2} 分别是 CH-1 和 CH-2 的实时电流检测电压。
- 50μA 是叠加到 IMON 信号上的直流失调电流（请参阅图 6-5）。

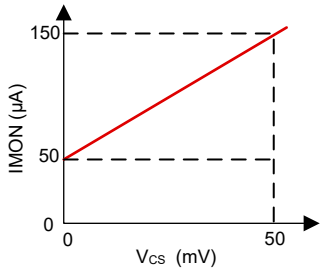


图 6-5. IMON 电流源与电流检测电压间的关系

引入 50μA 直流失调电流是为了将空载信号提高到高于可能的接地本底噪声。由于监测信号为电流形式，因此即使电阻器远离 LM5171 但靠近 MCU（从而会抑制 LM5171 和 MCU 之间的地电位差），也可以在终端电阻器上获得准确的读数。图 6-7 显示了一个通过 20kΩ 终端电阻器和并联的 10nF 至 100nF 陶瓷电容器实现的典型通道电流监测器。RC 网络会将电流监测信号转换为与通道直流电流成正比的直流电压。例如，当电流检测电压直流分量为 50mVdc（即 V_{CS_dc} = 50mV）时，终端 RC 网络会产生 3V 的直流电压。请注意，IMON 引脚的最大有效工作电压为 3V。

当监测器被设定为监测输出直流电流时（此电流是降压模式下从 LV 端口流出或者在升压模式下从 HV 端口流出的通道负载电流），监测器电流源由方程式 8 至方程式 11 确定：

$$\mathrm{IMON1_{BK}} = \frac{\mathrm{R_{CS1}} \times \mathrm{I_{O1_BK}}}{500} + 50\mu\mathrm{A} \tag{8}$$

$$\mathrm{IMON2_{BK}} = \frac{\mathrm{R_{CS2}} \times \mathrm{I_{O2_BK}}}{500} + 50\mu\mathrm{A} \tag{9}$$

$$\mathrm{IMON1_{BST}} = \frac{\mathrm{R_{CS1}} \times \mathrm{I_{O1_BST}}}{500} + 50\mu\mathrm{A} \tag{10}$$

$$\mathrm{IMON2_{BST}} = \frac{\mathrm{R_{CS2}} \times \mathrm{I_{O2_BST}}}{500} + 50\mu\mathrm{A} \tag{11}$$

其中

- I_{O1_BK} 和 I_{O2_BK} 分别是 CH-1 和 CH-2 的降压模式电感器电流。
- I_{O1_BST} 和 I_{O2_BST} 分别是 CH-1 和 CH-2 的升压模式输出电流。
- R_{CS1} 和 R_{CS2} 是电源路径中的电流检测电阻器。

很明显，降压模式通道负载电流相同，如图 6-5 所示。但是，升压负载电流可能如图 6-6 所示。

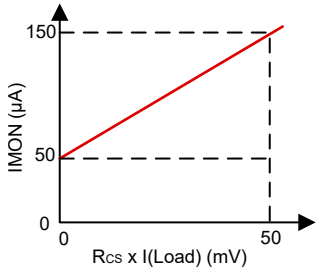


图 6-6. IMON 电流源与升压负载电流间的关系

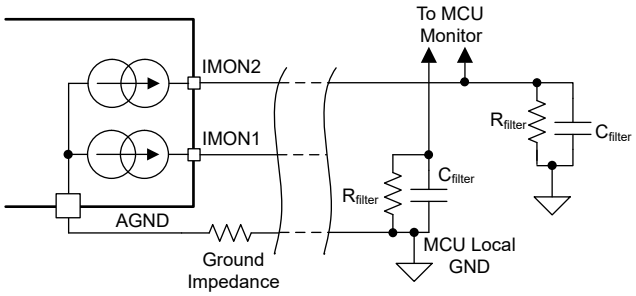


图 6-7. 通道电流监测器

Copyright © 2024 Texas Instruments Incorporated

6.3.6.2 多相总电流监测

在多相并行运行模式下，所有 LM5171 IMON 引脚可合并以用作总电流监测器。这种做法也有助于节省用于监测的单线。图 6-8 显示了一个三相系统总电流监测器的示例，其中未使用的第四相监测器 (U2-IMON2) 已接地。

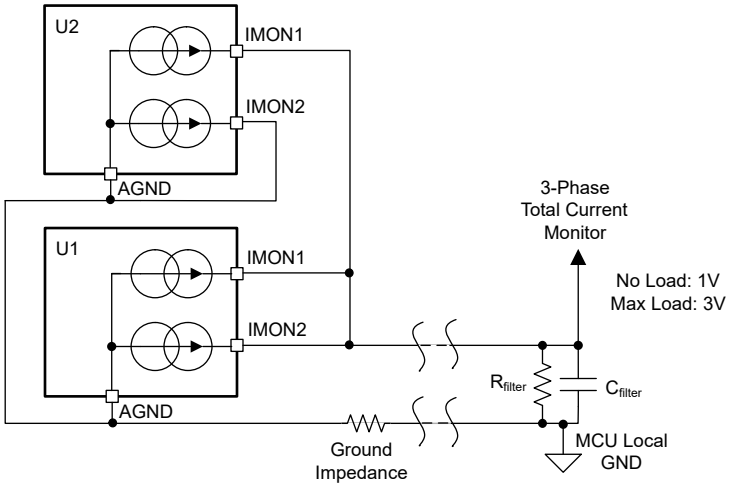


图 6-8. 三相总电感器电流监测器的示例

6.3.7 逐周期峰值电流限制 (IPK)

如图 6-9 所示的外部电阻分压器在 IPK 引脚上建立电压，即可对逐周期电流限制阈值进行编程。该阈值适用于 CH-1 和 CH-2 控制器电路。在运行期间，每个控制器电路都有一个实时检测电路可监测通道电流检测信号。一旦电流检测电压达到编程的阈值，控制器就会终止主开关占空比，从而防止峰值电流超过该阈值；在每个开关周期中都会实现此功能。如果运行过程中出现 9 个峰值电流限制开关周期时，即表示器件寄存器故障，如果出现 4 个非峰值电流限制周期，故障自行恢复。

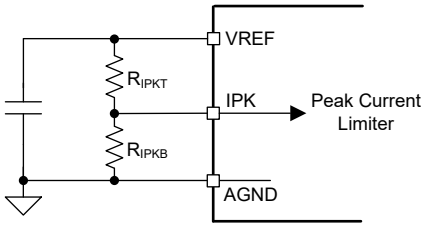


图 6-9. 逐周期峰值电流限制编程

要设置电感器峰值电流限制阈值，IPK 引脚上的编程电压必须满足方程式 12：

$$V_{IPK} = \frac{I_{PK} \times R_{CS}}{50\text{mV/V}} \tag{12}$$

其中 VIPK 由方程式 13 确定

$$\text{V}_{\text{IPK}} = \frac{\text{R}_{\text{IPKB}}}{\text{R}_{\text{IPKT}} + \text{R}_{\text{IPKB}}} \times 3.5\text{V} \tag{13}$$

I_{PK} 必须大于满负载时的电感器峰值电流，并低于电感器的额定饱和电流 I_{sat}。

建议在选择 R_{IPKT} 和 R_{IPKB} 时应确保它们从 VREF 引脚汲取的电流不超过 0.1mA，以便保持整体 VREF 电流消耗较低。

请注意，当 IPK 引脚电压由于 R_{IPKB} 开路、R_{IPKT} 短路或其他原因而大于 3.3V 时，内部监测电路会通过在内部将 SS1 和 SS2 拉至低电平来关闭 LM5171 的两个控制器，从而防止 LM5171 在错误的峰值电流限制阈值下运行。

Copyright © 2024 Texas Instruments Incorporated

6.3.8 内部电流环路误差放大器

LM5171 的每个通道都具有用于内部电流环路控制的独立 gm 误差放大器。gm 放大器的输出端连接到 COMP 引脚，从而允许在 COMP 引脚和 AGND 之间应用环路补偿网络。

由于 LM5171 采用平均电流模式控制方案，因此内部电流环路基本上是一阶系统。如图 6-10 所示，由 R_{COMP}、C_{COMP} 和 C_{HF} 组成的 II 型补偿网络足以稳定 LM5171 内部电流环路。补偿适用于降压和升压运行模式。有关补偿网络选择标准的详细信息，请参阅 *节 7.1* 。

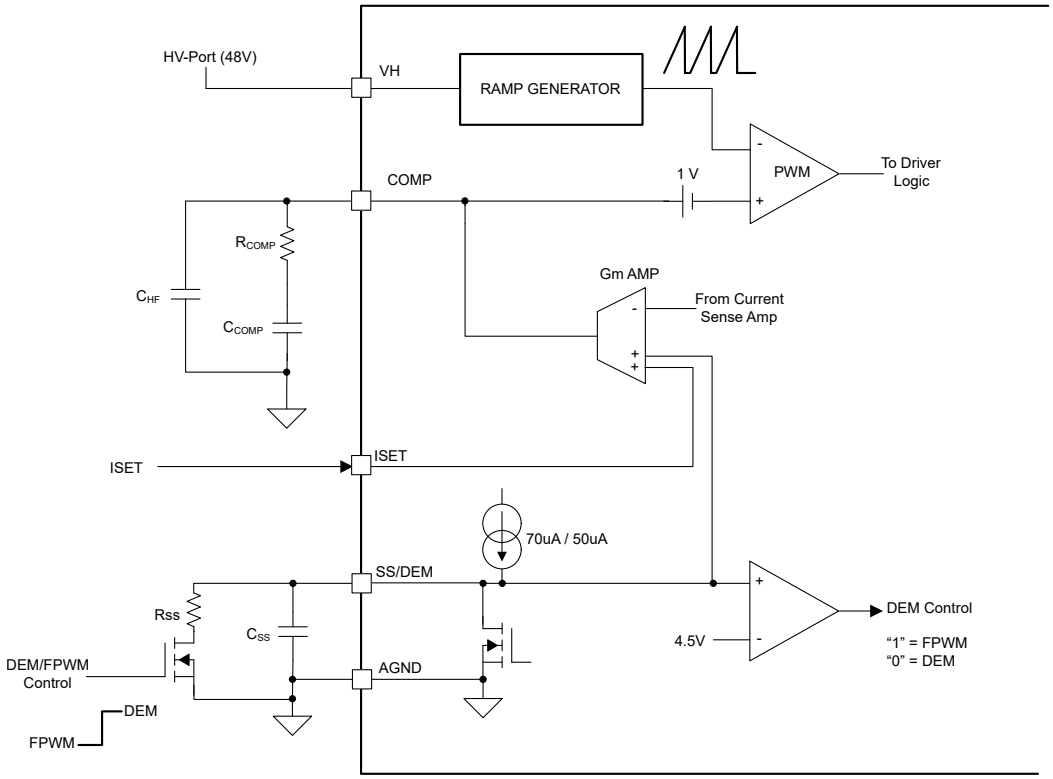


图 6-10. 内部环路 GM 放大器、软启动和 PWM 比较器以及 DEM/FPWM 控制

6.3.9 外部电压环路误差放大器

LM5171 还集成了两个运算放大器作为外部电压环路误差放大器：一个用于降压模式运行，另一个用于升压模式运行。在通道独立运行模式下，这两个运算放大器可用于 CH-1，而对于 CH-2，用户需要使用两个外部运算放大器。内部电流环路闭合后，外部电压环路也是一阶系统，可以使用 II 型补偿网络来稳定 LM5171 输出电压环路。有关补偿网络选择标准的详细信息，请参阅 *节 7.1* 部分。

6.3.10 软启动、二极管仿真和强制 PWM 控制（SS/DEM1 和 SS/DEM2）

SS/DEM1 和 SS/DEM2 是多功能引脚。这些引脚用作软启动计时器，也可对每条通道进行动态编程，使其在二极管仿真模式 (DEM) 或强制 PWM 模式 (FPWM) 下运行。此外，SS/DEM 引脚还可在过压保护 (OVP) 事件中或在动态 DIR 命令更改后执行重启计时器的功能。

6.3.10.1 通过 SS/DEM 引脚进行软启动控制

在 SS/DEM1 引脚和 AGND 之间放置一个陶瓷电容器 C_{SS1}，可以对 CH-1 软启动时间进行编程。当 EN1 电压小于 1V 时，内部下拉 FET 会将 SS/DEM1 引脚保持在 AGND。当 EN1 引脚电压大于 2V 时，SS 下拉 FET 被释放，C_{SS} 由内部 70μA/50μA 电流源缓慢充电，如图 6-10 所示。缓慢斜坡 SS 电压在 gm 放大器的同相输入电压下会覆盖 ISET1 信号，直至达到 ISET1 引脚电压。一旦 SS/DEM1 电压超过 1V 失调电压，CH-1 PWM 占空比就会从零开始逐渐增加。

当 EN1 被拉至 1V 以下时，C_{SS1} 由内部下拉 FET 进行放电。该下拉 FET 一旦导通就会保持导通状态，直至 SS/DEM1 电压降至 0.3V 以下，这一电压是指示 SS/DEM1 放电完成的阈值电压。

CH-2 的 SS/DEM2 也有类似的行为。

当 LM5171 以多相并行运行模式运行时，两个 SS/DEM 引脚可以连接在一起。

Copyright © 2024 Texas Instruments Incorporated

6.3.10.2 DEM 编程

每个 SS/DEM 引脚都由内部比较器进行实时监测。如果引脚电压低于 4V（这可能是在 SS/DEM 和 AGND 引脚之间放置 60kΩ 电阻器的结果），则 LM5171 的相应通道将以 DEM 模式运行。每个通道都有一个实时电流过零检测器可监测瞬时 V_{CS}。当检测到 V_{CS} 过零时，LM5171 会关断同步整流器（同步 FET）的栅极驱动器以防止出现负电流。这样可以防止负电流，并会提高轻负载效率。图 6-11 显示了转换到二极管仿真模式的典型运行情况的主要波形。

为了获得最优二极管仿真性能，需要确保 VCS 信号的实时准确性。由电流检测电阻器或检测布线中的寄生电感引起的任何信号失真都可能导致错误的过零检测，并导致二极管仿真运行不是最优状态，而且同步 FET 可能会在正向电流仍为高电平时关断。请参阅“应用信息”部分来处理电流检测寄生电感，从而实现最优的二极管仿真运行状态。

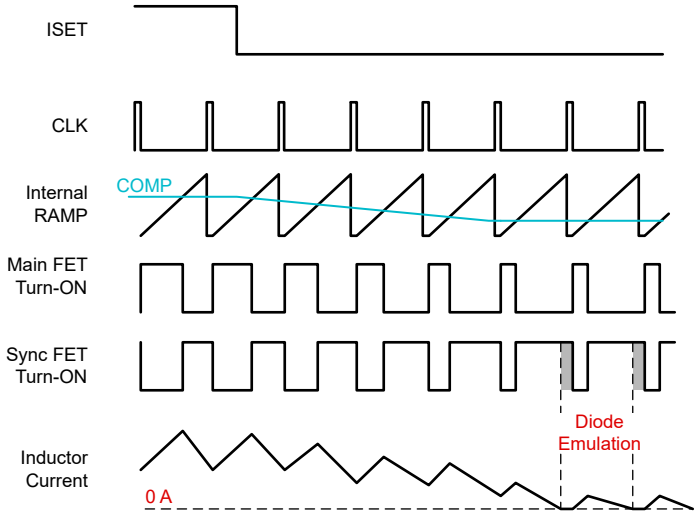


图 6-11. 二极管仿真运行

6.3.10.3 FPWM 编程以及动态 FPWM 和 DEM 更改

如果 SS/DEM 引脚没有外部下拉电阻器，或者如果外部下拉电阻器足够大，则引脚电压最终会由为 C_{SS} 充电的 SS 电流源升高到 4V 以上，这种情况下会将 LM5171 的相应通道设置为以 FPWM 模式运行。

要将运行模式在 FPWM 和 DEM 模式之间动态更改，可以通过控制串联 FET 来开启和关闭编程电阻器，如图 6-10 所示。FET 导通时会将通道设置为 DEM 模式。FET 关断时会将通道设置为 FPWM 模式。从一种模式逐渐改变为另一种模式需要 128 个开关周期的转换时间。

6.3.10.4 SS 引脚作为重启计时器

SS 引脚还能够在发生 OVP 事件或在更改 DIR 命令之后实现重启计时器的功能：

6.3.10.4.1 OVP 中的重启计时器

当 OVP 捕获到过压事件（请参阅 *节 6.3.16* ）时，CH-1 的 C_{SS1} 会立即通过内部下拉 FET 进行放电，并且只要过压情况持续存在，该 FET 就会保持导通状态。当过压情况消失且 SS/DEM1 电压放电至 0.3V 以下后，便会释放下拉，并设置新的软启动周期。如果过压情况再次出现，电路可能会以重试或断续模式运行。重试频率由 C_{SS1} 以及过压情况的性质确定。

请注意，OVP 只影响 SS/DEM1，而不影响 SS/DEM2。在多相并行运行模式下，请连接 SS/DEM1 和 SS/DEM2，以便在 CH-2 中启用相同的断续模式，如图 6-12 所示。在独立通道运行模式下，CH-2 需要外部 OVP 保护电路，该电路必须配置为使 SS/DEM2 放电，以便实现 OVP 和断续模式运行。图 6-13 显示了 CH-2 此类外部 OVP 实现方式的示例。如需了解其他示例，请参阅图 6-22 和图 6-23。

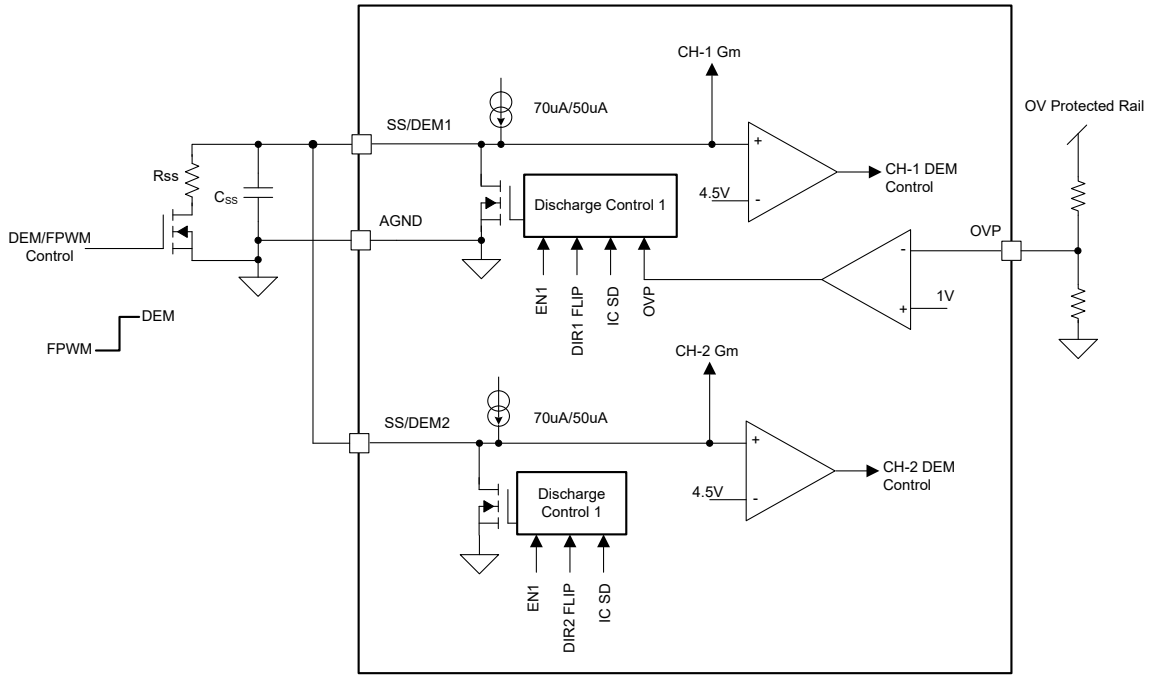


图 6-12. 在并行运行模式下用于 SS-DEM 引脚连接的 OVP 实现方式

Copyright © 2024 Texas Instruments Incorporated

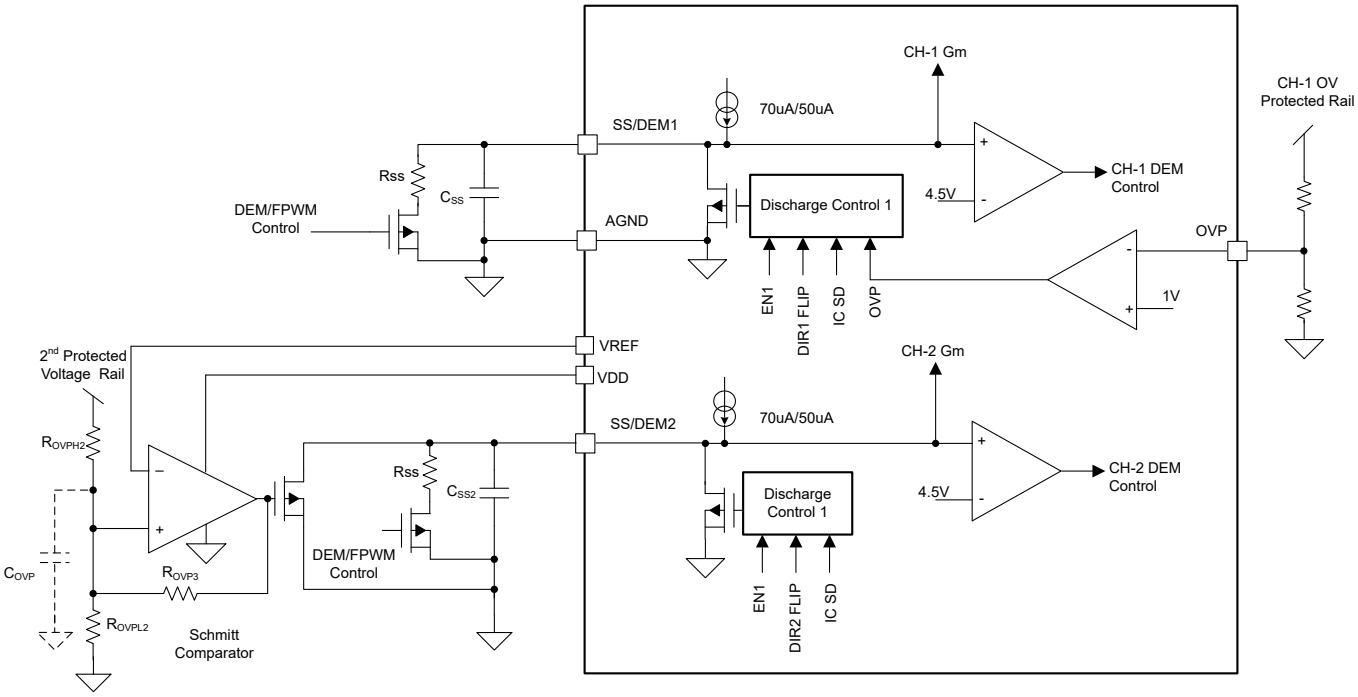


图 6-13. 独立通道运行模式下的 OVP 实现方式

6.3.10.4.2 DIR 更改后的重启计时器

当 DIR 在运行期间动态地将其状态从 0 翻转为 1 或从 1 翻转为 0 时，C_{SS} 首先由内部下拉 FET 放电至 0.3V，然后释放下拉以开启新的软启动周期，从而在新的方向逐渐累积通道电流。这样可以消除通道电流过冲。

在独立通道运行模式下，可以独立控制 DIR1 和 DIR2。在多相并行运行模式下，DIR1 和 DIR2 必须连接在一起，用户也可以考虑将 SS/DEM1 和 SS/DEM2 连接在一起。

6.3.11 栅极驱动输出、死区时间编程和自适应死区时间（HO1、HO2、LO1、LO2、DT/SD）

LM5171 的每个通道都有一个稳健的 5A（峰值）半桥驱动器，用于驱动外部 N 通道功率 MOSFET。如图 6-14 所示，低侧驱动器直接由 VCC 供电，高侧驱动器由自举电容器 C_{BT} 供电。在低侧驱动器导通期间，SW 引脚被下拉至 PGND，而 C_{BT} 由 VCC 通过自举二极管 D_{BT} 供电。TI 建议为 C_{BT} 选择一个 0.1μF 或更大的陶瓷电容器，并为 D_{BT} 选择一个 1A 和 100V 额定值的超快速二极管。TI 还强烈建议用户添加一个与 D_{BT} 串联的 2Ω 至 5Ω 电阻器 (R_{BT})，以限制浪涌充电电流并提升高侧驱动器的抗噪性能。

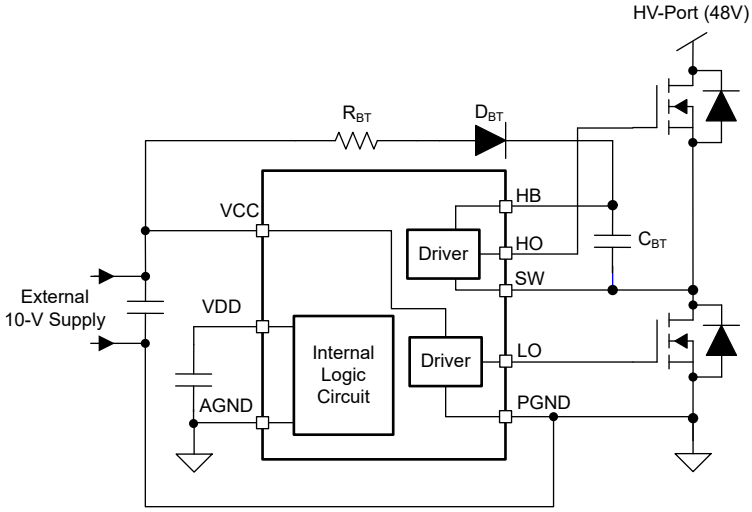


图 6-14. 高侧辅助电源的自举电路（仅显示一个通道）

在降压模式下的启动期间，C_{BT} 可能最初不会充电；然后 LM5171 会使高侧驱动器输出（HO1 和 HO2）保持关断，并在连续周期内发送宽度为 100ns 的 LO 脉冲给 C_{BT} 预充电。当自举电压大于 6.5V 的自举 UV 阈值时，高侧驱动器会在 HO1 和 HO2 引脚上输出 PWM 信号以执行正常的开关操作。如果自举电压在下降沿低于自举 UV 阈值电压，则相应的 HO 输出会拉至低电平，直到自举电压恢复为正常的 HO 开关脉冲。在正常降压模式运行期间，当 CBT 电压降至 6.5V 自举 UV 阈值以下时，会通过中断正常的开关操作来启动相同的预充电功能，直到自举电压恢复到 UV 阈值以上。这有助于防止功率 MOSFET 因栅极电压不足而进入线性模式。请注意，由于老化过程中的性能下降，MOSFET 的栅极阈值电压可能会升至高达 6V。

在升压模式下启动和正常运行期间，C_{BT} 会通过低侧 MOSFET 的正常导通进行自然充电，因此 LO 引脚上没有这样的 100ns 预充电脉冲。

为了防止在同一半桥臂上的高侧和低侧功率 MOSFET 之间发生击穿，可以使用 DT 引脚选择两种类型的死区时间方案：可编程死区时间或内置自适应死区时间。

若要对死区时间进行编程，请在 DT/SD 和 AGND 引脚之间放置一个电阻器 R_{DT}，如图 6-15 所示。

图 6-16 中所示的死区时间 t_{DT} 由方程式 14 确定：

$$t_{DT} = R_{DT} \times 2.625 \frac{ns}{k\Omega} \tag{14}$$

请注意，该公式可用于将 t_{DT} 编程为 15ns 和 200ns 之间。当功率 MOSFET 连接到栅极驱动器时，其栅极输入电容 C_{ISS} 会成为栅极驱动输出的负载，且 HO 和 LO 压摆率会下降，导致高侧和低侧 MOSFET 之间的有效 t_{DT} 降低。用户必须评估有效的 t_{DT}，确保其足以防止高侧和低侧 MOSFET 之间发生击穿。

未使用 DT 编程功能时，只需将 DT/SD 引脚连接至 VDD（如图 6-17 所示），即可激活内置自适应死区时间。实现自适应死区时间的方法是由同一半桥开关桥臂的另一个驱动器（LO 或 HO）实时监测驱动器（HO 或 LO）的输出，如图 6-17 和图 6-18 所示。仅当驱动器的输出电压降至 1.5V 以下时，另一个驱动器才会开始导通。如果使用

Copyright © 2024 Texas Instruments Incorporated

串联栅极电阻器，或者栅极驱动器的 PCB 布线由于布局设计不良而具有过大的阻抗，则自适应死区时间的有效性会大大降低。

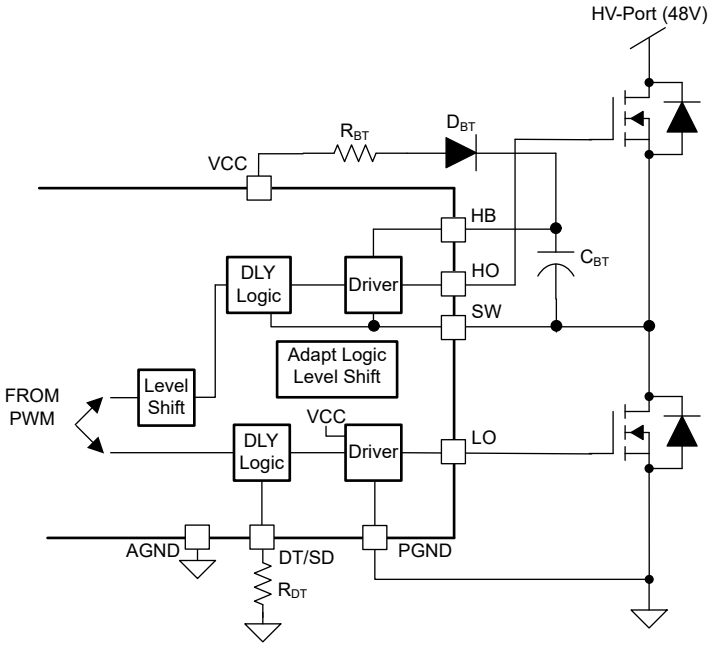


图 6-15. 通过 DT 引脚进行死区时间编程（仅显示一个通道）

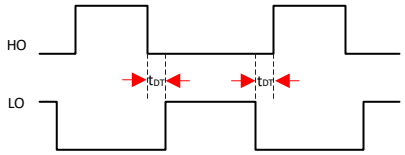


图 6-16. 栅极驱动死区时间（仅显示一个通道）

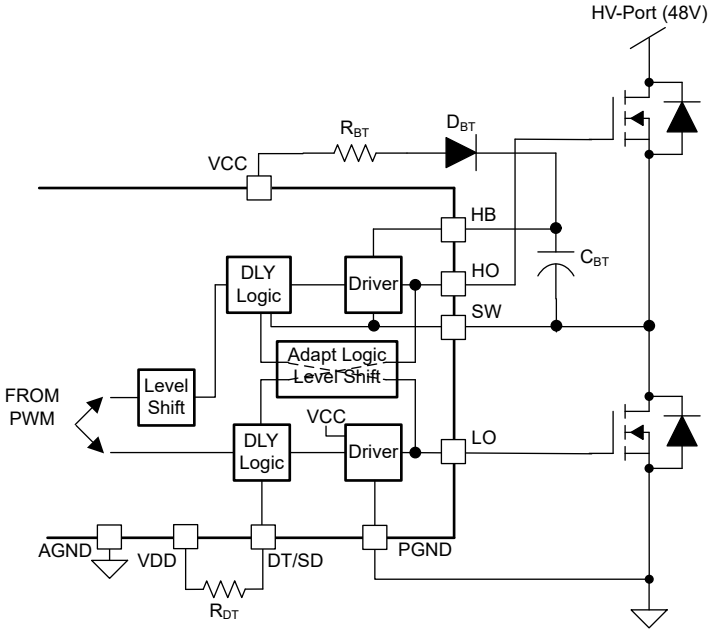


图 6-17. 不进行外部编程时的死区时间（仅显示一个通道）

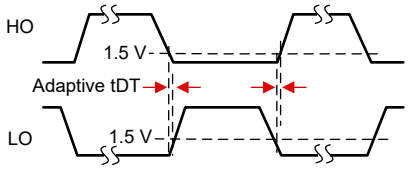


图 **6-18.** 自适应死区时间（仅显示一个通道）

Copyright © 2024 Texas Instruments Incorporated

6.3.12 紧急锁存关断 (DT/SD)

DT/SD 引脚还用作紧急锁存关断引脚。在运行期间，DT/SD 引脚由内部电路进行监测。该引脚通常调节为 1.2V，且拉电流限制为 300μA。一旦在外部将该引脚拉低至 0.5V 以下且持续时间超过 2.5μs，LM5171 便会关闭并锁存这一状态，直到将 UVLO 拉至 1.25V 以下以解除锁存。图 6-19 显示了一个实现紧急锁存关断功能的示例

当 LM5171 设置了自适应死区时间方案时，DT/SD 引脚需要上拉至 VDD。在这种情况下，为了实施紧急锁存关断控制，必须在 VDD 和 DT/SD 引脚之间放置一个 20kΩ 限制电阻器，如图 6-20 所示。

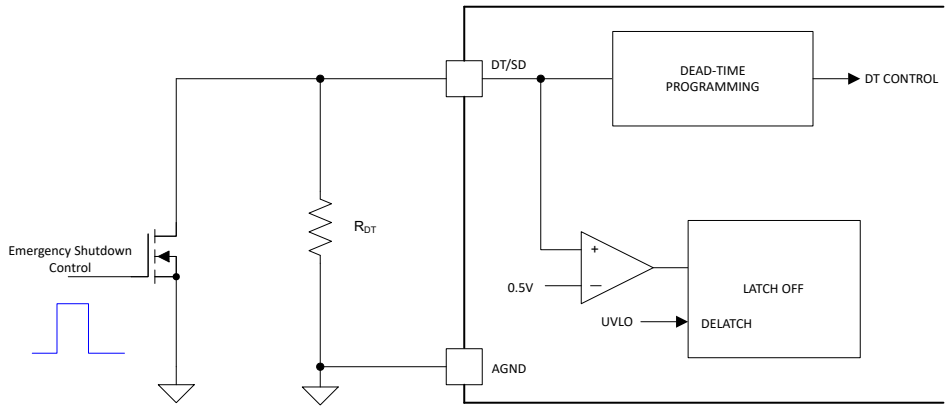


图 6-19. 紧急锁存关断

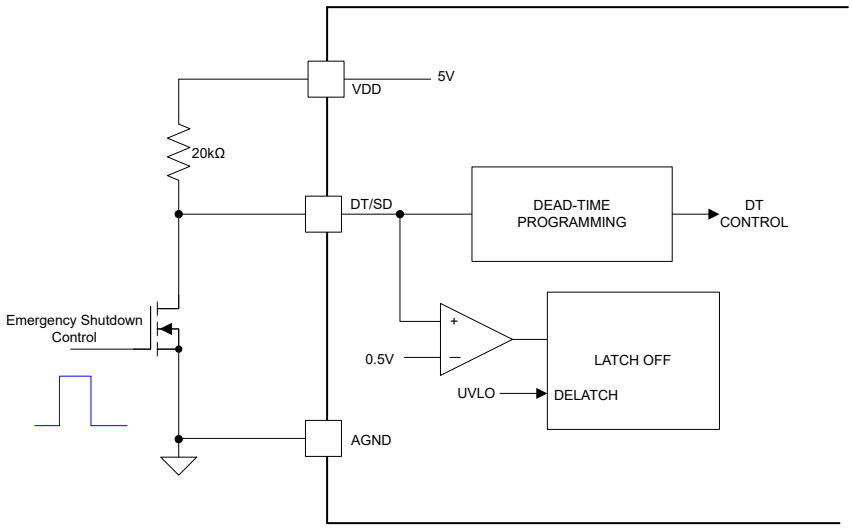


图 6-20. 采用自适应死区时间方案时的紧急锁存关断

6.3.13 PWM 比较器

LM5171 的每个通道都有一个采用高速比较器的脉宽调制器(PWM)。该比较器会比较内部斜坡信号和 COMP 引脚信号以生成 PWM 占空比。请注意，COMP 信号在施加到 PWM 比较器之前会经历 1V 直流失调电压，如图 6-10 所示。由于该直流失调电压，当 COMP 引脚或 SS 引脚被拉至低于 1V 时，占空比可以降至零。最大占空比受 100ns 典型最短关断时间的限制，最坏情况下的最大限制值为 150ns。请注意，已编程的死区时间可能会降低最大占空比，因为它是最短关断时间之外的额外时间。所以，以降压和升压模式运行时的最大占空比均由方程式 15 确定。

$$D_{MAX} = 1 - (150ns + t_{DT}) \times F_{sw} \tag{15}$$

其中

- t_{DT} 是由方程式 14 确定的死区时间或自适应死区时间（以适用者为准）。

该最大占空比限制了降压模式运行时的最小降压比，以及升压模式运行时的最大升压比。

6.3.14 振荡器 (OSC)

LM5171 振荡器频率由 OSC 引脚和 AGND 之间连接的外部电阻器 R_{OSC} 进行设置，如图 6-21 所示。无论是否存在外部时钟，OSC 引脚都不得保持开路。要设置所需的振荡器频率 F_{OSC}，R_{OSC} 大致由方程式 16 确定：

$$R_{OSC} = \frac{41.5k\Omega \times 100\ kHz}{F_{OSC}} \tag{16}$$

必须将 R_{OSC} 放置在尽可能靠近 OSC 和 AGND 引脚的位置。在确定最坏情况下的工作频率时，应考虑外部电阻器的容差和*电气特性*中所示的频率容差。

LM5171 还有一个锁相环 (PLL) 电路用于管理多相交错相位角以及与 SYNCI 引脚上施加的外部时钟的同步。当不存在外部时钟时，转换器以方程式 16 确定的振荡器频率运行。如果施加一个频率处于 ±20% F_{SW} 范围内的外部时钟信号（请参阅 *节 6.3.15*），转换器将以外部时钟 F_{EX_CLK} 的频率进行开关，即方程式 17：

$$F_{SW} = \begin{cases} F_{OSC} & \text{(in Standalone)} \\ F_{EX_CLK} & \text{(in Synchronization)} \end{cases} \tag{17}$$

产生的两个内部时钟信号 CLK1 和 CLK2 分别控制 CH-1 和 CH-2 的交错运行。第三个时钟信号在 SYNCO 引脚上输出。所有这三个时钟信号都以相同的 F_{SW} 频率运行。这三个时钟信号之间的相位角由 OPT 引脚的状态控制。有关详细信息，请参阅 *节 6.3.17*。

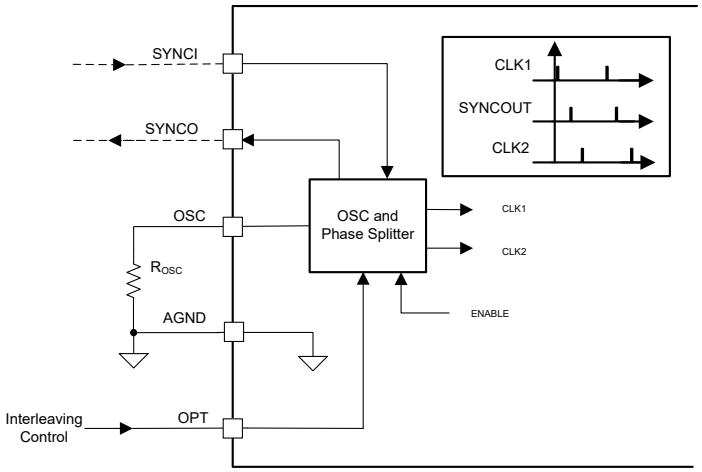


图 6-21. 振荡器和交错时钟编程

Copyright © 2024 Texas Instruments Incorporated

6.3.15 同步到外部时钟（SYNCI、SYNCO）

如果 F_{EX_CLK} 在 F_{OSC} 的 ±20% 范围内，LM5171 可同步到外部时钟。SYNCIN 时钟脉冲宽度必须在 100ns 至 $0.8/F_{OSC}$ 范围内，且高电压电平 > 2V，低电压电平 < 1V。

F_{EX_CLK} 可以动态调整。但是，LM5171 PLL 需要大约 150µs 时间来稳定至新生效的频率。在 PLL 瞬态期间，瞬时 F_{SW} 可能会暂时下降 25%。为了避免瞬态期间的过应力，TI 建议用户通过降低 ISET 电压将负载电流降低到 50% 以下，或者在进行外部时钟更改时只需通过设置 EN1 = EN2 = 0 来关闭双通道。

6.3.16 过压保护 (OVP)

如图 6-22 所示，LM5171 包含过压保护功能，使用此功能可以通过 OVP 引脚上的电阻分压器监控 HV 端口、LV 端口或用户定义的电压轨。

OVP 引脚上的电阻分压器可设置 OVP 阈值。当 OVP 引脚电压在上升沿超过 1.0V 阈值时，HO1 和 LO1 都会关闭。与此同时，C_{SS1} 会放电，只要在 OVP 事件持续时间内，C_{SS1} 就会一直放电。当 OVP 电压在下降沿降至比 1.0V 阈值低 105mV 时，OVP 警报会被删除，SS/DEM1 下拉会被释放，CH-1 通过软启动恢复运行。有关详细信息，请参阅软启动说明。

请注意，OVP 警报仅影响 CH-1，而不影响 CH-2，并且仅保护一个电压轨。通过简单的外部电路可以实现附加 OVP 功能。

- 在多相并行运行模式下，请连接 SS/DEM1 和 SS/DEM2 以针对两个通道均启用 OVP，如图 6-22 所示。
- 对于附加电压轨 OVP，请采用如图 6-23 所示的外部电路，其中一个开漏比较器可以在受保护的轨电压超过 OVP 阈值时使 C_{SS1} 和 C_{SS2} 放电。
- 在独立通道运行模式下，CH-2 需要一个如图 6-24 所示的外部 OVP 保护电路，其中 CH-1 OVP 由内部电路实现，CH-2 OVP 由 SS/DEM2 上的外部开漏比较器实现。请注意，C_{SS2} 还用作 CH-2 的 OVP 断续模式计时器。

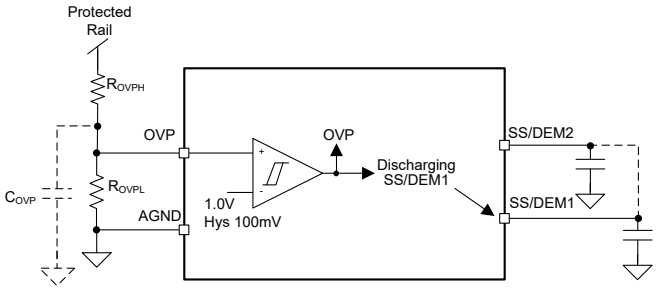


图 6-22. 用于 CH-1 或多相并行运行模式的 OVP

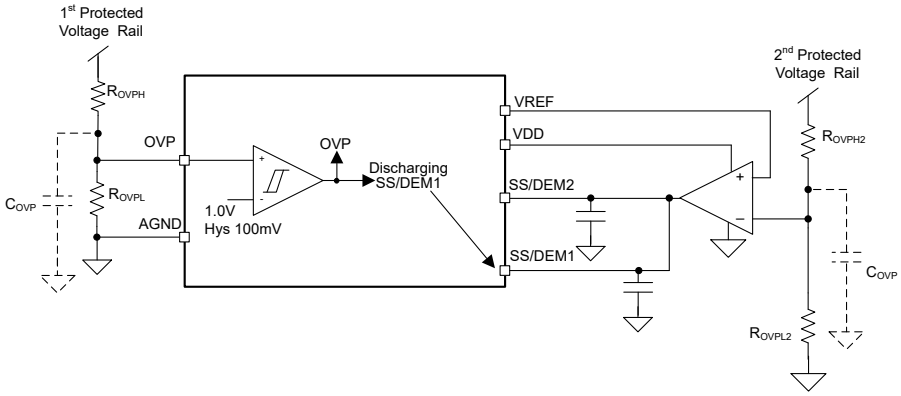


图 6-23. 在多相并行运行模式下用于第二个受保护电压轨的 OVP

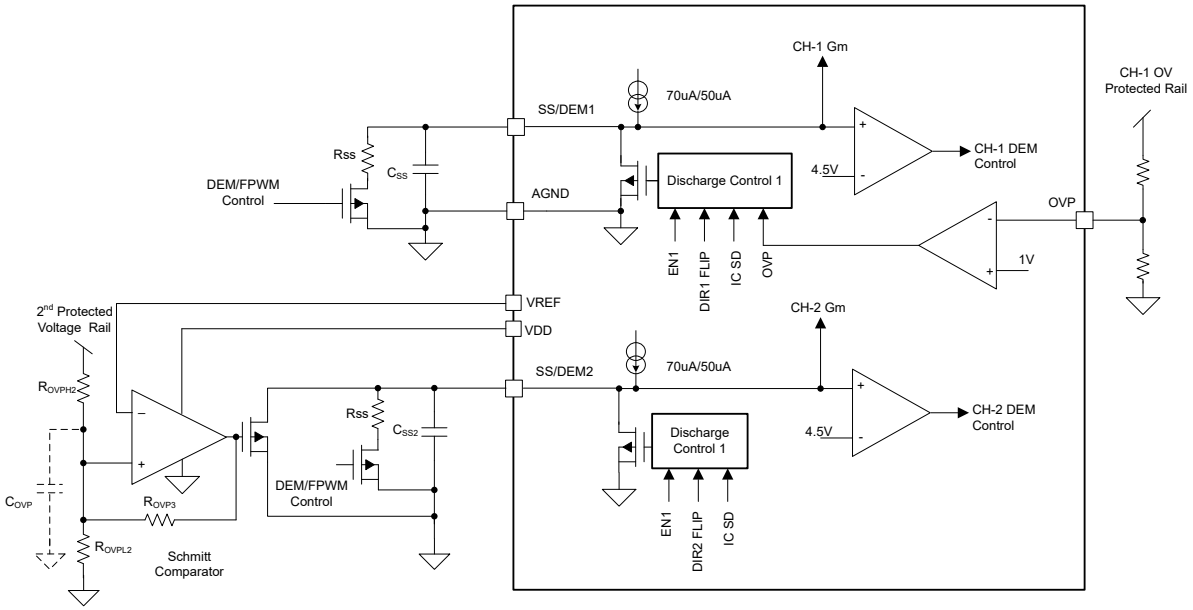


图 6-24. 独立通道运行模式下的 OVP 实现方式

Copyright © 2024 Texas Instruments Incorporated

6.3.17 多相配置（SYNCO、OPT）

有多种选项可以实现多相配置。

6.3.17.1 多相星型配置

每个 LM5171 与外部时钟同步，时钟信号之间必须具有适当的相位延迟才能实现正确的多相交错运行。可以通过 OPT 引脚将每个 LM5171 的两个相位之间的交错角度编程为 180° 或 240°。SYNCIN 和 SYNCOUT 彼此之间有 90° 相移。可以使用主机 MCU 为每个八相块集生成 SYNCIN 脉冲，从而实现更多的功率级相位（超过 8 个）。表 6-2 汇总了多相配置的外部时钟设置和 OPT 引脚状态。

表 6-2. 具有独立外部时钟的多相配置

相位数	多相交错的外部时钟之间的相移	OPT 逻辑状态[(1)]	CH-2 较 CH-1 的相位滞后	所需的 LM5171 控制器数	所需的外部时钟数
2	180°	1	180°	1	1 或 0
3	120°	0	240°	2	2
4	90°	1	180°	2	2
6	60° 或 120°	1	180°	3	3
8	45°	1	180°	4	2

(1) 当引脚连接到 AGND 时，OPT 状态为 0，当引脚电压为 VDD 时，状态为 1。

6.3.17.2 两相、三相或四相并行运行菊花链配置

此配置可用于实现单相、两相、三相或四相，而无需使用外部时钟。表 6-3 汇总了菊花链多相配置的 OPT 设置。图 6-25 所示为实现三相和四相可互换运行模式的菊花链连接示例。

表 6-3. 包含内置菊花链控制器/响应器配置的多相配置

相位数	OPT 逻辑状态(1)	CH-2 较 CH-1 的相位滞后	SYNCOUT 较 CH-1 的相位滞后	所需的 LM5171 控制器数	所需的外部时钟数
2	1	180°	90°	1	0 或 1
3	0	240°	120°	2	0 或 1
4	1	180°	90°	2	0 或 1

(1) 当引脚连接到 AGND 时，OPT 状态为 0，当引脚电压为 VDD 时，状态为 1。

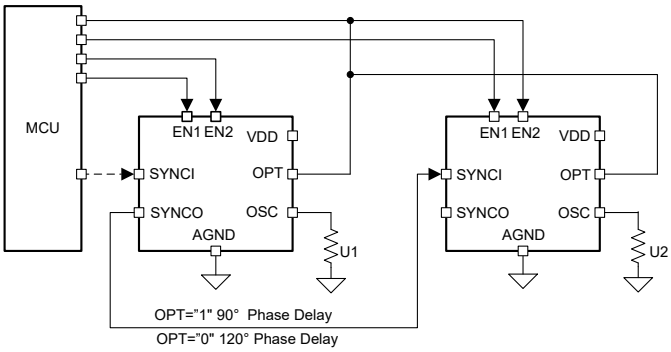


图 6-25. 三相或四相可互换配置

6.3.17.3 六相或八相并行运行菊花链配置

为了配置 6 个相位，需要如图 6-26 中所示的菊花链，而对于 8 个相位，需要如使用外部时钟移位的八相 45° 交错配置中所示的菊花链。

请注意，为了实现正确的交错运行，需要两个相移外部时钟信号

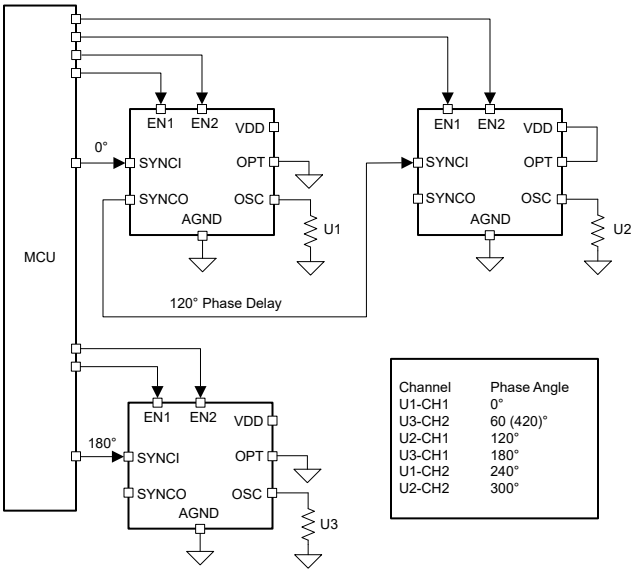


图 6-26. 使用外部时钟移位的六相 60° 交错配置

Copyright © 2024 Texas Instruments Incorporated

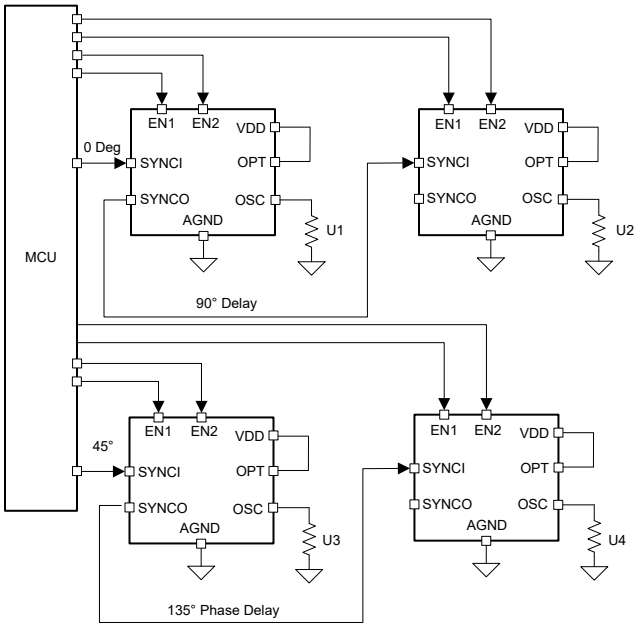


图 6-27. 使用外部时钟移位的八相 45° 交错配置

当外部时钟信号不可用时，可以对 6 个相位进行 120° 交错配置，如使用内部时钟移位的六相 120° 交错配置中所示。

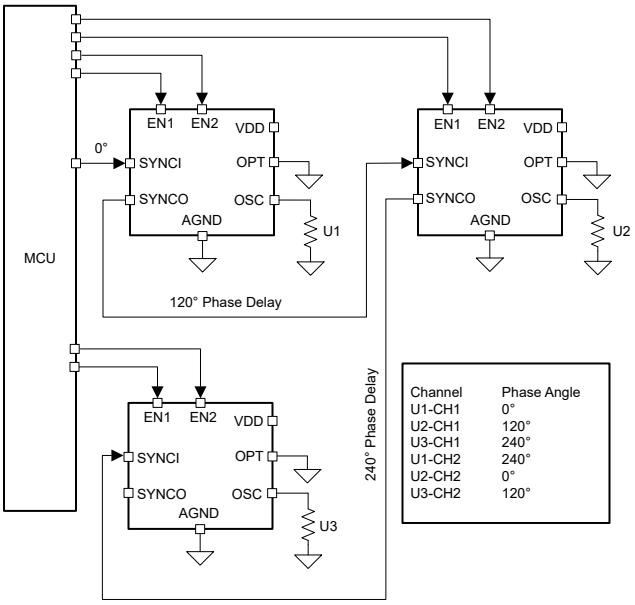


图 6-28. 使用内部时钟移位的六相 120° 交错配置

6.3.18 热关断

通过提供的内部热关断功能可以在结温超过 175°C 典型值时保护器件。在热关断期间，器件被强制进入低功耗状态，MOSFET 驱动器被禁用，SS/DEM1 和 SS/DEM2 引脚在内部被下拉并保持低电平。结温降低（典型迟滞为 15°C）后，器件会退出热关断模式，然后释放 SS/DEM1 和 SS/DEM2 下拉以通过软启动进行重新启动。

6.4 编程

6.4.1 动态死区时间调整

除通过 R_{DT} 进行固定死区时间编程外，还可以通过施加模拟电压或 PWM 信号来动态调整死区时间，如图 6-29 所示。改变模拟电压或 PWM 信号占空比即可调整 DT 编程。对于模拟调整，建议使用单级 RC 滤波器来滤除任何可能的噪声。对于 PWM 调整，建议使用两级 RC 滤波器来尽可能减小 DT 引脚上产生的纹波电压。

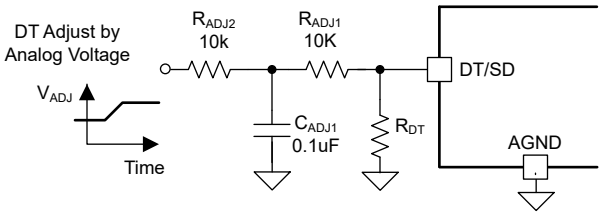


图 6-29. 动态死区时间调整 a

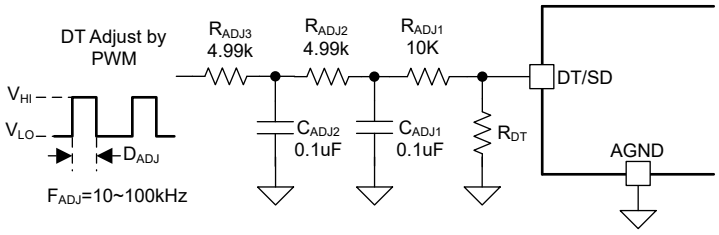


图 6-30. 动态死区时间调整 b

施加模拟电压时，产生的死区时间由方程式 18 确定：

$$t_{DT}(V_{ADJ}) = \left(\frac{1}{R_{DT}} + \frac{1}{R_{ADJ1} + R_{AJD2}} - \frac{0.8 \times V_{ADJ}}{R_{ADJ1} + R_{AJD2}}\right)^{-1} \times 2.625 \frac{ns}{k\Omega} \quad (18)$$

其中

- V_{ADJ} 是用于调整死区时间的模拟电压

施加 PWM 信号时，产生的死区时间由方程式 19 确定：

$$t_{DT}(D_{ADJ}) = \left(\frac{1}{R_{DT}} + \frac{1}{R_{ADJ1} + R_{AJD2} + R_{AJD3}} - \frac{0.8 \times \left[(V_{HI} - V_{LO}) \times D_{ADJ} + V_{LO}\right]}{R_{ADJ1} + R_{AJD2} + R_{AJD3}}\right)^{-1} \times 2.625 \frac{ns}{k\Omega} \quad (19)$$

其中

- V_{HI} 和 V_{LO} 分别是 PWM 信号的高电压电平和低电压电平。
- D_{ADJ} 是 PWM 信号的占空比。

请注意，在动态死区时间编程中，IC 在 DT /SD 引脚上看到的等效阻抗必须大于 5kΩ，以防止意外关断锁存。有关详细信息，请参阅节 6.3.12。

Copyright © 2024 Texas Instruments Incorporated

6.4.2 UVLO 编程

UVLO 引脚是 LM5171 控制器的使能引脚，可由 MCU 等外部控制单元直接控制。

不过，UVLO 引脚还可以实现特定电源轨的欠压锁定功能。该电源轨可以是 HV 端口、LV 端口或 VCC。应使用电阻分压器设置 UVLO 阈值，如图 6-31 所示。分压器必须满足方程式 20：

$$\frac{R_{UVLO2}}{R_{UVLO1}+R_{UVLO2}} \times V_{UVLO} = 2.5\ V \tag{20}$$

UVLO 迟滞通过内部 25 μA 电流源实现。当 UVLO > 2.5V 时，电流源被激活以立即升高 UVLO 引脚上的电压。当 UVLO 引脚电压降至 2.5V 阈值以下时，电流源将关闭，导致 UVLO 引脚上的电压下降。UVLO 迟滞由方程式 21 确定：

$$V_{HYS} = R_{UVLO1} \times 25\ \mu A \tag{21}$$

可将一个可选的陶瓷电容器 C_{UVLO} 与 R_{UVLO2} 并联放置，以提高抗噪性能。C_{UVLO} 通常介于 1nF 至 10nF 之间。较大的 C_{UVLO} 可能会导致对实际 UVLO 事件的响应出现过长时间的延迟。

如果 方程式 21 没有提供足够的迟滞电压，用户可以添加 R_{UVLO3}，如图 6-32 所示。因此，迟滞电压由方程式 22 计算得出：

$$V_{HYS} = \left[R_{UVLO1} + R_{UVLO3} \times \left(1 + \frac{R_{UVLO1}}{R_{UVLO2}}\right)\right] \times 25\ \mu A \tag{22}$$

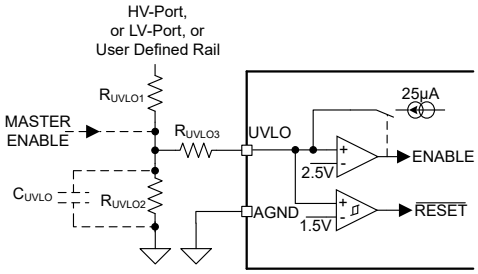


图 6-31. UVLO 编程

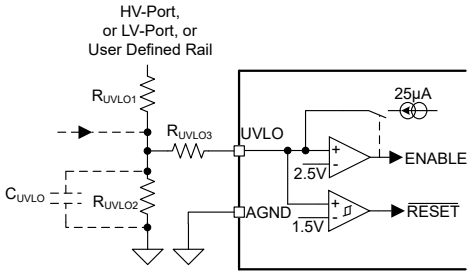


图 6-32. UVLO 及额外迟滞编程

6.5 寄存器

6.5.1 I²C 串行接口

在 LM5171 中，当 UVLO 引脚 > 1.5V 且配置完成时，即可进行 I²C 通信。VDD 引脚电压降至低于 4.5V VDDUV 会禁用通信，但只要保持在 2.5V（下限阈值）以上，便无需重新配置即可在 VDD 超过 VDDUV 时进入 I²C 通信状态。

6.5.2 I²C 总线运行

I²C 总线是控制器与一系列外设之间的通信链路。该链路是使用一条双线总线建立的，这条总线包含串行时钟信号 (SCL) 和串行数据信号 (SDA)。在串行数据线路用于控制器与外设终端之间双向数据通信的所有情况下，串行时钟均来源于控制器。每个器件都有一个开漏输出可用于在串行数据线路 (SDA) 上传输数据。为了在数据传输期间将漏极输出拉至高电平，必须在串行数据线路上放置一个外部上拉电阻器。该器件上配有一个外设 I²C 接口，这个接口支持以标准模式、快速模式和快速+ 模式运行，数据速率分别高达 100kbit/s、400kbit/s 和 1000kbit/s，并可实现与 I²C 标准 3.0 兼容的自动递增寻址。

如下图所示，数据传输由一个来自控制器的起始位启动。在 SCL 信号的高电平期间，当 SDA 线路从高电平转换为低电平时，会识别到启动条件。接收到起始位后，该器件将在 SDA 输入端接收串行数据，并检查是否存在有效地址和控制信息。如果为器件设置了外设地址位，则器件会发出确认脉冲并准备接收寄存器地址和数据。在接收到停止条件或接收到发送给器件的数据字时，数据传输即完成。停止条件是指在 SCL 信号的高电平期间，SDA 输入从低电平转换到高电平。SDA 线路的所有其他转换必须在 SCL 信号的低电平期间完成。在接收到有效地址、子地址和数据字后，会发出确认。I²C 接口通过寄存器地址实现自动定序，以便在一次给定的 I²C 传输中可以发送多个数据字。

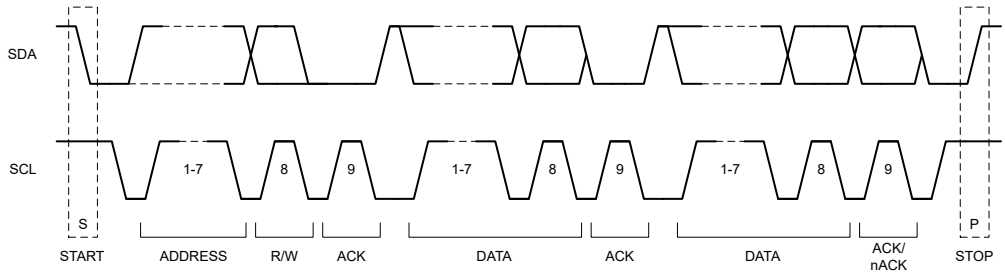


图 6-33. I²C 启动/停止/确认协议

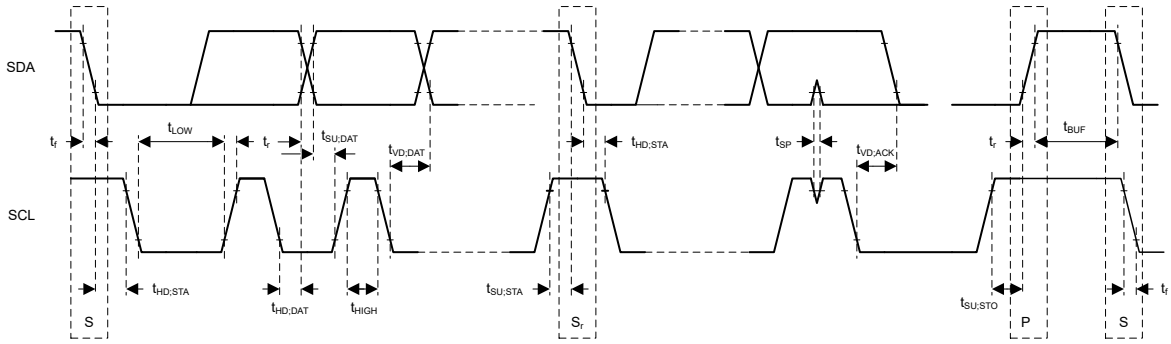


图 6-34. I²C 数据传输时序

Copyright © 2024 Texas Instruments Incorporated

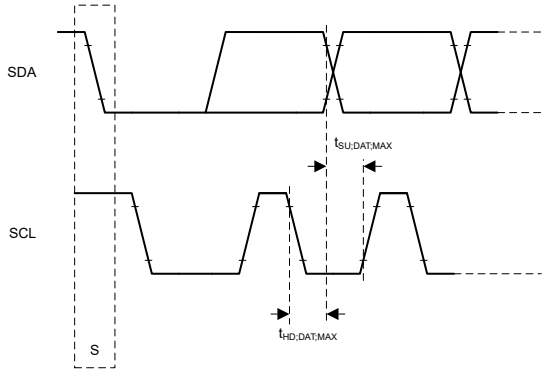


图 6-35. 最长上升/下降时间的 I²C 数据传输时序

6.5.3 时钟延展

不支持时钟延展。如果器件在繁忙期间被寻址且无法处理接收到的数据，则其不会确认相关事务。

6.5.4 数据传输格式

该器件支持四种不同的读取/写入操作：

- 从定义的寄存器地址进行单次读取。
- 对定义的寄存器地址进行单次写入。
- 从定义的寄存器地址开始进行顺序读取
- 从定义的寄存器地址开始进行顺序写入

6.5.5 从定义的寄存器地址进行单次读取

图 6-36 显示了对定义寄存器地址进行单次读取的格式。首先，控制器发出一个启动条件，后跟一个 7 位 I²C 地址。接下来，控制器写入 0 以表示执行了写入操作。接收到外设的确认后，控制器会经由总线发送 8 位寄存器地址。在第二次确认之后，器件会将内部 I²C 寄存器编号设置为定义的值。然后，控制器发出重复启动条件，并发出 7 位 I²C 地址后跟 1 以表示执行了读取操作。在接收到第三次确认时，控制器将总线释放给器件。然后，器件在总线上返回寄存器的 8 位数据值。控制器进行否定确认 (nACK) 并发出停止条件。该操作结束寄存器读取。

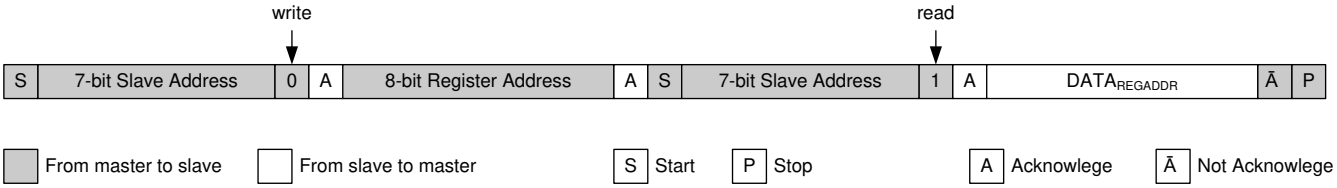


图 6-36. 从定义的寄存器地址进行单次读取

6.5.6 从定义的寄存器地址开始进行顺序读取

顺序读取操作是单个读取协议的扩展，如图 6-37 所示。控制器确认收到一个数据字节，器件会自动递增寄存器地址并返回下一个寄存器的数据。停止数据传输的方法是控制器不确认最后一个数据字节并发送停止条件。

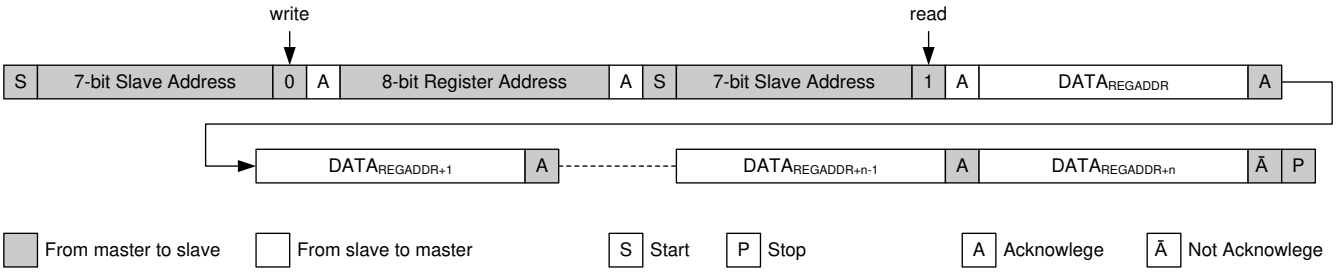


图 6-37. 从定义的寄存器地址开始进行顺序读取

Copyright © 2024 Texas Instruments Incorporated

6.5.7 对定义的寄存器地址进行单次写入

图 6-38 显示了对定义的寄存器地址进行单次写入的格式。首先，控制器发出一个启动条件，后跟一个 7 位 I²C 地址。接下来，控制器写入 0 以表示其要执行写操作。接收到外设的确认后，控制器会经由总线发送 8 位寄存器地址。在第二次确认之后，器件将 I²C 寄存器地址设置为定义的值，控制器对其写入 8 位数据值。第三次确认后，器件会将 I²C 寄存器地址自动递增 1，而控制器会发出停止条件。该操作结束寄存器写入。

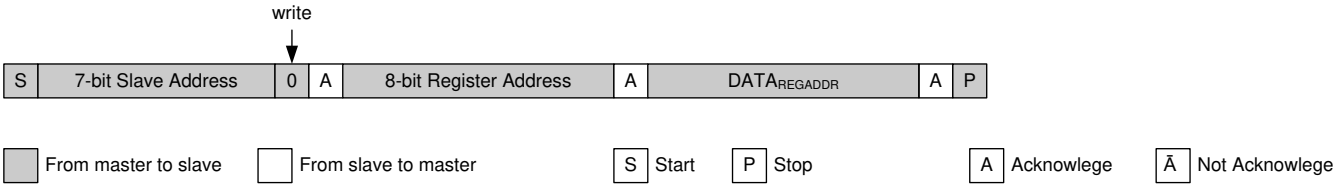


图 6-38. 对定义的寄存器地址进行单次写入

6.5.8 从定义的寄存器地址开始进行顺序写入

顺序写入操作是单个写入协议的扩展，如图 6-39 所示。如果控制器在器件发出 ACK 后没有发送停止条件，则器件会自动将寄存器地址递增 1，并且控制器可以写入下一个寄存器。

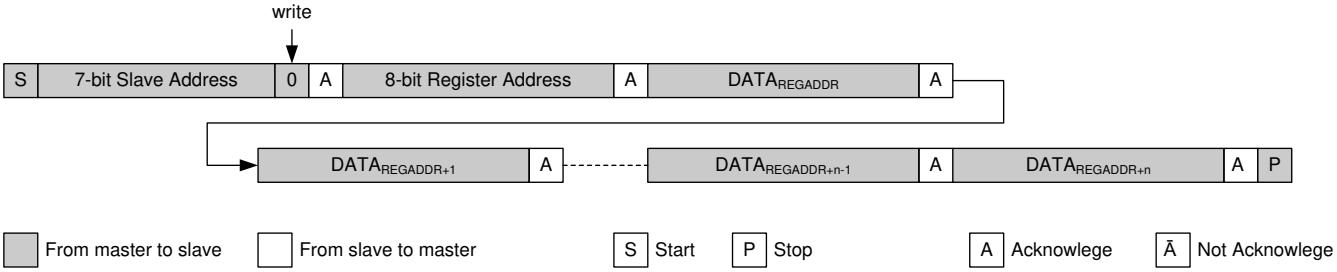


图 6-39. 在定义的寄存器地址开始进行顺序写入

6.5.9 REGFIELD 寄存器

表 6-4 列出了 REGFIELD 寄存器的存储器映射寄存器。表 6-4 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 6-4. REGFIELD 寄存器

地址	首字母缩写词	寄存器名称	部分
3h	CLEAR_FAULTS	CLEAR_FAULTS	节 6.5.9.1
78h	FAULT_STATUS	FAULT_STATUS	节 6.5.9.2
D0h	DEVICE_STATUS_1	DEVICE_STATUS_1	节 6.5.9.3
D1h	DEVICE_STATUS_2	DEVICE_STATUS_2	节 6.5.9.4

复杂的位访问类型经过编码可适应小型表单元。表 6-5 展示了适用于此部分中访问类型的代码。

表 6-5. REGFIELD 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

Copyright © 2024 Texas Instruments Incorporated

6.5.9.1 CLEAR_FAULTS 寄存器（地址 = 3h）[复位 = 00h]

表 6-6 展示了 CLEAR_FAULTS。

返回到表 6-4。

清除 0x78 寄存器中的所有锁存状态标志

表 6-6. CLEAR_FAULTS 寄存器字段说明

位	字段	类型	复位	说明
7-0	CLEAR_FAULTS	R/W	0h	访问地址足以清除故障

6.5.9.2 FAULT_STATUS 寄存器（地址 = 78h）[复位 = 00h]

表 6-7 展示了 FAULT_STATUS。

返回到表 6-4。

故障状态

表 6-7. FAULT_STATUS 寄存器字段说明

位	字段	类型	复位	说明
7	IPK_FAULT	R	0h	IPK 悬空检测 0h = 无故障 1h = 故障
6	VREF_FAULT	R	0h	VREF 至 VDD 短路检测 0h = 无故障 1h = 故障
5	BOOTUV1	R	0h	自举 UV（HB-SW 欠压）通道 1 0h = 无故障 1h = 故障
4	BOOTUV2	R	0h	自举 UV（HB-SW 欠压）通道 2 0h = 无故障 1h = 故障
3	ILIM1	R	0h	电流限制通道 1 0h = 无故障 1h = 故障
2	ILIM2	R	0h	电流限制通道 2 0h = 无故障 1h = 故障
1	OVP	R	0h	过压故障 0h = 无故障 1h = 故障
0	TSD	R	0h	热关断故障 0h = 无故障 1h =故障

Copyright © 2024 Texas Instruments Incorporated

6.5.9.3 DEVICE_STATUS_1 寄存器（地址 = D0h）[复位 = 00h]

表 6-8 展示了 DEVICE_STATUS_1。

返回到表 6-4。

有关器件状态的信息位

表 6-8. DEVICE_STATUS_1 寄存器字段说明

位	字段	类型	复位	说明
7	EN1	R	0h	通道 1 使能状态 0h = 禁用通道 1 1h = 启用通道 1
6	EN2	R	0h	通道 2 使能状态 0h = 禁用通道 2 1h = 启用通道 2
5	DEM1	R	0h	通道 1 DEM 状态 0h = 通道 1 FPWM 1h = 通道 1 DEM
4	DEM2	R	0h	通道 2 DEM 状态 0h = 通道 2 FPWM 1h = 通道 2 DEM
3	DIR1	R	0h	DIR 1 状态 0h = DIR1 低电平 1h = DIR1 高电平
2	DIR2	R	0h	DIR 2 状态 0h = DIR2 低电平 1h = DIR2 高电平
1	DIR_INVALID1	R	0h	无效的 DIR1 命令 0h = 有效的 DIR1 命令 1h = 无效的 DIR1 命令
0	DIR_INVALID2	R	0h	无效的 DIR2 命令 0h = 有效的 DIR2 命令 1h = 无效的 DIR2 命令

6.5.9.4 DEVICE_STATUS_2 寄存器（地址 = D1h）[复位 = 00h]

表 6-9 展示了 DEVICE_STATUS_2。

返回到表 6-4。

有关器件状态的信息位

表 6-9. DEVICE_STATUS_2 寄存器字段说明

位	字段	类型	复位	说明
7	OSC_FAULT	R	0h	OSC 短路检测 0h = 无 OSC 故障 1h = OSC 故障
6	UVLO	R	0h	UVLO 状态 0h = 未处于 UVLO 状态 1h = 处于 UVLO 状态 (UVLO<2.5V)
5	OPT	R	0h	OPT 引脚状态 0h = OPT 低电平 1h = OPT 高电平
4	SS1_DONE	R	0h	SS 通道 1 完成状态 0h = SS1 未完成 1h = SS1 完成
3	SS2_DONE	R	0h	SS 通道 2 完成状态 0h = SS2 未完成 1h = SS2 完成
2	SD	R	0h	SD/DT 引脚状态 0h = 器件未处于 SD 状态 1h = 器件处于 SD 状态
1	ADAPT_DT	R	0h	自适应死区时间状态 0h = 无自适应死区时间 1h = 自适应死区时间
0	VCC_UV	R	0h	VCC UV 状态 0h = VCC 未处于 UV 状态 1h = VCC 处于 UV 状态

Copyright © 2024 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

7.1 应用信息

LM5171 适合用于双电池系统和备用电池系统的双向直流/直流转换器。该器件还可以构建在多相之间具有平衡电流共享的可堆叠、高功率、单向降压或升压转换器。

LM5171 采用平均电流模式控制系统，这是一种双环路系统。LM5171 集成的两个运算放大器可实现高压和低压电压调节。请注意，仅根据 DIR1 启用一个运算放大器。在独立运行的情况下，CH-2 可能需要外部运算放大器。内部电流环路和外部电压环路之间的接口信号基本上是 DIR 和 ISET 信号，其中 DIR 信号用于控制电流方向，而 ISET 信号携带外部电压环路的误差信息。

7.1.1 小信号模型

下面描述了 LM5171 的内部电流环路和外部电压环路的小信号模型。为了更好地理解，我们做了一些简化。本部分还介绍了环路补偿。

此外，LM5171 设计计算器用于计算环路补偿。

7.1.1.1 电流环路小信号模型

图 7-1 显示了降压模式下每个相位的电流环路方框图。V_{HV} 为输入，而 V_{LV} 为输出。

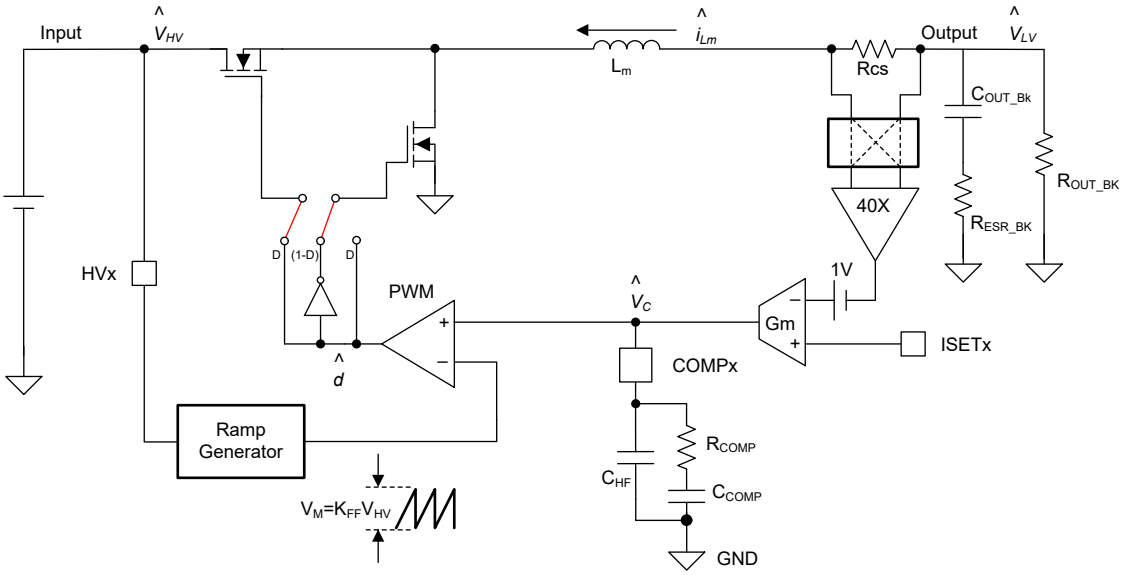


图 7-1. 降压环路方框图

应首先设计内部电流环路。降压模式的平均电流模式控制环路可建模为图 7-2

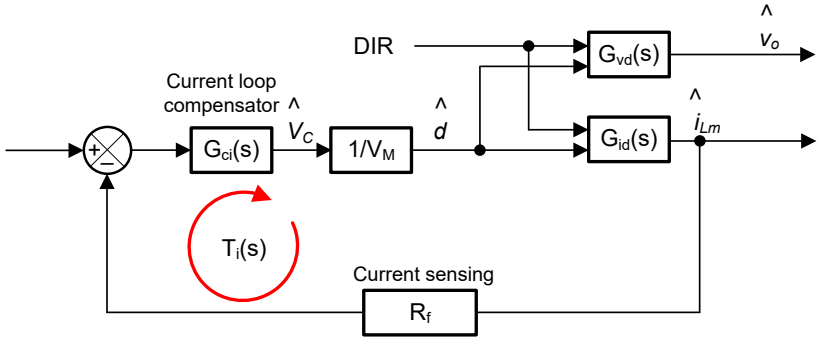


图 7-2. 电流环路方框图

降压模式占空比 (d) 到通道电感器电流 (i_{Lm}) 传递函数由下式确定：

$$G_{id_BK}(s) = \frac{\hat{i}_{Lm}}{\hat{d}} = \frac{V_{HV}}{R_{OUT_BK}} \times \frac{1 + \frac{s}{\omega_{Z_il_BK}}}{1 + \frac{s}{\omega_{0_BK} \times Q_{BK}} + \frac{s^2}{\omega_{0_BK}^2}} \tag{23}$$

其中

$$R_{OUT_BK} = \frac{V_{LV}}{n_p \times I_{Lmax}} \tag{24}$$

$$\omega_{Z_il_BK} = \frac{1}{R_{OUT_BK} \times C_{OUT_BK}} \tag{25}$$

$$\omega_{0_BK} = \frac{1}{\sqrt{L_m \times C_{OUT_BK}}} \tag{26}$$

Copyright © 2024 Texas Instruments Incorporated

$$Q_{BK} = \frac{1}{\omega_{0_BK}} \times \frac{1}{\frac{L_m}{R_{OUT_BK}} + (R_{ESR_BK} + R_{CS} + R_S) \times C_{OUT_BK}} \tag{27}$$

- L_m 是功率电感器。
- R_{CS} 是电流检测电阻器。
- R_S 是沿电流路径的等效总电阻，不包括 R_{CS}。
- C_{OUT_BK} 是降压模式下的总输出电容。
- R_{ESR_BK} 是总输出电容器等效串联电阻 (ESR)。

图 7-3 显示了升压模式下的电流环路方框图。V_{LV} 为输入，而 V_{HV} 为输出。

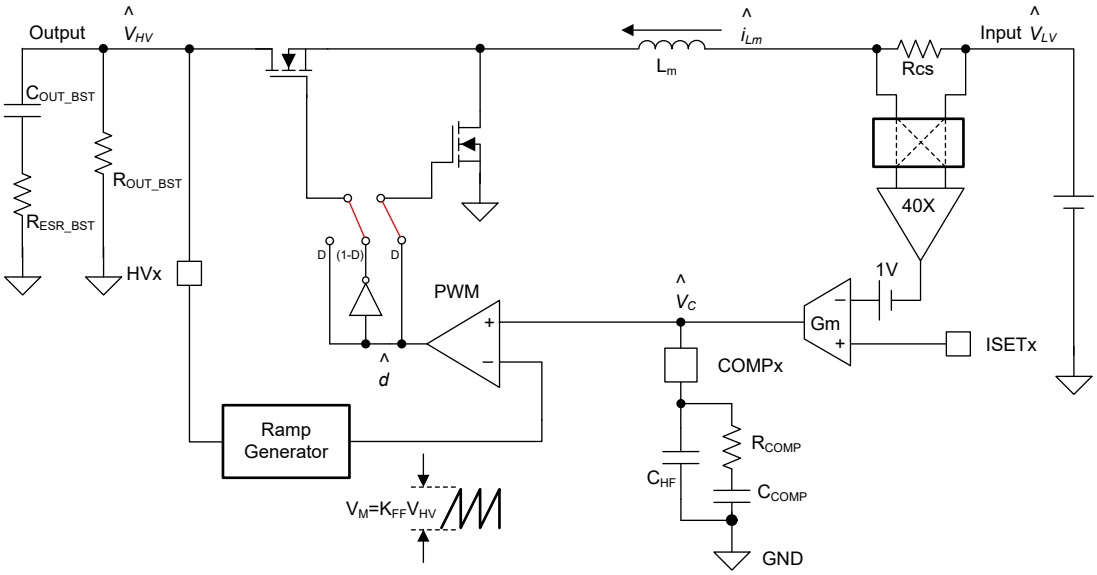


图 7-3. 升压环路方框图

如图 7-2 所示，升压模式与降压模式的平均电流模式控制环路相同。但是，升压功率级的传递函数 $G_{id}(s)$ 和 $G_{vd}(s)$ 与降压功率级的传递函数不同。

升压模式占空比 (d) 到通道电感器电流 (i_{Lm}) 传递函数由下式确定：

$$G_{id_BST}(s) = \frac{\hat{i}_{Lm}}{\hat{d}} = \frac{2 \times V_{LV}}{D'^3 \times R_{OUT_BST}} \times \frac{1 + \frac{s}{\omega_{Z_il_BST}}}{1 + \frac{s}{\omega_{0_BST} \times Q_{BST}} + \frac{s^2}{\omega_{0_BST}^2}} \tag{28}$$

其中

$$D' = \frac{V_{LV}}{V_{HV}} \tag{29}$$

$$R_{OUT_BST} = \frac{V_{HV}^2}{V_{LV} \times I_{Lmax}} \tag{30}$$

$$\omega_{Z_il_BST} = \frac{2}{R_{OUT_BST} \times C_{OUT_BST}} \tag{31}$$

$$\omega_{0_BST} = \frac{D'}{\sqrt{L_m \times C_{OUT_BST}}} \tag{32}$$

$$Q_{BST} = \frac{D'}{\omega_{0_BST}} \times \frac{1}{\frac{L_m}{D' \times R_{OUT_BST}} + \frac{(R_{CS} + R_S) \times C_{OUT_BST}}{D'} + R_{ESR_BST} \times C_{OUT_BST}} \tag{33}$$

- C_{OUT_BST} 是升压模式下每个相位的总输出电容。
- R_{ESR_BST} 是升压模式下每个相位的总输出电容器等效串联电阻 (ESR)。

当我们选择电流环路交叉频率为开关频率的 1/6 时，可以简化 $G_{id_BK}(s)$。对于分子，$s \times R_{OUT_BK} \times C_{OUT_BK}$ 占主导地位。而对于分母，$s^2/\omega_{0_BK}{}^2$ 占主导地位。方程式 23 可简化为：

$$G_{id_BK}(s) = \frac{V_{HV}}{R_{OUT_BK}} \times \frac{1 + \frac{s}{\omega_{Z_il_BK}}}{\frac{s^2}{\omega_{0_BK}{}^2}} = \frac{V_{HV}}{s \times L_m} \tag{34}$$

同样，方程式 28 可简化为：

$$G_{id_BST}(s) = \frac{2 \times V_{LV}}{D'^3 \times R_{OUT_BST}} \times \frac{\frac{s}{\omega_{Z_il_BST}}}{\frac{s^2}{\omega_{0_BST}{}^2}} = \frac{V_{HV}}{s \times L_m} \tag{35}$$

可以观察到，降压和升压模式具有相同的占空比 (d) 到通道电感器电流 (i_{Lm}) 传递函数：

$$G_{id}(s) = \frac{V_{HV}}{s \times L_m} \tag{36}$$

因此，降压电流环路和升压电流环路的补偿器也是相同的。

Copyright © 2024 Texas Instruments Incorporated

7.1.1.2 电流环路补偿

方程式 36 指明功率处理单元基本上是一阶系统。图 7-1 所示的 II 型补偿器足以在以降压和升压模式运行时实现环路稳定。

假设 gm 放大器的输出阻抗为 R_{GM}，电流环路补偿增益由下式确定：

$$G_{ci}(s) = G_m \times \left[R_{GM} \| Z_{comp}(s)\right] \tag{37}$$

其中

- A_{CS} 是电流检测放大器增益，即 40。
- G_m 是 gm 误差放大器的跨导，即 100 µA/V。
- $Z_{COMP}(s)$ 是 COMP 引脚上的补偿网络等效阻抗（请参阅图 7-1）。

$$Z_{COMP}(s) = \frac{1}{C_{HF} + C_{COMP}} \times \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times \left(1 + s \times R_{COMP} \times \frac{C_{HF} \times C_{COMP}}{C_{HF} + C_{COMP}}\right)} \tag{38}$$

考虑到 $C_{HF} << C_{COMP}$，方程式 38 可简化为：

$$Z_{COMP}(s) = \frac{1}{C_{COMP}} \times \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times (1 + s \times R_{COMP} \times C_{HF})} \tag{39}$$

由于 R_{GM} > 5MΩ 且环路补偿的频率范围通常在几千赫兹 (kHz) 以上，因此 R_{GM} 对相关频率范围内的环路增益的影响可以忽略不计。因此，将 方程式 39 代入 方程式 37 并忽略 R_{GM}，可以得到以下结果：

$$G_{ci}(s) = \frac{G_m}{C_{COMP}} \times \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times (1 + s \times R_{COMP} \times C_{HF})} \tag{40}$$

从图 7-2 中可以得出内部电流环路的开环增益为：

$$T_i(s) = G_{ci}(s) \times \frac{1}{V_M} \times G_{id}(s) \times R_f \tag{41}$$

其中

$$V_M = V_{HV} \times K_{FF} \tag{42}$$

$$R_f = R_{CS} \times A_{CS} \tag{43}$$

- K_{FF} 是斜坡发生器系数。对于 LM5171，K_{FF} = 0.03125。

将 方程式 40 和 方程式 36 代入 方程式 41，$T_i(s)$ 可表示为：

$$T_i(s) = \frac{1}{s \times K_{FF} \times L_m} \times \frac{R_f \times G_m}{C_{COMP}} \times \frac{1 + s \times R_{COMP} \times C_{COMP}}{s \times (1 + s \times R_{COMP} \times C_{HF})} \tag{44}$$

总环路传递函数的极点和零点由下式确定：

$$f_{p1} = 0 \tag{45}$$

$$f_{p2} = \frac{1}{2\pi \times R_{COMP} \times C_{HF}} \tag{46}$$

$$f_z = \frac{1}{2\pi \times R_{COMP} \times C_{COMP}} \tag{47}$$

要定制在 f_{CI} 处交叉的总内部电流环路增益，请根据以下指南选择补偿网络的元件，然后对网络进行微调以实现最佳的环路性能。

1. 零点 f_z 处于目标交叉频率 f_{CI} 的 1/5 左右。
2. 极点 f_{p2} 处于开关频率 f_{SW} 的 1/2 左右。
3. 总开环增益在 f_{CI} 处设置为单位增益，即：

$$\left|T_i(2i \times \pi \times f_{CI})\right| = 1 \tag{48}$$

因此，根据上述公式可得出补偿元件值，如方程式 49 所示。

$$\begin{cases} R_{COMP} = \dfrac{K_{FF}}{A_{CS} \times R_{CS} \times G_m} \times \left|2i \times \pi \times f_{CI} \times L_m\right| \\ C_{COMP} = \dfrac{1}{\left|2i \times \pi \times \dfrac{f_{CI}}{5} \times R_{COMP}\right|} \\ C_{HF} = \dfrac{1}{\left|2i \times \pi \times \dfrac{f_{SW}}{2} \times R_{COMP}\right|} \end{cases} \tag{49}$$

Copyright © 2024 Texas Instruments Incorporated

7.1.1.3 电压环路小信号模型

在设计电流环路补偿器后，便可以分析外部电压环路。

一个具有 n_p 相位的系统如图 7-4 所示。

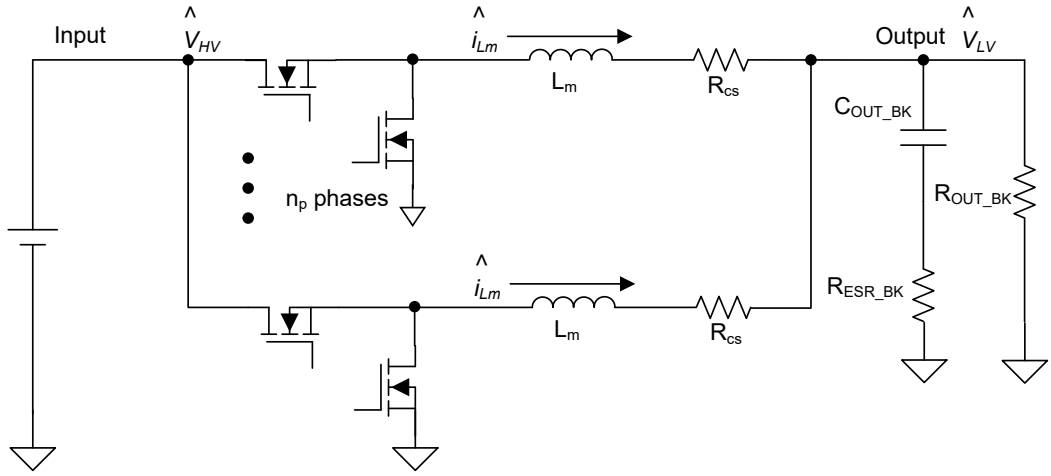


图 7-4. n_p 相位系统

等效电感和电阻由下式确定：

$$L_{mnp} = \frac{L_m}{n_p} \tag{50}$$

$$R_{Snp} = \frac{R_S}{n_p} \tag{51}$$

$$R_{CSnp} = \frac{R_{CS}}{n_p} \tag{52}$$

$$R_{fnp} = \frac{R_f}{n_p} \tag{53}$$

降压模式占空比 (d) 到 n_p 相位电感器电流传递函数由下式确定：

$$G_{idnp_BK}(s) = \frac{n_p \times \hat{i}_{Lm}}{\hat{d}} = \frac{V_{HV}}{R_{OUT_BK}} \times \frac{1 + \frac{s}{\omega_{Z_il_BK}}}{1 + \frac{s}{\omega_{0np_BK} \times Q_{npBK}} + \frac{s^2}{\omega_{0np_BK}^2}} \tag{54}$$

其中

$$R_{OUT_BK} = \frac{V_{LV}}{n_p \times I_{Lmax}} \tag{55}$$

$$\omega_{Z_il_BK} = \frac{1}{R_{OUT_BK} \times C_{OUT_BK}} \tag{56}$$

$$\omega_{0np_BK} = \frac{1}{\sqrt{L_{mnp} \times C_{OUT_BK}}} \tag{57}$$

$$Q_{npBK} = \frac{1}{\omega_{0np_BK}} \times \frac{1}{\frac{L_{mnp}}{R_{OUT_BK}} + \left(R_{ESR_BK} + R_{CSnp} + R_{Snp}\right) \times C_{OUT_BK}} \tag{58}$$

对于 n_p 相位，可以得到等效开环增益 $T_{inp}(s)$ 如下：

$$T_{inp}(s) = G_{ci}(s) \times \frac{1}{V_M} \times G_{id}(s) \times R_{fnp} \tag{59}$$

其中

图 7-5 显示了外部电压控制环路和内部电流环路。

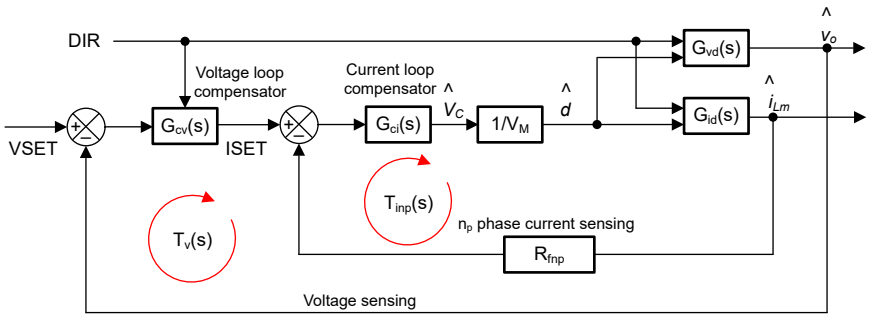


图 7-5. 电压环路和电流环路方框图

我们可以得到 ISET 到输出电压 (v_O) 闭环传递函数如下：

$$G_{vs}(s) = \frac{\hat{v}_{LV}}{\hat{v}_{ISET}} = \frac{G_{ci}(s) \times \frac{1}{V_M} \times G_{vd}(s)}{1 + T_{inp}(s)} \tag{60}$$

选择低于电流环路交叉频率的降压电压环路交叉频率时，可以简化 $G_{vs}(s)$。对于分母，$T_{inp}(s)$ 占主导地位，可以将方程式 60 的书写形式表示为：

$$G_{vs}(s) = \frac{\hat{v}_{LV}}{\hat{v}_{ISET}} = \frac{G_{ci}(s) \times \frac{1}{V_M} \times G_{vd}(s)}{T_{inp}(s)} = \frac{G_{vd}(s)}{G_{id}(s) \times R_{fnp}} \tag{61}$$

降压功率处理单元占空比 (d) 到输出电压 (v_{LV}) 传递函数由下式确定：

$$G_{vd_BK}(s) = \frac{\hat{v}_{LV}}{\hat{d}} = V_{HV} \times \frac{1 + \frac{s}{\omega_{Z_vl_BK}}}{1 + \frac{s}{\omega_{0np_BK} \times Q_{npBK}} + \frac{s^2}{\omega_{0np_BK}^2}} \tag{62}$$

其中

$$\omega_{Z_vl_BK} = \frac{1}{R_{ESR_BK} \times C_{OUT_BK}} \tag{63}$$

将 方程式 62 代入 方程式 61，一个简化的 ISET 到输出电压 (V_{LV}) 传递函数由下式确定：

$$G_{vs_BK}(s) = \frac{\hat{v}_{LV}}{\hat{v}_{ISET}} = K_{dc_BK} \times \frac{1 + \frac{s}{\omega_{Z_vl_BK}}}{1 + \frac{s}{\omega_{Z_il_BK}}} \tag{64}$$

其中

$$K_{dc_BK} = \frac{R_{OUT_BK}}{R_{fnp}} \tag{65}$$

Copyright © 2024 Texas Instruments Incorporated

同样，升压功率处理单元占空比 (d) 到输出电压 (v_{HV}) 传递函数由下式确定：

$$G_{vd_BST}(s) = \frac{\hat{v}_{HV}}{\hat{d}} = \frac{V_{LV}}{D'^2} \times \frac{\left(1 + \frac{s}{\omega_{Z_vl_BST}}\right)\left(1 - \frac{s}{\omega_{RHPZ}}\right)}{1 + \frac{s}{\omega_{0np_BST} \times Q_{npBST}} + \frac{s^2}{\omega_{0np_BST}^2}} \tag{66}$$

其中

$$\omega_{Z_vl_BST} = \frac{1}{R_{ESR_BST} \times C_{OUT_BST}} \tag{67}$$

$$\omega_{RHPZ} = \frac{R_{OUT_BST} \times D'^2}{L_{mnp}} \tag{68}$$

将 方程式 66 代入 方程式 61，一个简化的 ISET 到输出电压 (V_{HV}) 传递函数由下式确定：

$$G_{vs_BST}(s) = \frac{\hat{v}_{HV}}{\hat{i}_{set}} = K_{dc_BST} \times \frac{\left(1 + \frac{s}{\omega_{Z_vl_BST}}\right)\left(1 - \frac{s}{\omega_{RHPZ}}\right)}{1 + \frac{s}{\omega_{Z_il_BST}}} \tag{69}$$

其中

$$K_{dc_BST} = \frac{R_{OUT_BST} \times D'}{2 \times R_{fnp}} \tag{70}$$

7.1.1.4 电压环路补偿

图 7-6 中显示了具有高压电压调节和低压电压调节的典型双向应用。将外部电压环路误差放大器（ERRHV 和 ERRLV）误差电压连接到 ISETx 以作为内部电流环路的基准。

建议外部电压环路交叉频率 f_{CV} 应比内部电流环路交叉频率 f_{CI} 低一个十倍频程。此外，升压外部电压环路交叉频率也应低于右半平面零点 (RHPZ) 的 1/5。

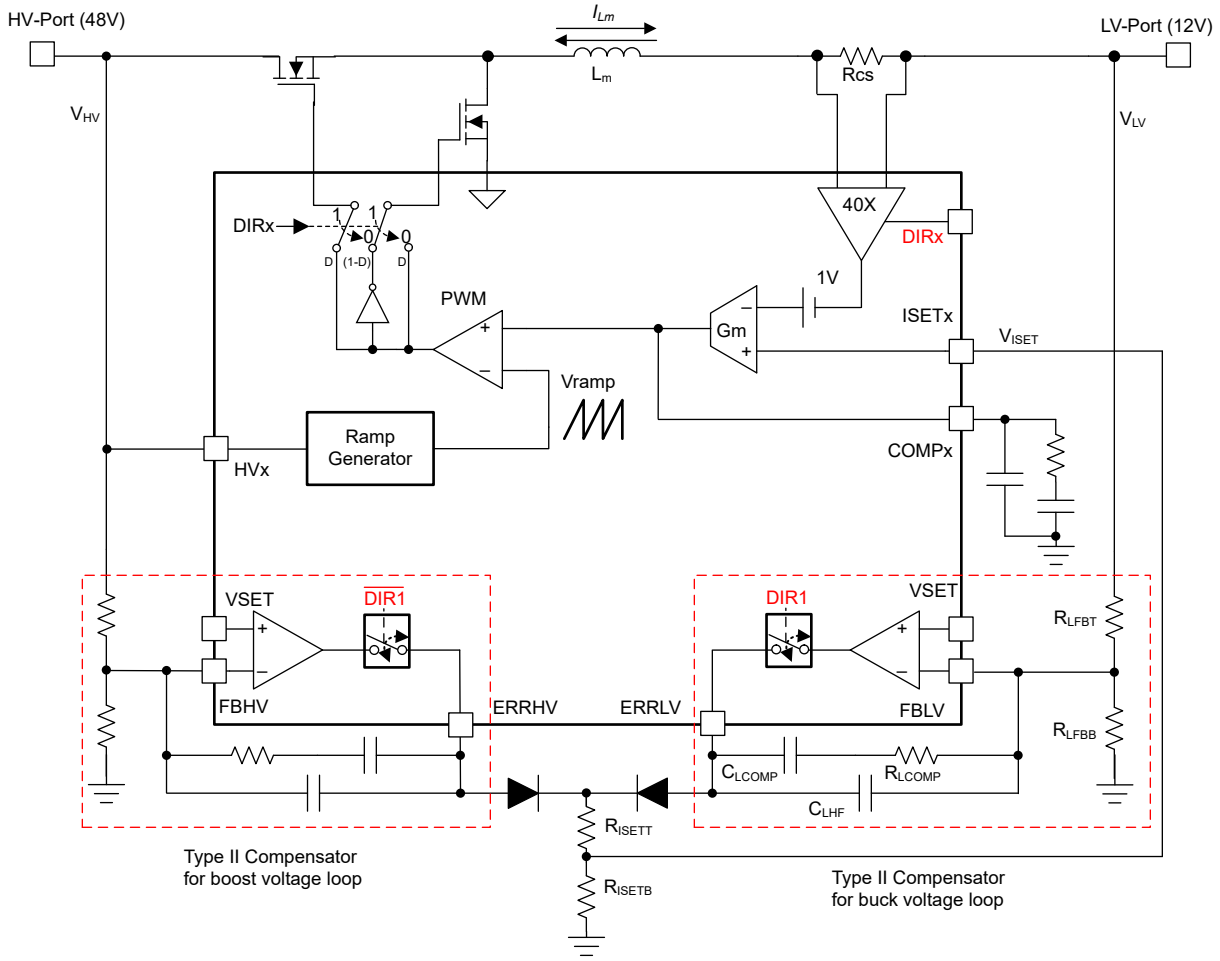


图 7-6. 外部电压环路控制

Copyright © 2024 Texas Instruments Incorporated

建议使用图 7-6 所示的 II 型补偿器来稳定降压和升压模式运行时的电压环路。

我们将以降压模式补偿为例进行分析。降压模式补偿器的传递函数如下所示：

$$G_{cv}(s) = \frac{\hat{v}_{ISET}}{\hat{v}_{LV}} \approx \frac{A_{VM} \times \omega_{ZEA}}{s} \times \frac{1 + \frac{s}{\omega_{ZEA}}}{1 + \frac{s}{\omega_{HF}}} \times K_{ISET} \tag{71}$$

其中

$$A_{VM} \approx \frac{R_{LCOMP}}{R_{LFBT}} \tag{72}$$

$$\omega_{ZEA} = \frac{1}{R_{LCOMP} \times C_{LCOMP}} \tag{73}$$

$$\omega_{HF} \approx \frac{1}{R_{LCOMP} \times C_{LHF}} \tag{74}$$

$$K_{ISET} = \frac{R_{ISETB}}{R_{ISETT} + R_{ISETB}} \tag{75}$$

降压模式外部电压环路的总开环增益 $T_{v_BK}(s)$ 是 $G_{vs_BK}(s)$ 和 $G_{cv}(s)$ 的乘积：

$$T_{v_BK}(s) = G_{vs_BK}(s) \times G_{cv}(s) \tag{76}$$

或者：

$$T_{v_BK}(s) = K_{dc_BK} \times \frac{1 + \frac{s}{\omega_{Z_vl}}}{1 + \frac{s}{\omega_{Z_il}}} \times \frac{A_{VM} \times \omega_{ZEA}}{s} \times \frac{1 + \frac{s}{\omega_{ZEA}}}{1 + \frac{s}{\omega_{HF}}} \times K_{ISET} \tag{77}$$

要定制在 f_{CV} 处交叉的总外部电压环路增益，请根据以下指南选择补偿网络的元件，然后对网络进行微调以实现最佳的环路性能。

1. 根据偏置电流和功率耗散选择 R_{LFBT} 的值。
2. 零点 ω_{ZEA} 处于目标交叉频率 f_{CV} 的 1/5 左右。
3. 极点 ω_{HF} 处于 f_{CV} 的 10 倍左右。
4. 总开环增益在 f_{CV} 处设置为单位增益，即：

$$\left|T_{v_BK}(2i \times \pi \times f_{CV})\right| = 1 \tag{78}$$

因此，根据上述公式可得出补偿元件为：

$$\begin{cases} R_{LCOMP} = \dfrac{R_{LFBT}}{K_{dc_BK} \times \left| \dfrac{1 + \frac{2i \times \pi \times f_{CV}}{\omega_{Z_vl}}}{1 + \frac{2i \times \pi \times f_{CV}}{\omega_{Z_il}}} \right| \times K_{ISET}} \\ C_{LCOMP} = \dfrac{1}{\left| 2i \times \pi \times \frac{f_{CV}}{5} \times R_{COMP} \right|} \\ C_{LHF} = \dfrac{1}{\left| 2i \times \pi \times 10 \times f_{CV} \times R_{COMP} \right|} \end{cases} \tag{79}$$

升压电压环路的补偿器可以采用类似设计。请注意，升压电压环路交叉频率也应低于右半平面零点 (RHPZ) 的 1/5。

7.2 典型应用

7.2.1 60A、双相、48V 至 12V 双向转换器

一个典型的应用示例是 60A 双相双向转换器，如图 7-7 所示。HV 端口电压范围为 32V 至 70V，LV 端口电压范围为 0V 至 23V。每相能够提供通过电感器的 $30A_{DC}$ 电流。

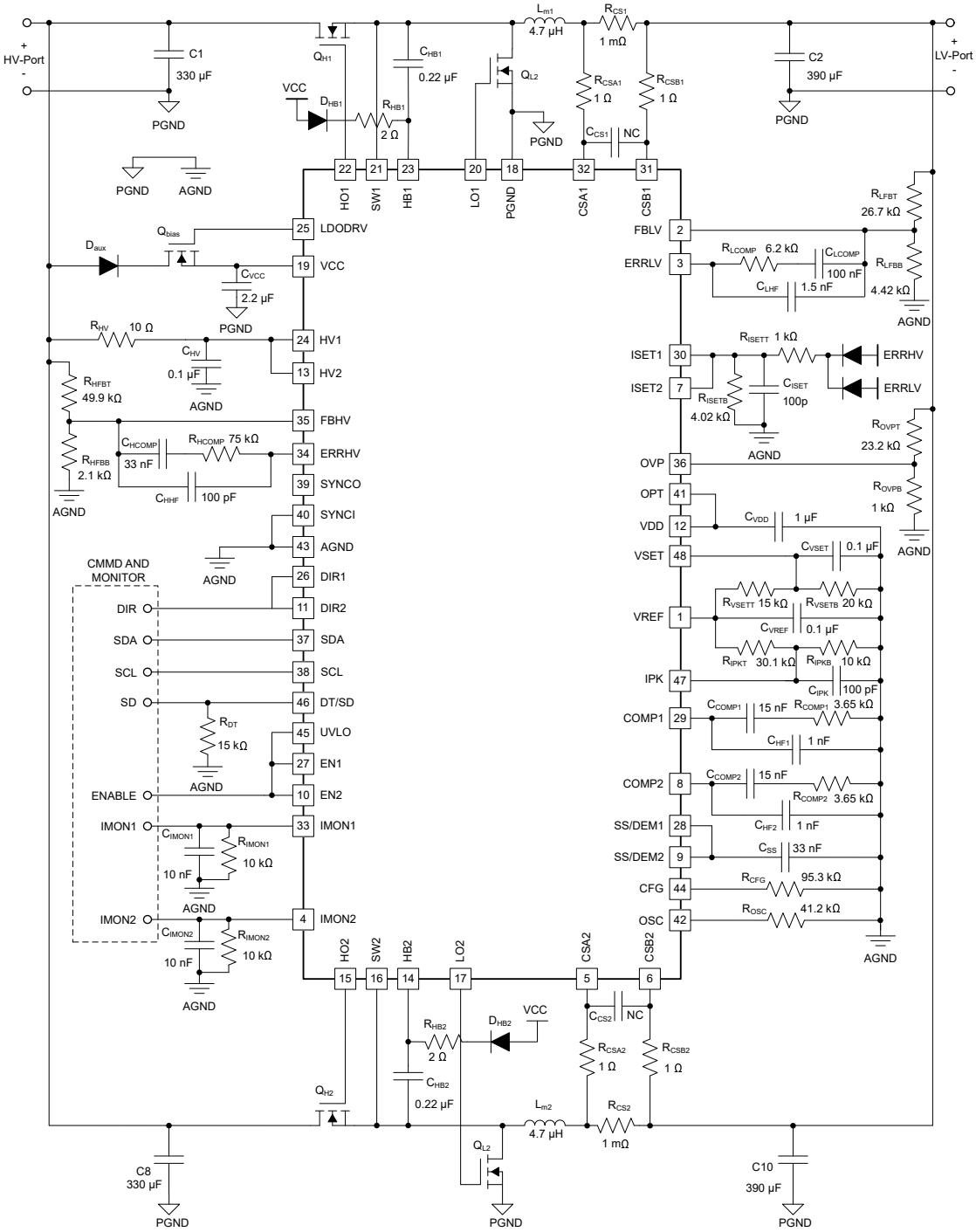


图 7-7. 双相双向转换器示例的原理图

Copyright © 2024 Texas Instruments Incorporated

7.2.1.1 设计要求

表 7-1 列出了此示例的设计参数。

表 7-1. 设计参数

参数	示例值	注释
V_{LV_min}	6V	LV 端口最小工作电压
V_{LV_reg}	14V	LV 端口标称电压
V_{LV_max}	23V	LV 端口最大工作电压
V_{HV_min}	32V	HV 端口最小工作电压
V_{HV_reg}	50V	HV 端口标称工作电压
V_{HV_max}	70V	HV 端口最大工作电压
F_{SW}	100kHz	开关频率
I_{Lmax}	30A	每个通道的最大平均电感器电流
I_{total}	60A	LV 端口上的双向直流总电流

7.2.1.2 详细设计过程

7.2.1.2.1 确定占空比

显然，占空比由方程式 80 到方程式 83 确定：

$$D_{BK_min} = \frac{V_{LV_reg}}{V_{HV\ max}} = \frac{14\ V}{70\ V} = 0.2 \tag{80}$$

$$D_{BK_max} = \frac{V_{LV_reg}}{V_{HV\ min}} = \frac{14\ V}{32\ V} = 0.438 \tag{81}$$

$$D_{BST_min} = \frac{V_{HV_reg} - V_{LV_max}}{V_{HV_reg}} = \frac{50\ V - 23\ V}{50\ V} = 0.54 \tag{82}$$

$$D_{BST_max} = \frac{V_{HV_reg} - V_{LV_min}}{V_{HV_reg}} = \frac{50\ V - 6\ V}{50\ V} = 0.88 \tag{83}$$

Copyright © 2024 Texas Instruments Incorporated

7.2.1.2.2 振荡器编程

要以所需的开关频率 F_{SW} 运行转换器，请通过满足方程式 16 选择 R_{OSC}：

$$R_{osc} = \frac{41.5k\Omega \times 100kHz}{F_{osc}} = 41.5k\Omega \tag{84}$$

选择标准电阻器 R_{OSC} = 41.2kΩ。

7.2.1.2.3 功率电感器、RMS 和峰值电流

如“寄生电感对电流检测信号和过零检测的影响”中所示，电感器电流呈三角波形。TI 建议选择电感器时确保其峰峰值纹波电流小于通道电感器满载直流电流的 80%。因此，电感器必须满足方程式 85：

$$L_m \geq \frac{V_{LV_reg} \times \left(1 - D_{BK_min}\right)}{80\% \times I_{max} \times F_{sw}} = \frac{14\ V \times (1 - 0.2)}{0.8 \times 30\ A \times 100\ kHz} = 4.67\ \mu H \tag{85}$$

选择 L_m = 4.7μH。

然后，实际电感器峰峰值电感器电流由方程式 86 确定：

$$I_{pk-pk} = \frac{V_{LV_reg} \times (1 - D_{BK_min})}{L_m \times F_{sw}} = \frac{14\ V \times (1 - 0.2)}{4.7\ \mu H \times 100\ kHz} = 23.83\ A \tag{86}$$

峰值电感器电流由方程式 87 确定：

$$I_{peak} = I_{max} + \frac{I_{pk-pk}}{2} = 30\ A + \frac{23.83}{2} = 41.9\ A \tag{87}$$

选择饱和电流 I_{sat} 至少比 I_{peak} 高 20% 的电感器，以确保在全功率下具有足够的裕度。在本示例中，TI 建议选择 I_{sat} > 49A 的电感器。

功率电感器满载均方根 (RMS) 电流 I_{LM_RMS} 决定了其导通损耗。RMS 电流由方程式 88 确定：

$$I_{Lm_RMS} = \sqrt{I_{max}^2 + \frac{1}{12} \times I_{pk-pk}^2} = 30.8\ A \tag{88}$$

7.2.1.2.4 电流检测 (R_{CS})

为了在更宽的负载范围内实现超高调节精度，用户必须实现在全电流下产生 50mV 的 V_{CS}。因此，R_{CS} 必须选择为方程式 89：

$$R_{CS} \le \frac{50\ mV}{I_{max}} = \frac{50\ mV}{30\ A} = 1.667\ m\Omega \tag{89}$$

理想情况下，本示例中必须选择 1.5mΩ 电流检测电阻器。但是，由于可用性原因，选择了标准的非电感式 1mΩ 电流检测电阻器，即：

$$R_{CS} = 1.0\ m\Omega \tag{90}$$

为了更大限度降低寄生电感，建议使用宽端子片式电阻器。对于低欧姆值电阻器，建议使用 4 端子电流检测电阻器以获得最佳精度。

最好是为一些陶瓷电容器预留空间，以便可能需要进行噪声滤波，如图 7-8 所示。C_{CS1} 和 C_{CS2} 可滤除差模噪声，每个电流检测引脚上的 100pF 陶瓷电容器可滤除共模噪声。

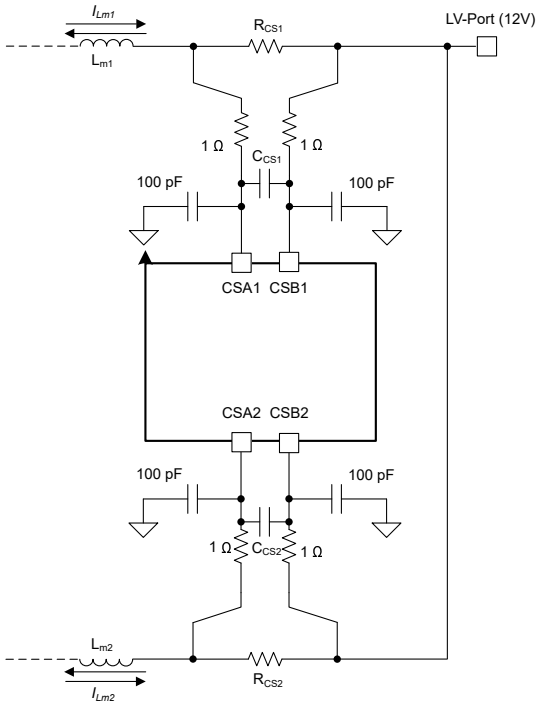


图 7-8. 使用 RC 滤波器进行电流检测

7.2.1.2.5 电流设置限制 (ISETx)

TI 建议为最大电流编程信号设置一个硬限制，以便转换器不会被错误的电流编程信号过驱动。假设允许转换器具有高达 10% 的过载电流。请参阅 通道电流设置命令（ISET1 和 ISET2），模拟电流设置信号 ISETx 必须受以下电压电平限制：

$$V_{ISET_max} = \frac{110\% \times Imax \times R_{CS}}{G_{ISET}} + 1V = \frac{110\% \times 30A \times 1m\Omega}{0.025} + 1V = 2.32V \tag{91}$$

如图 7-6 所示，R_{ISETT} 和 R_{ISETB} 用于限制 ISETx 上的最大电压。

Copyright © 2024 Texas Instruments Incorporated

7.2.1.2.6 峰值电流限制

峰值电流限制的一个目的是防止功率电感器饱和。通过对 V_{IPK} 进行编程，使峰值电流限制阈值比 I_{peak} 高 5%。根据方程式 12，可以得到：

$$V_{IPK} = \frac{105\% \times I_{peak} \times R_{CS}}{G_{IPK}} = \frac{105\% \times 41.9A \times 1m\Omega}{0.05} = 0.880V \tag{92}$$

选择 R_{IPKB} = 10kΩ 且 R_{IPKT} = 30.1kΩ，因此 V_{IPK} = 0.873V，对应于每通道 43.6A 的标称峰值电感器电流限制。

7.2.1.2.7 功率 MOSFET

所选的功率 MOSFET 必须具有能够承受最大 HV 端口电压和瞬态尖峰（振铃）的 V_{DS} 额定值。此应用中选择了额定值为 100V 的 MOSFET。

确定额定电压后，通过在 MOSFET $R_{ds(ON)}$ 和总栅极电荷 (Qg) 之间进行权衡来选择 MOSFET，以平衡导通损耗和开关损耗。对于大功率应用，需要并联 MOSFET 以共享总功率并减少单个 MOSFET 上的耗散，从而缓解热应力。每个 MOSFET 中的导通损耗由方程式 93 确定。

$$P_{Q_cond} = \frac{1.8 \times R_{ds(ON)}}{N} \times I_{Q_RMS}^2 \tag{93}$$

其中

- N 是并联 MOSFET 的数量
- 1.8 是 $R_{ds(ON)}$ 在 125°C 时的近似温度系数
- 总 RMS 开关电流 I_{Q_RMS} 大致由方程式 94 确定

$$I_{Q_RMS} \approx \sqrt{D_{max}} \times I_{max} = \sqrt{D_{max}} \times I_{max} \tag{94}$$

其中

- D_{max} 是降压模式或升压模式下的最大占空比。

开关瞬态上升和下降时间大致由下式确定：

$$\Delta t_{rise} \approx \frac{N \times Q_g}{4\ A} \tag{95}$$

$$\Delta t_{fall} \approx \frac{N \times Q_g}{5\ A} \tag{96}$$

每个并联 MOSFET 的开关损耗大致由下式确定：

$$P_{Q_sw} = \frac{1}{2} \times C_{oss} \times V_{HV}^2 \times F_{sw} + \frac{1}{2} \times \frac{I_{peak}}{N} \times V_{HV} \times (\Delta t_{rise} + \Delta t_{fall}) \times F_{sw} \tag{97}$$

其中

- C_{oss} 是 MOSFET 的输出电容。

功率 MOSFET 通常需要使用 10kΩ 至 100kΩ 的栅源电阻器来减轻栅极驱动故障的影响。使用并联 MOSFET 时，最好为每个 MOSFET 使用 1Ω 至 2Ω 栅极电阻器，如图 7-9 所示。

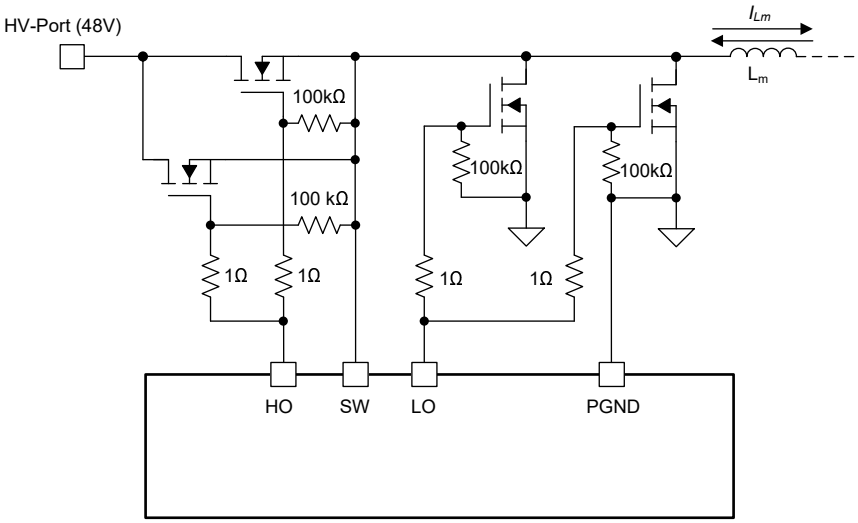


图 7-9. 并联 MOSFET 配置

如果死区时间不是最优值，则功率同步整流器 MOSFET 的体二极管会导致反向恢复损耗。假设功率 MOSFET 的反向恢复电荷为 Q_{rr}，则反向恢复损耗由方程式 98 确定：

$$P_{Q_rr} = Q_{rr} \times V_{HV_max} \times F_{sw} \tag{98}$$

为降低反向恢复损耗，可以将一个可选的肖特基二极管与功率 MOSFET 并联放置。这个二极管必须具有与 MOSFET 相同的额定电压，并必须直接放在 MOSFET 的漏极和源极之间。重复正向额定电流的峰值必须大于 I_{peak}，连续正向额定电流必须大于以下方程式 99 的值：

$$I_{SD_avg} = I_{peak} \times t_{DT} \times F_{sw} \tag{99}$$

Copyright © 2024 Texas Instruments Incorporated

7.2.1.2.8 辅助电源

辅助电源的总负载电流主要由总 MOSFET 栅极电荷 Qg 确定。假设系统采用多个 LM5171 来实现 M 个相位，且每个相位使用 N 个并联的 MOSFET 作为一个开关。每个相位有 2x N 个 MOSFET 要驱动。然后，通过 VCC 辅助电源驱动这些 MOSFET 的总电流由方程式 100 确定。

$$I_{VCC} = 2 \times M \times N \times Q_g \times F_{sw} + M \times 5\ mA \tag{100}$$

其中

- 5mA 是最坏情况下每个相位的控制逻辑电路使用的最大电流。

在将两个并联 MOSFET 用作一个开关的四相系统示例中（其中 M = 4，N = 2，Q_g = 100nC，F_{sw} = 100KHz），辅助电源必须至少能够支持以下总负载电流：

$$I_{VCC} \geq 2 \times 4 \times 2 \times 100\ nC \times 100\ kHz + 4 \times 5\ mA = 180\ mA \tag{101}$$

在将相同并联 MOSFET 用作一个开关的八相系统示例中，辅助电源必须能够支持以下总负载电流：

$$I_{VCC_8ph} = 2 \times 8 \times 2 \times 100\ nC \times 100\ kHz + 8 \times 5\ mA = 360\ mA \tag{102}$$

如 辅助电源和电压基准（VCC、VDD 和 VREF） 中所述，LM5171 集成的 LDO 驱动器可以驱动外部 N 沟道增强型 MOSFET，从而在 VCC 引脚上产生 9V 辅助电源电压。此应用中选择了 PMT560ENEAX。

但是，外部 MOSFET 的损耗可能相当高，尤其是在高负载电流和高输入电压条件下。可能优先选择外部 10V 至 12V VCC 辅助电源。如果系统中不能提供此电源电压，用户可以使用降压/升压或 SEPIC 转换器从 LV 端口产生该电压，或者使用降压转换器从 HV 端口产生该电压。请参阅德州仪器 (TI) LM25118 和 LM5118 来实现降压/升压转换器，参阅 LM5158 来实现 SEPIC 转换器，或参阅 LM5160 和 LM5161 来实现降压转换器。

必须靠近 VCC 引脚和 PGND 引脚放置一个旁路电容器。此应用中选择了 2.2μF、16V 陶瓷电容器。

7.2.1.2.9 自举二极管

选择一个靠近 HB 和 SW 引脚的陶瓷电容器，C_{HB1} = C_{HB2} = 0.1μF 至大约 0.22μF。必须选择额定正向电流为 1A 且反向电压不低于 V_{HV_max} 的快速开关二极管作为自举二极管，通过该二极管，自举电容器 C_{HB1} 或 C_{HB2} 将由 VCC 充电。为降低快速充电电流引起的噪声，必须为每个自举二极管串联一个 2Ω 至 5Ω 的限流电阻器。

7.2.1.2.10 OVP

如 过压保护 (OVP) 中所述，LM5171 具有内置比较器，其内部基准电压为 1V，迟滞为 100mV，可实现过压保护。

在该应用中，我们选择 LV 端口 OVP 电压 V_{OVP} = 24V。在这里，我们选择 R_{OVPB} = 1kΩ，因此通过 R_{OVPB} 的电流为 1mA。R_{OVPT} 可根据下式得出：

$$R_{OVPT} = \frac{V_{OVP} - V_{OVPTH}}{V_{OVPTH}} \times R_{OVPB} = \frac{24V - 1V}{1V} \times 1k\Omega = 23k\Omega \tag{103}$$

选择标准电阻器 R_{OVPT} = 23.2kΩ。

7.2.1.2.11 死区时间

通过 20kΩ 电阻器将 DT 引脚拉至 VDD 以启用内置自适应死区时间。

要对死区时间进行编程，请按照方程式 14 选择电阻器 R_{DT}。要使用外部模拟电压信号来动态调整死区时间，请遵循图 6-29。要使用外部 PWM 信号来动态调整死区时间，请遵循图 6-30。

在此应用中，所选的标称死区时间为 50ns。根据方程式 14，编程电阻器必须为：

$$R_{DT} = \frac{t_{DT}}{2.625}\frac{k\Omega}{ns} = 19.05k\Omega \tag{104}$$

选择标准值 R_{DT} = 20kΩ。

7.2.1.2.12 通道电流监测器 (IMONx)

为了获得最佳电流监测精度，请在选择 IMONx 电阻器时确保 IMONx 引脚上的最大工作电压低于 3V。

假设在两相电流监测中每条通道的电流最高为 50A，并确保 IMONx 电压不超过 3V，那么 R_{IMONx} 可表示为：

$$R_{IMONx} = 10k\Omega \tag{105}$$

考虑延迟和电压纹波后，选择 C_{IMONx}。我们在此选择：

$$C_{IMONx} = 10nF \tag{106}$$

然后，监测延迟由以下时间常数确定：

$$\tau_{IMONx} = R_{IMONx} \times C_{IMONx} = 10k\Omega \times 10ns = 100\mu s \tag{107}$$

满负载时，监测电压的直流分量为：

$$V_{IMONx} = 2 \times \left(\frac{I_{max} \times R_{CS}}{500\Omega} + 50\mu A\right) \times R_{IMONx} = 2 \times \left(\frac{30A \times 1m\Omega}{500\Omega} + 50\mu A\right) \times 10k\Omega = 2.2V \tag{108}$$

考虑电感器纹波电流，根据方程式 6，IOUT 峰峰值纹波电流为：

$$\Delta IMONx = \frac{I_{pk-pk} \times R_{CS}}{500\Omega} = \frac{23.8A \times 1m\Omega}{500\Omega} = 47.6\mu A \tag{109}$$

因此，RC 滤波器转角频率由下式确定：

Copyright © 2024 Texas Instruments Incorporated

$$f_{IMONx} = \frac{1}{2\pi \times R_{IMONx} \times C_{IMONx}} = \frac{1}{6.28 \times 10k\Omega \times 10nF} = 1.59kHz \quad (110)$$

得到的峰峰值监测纹波电压大致由下式确定：

$$\Delta V_{IMONx} = \Delta IMONx \times \left(R_{IMONx} \| \frac{1}{2i \times \pi \times F_{SW} \times C_{IMONx}}\right) = 47.6\mu A \times \left(10k\Omega \| \frac{1}{2i \times \pi \times 100kHz \times 10nF}\right) = 7.5mV \quad (111)$$

峰峰值监测纹波电压大约为满负载直流监测电压的 0.34%。增加 C_{IMONx} 会使纹波电压衰减，但会增加监测延迟。

7.2.1.2.13 UVLO 引脚用途

该示例电路使用 UVLO 引脚作为 LM5171 的控制器使能引脚。但是，UVLO 引脚还可以实现欠压锁定，即 48V 轨 UVLO、12V 轨 UVLO 或 VCC UVLO。

假设用户实现 48V 轨 UVLO，低侧电阻器 R_{UVLO2} = 10kΩ，48V UVLO 解除阈值 V_{UVLO} = 24V，且 UVLO 迟滞为 V_{HYS} = 2.4V。参考图 6-32 和方程式 20，可以发现 R_{UVLO1} 可根据以下公式得出：

$$R_{UVLO1} = \frac{V_{UVLO} - 2.5\ V}{2.5\ V} \times R_{UVLO2} = \frac{24\ V - 2.5\ V}{2.5\ V} \times 10\ k\Omega = 86\ k\Omega \tag{112}$$

最终选择时必须选择 R_{UVLO1} = 86.6kΩ 这一最接近的标准电阻器。

同时，R_{UVLO3} 必须满足方程式 22，即：

$$R_{UVLO3} = \frac{\frac{V_{HYS}}{25\ \mu A} - R_{UVLO1}}{1 + \frac{R_{UVLO1}}{R_{UVLO2}}} = \frac{\frac{2.4\ V}{25\ \mu A} - 86.6\ k\Omega}{1 + \frac{86.6\ k\Omega}{10\ k\Omega}} = 0.973\ k\Omega \tag{113}$$

选择最接近的标准电阻器，R_{UVLO1} = 976Ω。

如果用户选择添加电容器 C_{UVLO} = 1nF，则会导致延迟时间恒定为 10μs，以便滤除 UVLO 引脚上可能出现的噪声。

7.2.1.2.14 HVx 引脚配置

HVx 引脚必须始终连接到 HV 电压轨。最好添加一个小型 RC 滤波器来提高 HVx 抗噪性能，如图 7-10 所示。通常，滤波电阻器为 10Ω，旁路电容器为 0.1μF。

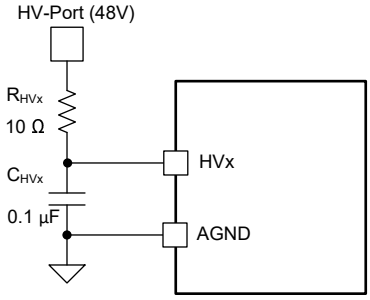


图 7-10. HVx 引脚配置

Copyright © 2024 Texas Instruments Incorporated

7.2.1.2.15 环路补偿

选择电流环路交叉频率 f_{CI} 为开关频率的 1/6。根据方程式 49，内部电流环路的补偿网络由下式确定：

$$\begin{cases} R_{COMP} = \frac{K_{FF}}{A_{CS} \times R_{CS} \times G_m} \times |2i \times \pi \times f_{CI} \times L_m| = \frac{0.03125}{40 \times 1m\Omega \times 100\mu A/V} \times |2i \times \pi \times 15kHz \times 4.7\mu H| = 3.5k\Omega \\ C_{COMP} = \frac{1}{\left|2i \times \pi \times \frac{f_{CI}}{5} \times R_{COMP}\right|} = \frac{1}{\left|2i \times \pi \times \frac{15kHz}{5} \times 3.5k\Omega\right|} = 15nF \\ C_{HF} = \frac{1}{\left|2i \times \pi \times \frac{f_{SW}}{2} \times R_{COMP}\right|} = 0.9nF \end{cases} \tag{114}$$

为补偿网络选择最接近的标准值，即：

$R_{COMP1} = R_{COMP2} = 3.65k\Omega$

$C_{COMP1} = C_{COMP2} = 15nF$

$C_{HF1} = C_{HF2} = 1nF$

图 7-11 所示为功率处理单元$\frac{1}{V_M} \times G_{id}(s) \times A_{CS} \times R_{CS}$、电流环路补偿增益 $G_{ci}(s)$ 和产生的总开环增益 $T_i(s)$ 的波特图。

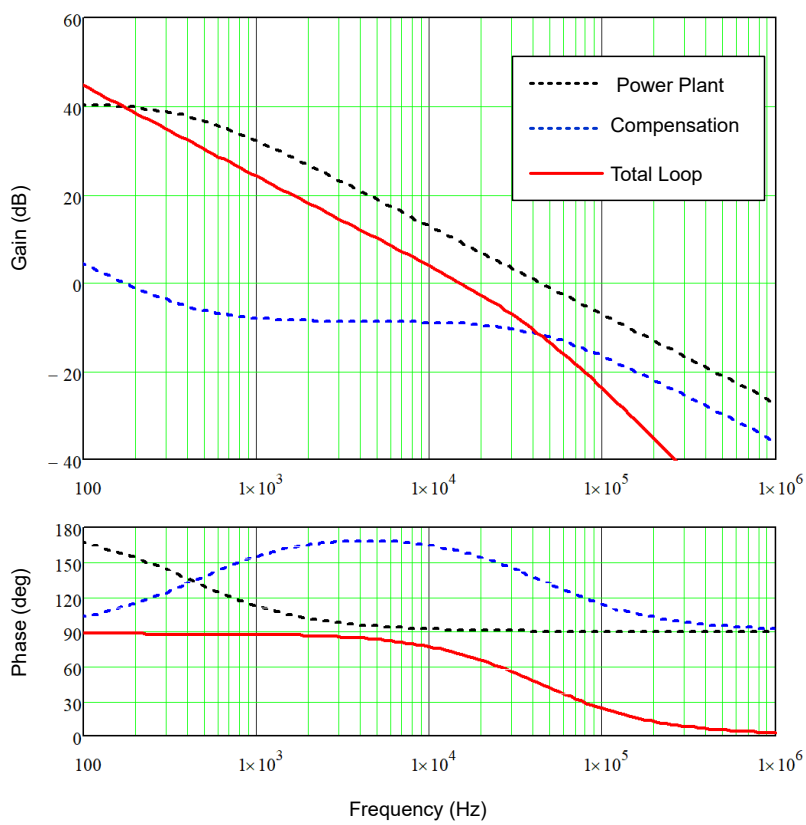


图 7-11. 电流环路波特图

对于降压模式，请选择电压环路交叉频率为电流环路交叉频率的 1/10。根据方程式 115，电压环路的补偿网络由下式确定：

$$\begin{cases} R_{LCOMP} = \dfrac{R_{LFBT}}{K_{dc_BK} \times \left| \dfrac{1 + \dfrac{2i \times \pi \times f_{CV}}{\omega_{Z_vl}}}{1 + \dfrac{2i \times \pi \times f_{CV}}{\omega_{Z_il}}} \right| \times K_{ISET}} = \dfrac{26.7k\Omega}{\dfrac{0.4\Omega}{40 \times 1m\Omega} \times \left| \dfrac{1 + \dfrac{2i \times \pi \times 1.5kHz}{250kHz}}{1 + \dfrac{2i \times \pi \times 1.5kHz}{6.25kHz}} \right| \times 0.8} = 6.1k\Omega \\ C_{LCOMP} = \dfrac{1}{\left| 2i \times \pi \times \dfrac{f_{CV}}{5} \times R_{COMP} \right|} = \dfrac{1}{\left| 2i \times \pi \times \dfrac{1.5kHz}{5} \times 6.1k\Omega \right|} = 86nF \\ C_{LHF} = \dfrac{1}{\left| 2i \times \pi \times 10 \times f_{CV} \times R_{COMP} \right|} = 1.7nF \end{cases} \tag{115}$$

为补偿网络选择最接近的标准值，即：

R_{LCOMP} = 6.2kΩ

C_{COMP1} = 100nF

C_{HF1} = 1.5nF

图 7-12 所示为功率处理单元 $G_{vs_BK}(s)$、电压环路补偿增益 $G_{cv}(s)$ 和产生的总开环增益 $T_{vs_BK}(s)$ 的波特图。

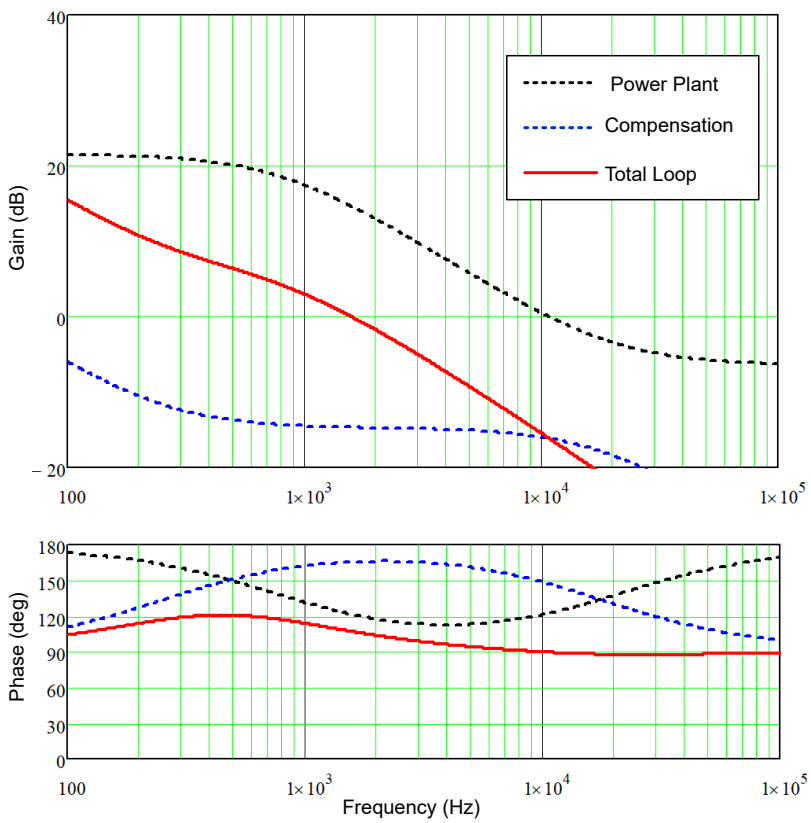


图 7-12. 电压环路波特图

Copyright © 2024 Texas Instruments Incorporated

7.2.1.2.16 软启动

软启动用于缓慢提升电流。对于具有外部环路的应用，不需要电流软启动，应尽可能减小 C_{SS}。通常我们可以为 C_{SS} 选择 0.1nF。

对于需要电流软启动的应用，请放置一个陶瓷电容器 C_{SS} 来设定软启动时间。当 SS 引脚电压达到约 3V 时，软启动完成。如果选择满载电流软启动时间 ΔT_{SS} = 1ms，则可以使用以下公式计算电容 C_{SS}：

$$C_{SS} = \frac{I_{SS} \times \Delta T_{SS}}{3V} = \frac{70\mu A \times 1ms}{3V} = 23nF \tag{116}$$

当 SS/DEM1 和 SS/DEM2 连接在一起时，请将电容加倍以保持相同的软启动时间。

7.2.1.2.17 PWM 转换为 ISET 引脚上的电压

对于使用 PWM 信号的数字解决方案，建议使用外部两级 RC 滤波器将 PWM 信号转换为馈入 ISET 引脚的直流电压，如图 7-13 所示。与单级滤波器相比，两级 RC 滤波器需要的电容小得多，并且延迟时间更短。请注意，如果 PWM 信号电压电平未得到良好调节，会出现转换错误。

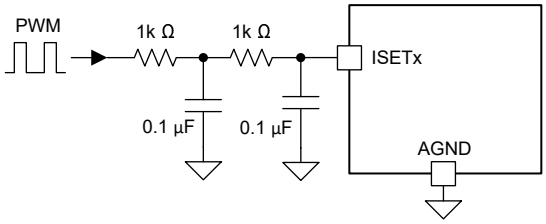


图 7-13. 两级 RC 滤波器可将 PWM 转换为 ISETx 引脚上的模拟电压

7.2.1.2.18 正确端接未使用的引脚

在未使用误差放大器、LDODRV 或 I2C 的应用中，请按照下图（图 7-14）正确端接未使用的引脚。

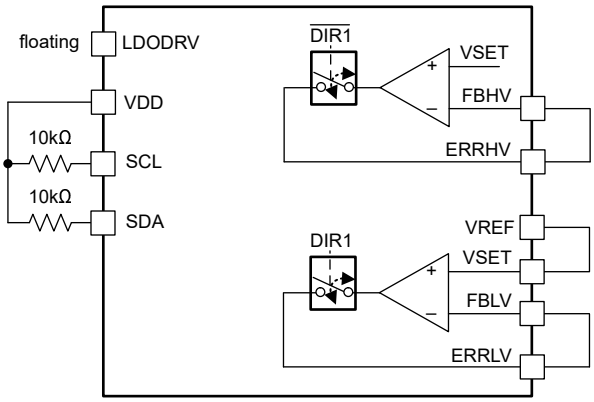


图 7-14. 正确端接未使用的引脚

7.2.1.3 应用曲线

7.2.1.3.1 效率

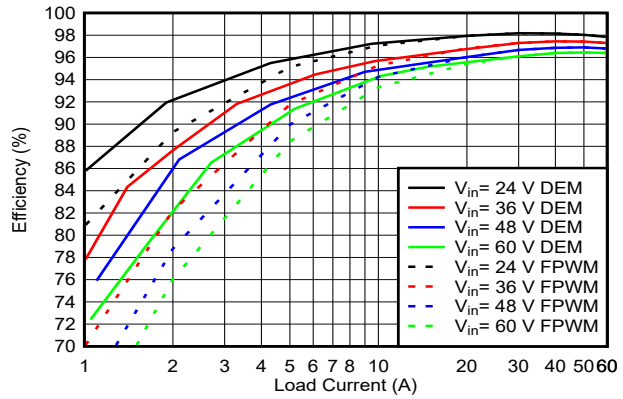


图 7-15. 降压模式效率与输入电压和负载电流间的关系： V_{OUT} = 14.5V

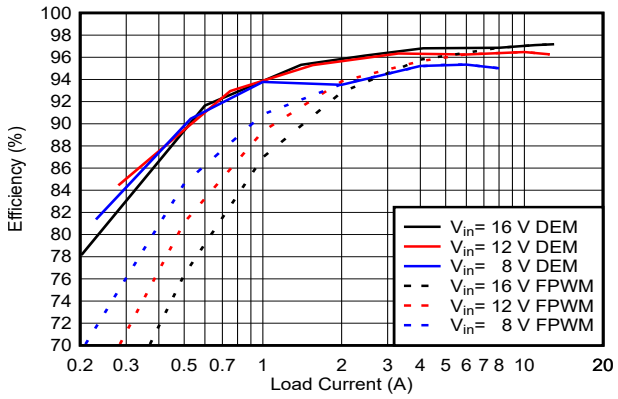


图 7-16. 升压模式效率与输入电压和负载电流间的关系：V_{OUT} = 50.5V

7.2.1.3.2 阶跃负载响应

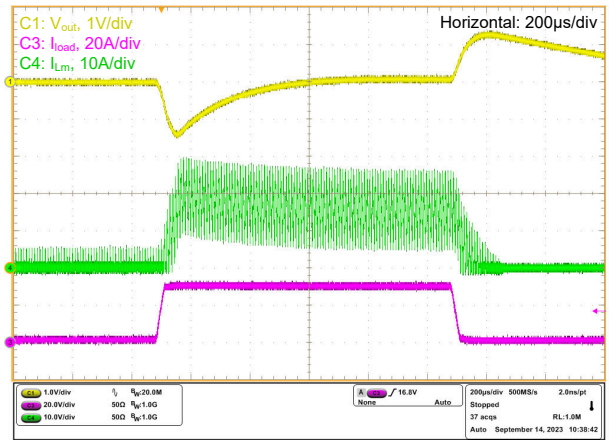


图 7-17. 阶跃负载响应：降压模式；DEM；1A 至 30A 负载阶跃；1A/µs

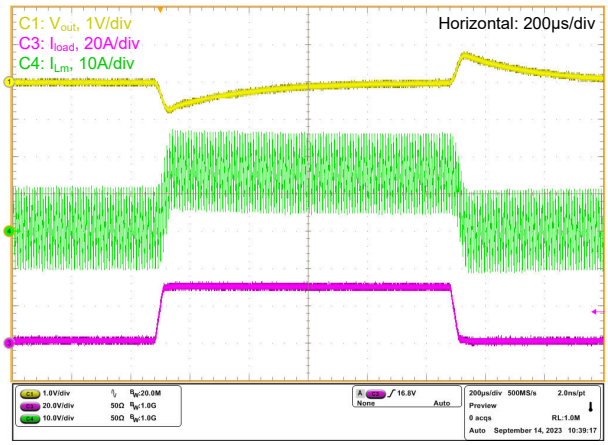


图 7-18. 阶跃负载响应：降压模式；FPWM；1A 至 30A 负载阶跃；1A/µs

Copyright © 2024 Texas Instruments Incorporated

7.2.1.3.3 双通道交错运行

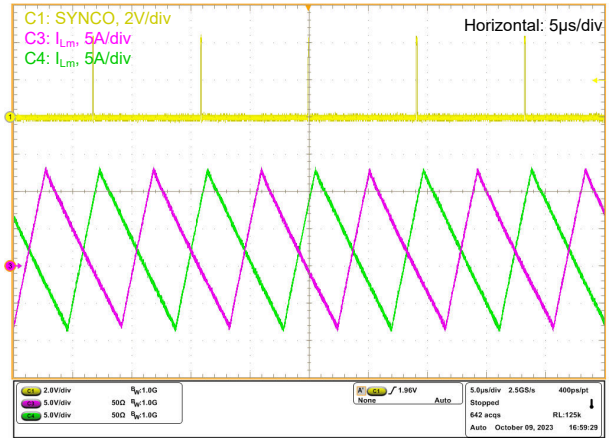


图 **7-19.** 双通道交错运行：降压模式，I_{load}= 4A

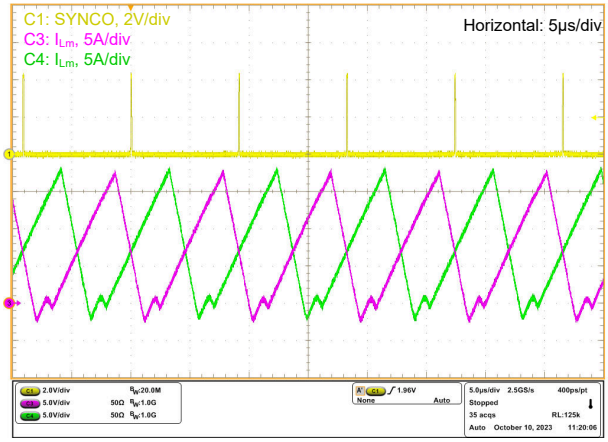


图 **7-20.** 双通道交错运行：升压模式，I_{load}= 4A

7.2.1.3.4 典型启动和关断

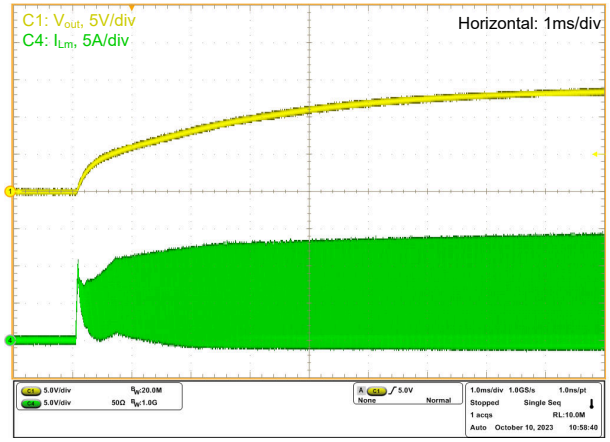


图 **7-21.** 启动：降压模式，I_{load}= 10A

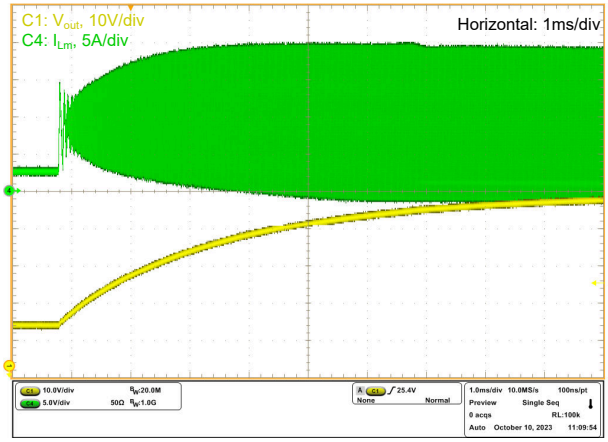


图 **7-22.** 启动：升压模式，I_{load}= 4A

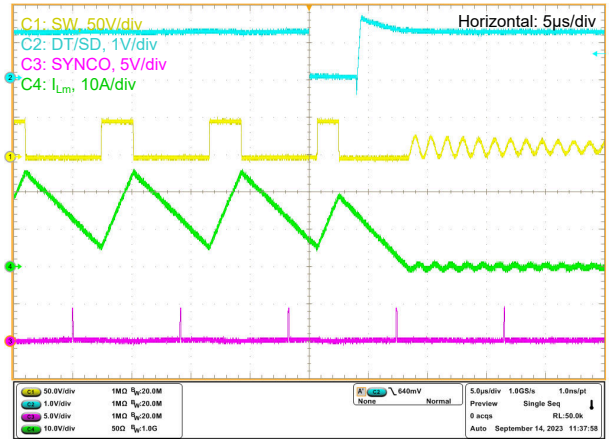


图 **7-23.** 关断：通过 **DT/SD** 锁存关断

7.2.1.3.5 DEM 和 FPWM

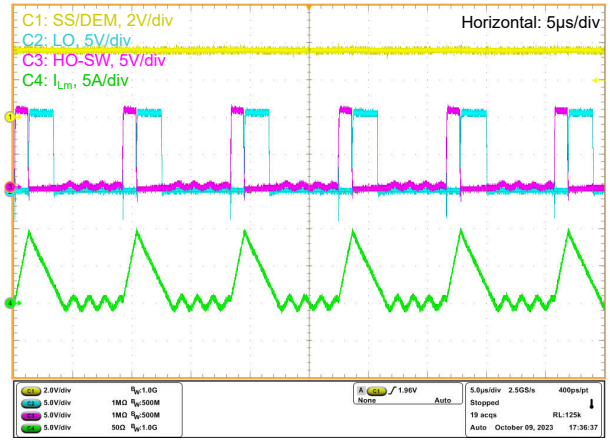


图 7-24. DEM：降压模式，I_{load}= 4A

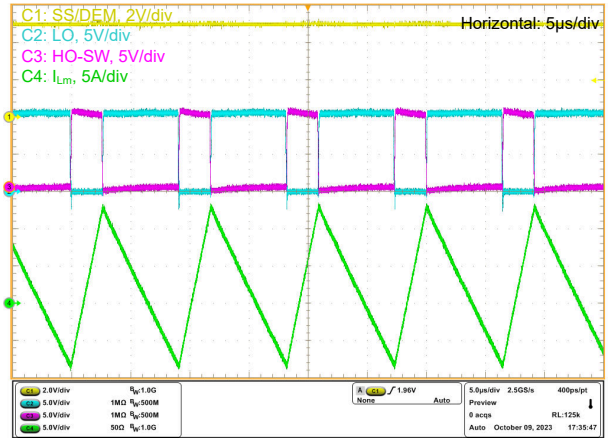


图 7-25. FPWM：降压模式，I_{load}= 4A

7.2.1.3.6 DEM 和 FPWM 之间的模式转换

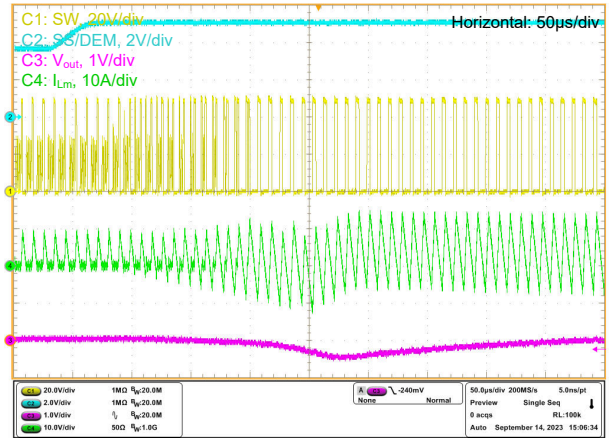


图 7-26. 从 DEM 到 FPWM 的模式转换：降压模式，I_{load} = 4A

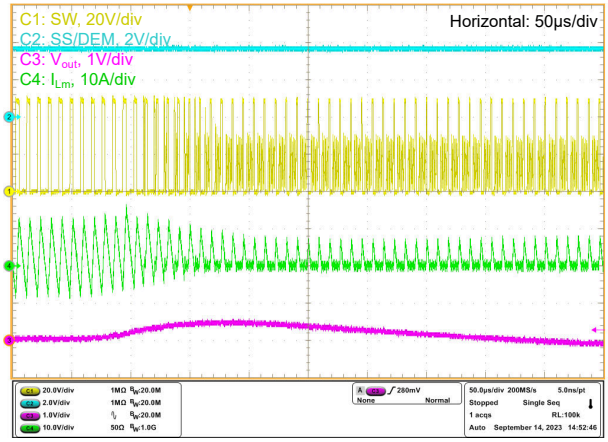


图 7-27. 从 FPWM 到 DEM 的模式转换：降压模式，I_{load} = 4A

Copyright © 2024 Texas Instruments Incorporated

7.2.1.3.7 ISET 跟踪和预充电

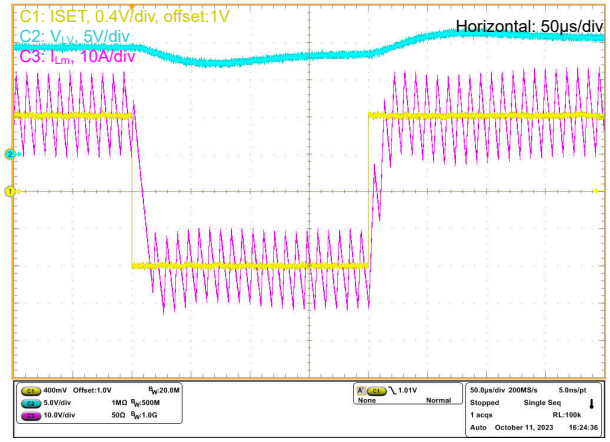


图 7-28. ISET 跟踪：具有方向改变功能的电感器电流跟踪

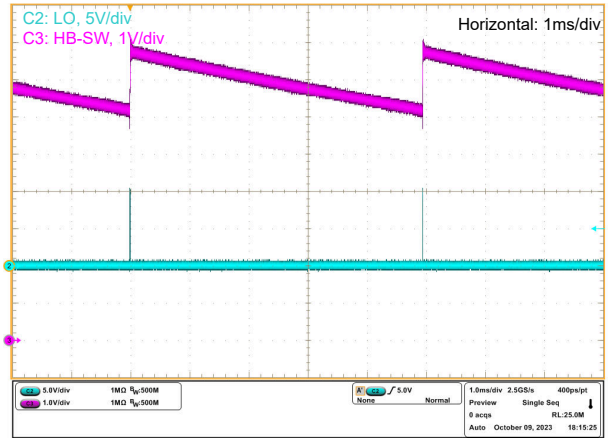


图 7-29. 预充电：降压模式，I_{load}= 0A

7.2.1.3.8 保护功能

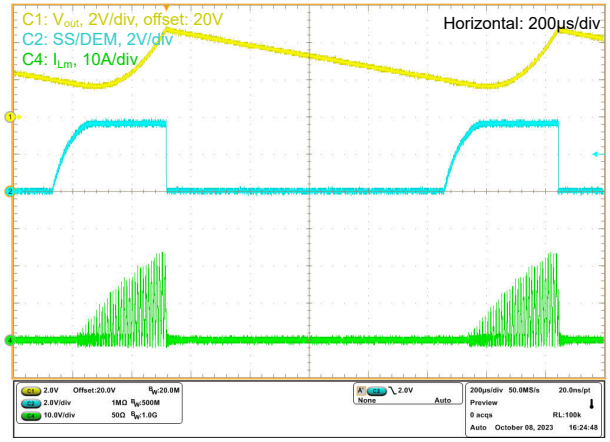


图 7-30. OVP：降压模式

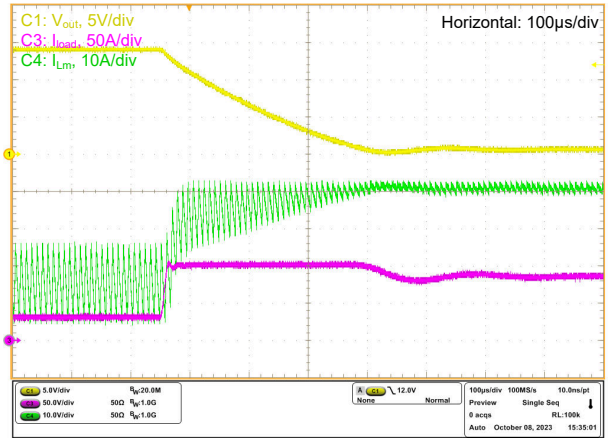


图 7-31. 输出短路：降压模式

7.3 电源相关建议

基于 LM5171 的转换器可由两个差分电压轨供电，例如 48V 和 12V 双电池系统，或一端具有电池而另一端具有超级电容器的储能系统。使用工作台电源供电时，每个电源都必须能够拉出和灌入最大工作电流。为此，可能需要将电子负载 (E-Load) 与工作台电源 (PS) 并联来仿真电池，如图 7-32 所示。

如果外部电压控制环路为闭合状态，该器件还可以与一端的电压源和另一端的负载配合使用。

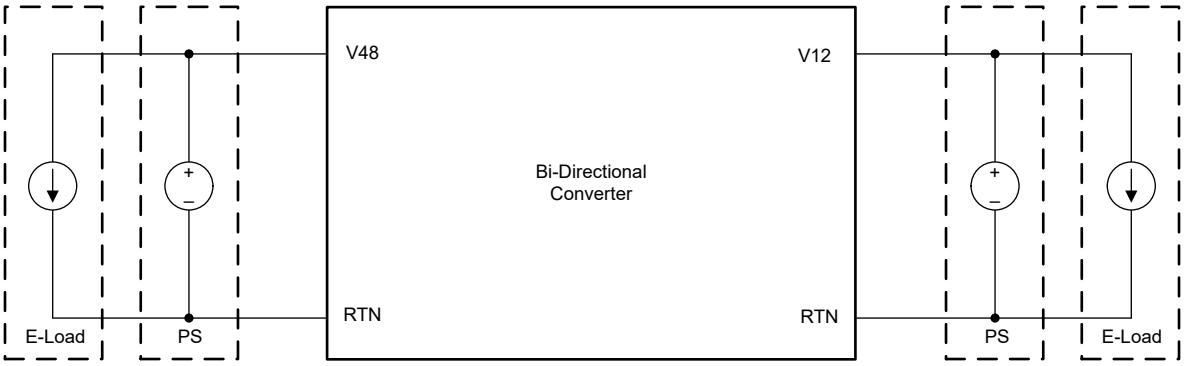


图 7-32. 采用工作台电源和电子负载的仿真双电池系统

Copyright © 2024 Texas Instruments Incorporated

7.4 布局

7.4.1 布局指南

仔细的 PCB 布局对于实现低 EMI、稳定的供电运行以及出色的效率都至关重要。使高频电流环路尽可能小，并遵循以下优秀布局实践指南：

1. 对于大功率电路板设计，应至少使用具有 2oz 或更厚铜平面的 4 层 PCB。让第一个内层成为与安装功率元件的顶层相邻的接地平面，并将第二个内层用于包括电流检测、栅极驱动、命令等在内的关键控制信号。信号层和顶层之间的接地平面有助于屏蔽顶层的开关噪声，使其不影响控制信号。
2. 在进行任何布线之前，优化元件的位置和方向。放置功率元件时，应确保端口间的功率流简单直接且距离较短。避免功率流路径在电路板上出现锯齿形。
3. 识别高频交流电流环路。在双向转换器中，每个通道的交流电流环路沿着 HV 端口电压轨电容器、高侧 MOSFET、低侧 MOSFET 的路径，然后回到 HV 端口电压轨电容器的回路上。放置这些元件时，要使电流路径较短且直接，并尽可能减小环路所包围的特殊区域。
4. 在 CH-1 和 CH-2 之间对称放置电源电路。在 CH-1 和 CH-2 之间均匀分配 HV 端口电压轨电容器和 LV 端口电压轨电容器。
5. 如果在同一 PCB 上为多相使用多个 LM5171，应以类似布局放置每个 LM5171 的电路。
6. 为电源电路使用充足的铜，从而更大限度地降低大电流 PCB 布线的导通损耗。充足的铜还有助于消散功率元件（尤其是功率电感器、功率 MOSFET 和电流检测电阻器）产生的热量。但是，要注意开关节点的多边形，它连接高侧 MOSFET 源极、低侧 MOSFET 漏极、功率电感器和控制器 SW 引脚。开关节点多边形在开关操作期间会出现高 dv/dt。为了更大限度减少开关节点多边形产生的 EMI 辐射，请确保其尺寸足以传导开关电流，但不会过大。
7. 使用适当数量的过孔将电流传导到内层以及通过内层散热。
8. 始终将电源地与模拟地分开，并在 PGND 引脚的位置针对电源地、模拟地和 EP 焊盘进行单点连接。
9. 使用开尔文检测技术直接跨电流检测电阻器进行每对 CSA 和 CSB 线路的布线，从而更大限度地降低电流检测误差。为实现良好的抗噪性，这对布线必须紧密并排布放。
10. 在布线时使 CS、FBLV、FBHV、IPK、VSET、IMON、COMP 和 OVP 引脚的敏感模拟信号远离高速开关节点（HB、HO、LO 和 SW）。
11. 紧密并排布放配对的栅极驱动线路，即 HO1 和 SW1、HO2 和 SW2、LO1 和回路以及 LO2 和回路等线对。对称布放 CH-1 和 CH-2 的栅极驱动线路。
12. 将器件的设置、编程和控制元件尽可能靠近相应的引脚放置，包括以下元件：R_{OSC}、R_{CFG}、R_{DT}、C_{COMP1}、R_{COMP2}、C_{COMP1}、C_{COPM2}、C_{HF1}、C_{HF2}、R_{HVC}、R_{LVC}、C_{HVC}、C_{LVC}、C_{HVHF} 和 C_{LVHF}。
13. 将旁路电容器尽可能靠近相应的引脚放置，包括 C_{HV}、C_{VCC}、C_{VDD}、C_{VREF}、C_{VSET}、C_{HB1}、C_{HB2}、C_{OVP}、C_{IPK}、C_{ISET}、C_{CS1}、C_{CS2} 以及 100pF 电流检测共模旁路电容器。
14. 为每层覆铜以覆盖空白区域，从而获得最佳热性能。
15. 根据系统要求，在必要时向元件添加散热器。

7.4.2 布局示例

以下几个示例图展示了上述布局指南。有关 LM5171 评估模块 (LM5171EVM-BIDIR) 的详细 PCB 布局图，请参阅 *LM5171 EVM 用户指南* 。

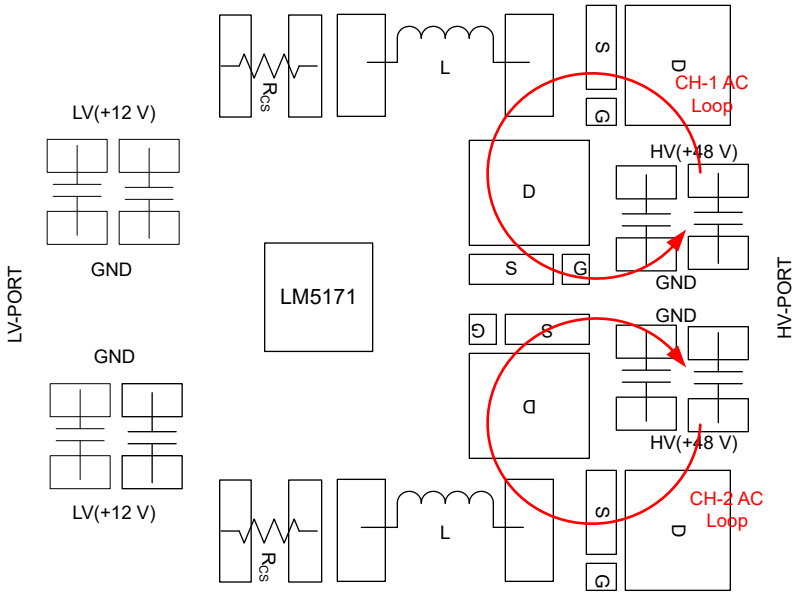


图 7-33. 双通道电源电路放置的布局示例

Copyright © 2024 Texas Instruments Incorporated

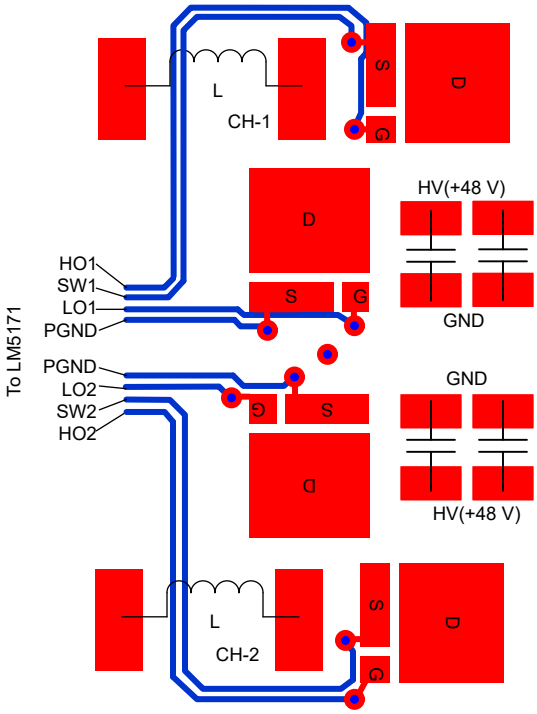
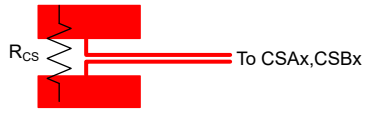
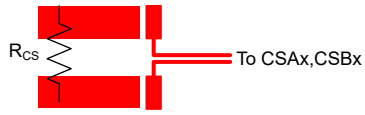


图 7-34. MOSFET 栅极驱动布线的布局示例



(a) Kelvin Connect of Resistor without Sense Pins



(b) Kelvin Connect of Resistor with Sense Pins

图 7-35. 电流检测布线的布局示例

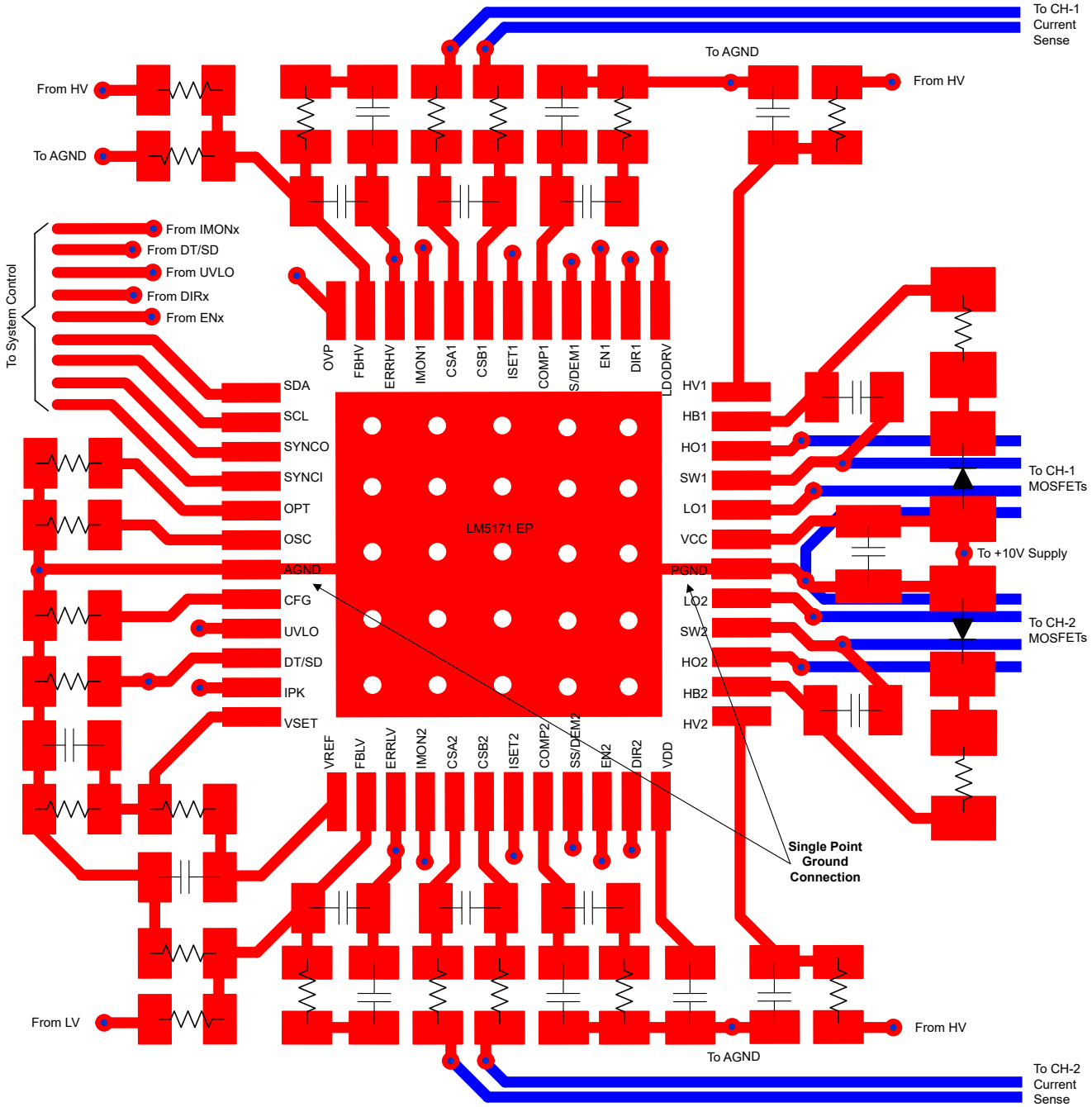


图 7-36. LM5171 关键信号布线的布局示例

Copyright © 2024 Texas Instruments Incorporated

8 器件和文档支持

8.1 器件支持

8.1.1 开发支持

相关开发支持，请参阅以下文档：

- LM5170
- LM25118
- LM5118
- LM5158
- LM5160
- LM5161

8.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.6 术语表

TI 术语表	本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
2024 年 6 月	*	初始发行版

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2024 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM5171PHPR	Active	Production	HTQFP (PHP) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	LM5171
LM5171PHPR.A	Active	Production	HTQFP (PHP) | 48	1000 | LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 150	LM5171
LM5171PHPR.B	Active	Production	HTQFP (PHP) | 48	1000 | LARGE T&R	-	NIPDAU	Level-3-260C-168 HR	-40 to 150	LM5171

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM5171 :

- Automotive : LM5171-Q1

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

GENERIC PACKAGE VIEW

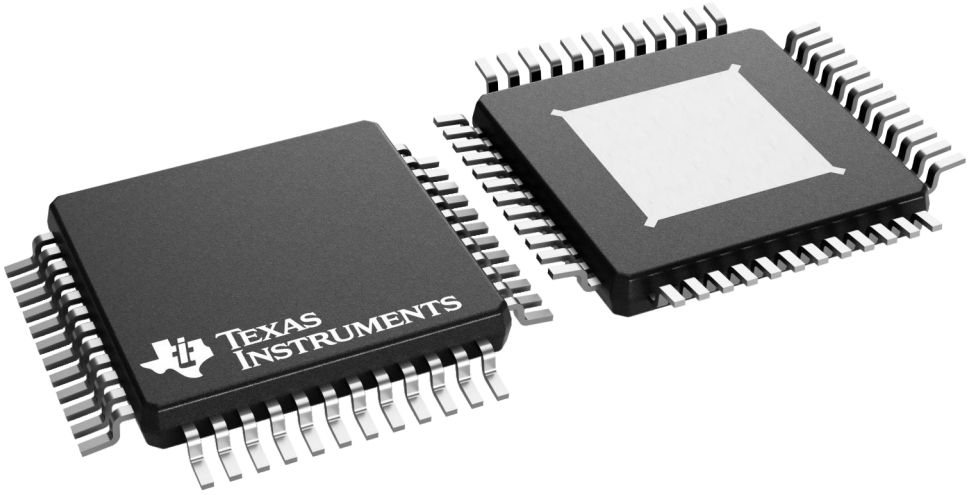
PHP 48

TQFP - 1.2 mm max height

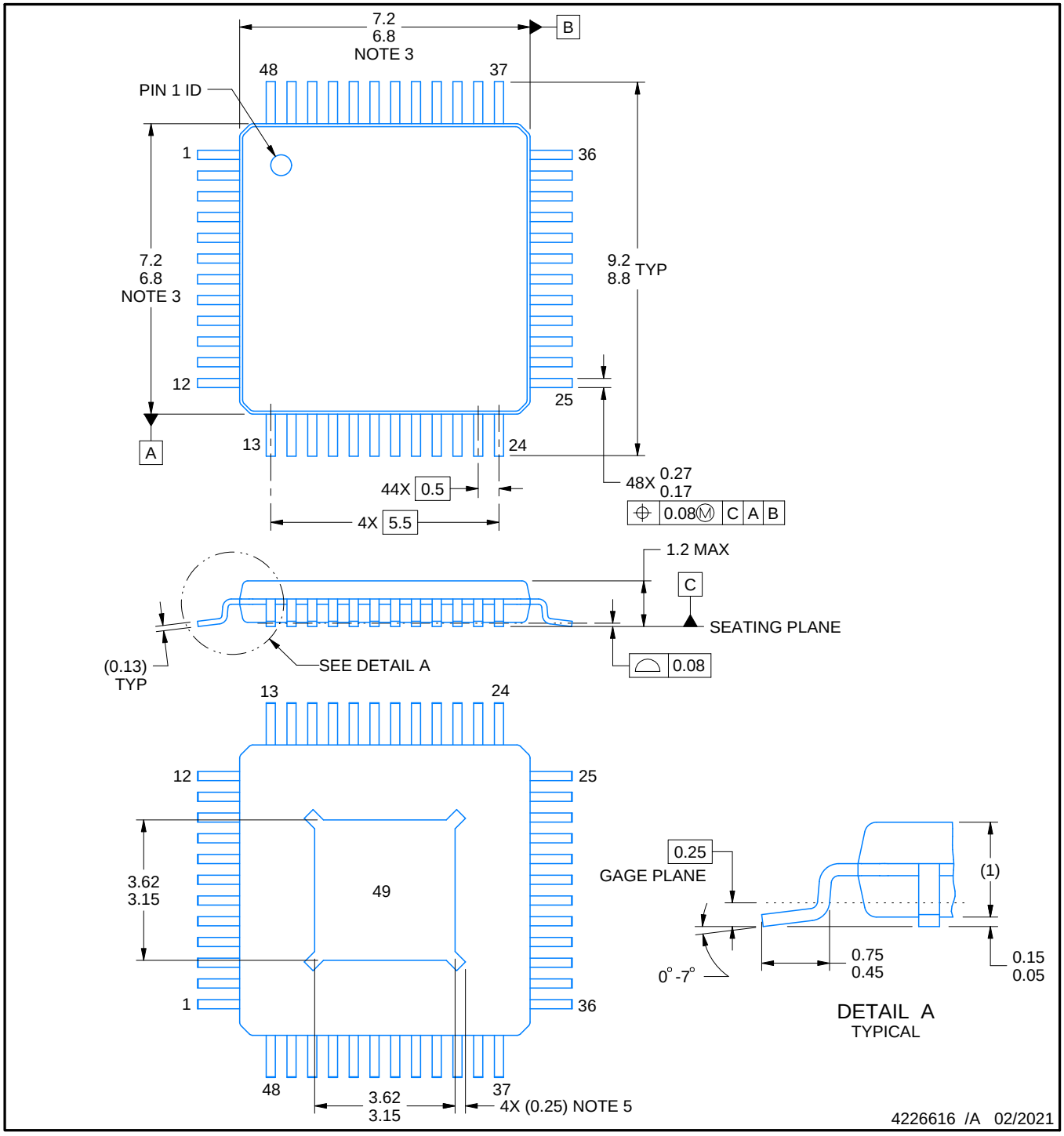
7 x 7, 0.5 mm pitch

QUAD FLATPACK

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



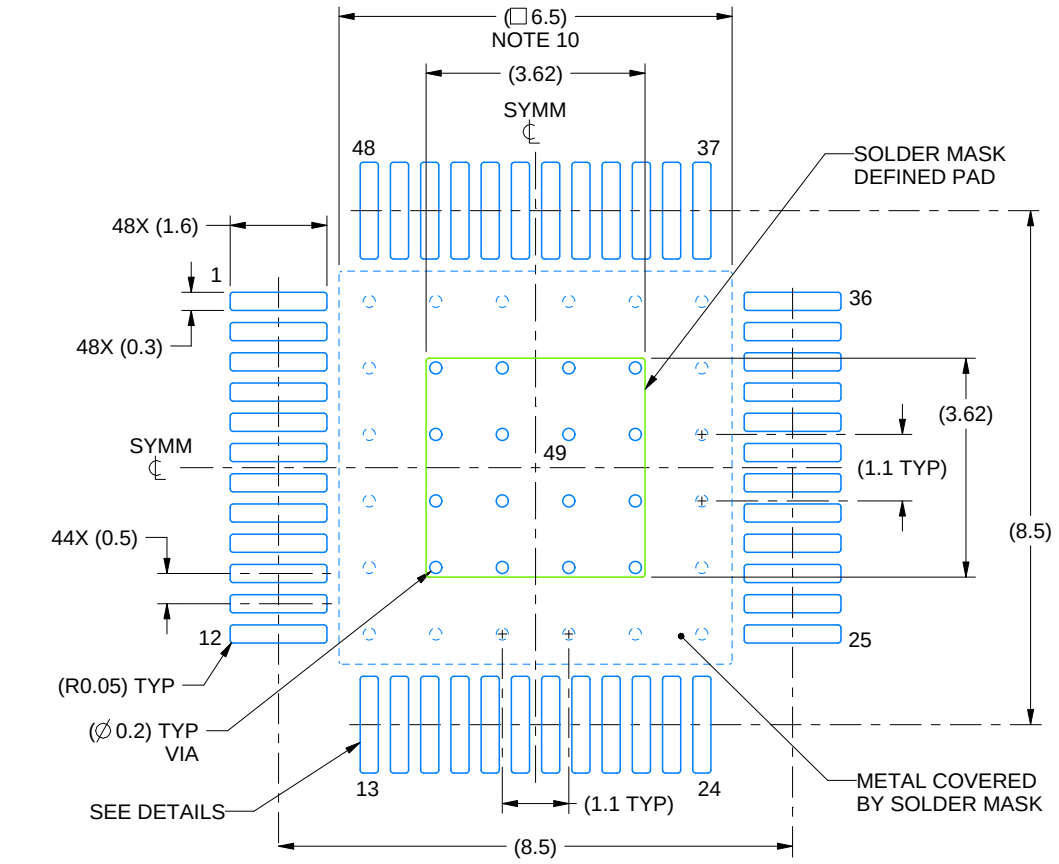
4226443/A



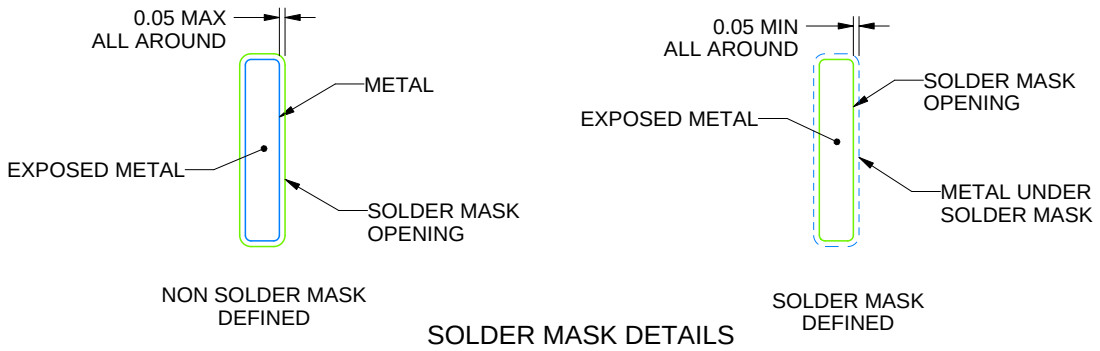
PowerPAD is a trademark of Texas Instruments.

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.
5. Feature may not be present.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X

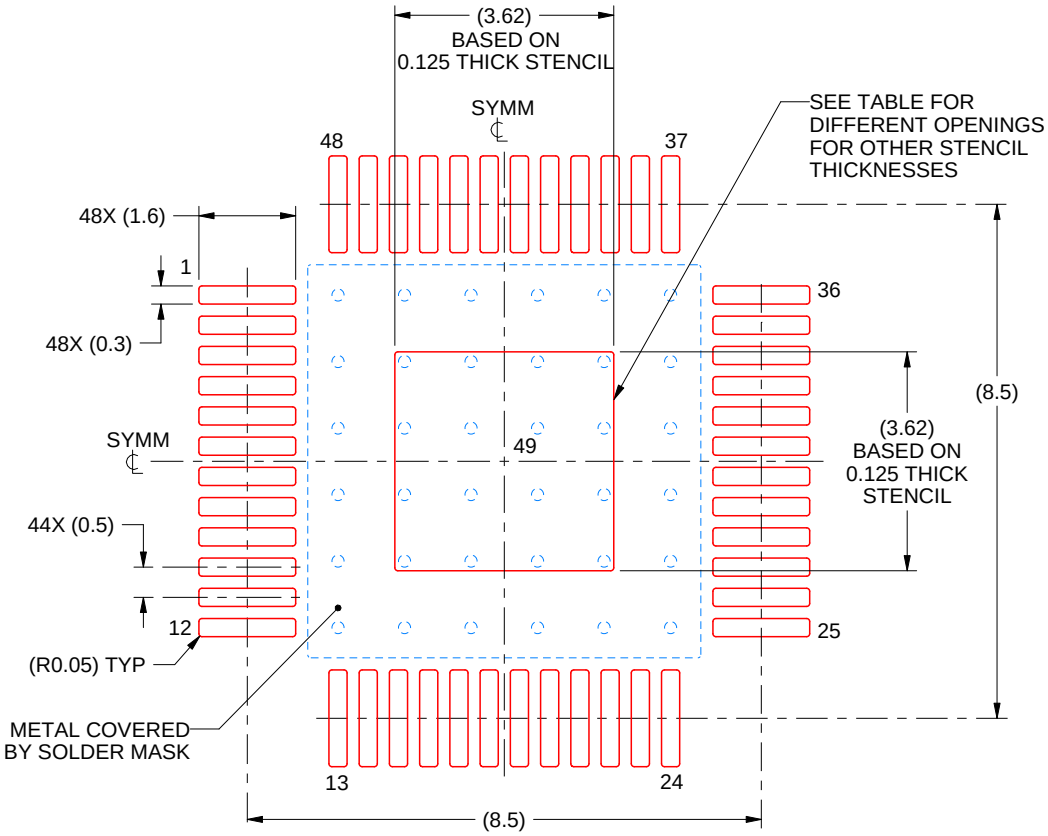


SOLDER MASK DETAILS

4226616 /A 02/2021

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. See technical brief, Powerpad thermally enhanced package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.
10. Size of metal pad may vary due to creepage requirement.



SOLDER PASTE EXAMPLE
EXPOSED PAD
100% PRINTED SOLDER COVERAGE BY AREA
SCALE:8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	4.05 X 4.05
0.125	3.62 x 3.62 (SHOWN)
0.150	3.30 x 3.30
0.175	3.06 x 3.06

4226616 /A 02/2021

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司