

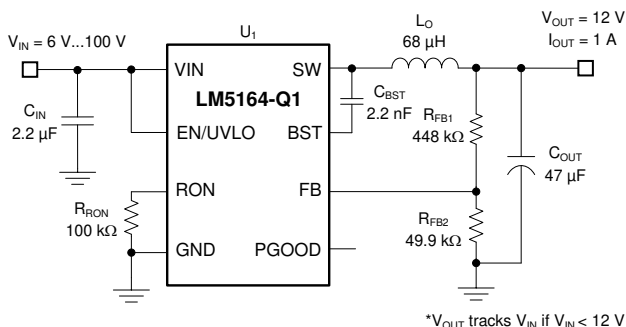
LM5164-Q1 具有超低 I_Q 的 100V 输入、1A 同步直流/直流降压转换器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准
 - 器件温度等级 1：-40°C 至 +125°C 的环境温度范围
- 专为可靠耐用的应用而设计
 - 6V 至 100V 的宽输入电压范围
 - 结温范围：-40°C 至 +150°C
 - 固定 3ms 内部软启动计时器
 - 峰值和谷值电流限制保护
 - 输入 UVLO 和热关断保护
- 针对超低 EMI 要求进行了优化
- 设计用于可扩展的汽车电源
 - 最短导通时间和关闭时间低：50ns
 - 高达 1MHz 的可调节开关频率
 - 可实现高轻负载效率的二极管仿真
 - 10.5μA 空载输入静态电流
 - 3μA 关断静态电流
- 通过集成技术减小设计尺寸，降低成本
 - COT 模式控制架构
 - 集成式 0.725Ω NFET 降压开关
 - 集成式 0.34Ω NFET 同步整流器省去了外部肖特基二极管
 - 1.2V 内部电压基准
 - 无环路补偿组件
 - 内部 VCC 偏置稳压器和自举二极管
- 使用 LM5164-Q1 并借助 **WEBENCH® Power Designer** 创建定制稳压器设计方案

2 应用

- 汽车类 48V 轻混合动力 ECU 辅助电源
- 汽车直流/直流转换器



典型应用

- 汽车 HVAC 压缩机和 PTC 加热器

3 说明

LM5164-Q1 同步降压转换器用于在宽输入电压范围内进行调节，从而尽可能减少对外部浪涌抑制元件的需求。50ns 的最短可控导通时间有助于实现较大的降压比，支持从 48V 标称输入到低电压轨的直接降压转换，从而降低系统的复杂性并减少解决方案成本。LM5164-Q1 在输入电压突降至 6V 时，能够根据需要以接近 100% 的占空比工作，因此非常适合高性能 48V 电池汽车应用和 MHEV/EV 系统。

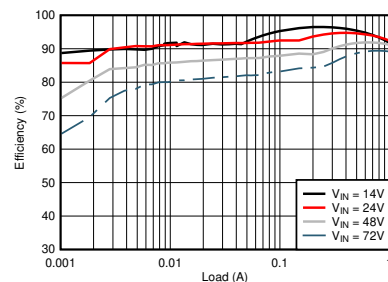
LM5164-Q1 具有集成式高侧和低侧功率 MOSFET，可提供高达 1A 的输出电流。恒定导通时间 (COT) 控制架构可提供几乎恒定的开关频率，具有出色的负载和线路瞬态响应。LM5164-Q1 的其他特性包括超低 I_Q 和二极仿真模式运行（可实现高轻负载效率）、出色的峰值和谷值过流保护、集成式 VCC 辅助电源和自举二极管、精密使能和输入 UVLO 以及具有自动恢复功能的热关断保护。开漏 PGOOD 指示器提供时序控制、故障报告和输出电压监视功能。

LM5164-Q1 符合汽车 AEC-Q100 1 级标准并采用 8 引脚 SO PowerPAD™ 集成电路封装。该器件的 1.27mm 引脚间距可以为高电压应用提供足够的间距。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
LM5164-Q1	DDA (SO PowerPAD, 8)	4.9mm × 6mm

- 有关更多信息，请参阅节 10。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



典型效率 ($V_{OUT} = 12V$)



内容

1 特性	1	7 应用和实施	16
2 应用	1	7.1 应用信息.....	16
3 说明	1	7.2 典型应用.....	16
4 引脚配置和功能	3	7.3 电源相关建议.....	23
5 规格	4	7.4 布局.....	23
5.1 绝对最大额定值.....	4	8 器件和文档支持	26
5.2 ESD 等级.....	4	8.1 器件支持.....	26
5.3 建议运行条件.....	4	8.2 文档支持.....	26
5.4 热性能信息.....	5	8.3 接收文档更新通知.....	27
5.5 电气特性.....	5	8.4 支持资源.....	27
5.6 典型特性.....	7	8.5 商标.....	27
6 详细说明	9	8.6 静电放电警告.....	27
6.1 概述.....	9	8.7 术语表.....	27
6.2 功能方框图.....	10	9 修订历史记录	27
6.3 特性说明.....	10	10 机械、封装和可订购信息	27
6.4 器件功能模式.....	15		

4 引脚配置和功能

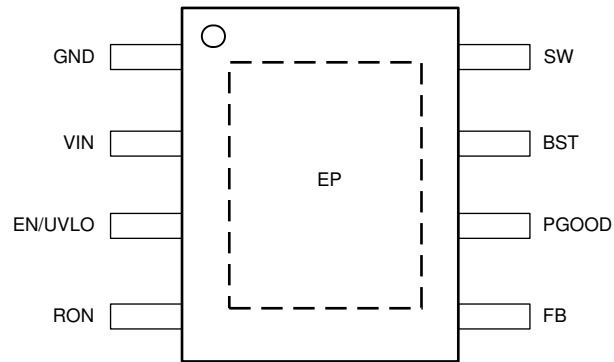


图 4-1. DDA 封装 8 引脚 SO PowerPAD™ 集成电路封装 (顶视图)

表 4-1. 引脚功能

引脚		类型 ⁽¹⁾	说明
编号	名称		
1	GND	G	内部电路的接地连接
2	VIN	P/I	高侧功率 MOSFET 和内部偏置稳压器的稳压器电源输入引脚。通过较短的低阻抗路径直接连接到降压转换器的输入电源。
3	EN/UVLO	I	精密使能和欠压锁定 (UVLO) 编程引脚。如果 EN/UVLO 电压低于 1.1V，则转换器处于关断模式，所有功能均被禁用。如果 UVLO 电压大于 1.1V 且低于 1.5V，则转换器处于待机模式，内部 VCC 稳压器可运行且不进行切换。如果 EN/UVLO 电压高于 1.5V，则启动序列开始。
4	RON	I	导通时间编程引脚。此引脚和 GND 之间的电阻器可设置降压开关导通时间。
5	FB	I	电压调节比较器的反馈输入
6	PGOOD	O	电源正常状态指示器。此引脚为开漏输出引脚。通过 10kΩ 与 100kΩ 之间的外部上拉电阻器连接到源极电压。
7	BST	P/I	自举栅极驱动电源。需要在 BST 和 SW 之间连接一个优质 2.2nF 50V X7R 陶瓷电容器来偏置内部高侧栅极驱动器。
8	SW	P	开关节点，在内部连接到高侧 NMOS 降压开关的源极和低侧 NMOS 同步整流器的漏极。连接到功率电感器的开关节点。
—	EP	—	封装的裸露焊盘。无内部电气连接。将 EP 连接到 GND 并连接到较大的覆铜平面以降低热阻。

(1) G = 地, I = 输入, O = 输出, P = 电源

5 规格

5.1 绝对最大额定值

在推荐的 -40°C 到 +150°C 工作结温范围内测得 (除非另外说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN 至 GND	-0.3	100	V
	EN 到 GND	-0.3	100	
	FB 至 GND	-0.3	5.5	
	RON 至 GND	-0.3	5.5	
自举电容器	外部 BST 至 SW 电容	1.5	2.5	nF
输出电压	BST 至 GND	-0.3	105.5	V
	BST 至 SW	-0.3	5.5	
	SW 至 GND	-1.5	100	
	SW 至 GND (20ns 瞬态值)	-3		
	PGOOD 至 GND	-0.3	14	
工作结温, T _J		-40	150	°C
贮存温度, T _{stg}		-65	150	°C

(1) 应力超出“绝对最大额定值”下列出的值可能会对器件造成永久损坏。这些列出的值只是应力额定值，并不意味着器件能够在该等条件下以及在建议运行条件以外的任何其他条件下正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

5.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC-Q100-002 HBM ESD 分类等级 2, 所有引脚 ⁽¹⁾	±2000	V
		充电器件模型 (CDM), 符合 AEC-Q100-011 CDM ESD 分类等级 C4B。除引脚 1、4、5 和 8 之外的所有引脚	±500	
		充电器件模型 (CDM), 符合 AEC-Q100-011 CDM ESD 分类等级 C4B。引脚 1、4、5 和 8	±750	V

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

5.3 建议运行条件

在建议的 -40°C 到 +150°C 工作结温范围内测得 (除非另外说明) ⁽¹⁾

		最小值	标称值	最大值	单位
V _{IN}	输入电压	6		100	V
V _{SW}	开关节点电压			100	V
V _{EN/UVLO}	启用电压			100	V
I _{LOAD}	负载电流		1	1.25	A
F _{SW}	开关频率			1000	kHz
C _{BST}	外部 BST 至 SW 电容		2.2		nF
t _{ON}	可编程导通时间	50		10000	ns

5.4 热性能信息

热指标 ⁽¹⁾		LM5164-Q1	单位
		DDA (SOIC)	
		8 引脚	
$R_{\theta JA}$	结至环境热阻	43.4	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	59.5	°C/W
$R_{\theta JB}$	结至电路板热阻	16.1	°C/W
Ψ_{JT}	结至顶部特征参数	4.0	°C/W
Ψ_{JB}	结至电路板特征参数	16.3	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	3.9	°C/W

(1) 有关新旧热指标的更多信息, 请参阅 [半导体和 IC 封装热指标](#) 应用报告。

5.5 电气特性

典型值对应于 $T_J = 25^{\circ}\text{C}$ 。除非另有说明, 否则最小和最大限制适用于整个 -40°C 至 150°C 结温范围。除非另有说明, 否则 $V_{IN} = 24\text{V}$, $V_{EN/UVLO} = 2\text{V}$ 。

参数		测试条件	最小值	典型值	最大值	单位
电源电流 (VIN)						
$I_{Q-SHUTDOWN}$	VIN 关断电流	$V_{EN} = 0\text{V}$		3	15	μA
$I_{Q-SLEEP1}$	VIN 休眠电流	$V_{EN} = 2.5\text{V}$, $V_{FB} = 1.5\text{V}$		10.5	25	μA
$I_{Q-ACTIVE}$	VIN 有效电流	$V_{EN} = 2.5\text{V}$		600	880	μA
精密使能端 (EN/UVLO)						
$V_{SD-RISING}$	关断阈值	$V_{EN/UVLO}$ 上升			1.1	V
$V_{SD-FALLING}$	关断阈值	$V_{EN/UVLO}$ 下降	0.45			V
$V_{EN-RISING}$	启用阈值	$V_{EN/UVLO}$ 上升	1.45	1.5	1.55	V
$V_{EN-FALLING}$	启用阈值	$V_{EN/UVLO}$ 下降	1.35	1.4	1.44	V
反馈电压 (FB)						
V_{REF}	FB 稳压电压	V_{FB} 下降	1.181	1.2	1.218	V
时序 (RON)						
t_{ON1}	On-time1	$V_{VIN} = 6\text{V}$, $R_{RON} = 75\text{k}\Omega$		5000		ns
t_{ON2}	On-time2	$V_{VIN} = 6\text{V}$, $R_{RON} = 25\text{k}\Omega$		1650		ns
t_{ON3}	On-time3	$V_{VIN} = 12\text{V}$, $R_{RON} = 75\text{k}\Omega$		2550		ns
t_{ON4}	On-time4	$V_{VIN} = 12\text{V}$, $R_{RON} = 25\text{k}\Omega$		830		ns
电源正常监视器 (PGOOD)						
V_{PG-UTH}	PGOOD 高电平到低电平的 FB 上限阈值	V_{FB} 上升	1.105	1.14	1.175	V
V_{PG-LTH}	PGOOD 高电平到低电平的 FB 下限阈值	V_{FB} 下降	1.055	1.08	1.1	V
V_{PG-HYS}	PGOOD 上限和下限阈值迟滞	V_{FB} 下降		60		mV
R_{PG}	PGOOD 下拉电阻	$V_{FB} = 1\text{V}$		30		Ω
自举 (BST)						
V_{BST-UV}	栅极驱动 UVLO	V_{BST} 上升		2.7	3.4	V
电源开关						
$R_{DS(on)-HS}$	高侧 MOSFET $R_{DS(on)}$	$I_{SW} = -100\text{mA}$		0.725		Ω
$R_{DS(on)-LS}$	低侧 MOSFET $R_{DS(on)}$	$I_{SW} = 100\text{mA}$		0.33		Ω

5.5 电气特性 (续)

典型值对应于 $T_J = 25^{\circ}\text{C}$ 。除非另有说明，否则最小和最大限制适用于整个 -40°C 至 150°C 结温范围。除非另有说明，否则 $V_{IN} = 24\text{V}$ ， $V_{EN/UVLO} = 2\text{V}$ 。

参数		测试条件	最小值	典型值	最大值	单位
软启动						
t _{SS}	内部软启动时间		1.75	3	4.75	ms
电流限值						
I _{PEAK1}	峰值电流限制阈值 (HS)		1.25	1.5	1.75	A
I _{PEAK2}	峰值电流限制阈值 (LS)		1.25	1.5	1.75	A
I _{DELTA-ILIM}	最小值（ I _{PEAK1} 或 I _{PEAK2} ）减去 I _{VALLEY}		200	300		mA
I _{VALLEY}	谷值电流限制阈值		0.95	1.2	1.4	A
热关断						
T _{SD}	热关断阈值	T _J 上升	175			℃
T _{SD-HYS}	热关断迟滞		10			℃

5.6 典型特性

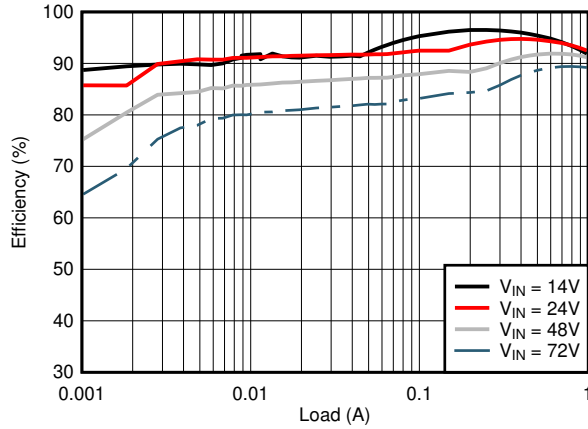


图 5-1. 转换效率 (对数标度)

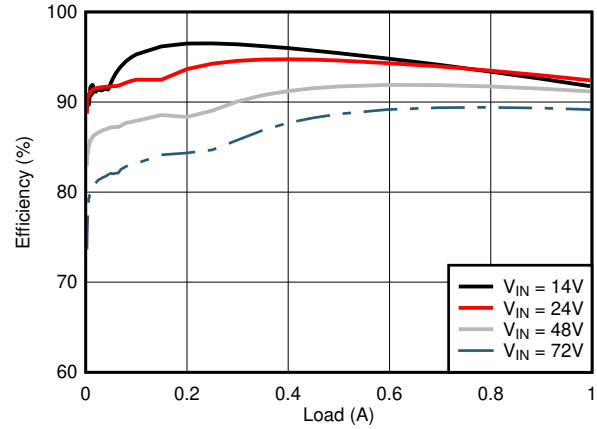


图 5-2. 转换效率 (线性标度)

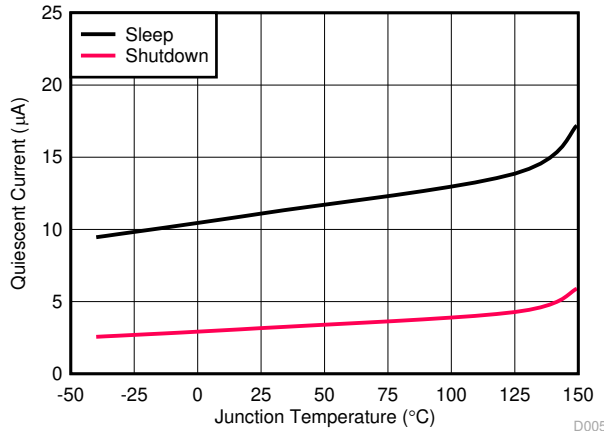


图 5-3. V_{IN} 关断和睡眠电源电流与温度间的关系

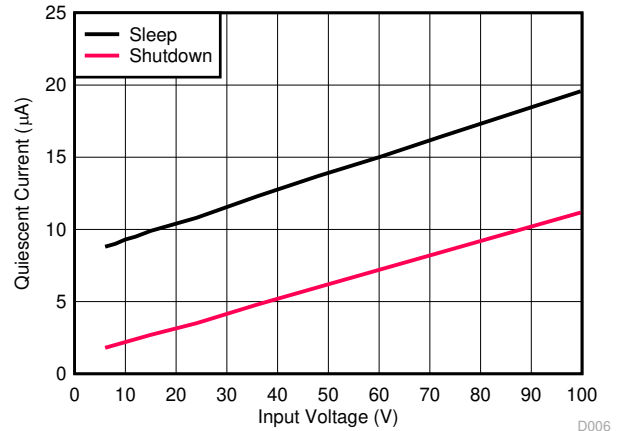


图 5-4. V_{IN} 关断和睡眠电源电流与输入电压间的关系

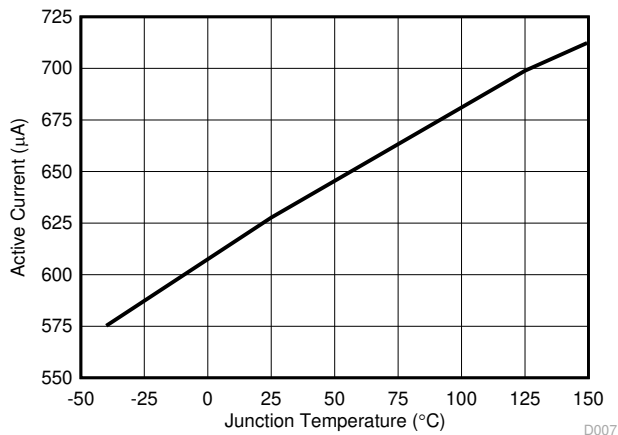


图 5-5. V_{IN} 有效电流与温度间的关系

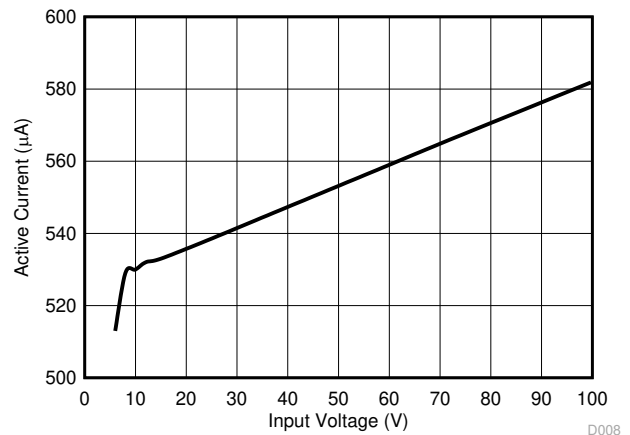


图 5-6. V_{IN} 有效电流与输入电压间的关系

5.6 典型特性 (续)

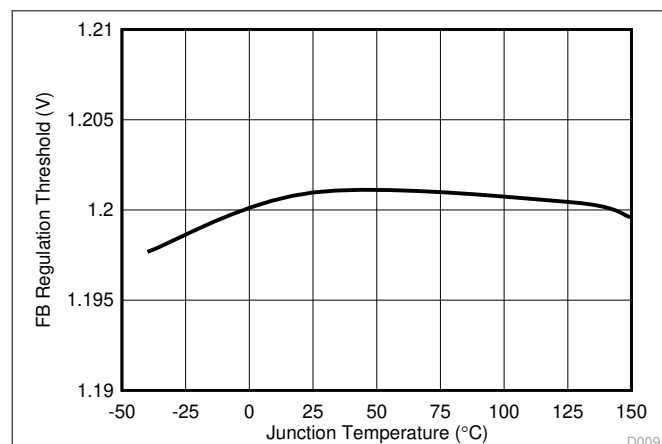


图 5-7. 反馈比较器阈值与温度间的关系

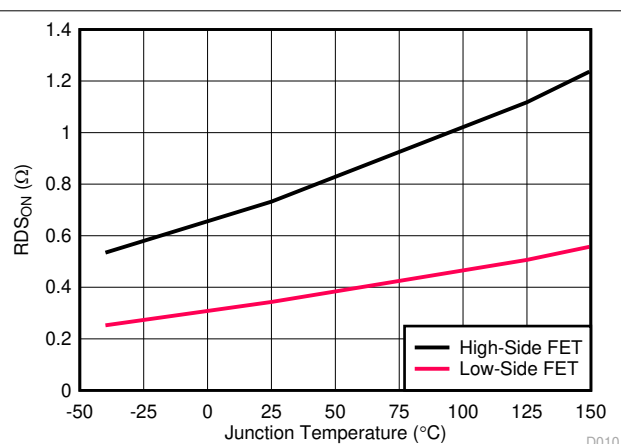


图 5-8. MOSFET 通态电阻与温度间的关系

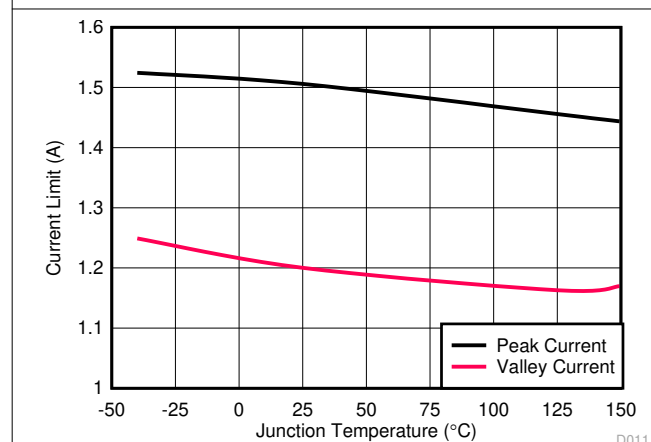
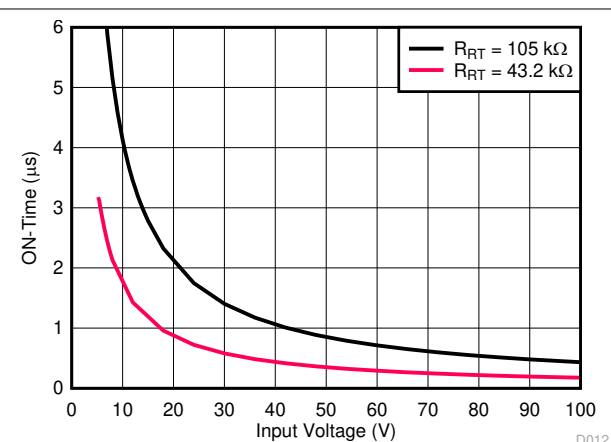


图 5-9. 峰值和谷值电流限制与温度间的关系

图 5-10. COT 导通时间与 V_{IN} 间的关系

6 详细说明

6.1 概述

LM5164-Q1 是一款易于使用、超低 I_Q 、恒定导通时间 (COT) 的同步降压稳压器。LM5164-Q1 具有集成式高侧和低侧功率 MOSFET，是一款低成本、高效率的降压转换器，可在 6V 至 100V 的宽输入电压范围运行，提供高达 1A 的直流负载电流。LM5164-Q1 采用 8 引脚 SO PowerPAD 集成电路封装，其引脚间距为 1.27mm，可以在高电压应用中提供足够的间距。此恒定导通时间 (COT) 转换器非常适合以预测导通时间开关脉冲运行，以满足低噪声、高电流和快速负载瞬态要求。在输入电压范围内，采用输入电压前馈来实现准固定开关频率。低至 50ns 的可控导通时间可实现高降压比，50ns 的最短强制关断时间可提供极高的占空比，使 V_{IN} 在频率折返发生之前降至接近 V_{OUT} 。在轻负载下，该器件会转换为超低 I_Q 模式以保持高效率，并防止在系统处于待机状态时连接到输入端的电池耗尽电量。LM5164-Q1 实现了智能峰值和谷值电流限值检测电路，可确保在输出短路的情况下提供强大的保护。此稳压器不需要控制环路补偿，可缩短设计时间并减少外部元件数量。

LM5164-Q1 集成了额外的功能以满足全面的系统要求，包括具有以下功能的漏极开路电源正常电路：

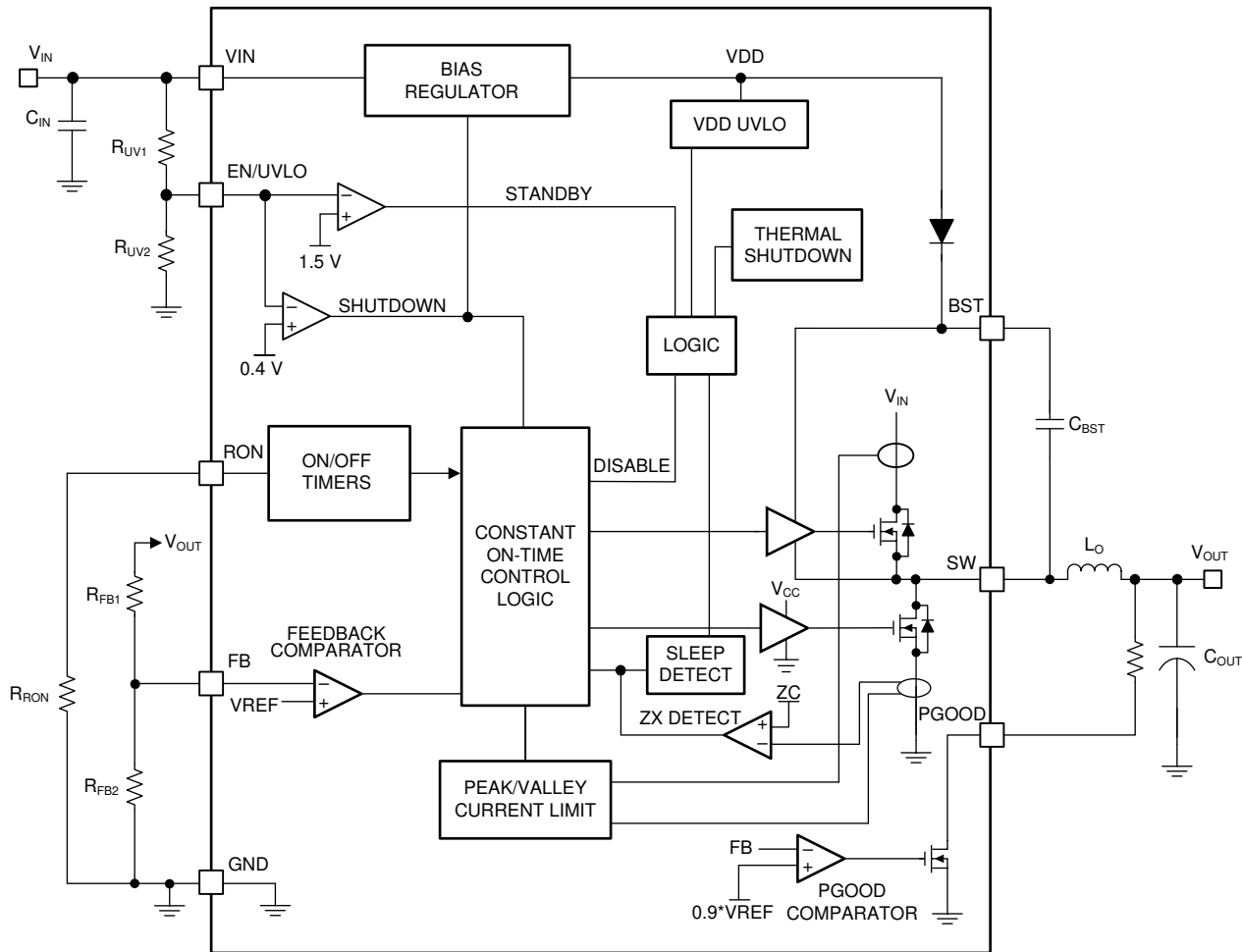
- 电源轨时序控制和故障报告
- 3ms 的内部固定软启动时间
- 单调启动至预偏置负载
- 用于可编程线路欠压锁定 (UVLO) 的精密使能端
- 智能逐周期电流限制，可实现极佳的电感器选型
- 具有自动恢复功能的热关断

这些功能为广泛的应用提供了一个灵活且易于使用的平台。LM5164-Q1 支持各种终端设备系统，这些系统需要从瞬态电压偏离直流电平的高输入电源获得稳压输出。下面是此类终端设备系统的示例：

- 48V 汽车系统
- 高电芯数电池组系统
- 24V 工业系统
- 48V 电信和 PoE 电压范围

引脚排列旨在实现仅需少量元件的简单 PCB 布局。

6.2 功能方框图



6.3 特性说明

6.3.1 控制架构

LM5164-Q1 降压开关转换器采用恒定导通时间 (COT) 控制方案。COT 控制方案使用计时电阻器 (R_{ON}) 设置高侧 FET 的固定导通时间 t_{ON} 。 t_{ON} 随着输入电压的变化进行调整，并与输入电压成反比，以便在连续导通模式 (CCM) 下保持固定的频率。 t_{ON} 到期后，高侧 FET 保持关断状态，直到 FB 电压等于或低于 1.2V 的基准电压。为了保持稳定性，反馈比较器要求关断期间的最小纹波电压与电感器电流同相。此外，关断期间 FB 电压的这一变化必须足够大，以压制反馈节点上存在的任何噪声。建议的最小纹波电压为 20mV。请参阅表 6-1，以了解可确保在整个输入电压范围内保持稳定性的纹波注入方案。

在快速启动或正负载阶跃期间，稳压器以最短的关断时间运行，直到实现稳压。此功能可实现极快的负载瞬态响应，同时将输出电压下冲降至最低。如果在稳态运行时调节输出，关断时间会自动地自行调节，产生输出电压稳压所需的占空比，从而保持固定的开关频率。在 CCM 下，开关频率 F_{SW} 由 R_{ON} 电阻器编程。利用方程式 1 可计算开关频率。

$$F_{SW}(\text{kHz}) = \frac{V_{OUT}(\text{V}) \times 2500}{R_{ON}(\text{k}\Omega)} \quad (1)$$

表 6-1. 纹波生成方法

TYPE 1	TYPE 2	TYPE 3
最低成本	降低的纹波	最小纹波

表 6-1. 纹波生成方法 (续)

TYPE 1	TYPE 2	TYPE 3
$R_{ESR} \geq \frac{V_{OUT} \times 20mV}{V_{FB1} \times \Delta I_{L(nom)}} \quad (2)$ $R_{ESR} \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}} \quad (3)$	$R_{ESR} \geq \frac{20mV}{\Delta I_{L(nom)}} \quad (4)$ $R_{ESR} \geq \frac{V_{OUT}}{2 \times V_{IN} \times F_{SW} \times C_{OUT}} \quad (5)$ $C_{FF} \geq \frac{1}{2\pi \times F_{SW} \times (R_{FB1} R_{FB2})} \quad (6)$	$C_A \geq \frac{10}{F_{SW} \times (R_{FB1} R_{FB2})} \quad (7)$ $R_A C_A \leq \frac{t_{ON}(@V_{IN-nom}) \times (V_{IN-nom} - V_{OUT})}{20mV} \quad (8)$ $C_B \geq \frac{t_{TR-settling}}{3 \times R_{FB1}} \quad (9)$

表 6-1 介绍了在反馈节点上生成相应电压纹波的三种不同方法。1 型纹波生成方法使用与输出电容器串联的单个电阻 R_{ESR} 。生成的电压纹波包含两个分量：由电感器纹波电流对输出电容器充电和放电引起的电容纹波，以及电感器纹波电流流入输出电容器并流过串联电阻 R_{ESR} 引起的电阻纹波。电容纹波分量与电感器电流异相，在关断期间不会单调下降。电阻纹波分量与电感器电流同相，在关断期间会单调下降。 V_{OUT} 处的电阻纹波必须超过电容纹波才能稳定运行。如果不满足此条件，则会在 COT 转换器中观察到不稳定的开关行为，表现为多个紧密连续的导通时间突发，随后是较长的关断时间。方程式 2 和 方程式 3 定义了串联电阻 R_{ESR} 的值，以确保反馈节点处有足够的同相纹波。

2 型纹波生成除了使用串联电阻器外，还使用 C_{FF} 电容器。由于输出电压纹波通过 C_{FF} 直接交流耦合到反馈节点，因此 R_{ESR} 以及最终的输出电压纹波会按 V_{OUT}/V_{FB} 的系数降低。

3 型纹波生成使用由 R_A 和 C_A 组成的 RC 网络以及开关节点电压来生成与电感器电流同相的三角波。此三角波通过电容器 C_B 交流耦合到反馈节点。由于该电路不使用输出电压纹波，因此该电路专为低输出电压纹波至关重要的应用而设计。AN-1481 在恒定导通时间 (COT) 稳压器设计中控制输出纹波并实现 ESR 独立应用手册提供了有关此主题的更多详细信息。

二极管仿真模式 (DEM) 可防止负电感器电流，而脉冲跳跃可通过降低有效开关频率在轻负载下保持更高的效率。当电感器谷值电流达到零时，同步功率 MOSFET 关断，进入 DEM 运行。此时，负载电流低于 CCM 下峰值间电感器电流纹波的一半。在零电流时关断低侧 MOSFET 可减少开关损耗，阻止负电流可减少循环能量损耗。DEM 转换器的功率转换效率高于等效的强制 PWM CCM 转换器。在 DEM 模式下运行时，两个功率 MOSFET 保持关断的持续时间会随着负载电流的减小而逐渐增加。如果此空闲持续时间超过 15 μs ，转换器将转换至超低 I_Q 模式，仅从输入端消耗 10 μA 静态电流。

6.3.2 内部 VCC 稳压器和自举电容器

LM5164-Q1 包含一个内部 VCC 偏置电源子稳压器，由 VIN 供电，标称输出为 5V，无需通过外部电容器来确保稳定性。该内部 VCC 子稳压器为内部电路块 (包括 MOSFET 驱动器和逻辑电路) 提供电流。输入引脚 (VIN) 可直接连接至高达 100V 的线电压。由于高侧功率 MOSFET 的总栅极电荷较低，因此请使用较低的自举电容值来降低内部稳压器的压力。必须按照绝对最大额定值中的规定选择一个优质 2.2nF 50V X7R 陶瓷自举电容器。选择较高的电容值会对内部 VCC 稳压器造成压力，并损坏器件。低于所需值的电容不足以驱动功率 MOSFET 的内部栅极。内部二极管从 VCC 稳压器连接到 BST 引脚，当 SW 电压为低电平时，用于补充高侧栅极驱动自举电容器中的电荷。

6.3.3 调节比较器

将 FB 的反馈电压与内部 1.2V V_{ref} 进行比较。LM5164-Q1 电压调节环路通过将 FB 电压保持为与 V_{REF} 相等来调节输出电压。电阻分压器可对输出电压 V_{OUT} 与 FB 的比率进行编程。

对于目标 V_{OUT} 设定点，使用公式 10 根据所选 R_{FB1} 计算 R_{FB2}。

$$R_{FB2} = \frac{1.2V}{V_{OUT} - 1.2V} \times R_{FB1} \quad (10)$$

对于大多数应用，TI 推荐选择的 R_{FB1} 范围为 100kΩ 至 1MΩ。R_{FB1} 越大，所消耗的直流电流就越小，如果轻负载效率至关重要，则必须这样做。R_{FB1} 值不建议大于 1MΩ，因为这样会使反馈路径更容易受到噪声的影响。使反馈走线远离 PCB 的噪声区域，并使反馈电阻器靠近 FB 引脚。

6.3.4 内部软启动

LM5164-Q1 采用内部软启动控制斜升，使输出电压逐渐达到稳态工作点，从而减少启动应力和电流浪涌。软启动功能可实现受控的单调输出电压启动。软启动时间在内部设置为 3ms。

6.3.5 接通时间发生器

LM5164-Q1 高侧 MOSFET 的导通时间由 R_{RON} 电阻器决定，与输入电压 V_{IN} 成反比。由于与 V_{IN} 成反比，因此当 V_{IN} 发生变化时，其频率几乎保持不变。使用公式 11 计算导通时间。

$$t_{ON}(\mu s) = \frac{R_{ON}(k\Omega)}{V_{IN}(V) \times 2.5} \quad (11)$$

使用公式 12 确定 R_{RON} 电阻器，以设置 CCM 下的特定开关频率。

$$R_{RON}(k\Omega) = \frac{V_{OUT}(V) \times 2500}{F_{SW}(kHz)} \quad (12)$$

选择 R_{RON} 以使最短导通时间 (V_{IN} 最大值时) 大于 50ns，从而确保正常运行。除了该最短导通时间外，此器件的最大频率限制为 1MHz。

6.3.6 电流限值

LM5164-Q1 使用峰值电感电流的逐周期电流限制来管理过流情况。每个开关周期都会将在高侧 MOSFET 中检测到的电流与电流限制阈值 (1.5A) 进行比较。为了保护转换器免受潜在电流失控情况的影响，LM5164-Q1 包含折返谷值电流限制功能 (限值设置为 1.2A)，如果检测到峰值电流限值，则会启用该功能。如图 6-1 所示，如果高侧 MOSFET 中的峰值电流超过 1.5A (典型值)，则无论编程的导通时间 (t_{ON}) 如何，当前周期都会立即终止，高侧 MOSFET 将关断，并且将激活折返谷值电流限制。低侧 MOSFET 保持导通状态，直到电感器电流降至此折返谷值电流限值以下，然后启动下一个导通脉冲。这种方法折返开关频率以防止过热，并将平均输出电流限制为小于 1.5A，以确保 LM5164-Q1 获得适当的短路和重负载保护。

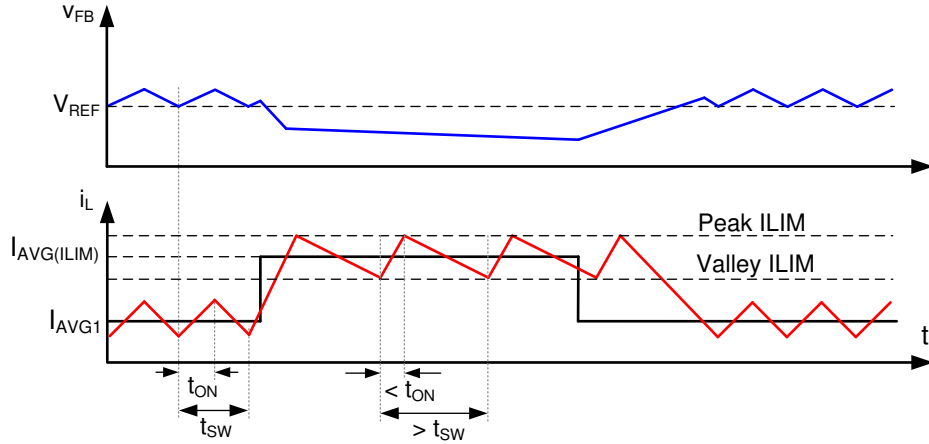


图 6-1. 电流限值时序图

经过高侧 MOSFET 导通转换后的前沿消隐时间后检测电流。电流限值比较器的传播延迟为 100ns。在导通时间小于 100ns 的高降压条件下，低侧 FET 中的备用峰值电流限值比较器也设置为 1.5A，使折返谷值电流限值设置为 1.2A。这种出色的电流限制方案可实现超低占空比运行，从而允许进行较大的降压转换，同时确保为转换器提供强大的保护。

6.3.7 N 通道降压开关和驱动器

LM5164-Q1 集成了一个 N 沟道降压开关和相关的浮动高侧栅极驱动器。栅极驱动器电路与外部自举电容器和内部高压自举二极管配合使用。BST 和 SW 引脚之间连接的优质 2.2nF, 50V X7R 陶瓷电容器可在降压开关导通期间为高侧驱动器提供电压。请参阅 [内部 VCC 稳压器和自举电容器](#) 部分以了解相关限制。在关断期间，SW 引脚被下拉至约 0V，自举电容器通过内部自举二极管从内部 VCC 充电。最小关断计时器设置为 50ns（典型值），确保每个周期满足自举电容器充电的最短时间。当导通时间小于 300ns 时，最小关断计时器强制设置为 250ns，以确保 BST 电容器在一个周期内完成充电。这在从睡眠模式唤醒时尤为重要，因为此时 BST 电容器极有可能处于放电状态。

6.3.8 同步整流器

LM5164-Q1 提供了一个内部低侧同步整流器 N 沟道 MOSFET。当高侧 MOSFET 关断时，此 MOSFET 为电感器电流提供了一条低电阻路径。

同步整流器在二极管仿真模式下运行。二极管仿真使稳压器能够在轻负载条件下以脉冲跳跃模式运行。此模式会导致轻负载下的平均开关频率降低。MOSFET 开关和 FET 栅极驱动器损耗均与开关频率成正比，在极轻负载时会显著降低，效率得到提升。这种脉冲跳跃模式还可降低在轻负载时与传统 CCM 相关的循环电感器电流和损耗。

6.3.9 使能/欠压锁定 (EN/UVLO)

LM5164-Q1 包含双电平 EN/UVLO 电路。当 EN/UVLO 电压低于 1.1V（典型值）时，转换器处于低电流关断模式，并且输入静态电流 (I_Q) 降至 3μA。当电压高于 1.1V 但低于 1.5V（典型值）时，转换器处于待机模式。在待机模式下，内部偏置稳压器处于激活状态，而控制电路处于禁用状态。当电压超过 1.5V（典型值）上升阈值时，开始正常运行。在 VIN 和 GND 之间安装一个电阻分压器，以设置稳压器的最低工作电压。分别使用 [公式 13](#) 和 [公式 14](#) 来计算输入 UVLO 导通电压和关断电压。

$$V_{IN(on)} = 1.5V \times \left(1 + \frac{R_{UV1}}{R_{UV2}}\right) \quad (13)$$

$$V_{IN(off)} = 1.4V \times \left(1 + \frac{R_{UV1}}{R_{UV2}}\right) \quad (14)$$

对于大多数应用，TI 推荐选择 $1\text{M}\Omega$ 的 R_{UV1} 范围。 R_{UV1} 越大，所消耗的直流电流就越小，如果轻负载效率至关重要，则必须这样做。如果不需要输入 UVLO，电源设计人员可以将 EN/UVLO 作为由逻辑信号驱动的使能输入，或直接连接到 VIN。如果 EN/UVLO 直接连接到 VIN，则一旦内部偏置电压轨激活，稳压器就会开始切换。

6.3.10 电源正常 (PGOOD)

LM5164-Q1 提供 PGOOD 标志引脚以指示输出电压何时处于稳压电平范围内。使用 PGOOD 信号对下游转换器进行启动时序控制或进行故障保护和输出监控。PGOOD 是一个开漏输出端，需要使用上拉电阻器连接到不高于 14V 的直流电源。典型的上拉电阻范围是 $10\text{k}\Omega$ 至 $100\text{k}\Omega$ 。如有必要，可使用电阻分压器降低来自较高电压上拉电源轨的电压。当 FB 电压超过内部基准 V_{REF} 的 95% 时，内部 PGOOD 开关将关断，并可通过外部上拉电阻将 PGOOD 拉至高电平。如果 FB 电压降至低于 V_{REF} 的 90%，则内部 25Ω PGOOD 开关将导通，并且 PGOOD 将拉至低电平，以指示输出电压超出稳压范围。PGOOD 的上升沿具有 $5\mu\text{s}$ 的内置抗尖峰脉冲延迟。

6.3.11 过热保护

LM5164-Q1 包含一个内部结温监测器，可在结温高于正常值时保护器件。如果结温超过 175°C (典型值)，则会发生热关断以防止进一步的功率耗散和温升。根据 10°C 的典型热关断迟滞，LM5164-Q1 会在结温降至 165°C 时启动重启序列。这是一种非锁存保护，因此如果故障持续存在，器件会循环进入和退出热关断。

6.4 器件功能模式

6.4.1 关断模式

EN/UVLO 为 LM5164-Q1 提供开关控制功能。当 $V_{EN/UVLO}$ 低于约 1.1V 时，器件处于关断模式。内部线性稳压器和开关稳压器均关闭。 $V_{IN} = 24V$ 时，关断模式下的静态电流降至 3 μA 。LM5164-Q1 还采用内部偏置电压轨欠压保护。如果内部偏置供电电压低于 UV 阈值，稳压器将保持关闭状态。

6.4.2 工作模式

当 $V_{EN/UVLO}$ 高于精密使能阈值且内部偏置电压轨高于 UV 阈值时，LM5164-Q1 处于工作模式。在 COT 工作模式下，LM5164-Q1 根据负载电流处于三种模式之一：

1. CCM – 开关频率固定，负载电流大于峰值间电感电流纹波的一半
2. 脉冲跳动与二极管模拟模式 (DEM)：CCM 运行下负载电流小于峰值间电感电流纹波的一半
3. 电流限制 CCM：在输出端施加过流情况时，具有峰值和谷值电流限制保护

6.4.3 睡眠模式

[控制架构](#) 部分简要介绍了 LM5164-Q1 二极管仿真 (DEM) 功能。在轻负载条件下，转换器会进入 DEM 模式，此时电感器电流衰减到零，同步 MOSFET 也会关断，从而防止系统中出现负电流。在 DEM 状态下，负载电流小于峰值间电感器电流纹波的一半，并且由于器件在脉冲跳跃模式下运行，当负载进一步降低时，开关频率也会降低。当 V_{FB} 降至 1.2V 以下时，会设置一个开关脉冲。

当运行频率降低、 V_{FB} 保持在 1.2V (V_{REF}) 以上且输出电容器提供的负载电流大于 15 μs 时，转换器将进入超低 I_Q 睡眠模式以防止耗尽输入电源。LM5164-Q1 所需的输入静态电流 (I_Q) 在睡眠模式下降至 10.5 μA ，从而提高稳压器的轻负载效率。在此模式下，所有内部控制器电路均关闭，以确保器件的电流消耗非常低。由于具有如此低的 I_Q ，LM5164-Q1 成为延长非电池电源应用工作寿命的理想选择。FB 比较器和内部偏置电源轨处于激活状态，以检测 FB 电压何时降至内部基准 V_{REF} 以下以及转换器何时退出睡眠模式并进入激活模式。从睡眠状态到激活状态有 9 μs 唤醒延迟。

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

7.1 应用信息

LM5164-Q1 只需很少的外部元件，即可实现从宽范围的电源电压降至固定输出电压。集成了多项功能来满足系统设计的要求，包括以下各项：

- 精密使能端
- 输入电压 $UVLO$
- 内部软启动
- 可编程开关频率
- PGOOD 指示器

为了加快和简化基于 LM5164-Q1 的转换器的设计过程，可下载全面的 LM5164-Q1 [快速入门计算器](#)，以帮助设计人员为给定应用选择合适的元件。还可提供[评估模块 \(EVM\)](#)、众多 PSPICE 模型以及 TI 的 [WEBENCH® Power Designer](#) 作为对此工具的补充。

7.2 典型应用

图 7-1 显示了 12V、1A COT 转换器的原理图。

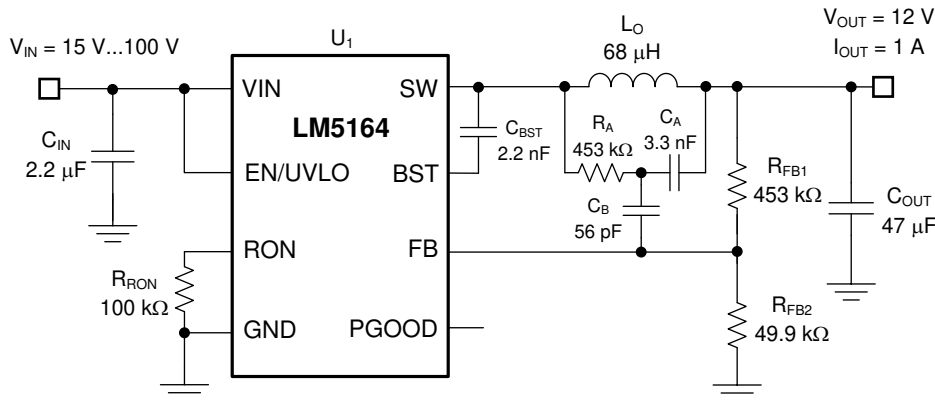


图 7-1. 典型应用 $V_{IN(nom)} = 48V$, $V_{OUT} = 12V$, $I_{OUT(max)} = 1A$, $F_{SW(nom)} = 300kHz$

备注

这里提供的这个示例以及后续设计示例展示了 LM5164-Q1 转换器在几种不同应用中的使用情况。根据输入电源总线的源阻抗，输入端可能需要放置一个电解电容器来确保稳定性，尤其是在低输入电压和高输出电流工作条件下。有关详细信息，请参阅 [电源相关推荐](#) 部分。

7.2.1 设计要求

根据 48V 标称输入电压和 12V 输出电压，目标满载效率为 92%。所需的输入电压范围为 15V 至 100V。LM5164-Q1 可提供固定 12V 输出电压。开关频率由电阻器 R_{RON} 设定为 300kHz。输出电压软启动时间为 3ms。表 7-1 列出了所需的元件。另请参阅 [LM5164-Q1 EVM 用户指南](#)。

表 7-1. 元件列表

数量	参考位号	值	说明	器件型号	制造商
2	C_{IN}	2.2μF	电容器，陶瓷，2.2μF，100V，X7R，10%	CGA6N3X7R2A225K230AB	TDK
2	C_{OUT}	22μF	电容器，陶瓷，22μF，25V，X7R，10%	TMK325B7226KMHT	Taiyo Yuden

表 7-1. 元件列表 (续)

数量	参考位号	值	说明	器件型号	制造商
1	C _A	3300pF	电容器, 陶瓷, 3300pF, 16V, X7R, 10%	CGA3E2X7R2A332K080AA	TDK
1	C _B	56pF	电容器, 陶瓷, 56pF, 50V, X7R, 10%	C0603C560J5GACTU	Kemet
1	C _{BST}	2.2nF	电容器, 陶瓷, 2200pF, 50V, X7R, 10%	GCM155R71H222KA37D	MuRata
1	L _O	68μH	电感器, 68μH, 170mΩ, > 1.8A	MSS1246T-683MLB	Coilcraft
1	R _{RON}	100kΩ	电阻器, 贴片, 100k, 1%, 0.1W, 0603	RG1608P-1053-B-T5	Susumu Co Ltd
1	R _{FB1}	453kΩ	电阻器, 贴片, 453k, 1%, 0.1W, 0603	RT0603BRD07448KL	Yageo
1	R _{FB2}	49.9kΩ	电阻器, 贴片, 49.9k, 1%, 0.1W, 0603	RG1608P-4992-B-T5	Susumu Co Ltd
1	R _A	453kΩ	电阻器, 贴片, 453k, 1%, 0.1W, 0603	RT0603BRD07453KL	Yageo
1	U ₁		宽 V _{IN} 同步降压转换器	LM5164QDDARQ1	TI

7.2.2 详细设计过程

7.2.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#), 使用 LM5164-Q1 器件并借助 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘, 优化该设计的关键参数, 如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图, 并罗列了实时价格和元件供货情况的物料清单。

在多数情况下, 可执行以下操作:

- 运行电气仿真, 观察重要波形以及电路性能
- 运行热性能仿真, 了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息, 请访问 www.ti.com/WBENCH。

7.2.2.2 开关频率 (R_{RON})

LM5164-Q1 的开关频率由放置在 R_{ON} 的导通时间编程电阻器设置。如 [公式 15](#) 所示, 标准 100kΩ 1% 电阻器将开关频率设置为 300kHz。

$$R_{RON}(k\Omega) = \frac{V_{OUT}(V) \times 2500}{F_{SW}(kHz)} \quad (15)$$

请注意, 在非常低的占空比下, 高侧 MOSFET 的 50ns 最短可控导通时间 t_{ON(min)} 会限制最大开关频率。在 CCM 下, t_{ON(min)} 限制了给定开关频率的电压转换降压比率。使用 [公式 16](#) 来计算最小可控占空比。

$$D_{MIN} = t_{ON(min)} \times F_{SW} \quad (16)$$

最终, 为给定输出电压选择开关频率会影响可用输入电压范围、设计尺寸和效率。使用 [公式 17](#) 计算发生开关频率降低之前给定 t_{ON(min)} 的最大电源电压。

$$V_{IN(max)} = \frac{V_{OUT}}{t_{ON(min)} \times F_{SW}} \quad (17)$$

7.2.2.3 降压电感器 (L_O)

分别使用 [公式 18](#) 和 [公式 19](#) 计算电感器纹波电流 (假设在 CCM 下运行) 和峰值电感器电流。

$$\Delta I_L = \frac{V_{OUT}}{F_{SW} \times L_O} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (18)$$

$$I_{L(\text{peak})} = I_{OUT(\text{max})} + \frac{\Delta I_L}{2} \quad (19)$$

对于大多数应用，选择电感时应确保电感器纹波电流 ΔI_L 在标称输入电压下介于额定负载电流的 30% 到 50% 之间。最后，使用 [公式 20](#) 来计算电感。

$$L_O = \frac{V_{OUT}}{F_{SW} \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN(\text{nom})}}\right) \quad (20)$$

在此设计中选择 68 μH 电感器会在 48V 标称输入电压下产生 447mA 峰峰值纹波电流，相当于 1A 额定负载电流的 45%。

请查看电感器数据表，以确保电感器的饱和电流远远超过 LM5164-Q1 的电流限制设置。铁氧体磁芯电感器具有相对较低的磁芯损耗，是高频开关下的首选，但表现出硬饱和特性 — 超过饱和电流时，电感会突然崩溃。这会导致电感器纹波电流突然增加，输出电压纹波会更高，并且效率会降低，反过来影响稳定性。请注意，随着磁芯温度升高，电感器饱和电流值通常会降低。同时，铁粉电感器可提供软饱和和表征，其电感随着电流逐渐减小。

7.2.2.4 输出电容器 (C_{OUT})

选择一个陶瓷输出电容器来限制转换器输出端的电容电压纹波。这是流入和流出电容器的三角电感电流纹波产生的正弦纹波电压。使用 [公式 21](#) 选择输出电容，以将电压纹波分量限制为输出电压的 0.5%。

$$C_{OUT} = \frac{\Delta I_L}{8 \times F_{SW} \times V_{OUT(\text{ripple})}} \quad (21)$$

替换 447mA 的 $\Delta I_{L(\text{nom})}$ 会使 C_{OUT} 大于 3 μF 。考虑到陶瓷电容器的电压系数，选择采用 22 μF 、25V 额定电压、X7R 介质的电容器。

7.2.2.5 输入电容器 (C_{IN})

需要输入电容器来限制输入纹波电压，同时每个开关周期为降压功率级提供交流电流。为了尽可能地减少开关电源环路中的寄生电感，应将输入电容器尽量靠近 LM5164-Q1 的 VIN 和 GND 引脚布置。输入电容器会传导峰峰值幅度等于输出电流的方波电流。因此，交流纹波电压的相应容性分量为三角波形。

通过与 ESR 相关纹波分量相结合，使用 [公式 22](#) 来计算峰-峰值纹波电压振幅。

$$V_{IN(\text{ripple})} = \frac{I_{OUT} \times D \times (1 - D)}{C_{IN} \times F_{SW}} + I_{OUT} \times R_{ESR} \quad (22)$$

根据输入电压纹波规格 (ΔV_{IN})，使用 [公式 23](#) 来计算负载电流所需的输入电容。

$$C_{IN} \geq \frac{I_{OUT} \times D \times (1 - D)}{F_{SW} \times (V_{IN(\text{ripple})} - (I_{OUT} \times R_{ESR}))} \quad (23)$$

建议的高频输入电容为 2.2 μF 或更高。确保输入电容器是一个优质 X7S 或 X7R 陶瓷电容器，其额定电压足够满足 C_{IN} 。根据陶瓷电容器的电压系数，选择等于最大输入电压两倍的额定电压。此外，LM5164-Q1 距离输入电压源约 5cm 以外时需要一些大容量电容。该电容器可为与电源线和高 Q 陶瓷的寄生电感相关的谐振提供并联阻尼。另请参阅 [电源相关建议](#) 部分。

7.2.2.6 3 型纹波网络

3 型纹波生成网络使用由跨接在 SW 和 V_{OUT} 之间的 R_A 和 C_A 组成的 RC 滤波器，以生成与电感器电流同相的三角波。然后，此三角斜坡利用 [图 7-1](#) 中所示的电容器 C_B 交流耦合到反馈节点。3 型纹波注入设计用于低输出电压纹波至关重要的应用。

使用公式 24 和公式 25 来计算 R_A 和 C_A ，以提供 FB 引脚所需的纹波幅度。

$$C_A \geq \frac{10}{f_{SW} \times (R_{FB1} || R_{FB2})} \quad (24)$$

对于图 7-1 中给出的反馈电阻值，方程式 24 要求 C_A 的最小值为 742pF。在该设计中，选择了 3300pF 的电容。这样做是为了在使用公式 25 时，使 R_A 保持在 100k Ω 和 1M Ω 之间的实际限制范围内。

$$R_A C_A \leq \frac{t_{ON(nom)} \times (V_{IN - nom} - V_{OUT})}{20mV} \quad (25)$$

根据设置为 3.3nF 的 C_A ， R_A 的计算值为 453k Ω ，以在 FB 上提供 20mV 的纹波电压。对于 3 类网络的一般建议是计算 R_A 和 C_A ，以在典型工作条件下获得 20mV 的纹波，同时确保在最低 V_{IN} 下 FB 上具有 12mV 的最小纹波电压。

虽然所产生纹波的振幅不会影响输出电压纹波，但所产生纹波的振幅会影响输出调节，因为它反映为直流误差，大约是所产生纹波振幅的一半。例如，与在 FB 上产生 20mV 纹波的同一电路相比，具有 3 类网络的转换器电路在反馈节点上产生 40mV 纹波电压，通过 FB 分压器按比例增大到 V_{OUT} 的负载调节要差大约 10mV。使用公式 26 计算耦合电容 C_B 。

$$C_B \geq \frac{t_{TR - settling}}{3 \times R_{FB1}} \quad (26)$$

其中

- $t_{TR-settling}$ 是所需的负载瞬态响应稳定时间

根据 75 μ s 稳定时间计算出的 C_B 为 56pF。该值可避免在轻负载下工作时，反馈电阻器在睡眠间隔期间对耦合电容器过度放电。为了避免电容因直流偏置而下降，请为 C_B 使用 C0G 或 NP0 电介质电容器。

7.2.3 应用曲线

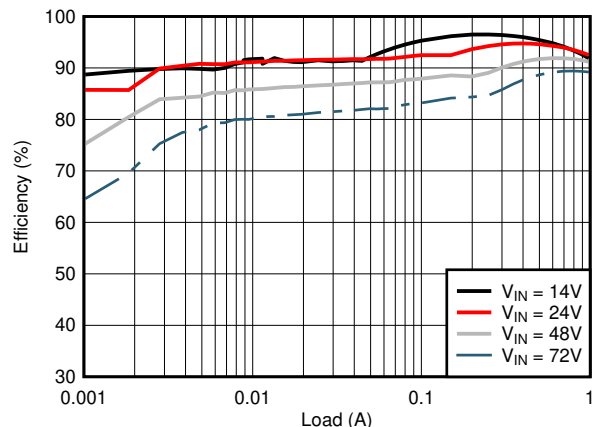


图 7-2. 转换效率 (对数标度)

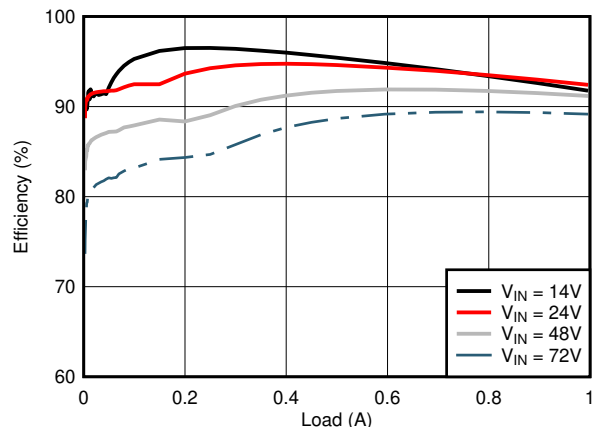


图 7-3. 转换效率 (线性标度)

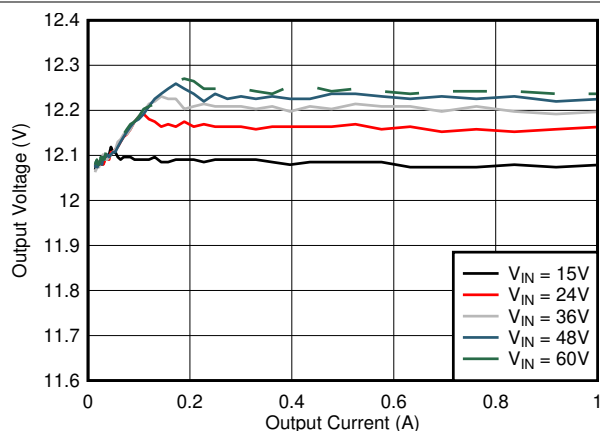


图 7-4. 负载和线路调节性能

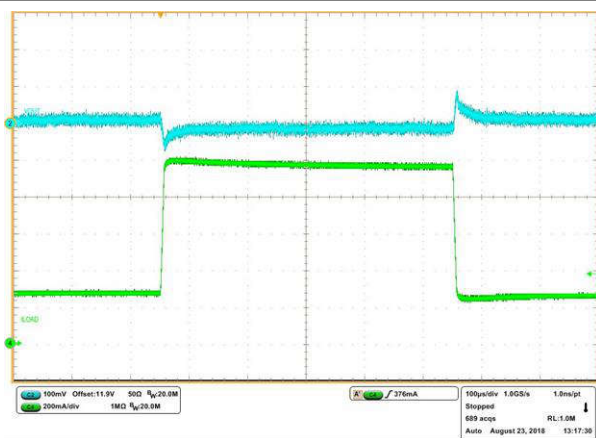
 $V_{IN} = 24V$ $I_{OUT} = 0.25A$ 至 $1A$, $0.1A/\mu s$

图 7-5. 负载阶跃响应

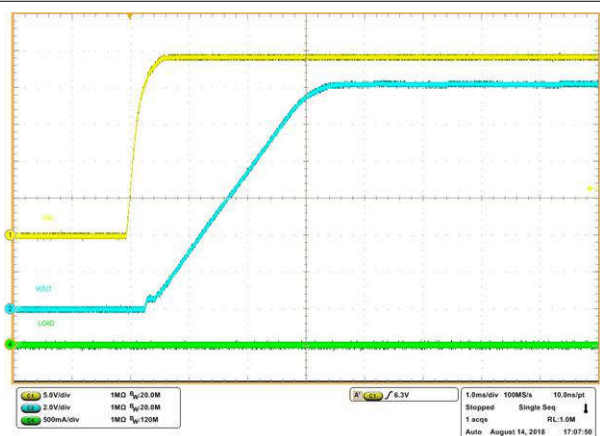
 $V_{IN} = 24V$ $I_{OUT} = 0A$

图 7-6. 通过 VIN 无负载启动

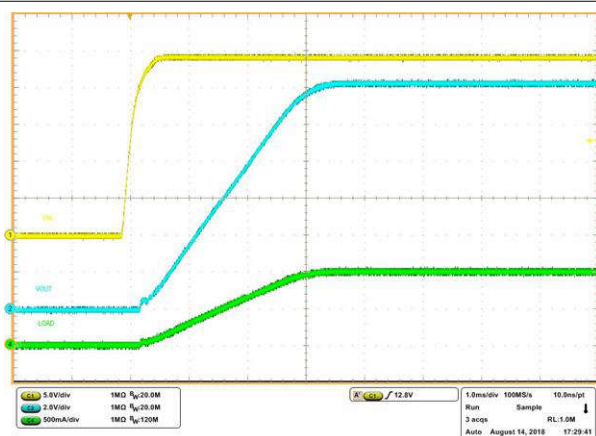
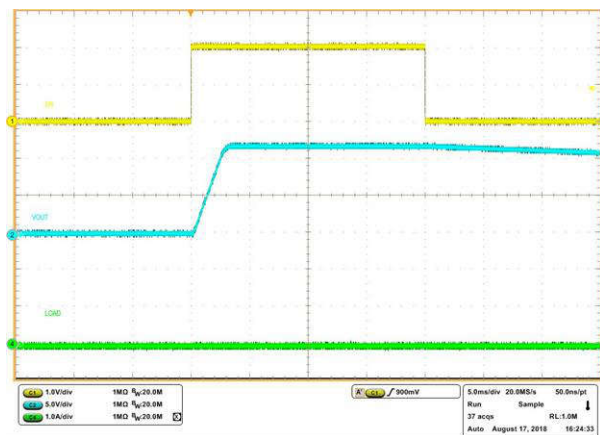
 $V_{IN} = 24V$ $I_{OUT} = 1A$ (阻性)

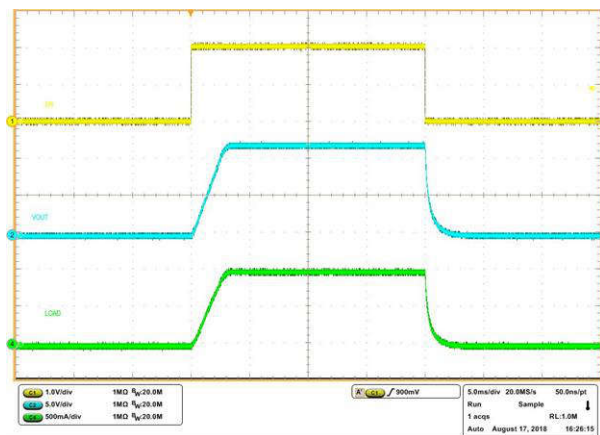
图 7-7. 通过 VIN 满载启动



$V_{IN} = 24V$

$I_{OUT} = 0A$

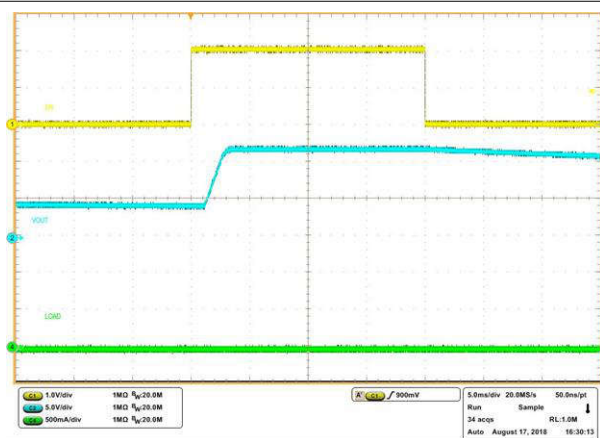
图 7-8. 通过 EN/UVLO 无负载启动和关断



$V_{IN} = 24V$

$I_{OUT} = 1A$ (阻性)

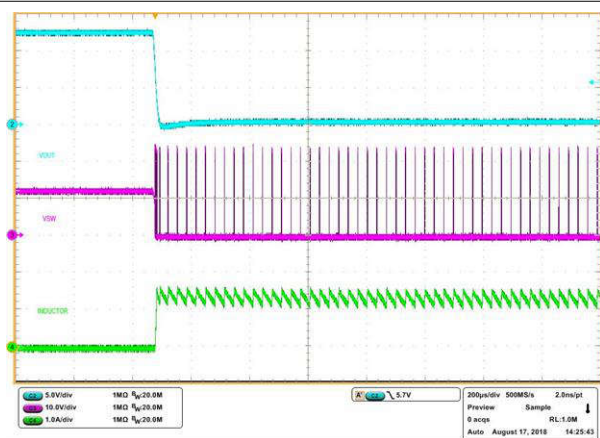
图 7-9. 通过 EN/UVLO 满载启动和关断



$V_{IN} = 24V$

$I_{OUT} = 0A$

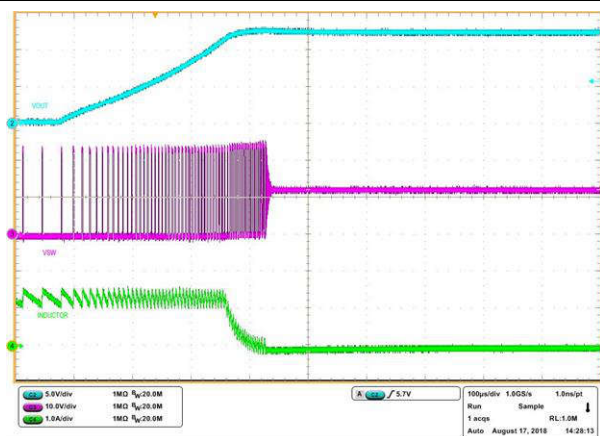
图 7-10. 通过 EN/UVLO 预偏置启动



$V_{IN} = 24V$

负载 = 0A 至短接

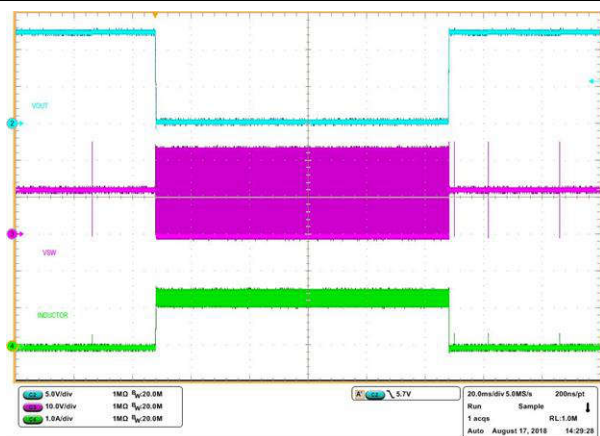
图 7-11. 应用短路



$V_{IN} = 24V$

负载 = 短接至 0A

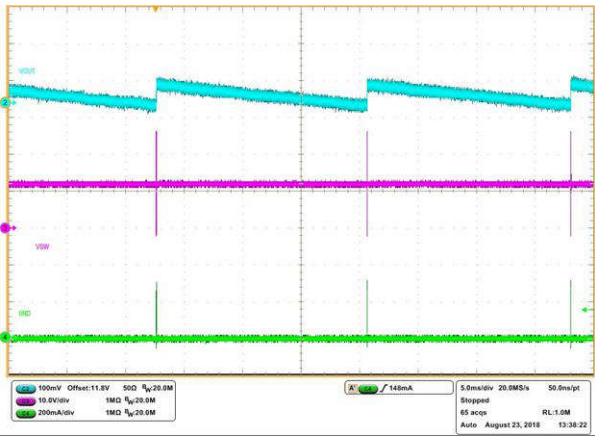
图 7-12. 短路恢复



$V_{IN} = 24V$

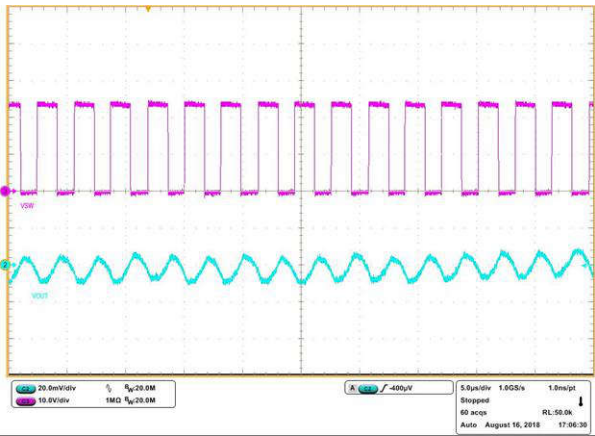
负载 = 0A 短接至 0A

图 7-13. 无负载至短路/短路恢复



$V_{IN} = 24V$ $I_{OUT} = 0A$

图 7-14. 无负载开关



$V_{IN} = 24V$ $I_{OUT} = 1A$

图 7-15. 满载开关

7.3 电源相关建议

LM5164-Q1 降压转换器设计为可在 6V 至 100V 的宽输入电压范围内工作。输入电源的特性必须符合表格 节 5.1 和 节 5.3。此外，输入电源必须能够向满载稳压器提供所需的输入电流。使用公式 27 来估算平均输入电流。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (27)$$

其中

- η 是效率

如果该转换器通过长导线或高阻抗 PCB 布线连接到输入电源，则需要特别注意以保证稳定的性能。输入电缆的寄生电感和电阻可能会对转换器的运行造成不良影响。寄生电感与低 ESR 陶瓷输入电容相结合，构成一个欠阻尼谐振电路。每次进行输入电源的打开和关闭循环时，该电路都会导致 VIN 处出现过压瞬态。寄生电阻会在负载瞬变期间导致输入电压下降。如果转换器的工作电压接近最小输入电压，则此下降可能导致错误的 UVLO 故障触发和系统复位。若要解决此类问题，最佳做法是缩短输入电源与稳压器之间的距离，并将铝电解输入电容器与陶瓷电容器并联使用。电解电容器的中等 ESR 有助于抑制输入谐振电路并减少任何电压过冲。10 μ F 电解电容器的典型 ESR 为 0.5 Ω ，可为大多数输入电路配置提供足够的抑制。

稳压器的前面通常都会使用一个 EMI 输入滤波器，除非经过精心设计，否则该滤波器可能导致不稳定并产生上文所述的一些影响。轻松抑制直流/直流转换器中的传导 EMI 应用手册针对为任何开关稳压器设计输入滤波器提供了一些实用建议。

7.4 布局

7.4.1 布局指南

PCB 布局是衡量优秀电源设计的一个重要部分。有多条路径传导高转换率电流或电压，这些电流或电压可能与杂散电感或寄生电容相互作用，从而产生噪声和 EMI 或降低电源性能。

1. 为了协助消除上述问题，通过采用优质介电材料的低 ESR 陶瓷电容器将 VIN 引脚旁路至 GND。将 CIN 放置在尽可能靠近 LM5164-Q1 VIN 和 GND 引脚的位置。输入和输出电容器的接地必须包含连接到 GND 引脚和 GND 焊盘的局部顶层平面。
2. 最大限度地减少输入电容器与 VIN 和 GND 引脚连接形成的环路面积。
3. 将电感器靠近 SW 引脚放置。最大限度地减少 SW 走线或平面的面积，以防止过度电容耦合。
4. 将 GND 引脚直接连接到器件下方的电源焊盘和散热 PCB 接地平面。
5. 在中间层的第 2 层（位于功率级下方）中使用接地平面作为噪声屏蔽和散热路径。
6. 将单点接地连接到该平面。将反馈的接地连接 RON 和使能元件连接到接地平面。这样可防止任何开关或负载电流在模拟接地走线中的流动。如果接地处理不好，会导致负载调节性能下降或输出电压纹波不正常。
7. VIN、VOUT 和接地总线连接越宽越好。这可减小转换器输入或输出路径上的压降并提高效率。
8. 尽可能减小到 FB 引脚的布线长度。将反馈电阻器 RFB1 和 RFB2 靠近 FB 引脚放置。将 CFF（如果需要）与 RFB1 直接并联放置。如果负载端输出设定值的精度非常重要，则连接负载端的 VOUT 检测。VOUT 检测路径应远离噪声节点，最好从屏蔽层另外一面的一层中经过。
9. RON 引脚对噪声敏感。因此，将 RON 电阻器放在尽可能靠近器件的位置，并以最短的走线长度进行布线。RON 到 GND 的寄生电容不得超过 20pF。
10. 为 LM5164-Q1 提供足够的散热，以将结温保持在 150°C 以下。对于满额定负载运行，顶部接地层是一个重要的散热区域。使用一系列散热过孔将外露焊盘连接到 PCB 接地平面。如果 PCB 具有多个覆铜层，那么这些散热过孔必须连接到内层散热接地平面。

7.4.1.1 专为降低 EMI 而设计的紧凑型 PCB 布局

高电流变化率 (di/dt) 元件产生的辐射 EMI 与开关转换器中的脉冲电流相关。脉冲电流路径覆盖的面积越大，产生的电磁辐射就越多。更大限度地减小辐射 EMI 的关键是识别脉冲电流路径并尽可能地减小该路径覆盖的面积。

图 7-16 表示降压转换器功率级与 EMI 相关的关键开关环路。降压转换器的拓扑结构意味着在由输入电容器和 LM5164-Q1 的集成 MOSFET 组成的环路中存在一条电流变化率特别高的电流路径，因此必须尽可能减小有效环路面积，以此来减少此环路的寄生电感。

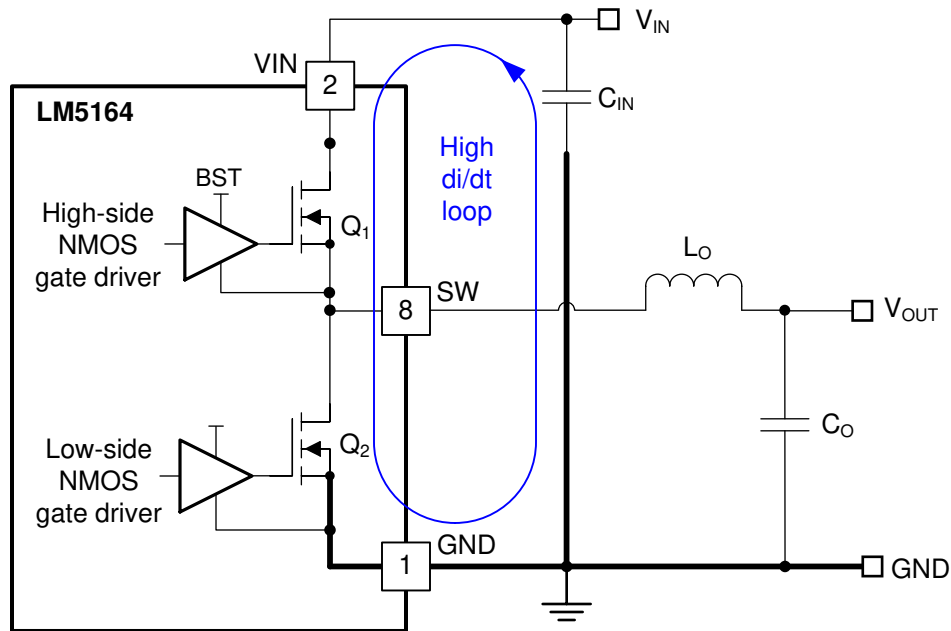


图 7-16. 具有功率级电路开关环路的直流/直流降压转换器

输入电容器为高侧 MOSFET 电流的高电流变化率元件提供初级路径。尽可能靠近 VIN 引脚和 GND 引脚放置陶瓷电容器是降低 EMI 的关键所在。连接 SW 和电感器的走线应尽可能短，并且宽度应足以承载负载电流而不会出现过热现象。为电流传导路径使用短而厚的走线或覆铜（形状），以尽可能减小寄生电阻。将输出电容器放在靠近电感器 V_{OUT} 侧的位置，并将电容器的返回端子连接到 LM5164-Q1 的 GND 引脚和外露焊盘。

7.4.1.2 反馈电阻器

通过将电阻分压器靠近 FB 引脚而不是靠近负载放置，降低输出电压反馈路径的噪声敏感度。这减少了 FB 信号和噪声耦合的走线长度。FB 引脚是反馈比较器的输入端，因此，该引脚属于对噪声敏感的高阻抗节点。输出节点是低阻抗节点，因此如果无法减小走线长度，从 V_{OUT} 到电阻分压器的走线可以长一点。

从负载到反馈电阻分压器的电压检测走线必须远离 SW 节点、电感器和 V_{IN}，以免开关噪声污染反馈信号，同时还能更大限度地缩短走线长度。使用大于 100kΩ 的高反馈电阻来设置输出电压时，这一点尤为重要。此外，将电压检测走线布置在与电感器、SW 节点和 V_{IN} 不同的层上，以使用一个接地平面将反馈走线与电感器和 SW 节点多边形铜箔隔开。这将为电压反馈路径进一步屏蔽开关噪声源。

7.4.2 布局示例

图 7-17 显示了 2 层电路板的 PCB 顶层示例布局，其中基本元件置于顶层。

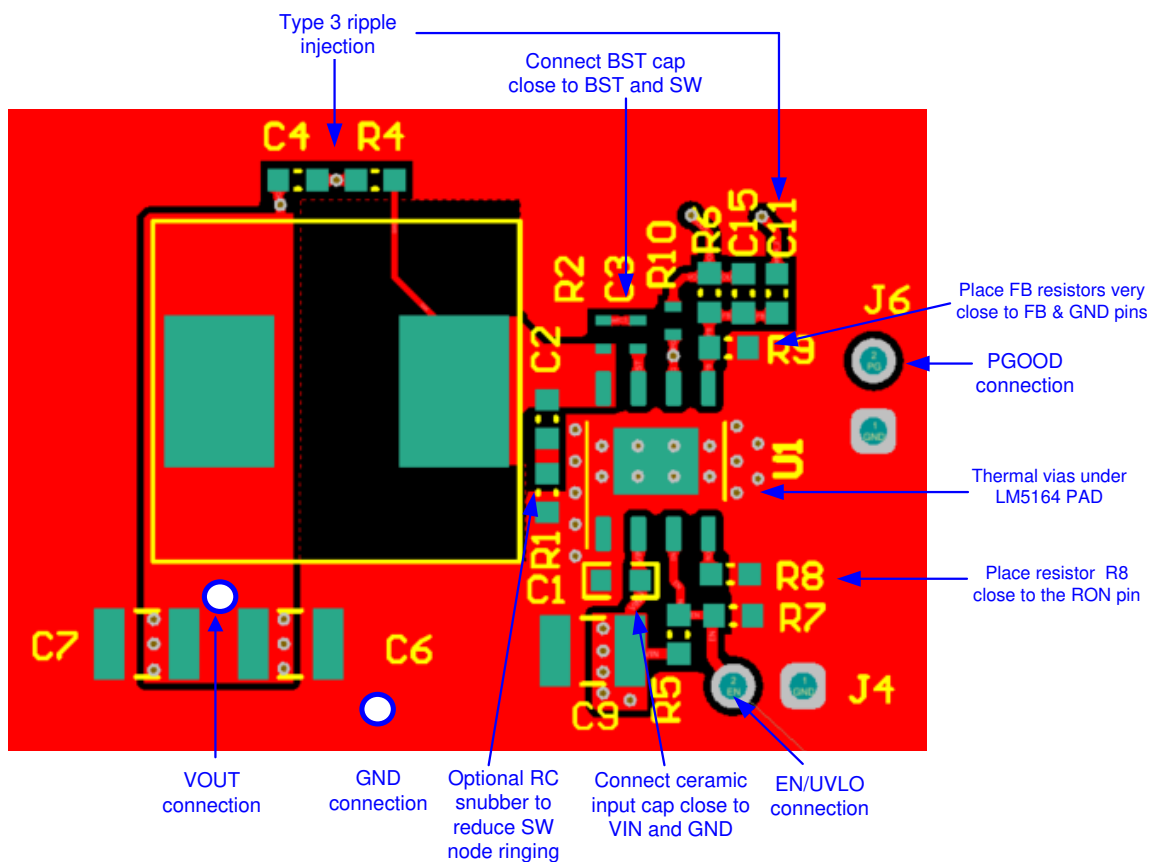


图 7-17. LM5164-Q1 单面 PCB 布局示例

8 器件和文档支持

8.1 器件支持

8.1.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

8.1.2 开发支持

- [LM5164-Q1 快速入门计算器](#)
- [LM5164-Q1 仿真模型](#)
- [TI 参考设计库](#)
- 技术文章：
 - [使用低静态电流开关稳压器进行高压转换](#)
 - [直流/直流转换器封装和引脚排列设计如何提高汽车 EMI 性能](#)

8.1.2.1 使用 WEBENCH® 工具创建定制设计方案

[点击此处](#) 以使用 LM5164-Q1 器件与 WEBENCH® Power Designer 创建定制设计方案。

1. 首先键入输入电压 (V_{IN})、输出电压 (V_{OUT}) 和输出电流 (I_{OUT}) 要求。
2. 使用优化器表盘，优化该设计的关键参数，如效率、占用空间和成本。
3. 将生成的设计与德州仪器 (TI) 其他可行的解决方案进行比较。

WEBENCH Power Designer 提供了定制原理图，并罗列了实时价格和元件供货情况的物料清单。

在多数情况下，可执行以下操作：

- 运行电气仿真，观察重要波形以及电路性能
- 运行热性能仿真，了解电路板热性能
- 将定制原理图和布局方案以常用 CAD 格式导出
- 打印 PDF 格式的设计报告并与同事共享

有关 WEBENCH 工具的更多信息，请访问 www.ti.com/WEBENCH。

8.2 文档支持

8.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，[LM5164-Q1EVM-041 EVM 用户指南](#)
- 德州仪器 (TI)，[选择适用于 COT 降压转换器的理想纹波生成网络 应用手册](#)
- 德州仪器 (TI)，[评估适用于具成本效益的严苛应用的宽 \$V_{IN}\$ 、低 EMI 同步降压电路 白皮书](#)
- 德州仪器 (TI)，[电源传导 EMI 规格概述 白皮书](#)
- 德州仪器 (TI)，[电源辐射 EMI 规格概述 白皮书](#)
- 德州仪器 (TI)，[适用于智能恒温器且具有宽 \$V_{IN}\$ 转换器和电池电量计的 24V 交流功率级 设计指南](#)
- 德州仪器 (TI)，[精确电量监测和 50 \$\mu\$ A 待机电流、13 节、48V 锂离子电池组参考 设计指南](#)

- 德州仪器 (TI), [AN-2162：轻松抑制直流/直流转换器中的传导 EMI 应用手册](#)
- 德州仪器 (TI), [汽车启动仿真器用户指南](#)
- 德州仪器 (TI), [使用宽 \$V_{IN}\$ 直流/直流转换器为无人机供电 应用手册](#)
- 德州仪器 (TI), [使用新的热指标 应用手册](#)
- 德州仪器 (TI), [半导体和 IC 封装热指标 应用手册](#)

8.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

8.5 商标

PowerPAD™ and TI E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

8.6 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.7 术语表

TI 术语表 本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (April 2024) to Revision C (September 2025)	Page
• 更新了 $R_{\theta JA}$ 、 $R_{\theta JC(top)}$ 、 $R_{\theta JB}$ 、 Ψ_{JT} 、 Ψ_{JB} 、 $R_{\theta JC(bot)}$ 热指标.....	5
• 为 FMX A&T 工厂的器件添加了散热焊盘尺寸建议的焊盘图案和模板.....	27

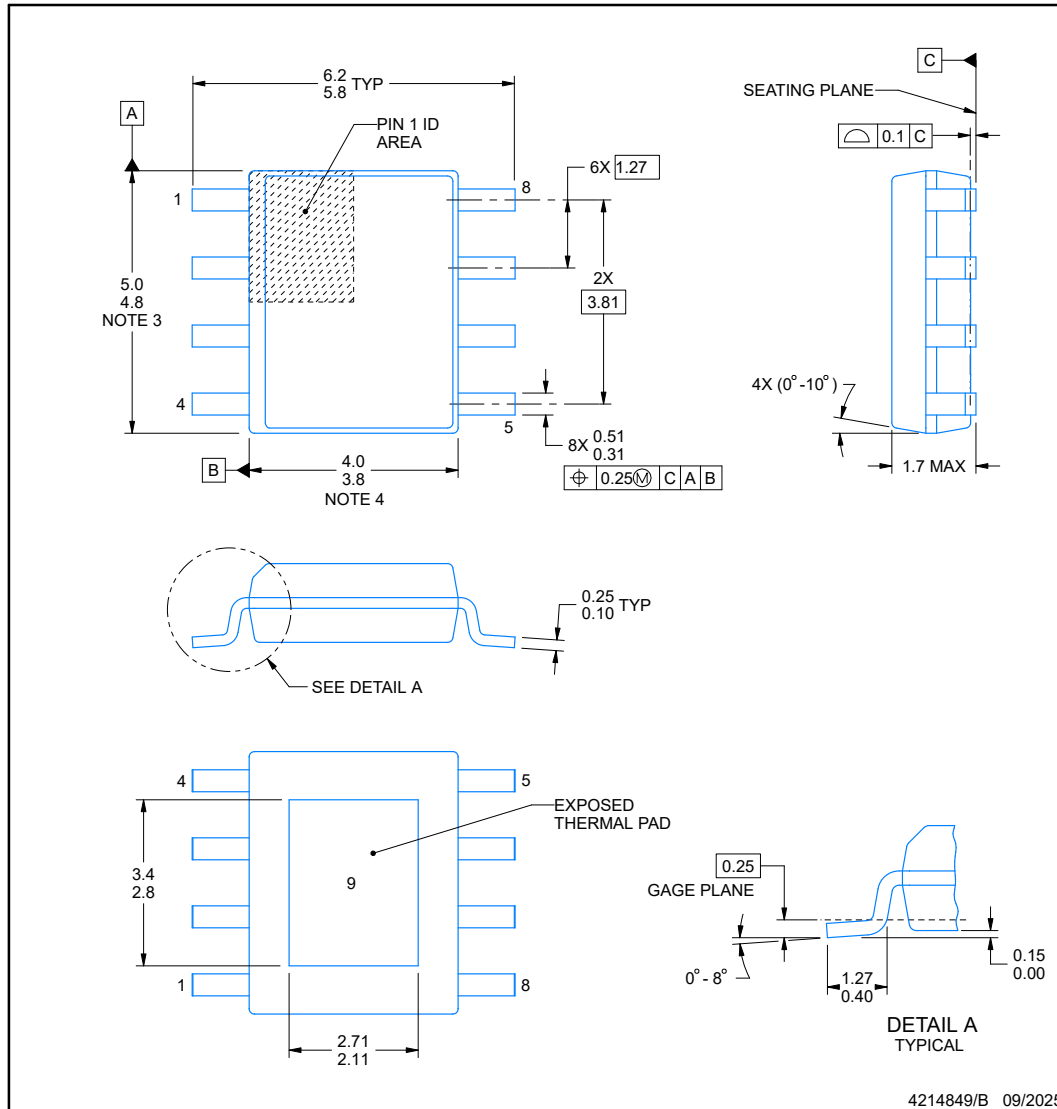
Changes from Revision A (March 2019) to Revision B (April 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1
• t_{ON2} 从 650ns 更正为 1650ns.....	5

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**DDA0008B**
PACKAGE OUTLINE
PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE

**NOTES:**

PowerPAD is a trademark of Texas Instruments.

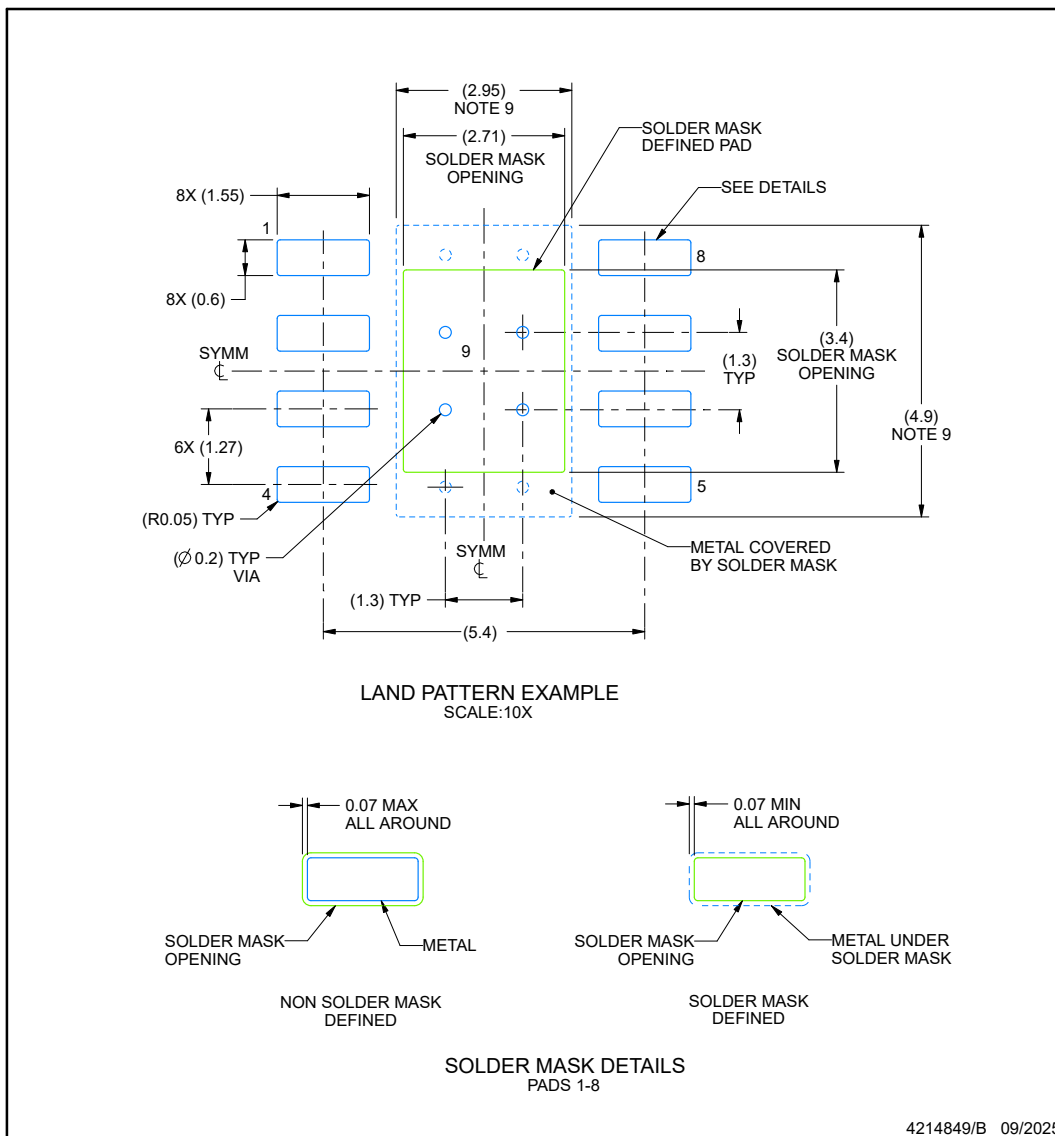
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.

EXAMPLE BOARD LAYOUT

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE

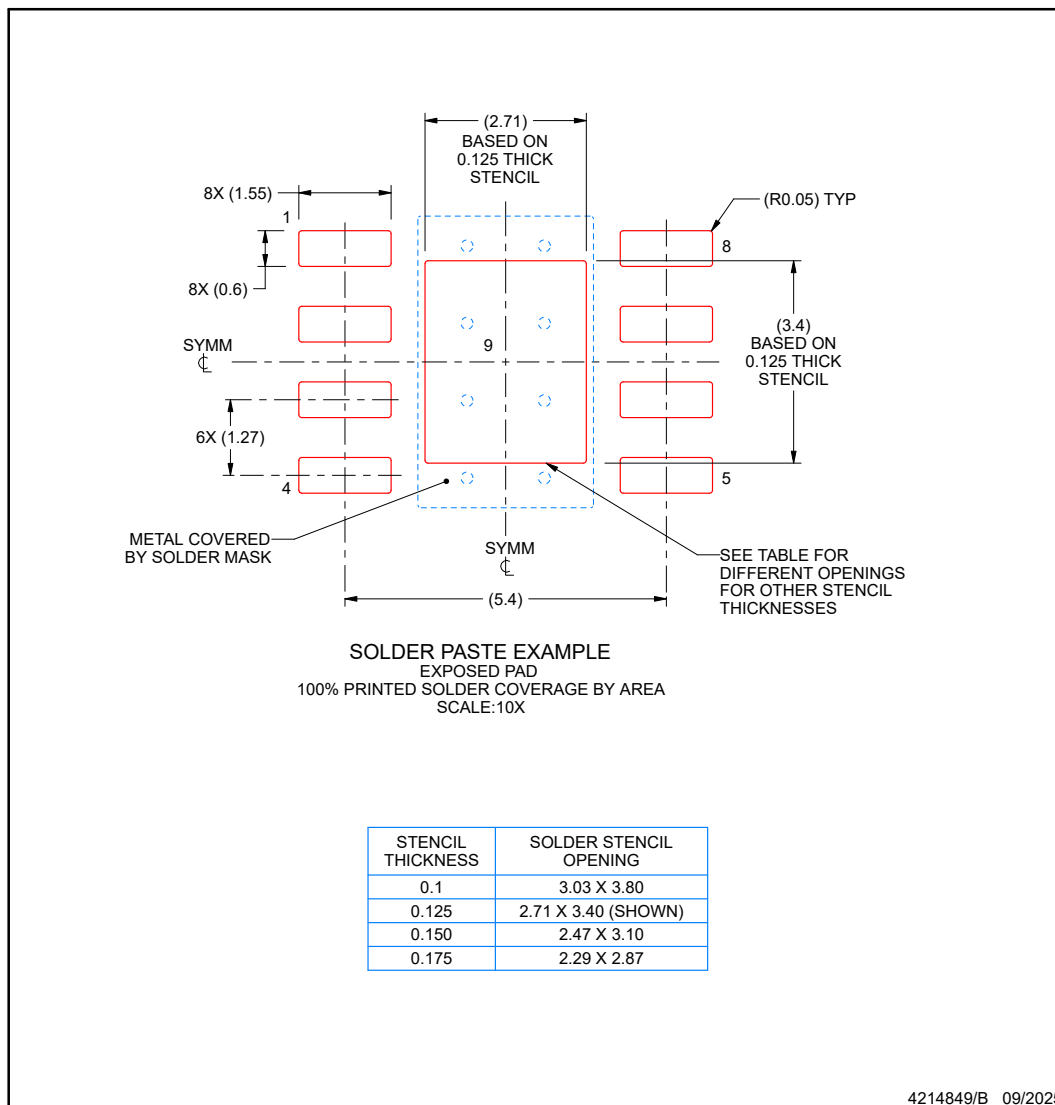


NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN**DDA0008B****PowerPAD™ SOIC - 1.7 mm max height**

PLASTIC SMALL OUTLINE



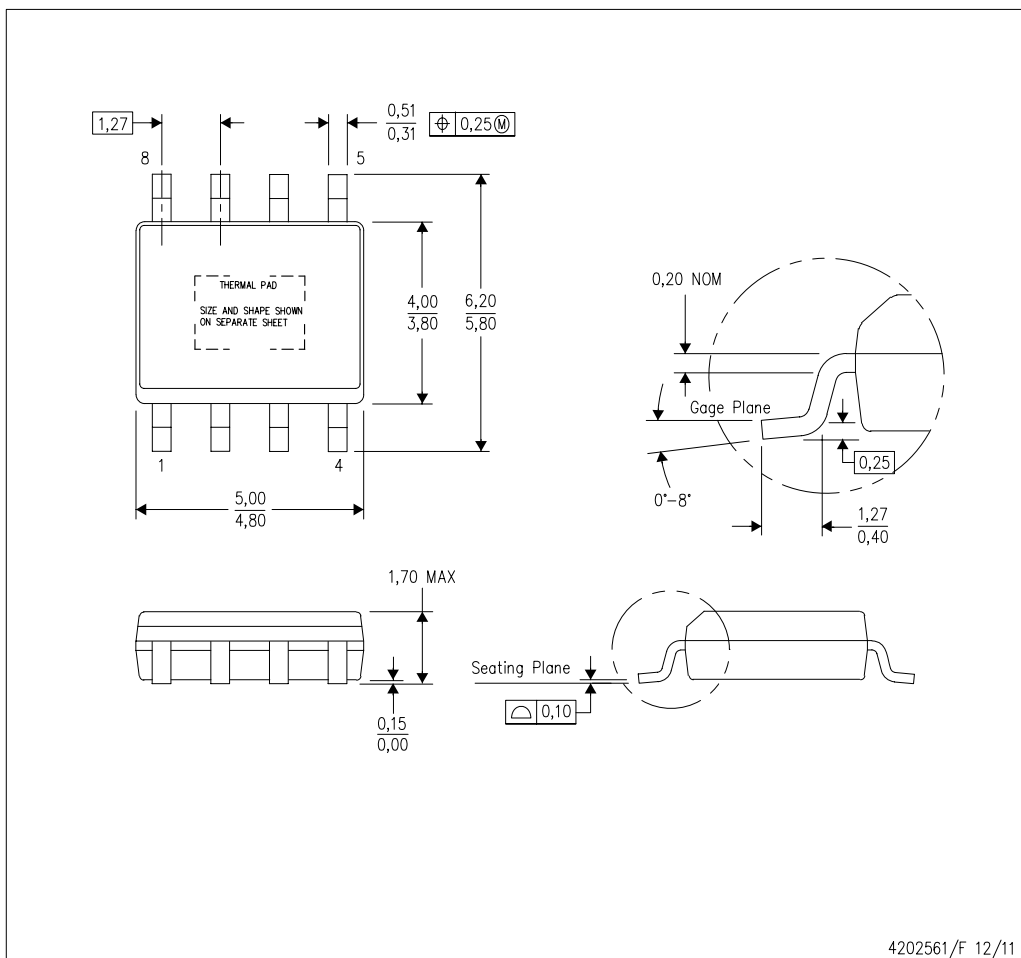
NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

DDA (R-PDSO-G8)

PowerPAD™ PLASTIC SMALL-OUTLINE



- NOTES:
- All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5-1994.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <<http://www.ti.com>>.
 - See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - This package complies to JEDEC MS-012 variation BA

PowerPAD is a trademark of Texas Instruments.

THERMAL PAD MECHANICAL DATA

DDA (R-PDSO-G8)

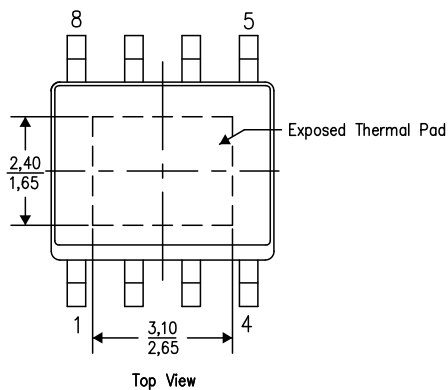
PowerPAD™ PLASTIC SMALL OUTLINE

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached to a printed circuit board (PCB). The thermal pad must be soldered directly to the PCB. After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Exposed Thermal Pad Dimensions

4206322-6/L 05/12

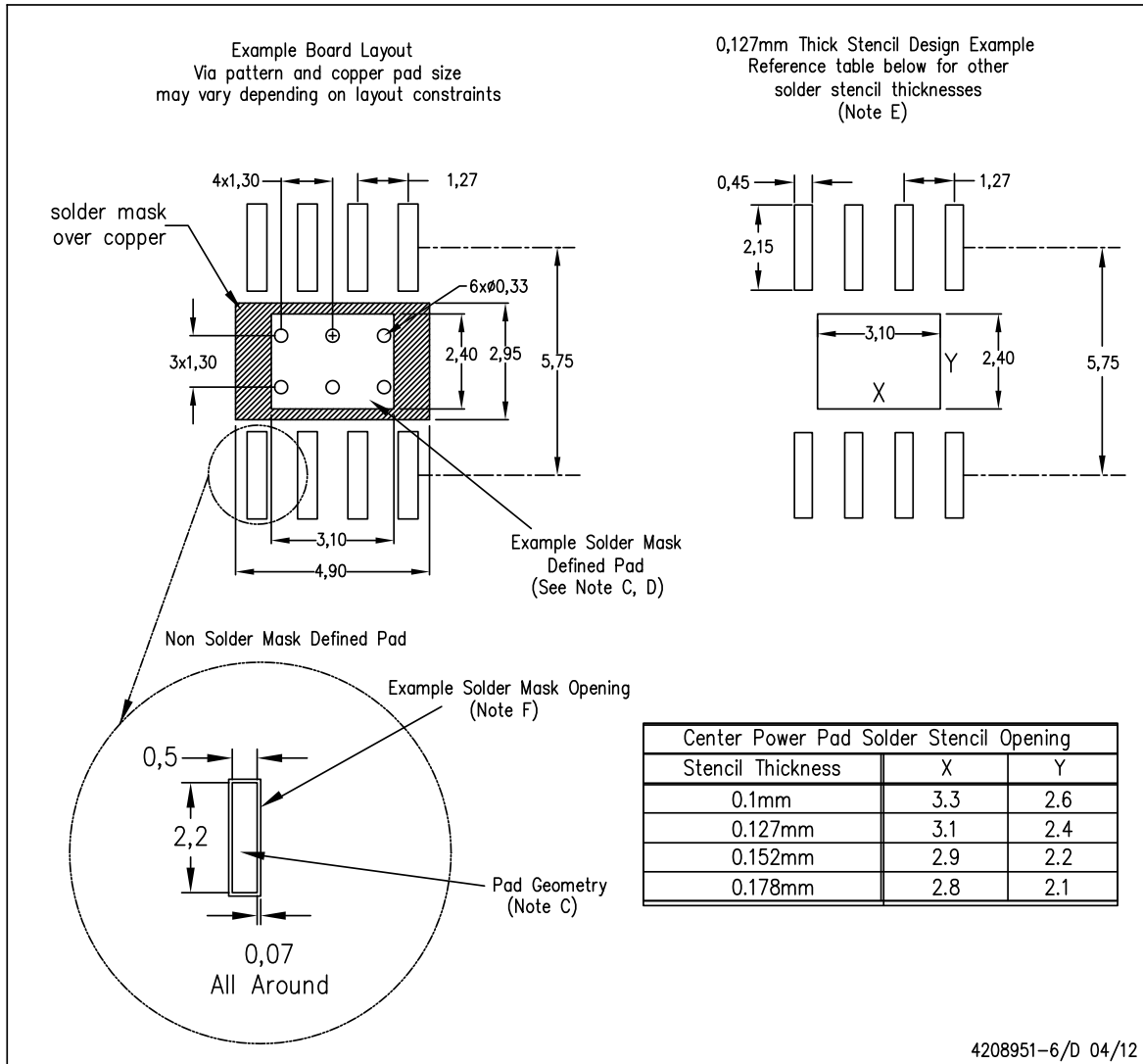
NOTE: A. All linear dimensions are in millimeters

PowerPAD is a trademark of Texas Instruments

LAND PATTERN DATA

DDA (R-PDSO-G8)

PowerPAD™ PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002, SLMA004, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>. Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

PowerPAD is a trademark of Texas Instruments.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM5164QDDARQ1	Active	Production	SO PowerPAD (DDA) 8	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 150	L5164Q
LM5164QDDARQ1.A	Active	Production	SO PowerPAD (DDA) 8	2500 LARGE T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 150	L5164Q
LM5164QDDATQ1	Active	Production	SO PowerPAD (DDA) 8	250 SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 150	L5164Q
LM5164QDDATQ1.A	Active	Production	SO PowerPAD (DDA) 8	250 SMALL T&R	Yes	NIPDAUAG	Level-2-260C-1 YEAR	-40 to 150	L5164Q

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF LM5164-Q1 :

- Catalog : [LM5164](#)

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
LM5164QDDARQ1	SO PowerPAD	DDA	8	2500	330.0	12.8	6.4	5.2	2.1	8.0	12.0	Q1
LM5164QDDATQ1	SO PowerPAD	DDA	8	250	330.0	12.8	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
LM5164QDDARQ1	SO PowerPAD	DDA	8	2500	366.0	364.0	50.0
LM5164QDDATQ1	SO PowerPAD	DDA	8	250	366.0	364.0	50.0

DDA (R-PDSO-G8)

PowerPAD™ PLASTIC SMALL-OUTLINE



- NOTES:
- All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5-1994.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion not to exceed 0,15.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPad Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 for information regarding recommended board layout. This document is available at www.ti.com <<http://www.ti.com>>.
 - See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - This package complies to JEDEC MS-012 variation BA

PowerPAD is a trademark of Texas Instruments.

DDA (R-PDSO-G8)

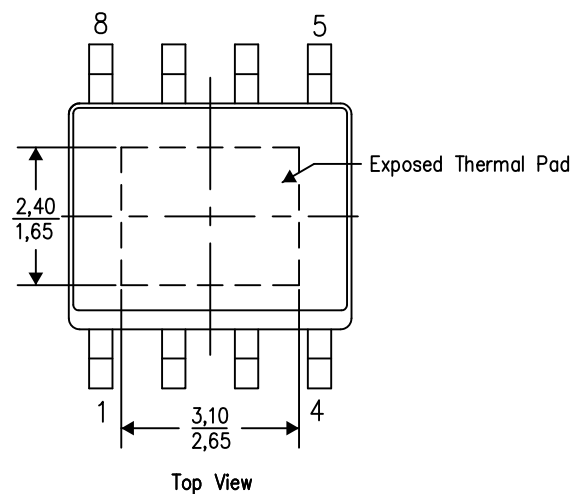
PowerPAD™ PLASTIC SMALL OUTLINE

THERMAL INFORMATION

This PowerPAD™ package incorporates an exposed thermal pad that is designed to be attached to a printed circuit board (PCB). The thermal pad must be soldered directly to the PCB. After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For additional information on the PowerPAD package and how to take advantage of its heat dissipating abilities, refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002 and Application Brief, PowerPAD Made Easy, Texas Instruments Literature No. SLMA004. Both documents are available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Exposed Thermal Pad Dimensions

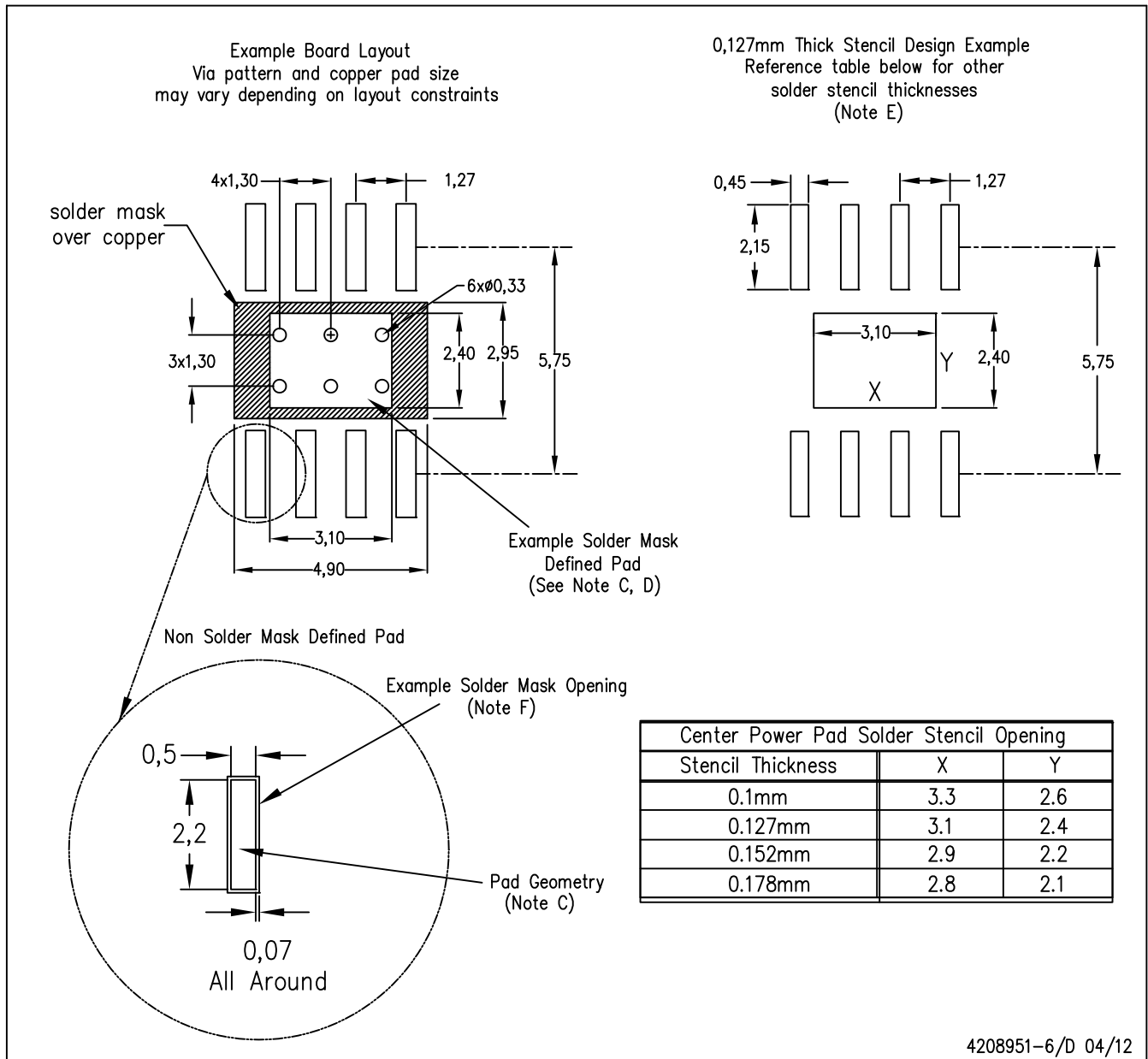
4206322-6/L 05/12

NOTE: A. All linear dimensions are in millimeters

PowerPAD is a trademark of Texas Instruments

DDA (R-PDSO-G8)

PowerPAD™ PLASTIC SMALL OUTLINE



4208951-6/D 04/12

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - This package is designed to be soldered to a thermal pad on the board. Refer to Technical Brief, PowerPAD Thermally Enhanced Package, Texas Instruments Literature No. SLMA002, SLMA004, and also the Product Data Sheets for specific thermal information, via requirements, and recommended board layout. These documents are available at www.ti.com <<http://www.ti.com>>. Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Example stencil design based on a 50% volumetric metal load solder paste. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

PowerPAD is a trademark of Texas Instruments.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月