

LM5066Hx 5.5V 至 90V 高级热插拔控制器，具备 I/V/P 监控与 PMBus 接口

1 特性

- 工作电压为 5.5V 至 90V
 - 100V 持续绝对最大值
 - 输出端可耐受高达 -5V 的负电压
- 可调 ILIM 阈值为 10mV 至 50mV
- 可编程 FET SOA 保护
- 带数字计时器的可编程过流消隐
- 强栅极下拉 (1.5A)，可实现快速关断
- 强大的短路保护
 - 快速跳闸响应 (360ns)
 - 不受电源线路瞬变影响
- 具备高级特性的 LM5066H2
 - 适用于高功率应用的双栅极驱动器
 - 用于并联控制器运行的 SYNC 引脚
 - 软启动电容器断开功能
- 故障 FET 检测
- 可编程 UV、OV、t_{FAULT} 阈值
- 外部 FET 温度检测
- 故障 FET 检测
- I²C / SMBus 接口
- 用于遥测、控制、配置和调试的 PMBus® 接口
 - 用于配置的片上 EEPROM 非易失性存储器
 - 高精度 V_{IN}、V_{OUT}、I_{IN}、P_{IN}、V_{AUX} 监控 V (<±1%)；I (<±1%)；P (<±1.75%)
 - 使用单个命令进行下电上电
 - 多起事件的黑盒故障记录，具有存储在内部 EEPROM 上的相对时间戳
- 具有 250kHz 采样率的 12 位 ADC
- 支持通过 Read_EIN 命令进行能量监控
- 外部 FET 温度检测
- - 40°C < T_J < 125°C 工作范围

2 应用

- 12V 和 48V 服务器及数据中心
- 基站配电
- 网络路由器和交换机
- PLC 电源管理
- 24V 至 48V 工业系统

3 说明

LM5066Hx 为 12V、24V 和 48V 系统提供了强大的保护和精密监测，具有可编程 UV、OV、ILIM 和快速短路保护，适用于定制的输入电源应用。可编程功率限制阈值以及可调节故障计时器 (t_{FAULT}) 可限制最大功率耗散并确保在所有条件 (包括启动和故障事件) 下提供 FET SOA 保护。使用数字计时器的两级过流消隐功能，可允许更高的负载瞬态通过，从而实现更低的电流限制设置并降低对强大 SOA MOSFET 的要求。

集成的 PMBus™ 接口可实现系统的实时远程监测、控制和配置。可远程访问关键参数以进行遥测，可通过 PMBus 配置各种阈值或将其存储在内部非易失性存储器中。快速、准确的模拟负载电流监测器支持预测性维护和动态电源管理，包括 Intel PSYS 和 PROCHOT 功能，可优化服务器性能。黑盒故障记录功能有助于调试现场故障。

LM5066H2 具有双通道栅极驱动架构，能够使用单个强大的 SOA FET 来处理启动和故障条件下的功率应力，并与多个小型低 R_{DS(ON)} FET 相结合，用于正常负载电流运行，从而减小了总解决方案尺寸。

器件信息

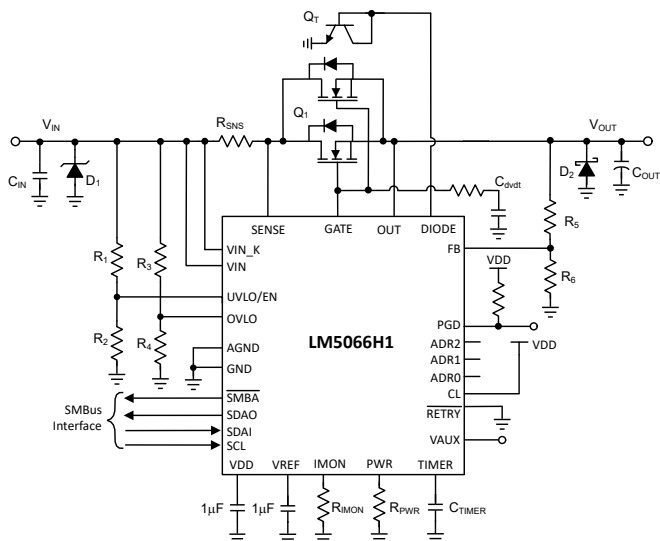
器件型号	封装 ⁽¹⁾	封装尺寸 (标称值)
LM5066H1PWPR	PWP (TSSOP 28)	9.70mm × 4.40mm
LM5066H2NLPR	NLP (QFN 35)	5.00mm x 7.00mm

- (1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

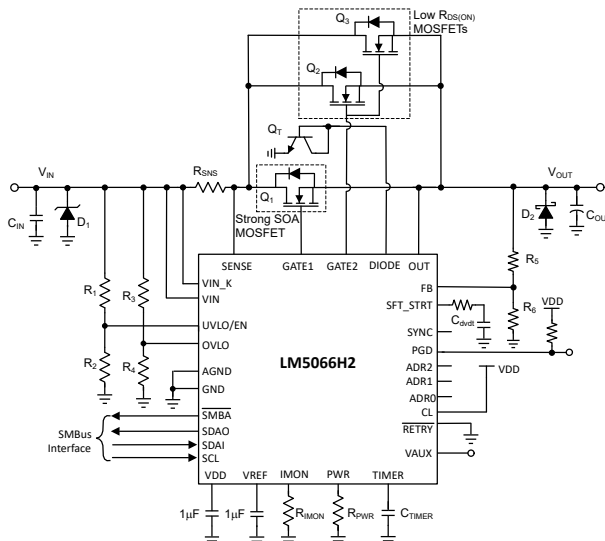


LM5066H

ZHCSZ22 – OCTOBER 2025



LM5066H1 简化原理图



LM5066H2 简化原理图

ADVANCE INFORMATION

内容

1 特性	1	8 应用和实施	32
2 应用	1	8.1 应用信息.....	32
3 说明	1	8.2 典型应用.....	32
4 器件比较表	4	8.3 电源相关建议.....	43
5 引脚配置和功能	5	8.4 布局.....	43
6 规格	7	9 器件和文档支持	45
6.1 绝对最大额定值.....	7	9.1 第三方产品免责声明.....	45
6.2 ESD 等级.....	7	9.2 接收文档更新通知.....	45
6.3 建议运行条件.....	7	9.3 支持资源.....	45
6.4 热性能信息.....	8	9.4 商标.....	45
6.5 电气特性.....	8	9.5 静电放电警告.....	45
7 详细说明	16	9.6 术语表.....	45
7.1 概述.....	16	10 修订历史记录	45
7.2 功能方框图.....	17	11 机械、封装和可订购信息	45
7.3 特性说明.....	17	11.1 封装选项附录.....	46
7.4 器件功能模式.....	23	11.2 卷带包装信息.....	47
7.5 编程.....	26	11.3 机械数据.....	49

4 器件比较表

表 4-1 总结了 LM5066H1 和 LM5066H2 之间的差异。

表 4-1. LM5066H1 与 LM5066H2 的比较

主要功能	LM5066H1	LM5066H2
GATE2		✓
IMON	✓	✓
SYNC		✓
SFT_STRT		✓

5 引脚配置和功能

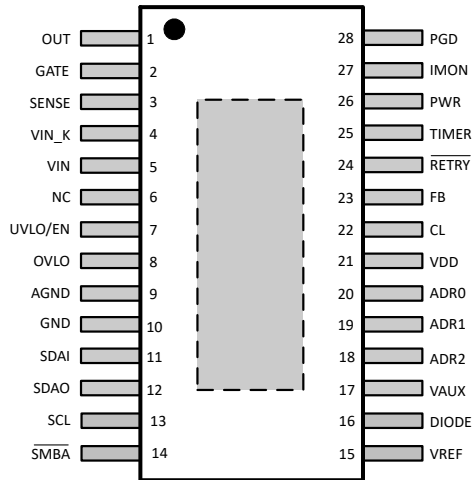
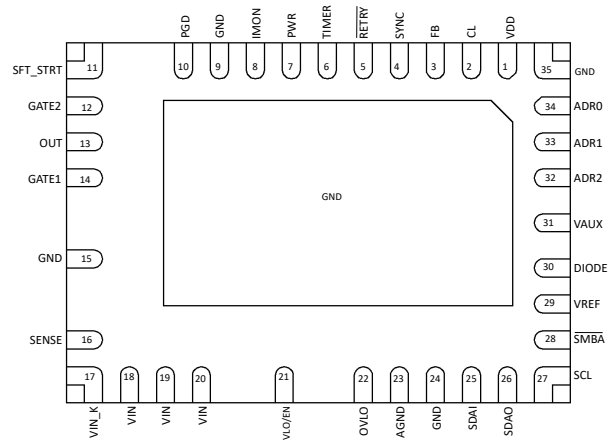


图 5-1. LM5066H1 PWP 封装 顶视图



将外露焊盘焊接到地。

图 5-2. LM5066H2 QFN 封装 顶视图

表 5-1. 引脚功能

引脚名称	引脚编号		说明
	LM5066H1	LM5066H2	
外露焊盘	Pad	Pad	封装的裸露焊盘 焊接到接地层以降低热阻
OUT	1	13	输出反馈 连接至输出电源轨（外部 MOSFET 源极）。在内部用于确定 MOSFET V_{DS} 电压， 以实现功率限制并监控输出电压。
GATE1	2	14	栅极驱动输出 连接至外部 MOSFET 的栅极。连接至 LM5066H2 的单个强大 SOA MOSFET 栅极
SENSE	3	16	电流检测输入 电流检测电阻 (R_{SNS}) 上的电压通过 VIN_K 至该引脚进行测量。如果 R_{SNS} 上的电 压达到过流阈值，则负载电流会受到限制，并且故障计时器激活。
VIN_K	4	17	正电源开尔文引脚 输入电压在该引脚上测量。
VIN	5	18、19、20	正电源输入 此引脚是器件的输入电源连接，可在 VIN 和输入电源之间连接一个 $10\ \Omega$ 电阻器。 在该引脚与地之间连接一个 100nF 的电容器，用于旁路。
N/C	6	-	无连接
UVLO/EN	7	21	欠压锁定 通过来自系统输入电压的外部电阻分压器，可设置欠压导通阈值。
OVLO	8	22	过压锁定 通过来自系统输入电压的外部电阻分压器，可设置过压关断阈值。
AGND	9	23	电路接地 模拟器件接地。在此引脚上连接至 GND。
GND	10	9、15、24、35	电路接地
SDAI	11	25	SMBus 数据输入引脚 SMBus 的数据输入引脚。如果应用不需要单向隔离器件，则连接至 SDAO。
SDAO	12	26	SMBus 数据输出引脚 SMBus 的数据输出引脚。如果应用不需要单向隔离器件，则连接至 SDAI。
SCL	13	27	SMBus 时钟 SMBus 的时钟引脚

表 5-1. 引脚功能 (续)

引脚名称	引脚编号		说明
	LM5066H1	LM5066H2	
SMBA	14	28	SMBus 警报线路 SMBus 警报引脚, 低电平有效
VREF	15	29	内部基准 内部生成的精密基准电压, 用于模数转换。在该引脚与地之间连接一个 1 μ F 的电容器, 用于旁路。
DIODE	16	30	外部二极管 将其连接至二极管配置的 MMBT3904 NPN 晶体管, 以进行温度监测。
VAUX	17	31	辅助电压输入 辅助引脚允许从外部源进行电压遥测。满量程输入为 2.97V。
ADR2	18	32	SMBUS 地址线 2 三态地址线。应连接至 GND、VDD, 或保持悬空。
ADR1	19	33	SMBUS 地址线 1 三态地址线。应连接至 GND、VDD, 或保持悬空。
ADR0	20	34	SMBUS 地址线 0 三态地址线。应连接至 GND、VDD, 或保持悬空。
VDD	21	1	内部子稳压器输出 内部子稳压 4.85V 辅助电源。在该引脚与地之间连接一个 1 μ F 的电容器, 用于旁路。
CL	22	2	电流限制范围 将此引脚连接至 GND 或保持悬空, 以将标称过流阈值设置为 50mV。将 CL 连接至 VDD 会将过流阈值设置为 25mV。
FB	23	3	电源正常反馈 来自输出端的外部电阻分压器设置 PGD 引脚切换的输出电压。
SYNC	-	4	并联控制器的同步导通和关断 将所有并联控制器的该引脚连接在一起进行同步操作。
RETRY	24	5	故障重试输入 该引脚配置上电故障重试行为。当该引脚连接至 GND 或保持悬空时, 器件将在故障期间持续尝试通电。如果该引脚连接至 VDD, 则器件将在故障期间闭锁。
计时器	25	6	计时电容器 连接至此引脚的外部电容器用于设置插入延时时间, 故障超时周期和重启时序。
PWR	26	7	功率限制设置 连接至该引脚的外部电阻, 与电流检测电阻 (R_{SNS}) 一起, 设置外部串联导通 MOSFET 中允许的最大功率耗散。
IMON	27	8	负载电流监测器 需要在该引脚和 GND 之间连接一个外部电阻器。IMON 引脚输出与负载电流成比例的电流。
PGD	28	10	电源正常指示器 开漏输出。当 FB 引脚上的电压高于 V_{FBTH} 和 V_{GS1} 、 V_{GS2} 为高电平时, 该输出为高电平。
SFT_STRT	-	11	软启动电容器断开 用于限制浪涌电流的 dv/dt 电容器 (C_{dvdt}) 必须从该引脚连接至 GND 在启动/重试期间内部开关将 C_{dvdt} 连接至 GATE1。成功启动后, C_{dvdt} 电容器连接至 OUT
GATE2	-	12	GATE2 驱动输出 连接至外部低 $R_{DS(ON)}$ MOSFET 栅极。

6 规格

6.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	最大值	单位
输入电压	VIN、VIN_K、SENSE、UVLO/EN、PGD 至 GND	-0.3	100	V
	OVLO、FB、计时器、PWR、SYNC、SCL、SDAI、SDAO、CL、ADR0、ADR1、ADR2、VDD、VAUX、DIODE、RETRY、IMON、SMB A、VREF 至 GND	-0.3	6	
	GATE1、GATE2、SFT_STRT 至 GND	-5	115	
	VIN_K 至 SENSE，AGND 至 GND	-0.3	0.3	
	GATE1、GATE2、SFT_STRT 至 OUT	-0.3	15	V
输出电压	OUT 至 GND	-5	100	V
工作结温，T _j ⁽²⁾		-40	150	°C
贮存温度，T _{stg}		-65	150	

(1) 超出绝对最大额定值规定范围的应力可能会对器件造成永久性损坏。这些仅为应力额定值，并不意味着器件在这些条件下以及在建议运行条件以外的任何其他条件下能够正常运行。长时间处于绝对最大额定条件下可能会影响器件的可靠性。

(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

6.2 ESD 等级

			值	单位
V _(ESD)	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚 ⁽¹⁾	±2000	V
		充电器件模式 (CDM)，符合 JEDEC 规范 JESD22- C101，所有引脚 ⁽²⁾	±500	

(1) JEDEC 文件 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

6.3 建议运行条件

在自然通风条件下的工作温度范围内测得 (除非另有说明) ⁽¹⁾

		最小值	标称值	最大值	单位
输入电压	VIN、VIN_K、SENSE、OUT、UVLO/EN、PGD 至 GND	5.5		90	V
	OVLO、CL、RETRY、ADR0、ADR1、ADR2、SYNC 至 GND			V _{VDD}	
输入电压	VAUX 至 GND			3	V
输出电压	OUT 至 GND			V _{VIN}	V
输出电压	IMON 至 GND			3.3	V
上拉电压	SCL、SDAI、SDAO、SMB A	1.8		5	V
外部电容	VDD、VREF 至 GND	1			μF
外部电阻器	PWR 至 GND			120	kΩ
T _j	工作结温 ⁽²⁾	-40		125	°C

(1) 建议运行条件是器件可正常运行的条件。有关规格和测试条件，请参阅“电气特性”。

(2) 高结温会缩短工作寿命。结温高于 125°C 时，工作寿命会缩短。

6.4 热性能信息

热指标 ⁽¹⁾		LM5066H1	单位
		PWP	
		28 引脚	
$R_{\theta JA}$	结至环境热阻	35.6	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	19.9	
$R_{\theta JB}$	结至电路板热阻	16.8	
Ψ_{JT}	结至顶部特征参数	0.5	
Ψ_{JB}	结至电路板特征参数	16.7	
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	2.9	

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数		测试条件	最小值	典型值	最大值	单位
输入 (VIN 引脚)						
V_{IN}	工作输入电压范围		5.5		90	V
$I_{(VIN)}$	VIN 引脚电流, $I_{(VIN)}$	$V_{VIN} = 48V$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 2V$		4		mA
$I_{(Q)}$	系统总静态电流, $I_{(GND)}$	$V_{VIN} = 48V$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 2V$		-4.3		mA
		$V_{VIN} = 12V$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 2V$		-4		mA
POR_R	V_{VIN} 处的上电复位上升阈值, 用于启用所有功能并触发插入计时器	V_{VIN} 上升增大		4.75		V
POR_F	V_{VIN} 处的上电复位下降阈值, 用于禁用所有功能	V_{VIN} 降低		4.3		V
VDD 稳压器 (VDD 引脚)						
VDD		$I_{VDD} = 0\text{ mA}$		4.9		V
		$I_{VDD} = 10\text{mA}$ 、 $V_{IN} > 8V$		4.89		V
$V_{VDDILIM}$	V_{VDD} 电流限值			-30		mA
V_{VDDPOR}	V_{VDD} 电压数字复位阈值	V_{VDD} 上升		4.3		V
UVLO/EN、OVLO 引脚						
$UVLO_{TH}$	UVLO 阈值	V_{UVLO} 下降		2.48		V
$UVLO_{HYS}$	UVLO 迟滞电流	$V_{UVLO} = 1V$		21		μA
$UVLO_{BIAS}$	UVLO 偏置电流	$V_{UVLO} = 3V$			1	μA
$OVLO_{TH}$	OVLO 阈值	V_{OVLO} 上升		2.48		V
$OVLO_{HYS}$	OVLO 迟滞电流	$V_{OVLO} = 3V$		-21		μA
$OVLO_{BIAS}$	OVLO 偏置电流	$V_{OVLO} = 1V$			1	μA
功率限制 (PWR 引脚)						

6.5 电气特性 (续)

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数	测试条件	最小值	典型值	最大值	单位
$V_{SNS,PLIM}$	功率限制检测电压 ($V_{VIN_K} - V_{SENSE}$)	$V_{SENSE} - V_{OUT} = 48V$ 、 $R_{PWR} = 60k\Omega$	8.6		mV
		$V_{SENSE} - V_{OUT} = 48V$ 、 $R_{PWR} = 20k\Omega$	2.9		
		$V_{SENSE} - V_{OUT} = 48V$ 、 $R_{PWR} = 20k\Omega$ 、 $T_J = 0^{\circ}C$ 至 $85^{\circ}C$	2.9		
		$V_{SENSE} - V_{OUT} = 12V$ 、 $R_{PWR} = 60k\Omega$	34.4		
		$V_{SENSE} - V_{OUT} = 12V$ 、 $R_{PWR} = 20k\Omega$	11.5		
		$V_{SENSE} - V_{OUT} = 12V$ 、 $R_{PWR} = 20k\Omega$ 、 $T_J = 0^{\circ}C$ 至 $85^{\circ}C$	11.5		
I_{PWR}	来自 PWR 引脚的拉电流	$V_{PWR} = 2.5V$	-20		μA
$R_{SAT(PWR)}$	如果禁用, 则下拉 PWR 引脚	$V_{UVLO} = 0V$	80		Ω
GATE 控制 (GATE 引脚)					
I_{GATE1}	拉电流	正常运行, $V_{GATE1} - V_{OUT} = 5V$	-21		μA
	故障灌电流	$V_{UVLO} = 2V$	10		mA
	POR 断路器灌电流	$V_{VIN_K} - V_{SENSE} = 60mV$ 、 $V_{GATE1} - V_{OUT} = 5V$ 、CB/CL 比率位 = 0、 CL = VDD	1.5		A
	稳压最大灌电流	$V_{VINK} - V_{SENSE} = 30mV$ 、CL = VDD	235		μA
I_{GATE2}	拉电流	正常运行, $V_{GATE2} - V_{OUT} = 5V$	-130		μA
	故障灌电流	$V_{UVLO} = 2V$	10		mA
	POR 断路器灌电流	$V_{VIN_K} - V_{SENSE} = 60mV$ 、 $V_{GATE2} - V_{OUT} = 5V$ 、 CB/CL 比率位 = 0、CL = VDD	1.5		A
V_{GATE1Z}	GATE 至 OUT 齐纳二极管的反向偏置电压, $I_Z = -100\mu A$	$V_{GATE1} - V_{OUT}$ 、 $V_{OUT} = 0V$	15.4		V
V_{GATECP}	正常运行时的峰值电荷泵电压 ($V_{IN} = V_{OUT}$)	$V_{GATE1} - V_{OUT}$ 、 $V_{GATE2} - V_{OUT}$ 、 $V_{OUT} = 48V$	12.5		V
OUT 引脚					
I_{OUT-EN}	OUT 偏置电流, 已启用	$V_{IN} = V_{OUT}$, 正常运行, $V_{VIN} = 5.5V$ 、 48V、90V	2		μA
$I_{OUT-DIS}$	OUT 偏置电流, 已禁用	已禁用, $V_{VIN_K} = V_{SENSE} = OUT$ 、EN/ UVLO = 0V、 $V_{VIN} = 5.5V$ 、48V、90V	40		μA
		已禁用, $OUT = -5V$ 、 $V_{VIN_K} = V_{SENSE}$	-340		μA
		已禁用, $OUT = 0V$ 、 $V_{VIN_K} = V_{SENSE}$ 、 $V_{VIN} = 5.5V$ 、48V、90V	-30		μA
$V_{OUT-DIS}$	OUT 电压, 禁用	已禁用, 测量输出, $V_{VIN_K} = V_{SENSE}$	0.8		V
电流限值					

6.5 电气特性 (续)

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数		测试条件	最小值	典型值	最大值	单位
V_{CL}	电流限制阈值电压 ($V_{VIN_K} - V_{SENSE}$)	DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 001		10		mV
		DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 010		12.5		mV
		DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 100		15		mV
		DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 100		17.5		mV
		DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 101		20		mV
		DEVICE_SETUP1, 位 2 = 1 ; DEVICE_SETUP2, 位 3:5 = 110		22.5		mV
		DEVICE_SETUP1, 位 2 = 0 ; CL = VDD		25		mV
		DEVICE_SETUP1, 位 2 = 0 ; CL = GND		50		
V_{FBCL}	折返电流限制阈值 ($V_{VIN_K} - V_{SENSE}$) $_{FBCL}/V_{CL}$	$V_{CL} = 10mV$; DEVICE_SETUP3, 位 4:5 = 01		0.053		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 4:5 = 10		0.1		V/V
	折返电流限制阈值 ($V_{VIN_K} - V_{SENSE}$) $_{FBCL}/V_{CL}$	$V_{CL} = 25mV$; DEVICE_SETUP3, 位 4:5 = 01		0.05		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 4:5 = 10		0.1		V/V
V_{CBL1}	过流消隐 1 阈值电压 ($V_{VIN_K} - V_{SENSE}$) $_{CBL1}/V_{CL}$ 、 $V_{CL} = 10mV$	$V_{CL} = 10mV$; DEVICE_SETUP3, 位 0:1 = 00		1.25		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 0:1 = 01		1.5		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 0:1 = 10		1.75		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 0:1 = 11		2		V/V
	过流消隐 1 阈值电压 ($V_{VIN_K} - V_{SENSE}$) $_{CBL1}/V_{CL}$ 、 $V_{CL} = 25mV$	$V_{CL} = 25mV$; DEVICE_SETUP3, 位 0:1 = 00		1.25		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 0:1 = 01		1.5		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 0:1 = 10		1.75		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 0:1 = 11		2		V/V

6.5 电气特性 (续)

除非另有说明，以下条件适用： $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数	测试条件	最小值	典型值	最大值	单位
V_{CBL2}	过流消隐 2 阈值电压 ($V_{VIN_K} - V_{SENSE}$) $CBL2/V_{CL}$ 、 $V_{CL} = 10mV$	$V_{CL} = 10mV$; DEVICE_SETUP3, 位 2:3 = 00	1.5		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 2:3 = 01	1.75		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 2:3 = 10	2		V/V
		$V_{CL} = 10mV$; DEVICE_SETUP3, 位 2:3 = 11	2.25		V/V
	过流消隐 2 阈值电压 ($V_{VIN_K} - V_{SENSE}$) $CBL2/V_{CL}$ 、 $V_{CL} = 25mV$	$V_{CL} = 25mV$; DEVICE_SETUP3, 位 2:3 = 00	1.5		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 2:3 = 01	1.75		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 2:3 = 10	2		V/V
		$V_{CL} = 25mV$; DEVICE_SETUP3, 位 2:3 = 11	2.25		V/V
I_{SENSE}	SENSE 输入电流	已启用, SENSE = OUT	10		μA
		已禁用, OUT = 0V, VIN = VIN_K = SENSE = 5.5V	12		
		已启用, OUT = 0V, VIN=VIN_K=SENSE=5.5V	12		
		已禁用, OUT = 0V、VIN=VIN_K=SENSE=48V	26		
		已启用, OUT = 0V、VIN = VIN_K = SENSE = 48V	26		
		已禁用, OUT = 0V、VIN = VIN_K = SENSE = 90V	40		
		已启用, OUT = 0V、VIN = VIN_K = SENSE = 90V	40		
I_{VIN_K}	VIN_K 输入电流	已启用, VIN_K = 48V、 $V_{CL} = 25mV$ $V_{VIN_K} - V_{SENSE} = 25mV$	285		μA
I_{VIN_K}	VIN_K 输入电流	已启用, VIN_K = 48V、 $V_{CL} = 25mV$ $V_{VIN_K} - V_{SENSE} = 5mV$	265		μA
断路器					

6.5 电气特性 (续)

除非另有说明，以下条件适用： $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数		测试条件	最小值	典型值	最大值	单位
R _{TCB}	断路器与电流限制的比值：(V _{VIN_K} - V _{SENSE}) _{CB} /V _{CL} 、 V _{CL} = 10mV	V _{CL} = 10mV DEVICE_SETUP2, 位 6:7 = 01		1.2		V/V
		V _{CL} = 10mV DEVICE_SETUP1, 位 3 = 0 DEVICE_SETUP2, 位 6:7 = 00		2		V/V
		V _{CL} = 10mV DEVICE_SETUP2, 位 6:7 = 11		3		V/V
		V _{CL} = 10mV DEVICE_SETUP1, 位 3 = 1 DEVICE_SETUP2, 位 6:7 = 00		4		V/V
	断路器与电流限制的比值：(V _{VIN_K} - V _{SENSE}) _{CB} /V _{CL} , V _{CL} = 25mV	V _{CL} = 25mV DEVICE_SETUP2, 位 6:7 = 01		1.2		V/V
		V _{CL} = 25mV DEVICE_SETUP1, 位 3 = 0 DEVICE_SETUP2, 位 6:7 = 00		2		
		V _{CL} = 25mV DEVICE_SETUP2, 位 6:7 = 11		3		
		V _{CL} = 25mV DEVICE_SETUP1, 位 3 = 1 DEVICE_SETUP2, 位 6:7 = 00		4		
R _{TSCP}	短路保护阈值电压：(V _{VIN_K} - V _{SENSE}) _{SCP} /V _{CB}	V _{CL} = 25mV DEVICE_SETUP2, 位 6:7 = 01 DEVICE_SETUP2, 位 0 = 1 DEVICE_SETUP2, 位 0 = 1		1.5		V/V
		V _{CL} = 25mV DEVICE_SETUP1, 位 3 = 0 DEVICE_SETUP2, 位 6:7 = 00 DEVICE_SETUP2, 位 0 = 1		1.5		V/V
		V _{CL} = 25mV DEVICE_SETUP2, 位 6:7 = 11 DEVICE_SETUP2, 位 0 = 1		1.5		V/V
		V _{CL} = 25mV DEVICE_SETUP1, 位 3 = 1 DEVICE_SETUP2, 位 6:7 = 00 DEVICE_SETUP2, 位 0 = 1		1.5		V/V
FB 引脚						
FB _{TH}	FB 阈值下降	V _{UVLO} = 3V 且 V _{OVLO} = 0V		2.48		V
FB _{HYS}	FB 迟滞电流			-21		μA
FB _{LEAK}	关断漏电流	V _{FB} = 2.3V			1	μA
计时器（ 计时器引脚 ）						
V _{TMRH}	上限阈值			3.9		V
V _{TMRL}	下限阈值	重启周期		1.2		V
		第八周期结束时重新启用阈值		0.3		V

6.5 电气特性 (续)

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数		测试条件	最小值	典型值	最大值	单位
I_{TIMER}	插入时间电流	计时器引脚 = 2V		-5		μA
	灌电流, 插入时间结束时	计时器引脚 = 2V		1.5		mA
	故障检测电流, 恒流计时器	计时器引脚 = 2V		-75		μA
	故障灌电流, 恒流计时器	计时器引脚 = 2V; DEVICE_SETUP4, 位 6 = 0		2.5		μA
		计时器引脚 = 2V; DEVICE_SETUP4, 位 6 = 1		75		μA
	故障检测电流, P ² T 计时器	计时器引脚 = 0.5V, $V_{DS} \times V_{SENSE} = 20V \times 25mV$; DEVICE_SETUP4, 位 3:2 = 10 或 11		-60		μA
		计时器引脚 = 0.5V, $V_{DS} \times V_{SENSE} = 48V \times 5mV$; DEVICE_SETUP4, 位 3:2 = 10 或 11		-13.8		μA
P ² t 阈值	P ² t 计时器阈值电压	$V_{DS} \times V_{SENSE} = 48V \times 5mV$; DEVICE_SETUP4, 位 3:2 = 10 或 11		1		V
SYNC						
I_{SYNC_LEAK}	SYNC 引脚上的漏电流	$V_{SYNC} = 5V$, 正常运行		800		nA
I_{SYNC}	灌电流	$V_{SYNC} = 0.1V$, 故障状态, OVLO 高电平		20		mA
V_{SYNC}	稳态指示电压	稳定状态, PGD 高电平		5		V
	故障指示电压	故障状态, OVLO 高电平		200		mV
电源正常 (PGD 引脚)						
PGD _{VOL}	输出低电压	$I_{SINK} = 2mA$		100		mV
PGD _{IOH}	关断漏电流	$V_{PGD} = 90V$		2		μA
		$V_{PGD} = V_{DD} V$		1		μA
V_{GS1_PGDH}	用于 PGD 高电平置为有效的 GATE1 V_{GS} 阈值	$V_{GATE1} - V_{OUT}$		8.1		V
V_{GS1_G2L}	GATE2 下拉的 GATE1 V_{GS} 下降阈值	$V_{GATE1} - V_{OUT}$		7.85		V
V_{GS2_PGDH}	用于 PGD 高电平置为有效的 GATE2 V_{GS} 阈值	$V_{GATE2} - V_{OUT}$		8.1		V
V_{DS_PGDH}	PGD 高电平置为有效的 V_{DS} 阈值	$V_{SENSE} - V_{OUT}$		1.9		V
V_{DS_G2L}	G2 下拉的 V_{DS} 阈值	$V_{SENSE} - V_{OUT}$		2.4		V
SFT_STRT						
$I_{(SFT_STRT, GATE1)}$	GATE1 到 SFT_STRT 充电电流	$V_{OUT} = V_{SFT_STRT} = 0V$		-22		μA
$R_{(SFT_STRT, OUT)}$	SFT_STRT 和 OUT 之间的开关电阻	$V_{SFT_STRT} = V_{OUT} + 0.1V$		2		Ω
IMON						
G_{IMON}	跨导放大器增益 ($I_{IMON} : V_{VIN_K} - V_{SENSE}$)	$V_{CL} = 10mV$		10		$\mu A/mV$
		$V_{CL} = 25mV$		10		$\mu A/mV$
		$V_{CL} = 50mV$		10		$\mu A/mV$
$I_{LKG(IMON)}$	IMON 引脚漏电流	$V_{IMON} = 3.3V$		35		nA
FET_FAIL						
V_{GS1_FFTH}	用于 FET_FAIL 检测的 GATE1 V_{GS} 阈值			4.1		V

6.5 电气特性 (续)

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数		测试条件	最小值	典型值	最大值	单位
V_{GS2_FFTH}	用于 FET_FAIL 检测的 GATE2 V_{GS} 阈值			4.1		V
V_{DS_FFTH}	用于 FET_FAIL 检测的 V_{DS} 阈值			2		V
V_{SNS_FFTH}	用于 FET_FAIL 检测的 V_{SNS} 阈值			2.5		mV
内部基准						
V_{REF}	基准电压			2.97		V
ADC 和 MUX						
	分辨率			12		位
DNL	差分非线性	仅 ADC		1		LSB
INL	积分非线性	仅 ADC		2		LSB
采样速率	样本/秒	任何通道		250		kHz
$t_{ACQUIRE}$	采集 + 转换时间	任何通道		4		μs
t_{RR}	采集轮询时间	循环所有通道		20		μs
I_{AUX_LK}	AUX 上的漏电流	$V_{AUX} = 3V$, 正常运行		500		nA
遥测精度						
I_{INACC}	输入电流绝对精度	$V_{CL} = 10mV$ 、 $V_{VIN_K} - V_{SENSE} = 10mV$		± 1		%
		$V_{CL} = 10mV$ 、 $V_{VIN_K} - V_{SENSE} = 2mV$		± 5		
		$V_{CL} = 10mV$ 、 $V_{VIN_K} - V_{SENSE} = 10mV$ 、ADC FS = $2 \times V_{CL}$		± 1		
I_{INACC}	输入电流绝对精度	$V_{CL} = 25mV$ 、 $V_{VIN_K} - V_{SENSE} = 25mV$		± 1		%
		$V_{CL} = 25mV$ 、 $V_{VIN_K} - V_{SENSE} = 5mV$		± 5		
		$V_{CL} = 25mV$ 、 $V_{VIN_K} - V_{SENSE} = 50mV$ 、ADC FS = $2 \times V_{CL}$		± 1		
V_{ACC}	VIN、VOUT 绝对精度	V_{VIN} 、 $V_{VOUT} = 48V$		± 1		%
	VIN、VOUT 绝对精度	V_{VIN} 、 $V_{VOUT} = 12V$		± 1.5		%
	V_{AUX} 绝对精度	$V_{AUX} = 2.8V$		± 1		%
P_{INACC}	输入功率精度, $V_{CL} = 10mV$ 、ADC FS = $1 \times V_{CL}$	$V_{VIN} = 48V$ 、 $V_{VIN_K} - V_{SENSE} = 10mV$		± 2		%
P_{INACC}	输入功率精度, $V_{CL} = 25mV$ 、ADC FS = $1 \times V_{CL}$	$V_{VIN} = 48V$ 、 $V_{VIN_K} - V_{SENSE} = 25mV$		± 2		%
E_{IN} 绝对误差	5ms 间隔内的累积电能	$V_{CL} = 10mV$ 、 $V_{VIN} = 48V$ 、 $V_{VIN_K} - V_{SENSE} = 10mV$ 、ADC FS = $1 \times V_{CL}$		± 2		%
		$V_{CL} = 25mV$ 、 $V_{VIN} = 48V$ 、 $V_{VIN_K} - V_{SENSE} = 25mV$ 、ADC FS = $1 \times V_{CL}$		± 2		
E_{IN} 绝对误差	5ms 间隔内的累积电能, $V_{CL} = 17.5mV$	$V_{VIN} = 48V$ 、 $V_{VIN_K} - V_{SENSE} = 17.5mV$ 、ADC FS = $1 \times V_{CL}$		± 2		%
远程二极管温度传感器						
T_{ACC}	使用本地二极管时的温度精度	$T_A = 25^{\circ}C$ 至 $85^{\circ}C$		2		$^{\circ}C$
	远程二极管分辨率			12		位

6.5 电气特性 (续)

除非另有说明, 以下条件适用: $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$ 。

参数	测试条件	最小值	典型值	最大值	单位
I_{DIODE}	外部二极管电流源	高电平	-250		μA
	低电平	-10			μA
	二极管电流比	25			
PMBus 引脚阈值 (SMBA、SDA、SCL)					
V_{IL}	SCL、SDAI 输入逻辑低电平		0.85		V
V_{IH}	SCL、SDAI 输入逻辑高电平	1.25			V
V_{OL}	低电平输出电压 - SCL、SDAI、SDAO	$I_{OL} = 20mA$ (由电源提供)。	0.4		V
I_{LEAK}	SMBAB 的输入漏电流	SMBAB = 5V	1		μA
地址选择 (ADR0、ADR1、ADR2)					
V_{ADRx}	ADR0、ADR1 和 ADR2 引脚电压	ADRx 引脚悬空	1.63		V
配置 PIN 阈值 (CL、RETRY)					
V_{thresh_CL}	阈值电压		2.6		V
V_{thresh_RETRY}	阈值电压		2.6		V
I_{LEAK}	输入漏电流	CL、RETRY = 5V	0.06		μA

7 详细说明

7.1 概述

LM5066Hx 为 12V、24V 和 48V 系统提供了全面的热插拔控制和电源监控功能。其内联保护电路可限制在卡插入带电背板时的浪涌电流，从而防止电压骤降，并控制连接负载的 dV/dt 。这可以避免意外复位，从而最大限度地减少对其他系统元件的干扰。移除卡后，该器件还会启用受控关断功能。

除了可编程电流限值外，LM5066Hx 还监测并限制 MOSFET 中的最大功率耗散，以保持器件安全工作区 (SOA) 内运行。扩展电流或功率限制条件可触发 MOSFET 器件关断，重试选项可配置 (无、1、2、4、8、16 或无限尝试)。断路器功能可在检测到严重过流情况时快速关断 MOSFET。当系统输入电压超出所需的工作范围时，可编程欠压锁定 (UVLO) 和过压锁定 (OVLO) 电路会关断 LM5066Hx。

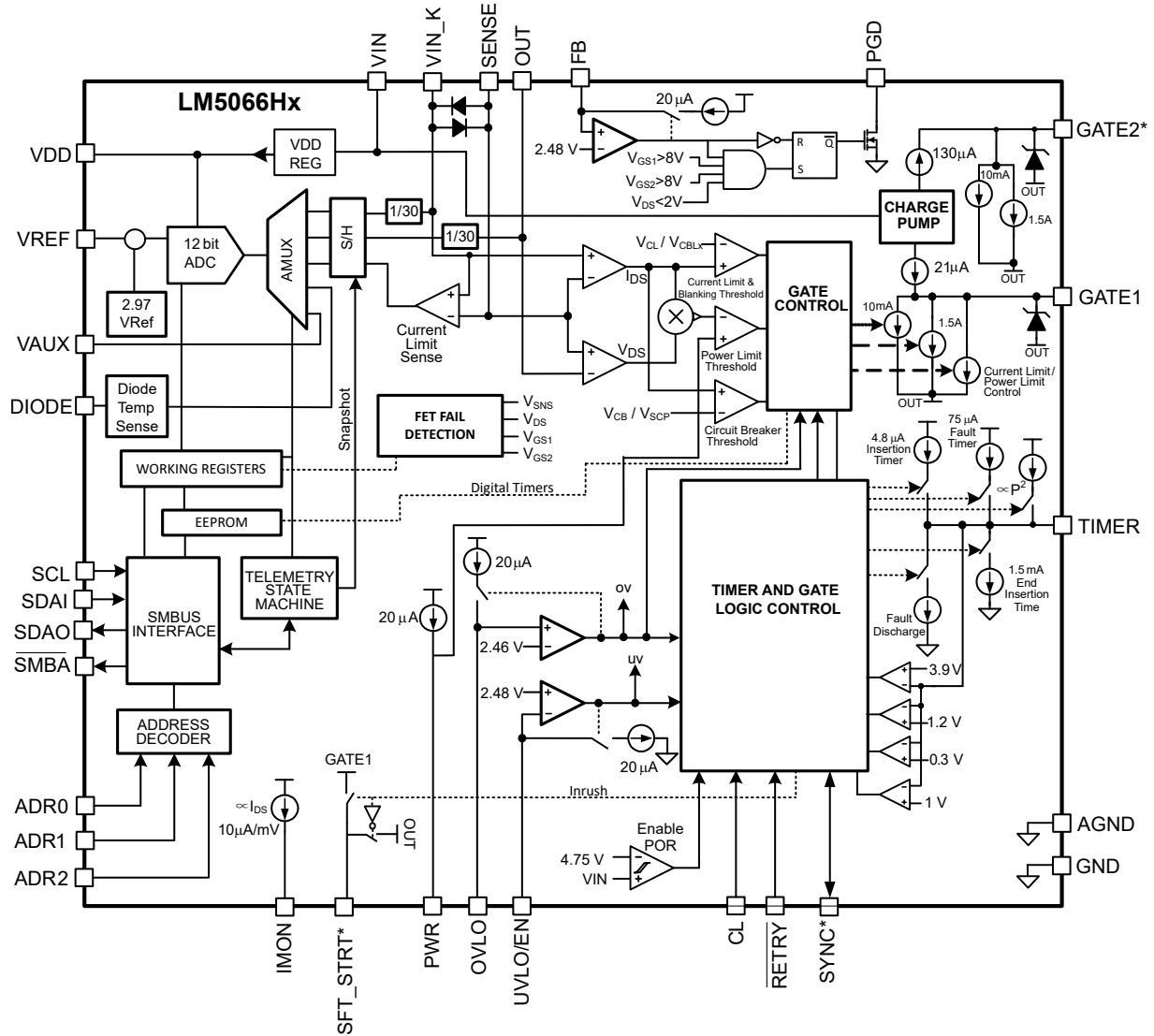
通过 PMBus® 接口可提供广泛的配置选项，也可以存储在内部非易失性存储器中，从而实现自主操作，而无需主机在上电时干预。全面的遥测功能包括监控输入电压、输出电压、输入电流、输入功率、温度和辅助输入。该器件具有输入电压、电流、功率和温度的峰值监测功能，并可对关键参数进行可编程的平均值计算。受监控参数的可编程警告阈值可通过 PMBus 接口触发 SMBA 引脚。高级遥测功能包括高速 ADC 样本缓冲 (“数字示波器”) 和黑盒故障记录，可简化调试并实现预测性维护。

集成的高精度、高带宽模拟负载电流监测器可在稳态和瞬态条件下实现精确的负载电流测量，有助于先进的动态平台电源管理技术 (如 Intel PSYS) 优化系统功耗和吞吐量，而不会影响安全性。

LM5066H2 采用双路栅极驱动器架构，优化了布板空间，并降低了需要多个热插拔 FET 的大功率应用中的元件成本。初级栅极驱动器 (GATE1) 控制单个强大的 SOA FET，该 FET 专为应对启动、电流限制和故障事件期间的功率限制等严苛条件而设计。次级栅极驱动器 (GATE2) 仅在主 FET 达到完全增强后才会激活，从而使系统设计人员能够仅根据低 $R_{DS(ON)}$ 特性选择次级 FET，而无需广泛的 SOA 功能。这种架构显著减少了元件数量和布板空间，同时保持稳健的系统保护。该器件的 100 μA 拉电流能力可确保瞬态条件下的快速恢复，防止在相邻卡移除等事件期间系统复位。

LM5066H2 采用高级软启动电容器断开功能，可提供受控的启动时序，同时在正常运行期间自动断开软启动电容器。这一特性支持使用较小的热插拔 FET，而不会牺牲瞬态响应性能，从而进一步优化系统设计。该器件包含全面的诊断功能，可检测连接至 GATE1 和 GATE2 引脚的外部 MOSFET 损坏，从而增强系统可靠性并便于故障排除。

7.2 功能方框图



* Pin available in LM5066H2 only

7.3 特性说明

7.3.1 电流限值

LM5066Hx 在 10mV 至 50mV 范围内的八个可编程阈值下提供限流保护。当检测电阻 R_{SNS} 上的电压 (在 VIN_K 和 SENSE 引脚之间) 超过选择的阈值时, 将会激活电流限制。可以直接使用 CL 引脚设置两个阈值: 当 CL 连接至 VDD 时为 25mV, 当 CL 连接至 GND 时为 50mV。可通过 PMBus 接口对 DEVICE_SETUP1 和 DEVICE_SETUP2 寄存器进行编程, 从而获得其余六个阈值。

在过流事件期间, 该器件提供两种保护模式: 过流消隐和电流限制。根据配置, 这些模式可以独立运行或按顺序运行。

在过流消隐模式下, 只要负载电流保持在断路器阈值 (V_{CB}) 以下, 器件就允许负载电流在设定的时间段内流动, 而不加以限制。LM5066Hx 采用两个配备单独计时器的过流消隐阈值:

- V_{CBL1} , 配备计时器 t_{CBL1} , 用于中等过流
- V_{CBL2} , 配备计时器 t_{CBL2} , 用于更高的过流

这些阈值和计时器在 `DEVICE_SETUP3` 和 `OC_BLANKING_TIMERS` 寄存器中进行配置。通常, V_{CBL1} 设置为高于 V_{CL} , V_{CBL2} 设置为高于 V_{CBL1} 。对于 V_{CL} 和 V_{CBL2} 之间的负载电流, t_{CBL1} 计时器激活。对于 V_{CBL1} 和 V_{CBL2} 之间的负载电流, t_{CBL2} 计时器激活。

如果电流在到期前降至相应阈值以下, 计时器将会复位。如果任一计时器由于长时间过载而到期, 器件将转换至电流限制模式。在 `LM5066H2` 中, 当任一计时器到期时, `GATE2` 会立即关闭。可通过将 t_{CBL1} 和 t_{CBL2} 设置为 $0\ \mu\text{s}$ 来禁用过流消隐模式。

在电流限制模式下, 会对 `GATE` 电压进行调节, 以便将由 `GATE1` 驱动的流经 MOSFET 的电流限制在设定的电流限制阈值。故障计时器在电流限制期间激活。如果负载电流在故障计时器到期之前降至限流阈值以下, 则恢复正常运行。如果电流限制持续超过 C_{TMR} 设置的故障超时周期, `GATE1` 将会关闭。可以通过设置 `DEVICE_SETUP3` 中的位 7 来禁用电流限制。禁用后, 当任一消隐计时器到期时, `GATE1` 和 `GATE2` 都会在消隐阶段后关闭。当发生电流限制故障时, 器件会在 `STATUS_INPUT` (7Ch)、`STATUS_WORD` (79h) 和 `DIAGNOSTIC_WORD` (E1h) 寄存器中设置故障标志, 并将 `SMBA` 引脚置为有效。可使用 `ALERT_MASK` (D8h) 寄存器禁用 `SMBA` 信令。为确保可靠运行, R_{SNS} 电阻值不应超过 $200\text{m}\Omega$, 以避免电流限制控制环路出现不稳定。

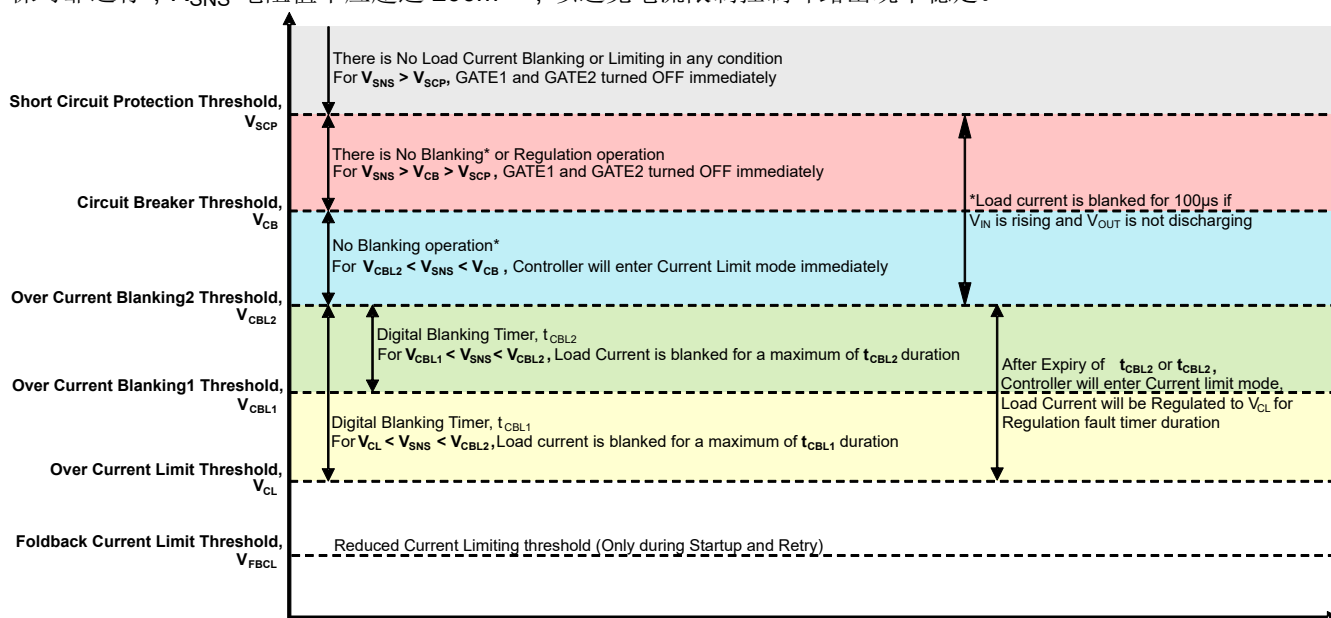


图 7-1. 电流限制、消隐和断路器阈值

表 7-1. 电流限制、折返电流限制、过流消隐、断路器和阈值设置

参数	可配置阈值数量	阈值	模拟/数字
过流限制阈值 V_{CL}	8	10mV、12.5mV、15mV、17.5mV、20mV、22.5mV、25mV 和 50mV	模拟
过流消隐 1 阈值, V_{CBL1}	4	$1.25V_{CL}$ 、 $1.5V_{CL}$ 、 $1.75V_{CL}$ 、 $2V_{CL}$	模拟
过流消隐 2 阈值, V_{CBL2}	4	$1.5V_{CL}$ 、 $1.75V_{CL}$ 、 $2V_{CL}$ 、 $2.25V_{CL}$	模拟
断路器阈值, V_{CB}	4	$1.2V_{CL}$ 、 $2V_{CL}$ 、 $3V_{CL}$ 、 $4V_{CL}$	模拟
短路保护阈值, V_{SCP}	1	$1.5V_{CB}$	模拟
启动期间的折返因子	3	$0.05V_{CL}$ 、 $0.1V_{CL}$	模拟
过流消隐计时器 1	16	0ms - 100ms	数字

表 7-1. 电流限制、折返电流限制、过流消隐、断路器和其他阈值设置 (续)

参数	可配置阈值数量	阈值	模拟/数字
过流消隐计时器 2	16	0ms -10ms、100ms	数字
断路器消隐时间	1	100us	模拟
调节计时器 (恒流计时器/P ² t 计时器)	通过计时器引脚设置	可使用 C _{TIMER} 进行配置	模拟
P ² t 计时器 - 插入计时器	4	10ms - 100ms	数字
P ² t 计时器 - 重试计时器	16	10ms - 10s	数字
启动/重试期间的看门狗计时器	16	10ms - 10s	数字

7.3.2 折返电流限制

LM5066Hx 在启动期间具有电流折返能力，可将电流限制在正常电流限制阈值的 5%或 10%。该功能无需在 GATE1 或 SFT_STRT 引脚上连接外部 dV/dt 电容器，即可实现容性负载的安全启动。可以使用 DEVICE_SETUP3 寄存器中的位 4:5 来选择折返因子，如果不需要，可以通过同一寄存器禁用该功能。

看门狗计时器功能会监测热插拔是否在预期时间范围内启动。计时器持续时间可通过 WD_CONFIG 寄存器在 10ms 至 10s 的范围内进行编程，并且应设置为比预期的启动时间更长。必须选择连接至 GATE1 的 MOSFET，以便在整个看门狗计时器持续时间内处理折返电流，从而确保在启动条件下可靠运行。

7.3.3 软启动断开 (SFT_STRT)

LM5066H2 具有先进的软启动机制，可使用 SFT_STRT 引脚和 GND 之间连接的电容器控制流入输出电容器的浪涌电流。此配置允许根据以下公式精确控制启动电流。

与将 dV/dt 电容器直接连接至栅极的传统热插拔控制器不同，LM5066H2 在 GATE1 和 SFT_STRT 引脚之间实现了开关架构。该设计包含 GATE1 和 SFT_STRT 之间的断开开关，以及 SFT_STRT 和 OUT 之间的放电开关。在初始热插拔和插入延迟期间，GATE1 至 SFT_STRT 开关在 SFT_STRT 至 OUT 开关闭合时保持断开。在启动期间，SFT_STRT 引脚连接至 GATE1 以控制压摆率。一旦开始正常运行，SFT_STRT 引脚便会从 GATE1 断开并连接至 OUT。

这种架构解决了传统设计中存在的多个问题：它可防止在稳态下的电流或功率限制期间响应缓慢，避免在断路器或短路保护事件期间出现栅极延迟关断，同时消除误报断路器故障后立即重试时的导通缓慢问题，此类导通缓慢可能进一步拉低输出电压。

7.3.4 断路器

LM5066Hx 提供了具有多个阈值选项的可编程断路器 (CB) 保护。通过对 DEVICE_SETUP1 和 DEVICE_SETUP2 寄存器进行编程，可以将断路器阈值配置为电流限制阈值的 1.2x、2x、3x 或 4x。此功能可防止电流快速增加 (例如短路)，在短路情况下，在电流限制环路响应之前，流经检测电阻器 (R_{SNS}) 的电流可能会超过断路器阈值。

当超过断路器阈值时，GATE1 和 GATE2 都会使用强大的 1.5A 下拉电流快速关断。如果需要，可以使用 DEVICE_SETUP4 寄存器的位 7 配置器件，以便在 30 μs 抗尖峰脉冲时间后立即重试，方法是释放下拉电流并启用 GATE1。在该立即重试期间，栅极电压根据需要由 dV/dt、电流限制或功率限制功能进行控制。如果电流或功率限制仍然存在，调节计时器将激活。如果计时器在限制条件结束之前达到 3.9V，则 GATE1 将使用 10mA 或 1.5A 下拉电流关闭。在立即重试期间，有限的 21 μA 拉电流和连接至 GATE1 或 SFT_STRT 引脚的任何外部 dV/dt 电容器可以减缓 GATE1 导通。为了提高断路器误跳闸后的输出电压恢复速度，该器件具有快速恢复功能，可以禁用 dV/dt 电容器连接和/或启用 GATE2 与 GATE1。可以使用 DEVICE_SETUP2 寄存器中的位 1 来启用或禁用这个快速恢复逻辑。

对于在通用背板上具有多个热插拔卡的系统（例如刀片服务器和电信设备），电源瞬态可能会导致足够大的电流尖峰，从而错误地触发断路器。为了防止误跳闸，LM5066H 实现了一种保护算法，以消隐 100 μ s 的断路器阈值，从而在不关闭系统的情况下使瞬变稳定下来。在此消隐期间，固定短路保护 (SCP) 阈值（断路器阈值的 1.5 倍）保持有效状态，以防止发生严重过流事件。如果超过此 SCP 阈值，器件将以 1.5A 下拉电流关断两个栅极。

断路器事件在 STATUS_OTHER (7Fh)、STATUS_MFR_SPECIFIC (80h) 和 DIAGNOSTIC_WORD (E1h) 寄存器中设置故障标志，并将 SMBA 引脚置为有效（除非通过 ALERT_MASK (D8h) 寄存器禁用该功能）。可以通过 DEVICE_SETUP (D9h) 寄存器修改断路器配置。

7.3.5 功率限制

LM5066Hx 采用 MOSFET 功率限制功能，可保护外部 FET 不在其安全工作区 (SOA) 外工作。该功能通过测量由 GATE1 驱动 MOSFET 的漏源电压 (SENSE 至 OUT) 和通过检测电阻 R_{SNS} (VIN_K 至 SENSE) 的漏极电流来监测其功率耗散。可以使用 PWR 引脚上的电阻器来设置功率限制阈值。

当功率耗散达到限制阈值时，器件会关断 GATE2 并调制 GATE1 电压，以调节通过 Q1 的电流。在功率限制期间，故障调节计时器激活。如果功率限制条件持续超过 C_{TMR} 电容器设置的故障超时周期，GATE1 将会关断。该事件会设置 STATUS_INPUT (7Ch) 寄存器中的 IIN_OC 故障位、STATUS_WORD (79h) 寄存器中的 INPUT 位以及 DIAGNOSTIC_WORD (E1h) 寄存器中的 IIN_OC/PFET_OP_FAULT 位。除非通过 ALERT_MASK (D8h) 寄存器禁用，否则 SMBA 引脚也会置为有效。

对于输入电压可能会发生阶跃变化（例如 45V 至 55V）的应用，该器件包含功率限制消隐模式。在正常运行期间，随着 V_{DS} 的增加，恒定功率限制曲线中的电流限制阈值会降低。这可能会导致器件在高负载下的整个故障计时器持续时间内保持功率限制模式，从而可能关断 FET。功率限制消隐通过在 V_{DS} 低于 $V_{PLIM,BL}$ 阈值时禁用电流限制折返来解决该问题。这样就允许更大的电流流动并为输出电容器充电，同时为负载提供服务，从而帮助输出电压达到输入电压，而无需关断 MOSFET。 $V_{PLIM,BL}$ 阈值可通过 DEVICE_SETUP4 寄存器的位 0:1 进行配置。

在 V_{DS} 区域低于 $V_{PLIM,BL}$ 时，由于电流限制折返在功率限制消隐模式下被禁用，FET 功率耗散将超过 PLIM。此功能仅在稳定状态下运行（当 PG = 高电平时），在启动或重试条件下不可用。为了使 FET 保持在其 SOA 范围内运行，数字计时器在功率限制消隐模式期间激活。该计时器应由设计人员配置，通常设置为短于调节计时器持续时间。

该器件针对不同的工作条件提供灵活的配置选项，允许根据系统要求选择性启用 SFT_STRT 至 GATE1 连接、电流限制、功率限制消隐模式、过流消隐和折返电流限制。

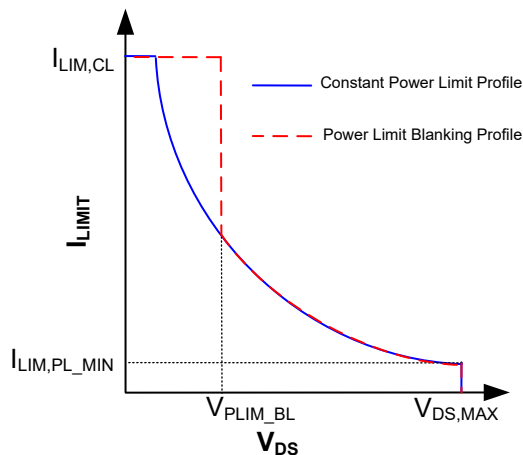


图 7-2. 功率限制曲线

7.3.6 UVLO

仅当输入电源电压在可编程欠压锁定 (UVLO) 和过压锁定 (OVLO) 电平定义的工作范围内时, LM5066Hx 才会启用 MOSFET。VIN 端的 UVLO 阈值通常通过电阻分压器网络进行设置。当 VIN 低于 UVLO 阈值时, UVLO 引脚上的内部 20 μ A 电流源激活, 同时 OVLO 上的电流源保持关断。在这种情况下, GATEx 和 OUT 引脚之间的强下拉电流 (10mA 或 1.5A) 会使 MOSFET 保持关断状态。随着 VIN 增加并将 UVLO 引脚电压升高到其阈值以上, UVLO 上的 21 μ A 电流源会关闭。此操作会增加 UVLO 引脚上的电压, 从而提供迟滞以确保阈值稳定运行。

一旦 UVLO/EN 引脚超过其阈值, 并且插入延时时间结束, GATE1 将采用 20 μ A 电流源导通。在 GATE1 的 V_{GS} 达到超过 8V 且 FET 上的电压 (V_{DS}) 降至 2V 以下后, 便会激活 GATE2。

“应用和实施”部分提供了计算阈值设置电阻值的详细过程。为了实现最小 UVLO 电平配置, UVLO/EN 引脚可以直接连接至 VIN, 从而在 VIN 达到上电复位 (POR) 阈值时允许 MOSFET 在插入时间后激活。上电后, UVLO 条件会设置多个状态标志, STATUS_WORD (79h) 寄存器中的 INPUT 位、STATUS_INPUT (7Ch) 寄存器中的 VIN_UV_FAULT 位, 以及 DIAGNOSTIC_WORD (E1h) 寄存器中的 VIN_UNDERVOLTAGE_FAULT 位。除非通过 ALERT_MASK (D8h) 寄存器禁用, 否则 SMBA 引脚在此情况下会拉至低电平。

7.3.7 OVLO

当 VIN 导致 OVLO 引脚电压超过其阈值时, MOSFET 通过 GATE 引脚上的强下拉电流 (10mA 或 1.5A) 关断, 从而将负载与电源断开。在 OVLO 条件下, 内部 21 μ A 电流源在 OVLO 引脚上激活, 增加电压以产生阈值迟滞, 从而实现稳定运行。

当 VIN 降至 OVLO 阈值以下时, GATE1 会首先重新激活, 然后 GATE2 会导通, 但前提是 GATE1 的栅源电压超过 8V 且漏源电压降至 2V 以下。OVLO 事件会设置多个状态标志: STATUS_INPUT (7Ch) 寄存器中的 VIN_OV_FAULT 位、STATUS_WORD (79h) 寄存器中的 INPUT 位, 以及 DIAGNOSTIC_WORD (E1h) 寄存器中的 VIN_OVERVOLTAGE_FAULT 位。除非通过 ALERT_MASK (D8h) 寄存器禁用, 否则 SMBA 引脚在此情况下会拉至低电平。

“应用和实施”部分提供了计算适当阈值设置电阻器值的过程。

7.3.8 电源正常

LM5066Hx 具有“电源正常”指示引脚 (PGD), 该引脚需要一个外部上拉电阻器, 以为下游电路提供状态指示。PGD 引脚的关断状态电压可在高于或低于 VIN 和 OUT 电压的条件下运行。

满足以下所有条件时, PGD 信号会置为高电平,

- FB 引脚电压超过 PGD 阈值
- GATE1-OUT 和 GATE2-OUT 电压都表示完全增强 ($V_{GS1} > 8V$ 和 $V_{GS2} > 8V$)
- FET (V_{DS}) 两端电压小于 2V

PGD 信号在以下情况下拉至低电平:

- FB 引脚电压降至 PGD 下降阈值以下

输出电压阈值通常通过从输出端到反馈引脚的电阻分压网络进行设置。但是, 只要 FB 引脚电压保持在其最大额定值范围内, 也可以监测其他电压。为实现阈值迟滞, 该器件在 FB 引脚处包含一个 21 μ A 电流源。当 FB 电压低于阈值时, 该电流源保持禁用状态。当输出电压增加且 FB 超过阈值时, 电流源将激活, 从引脚输出电流以升高 FB 电压。PGD 引脚的状态可以通过 PMBus 接口读取, 具体可通过 STATUS_WORD (79h) 或 DIAGNOSTIC_WORD (E1h) 寄存器获取。

7.3.9 VDD 子稳压器

LM5066Hx 包含一个内部线性子稳压器, 可将输入电压转换为 4.9V 电源轨, 从而为低压电路供电。若 CL、RETRY、ADR2、ADR1 和 ADR0 引脚需要接高电平, 该 VDD 输出可作为这些引脚的上拉电源。它还可以用作 PGD 引脚和 SMBus 信号 (SDA、SCL 和 SMBA) 的上拉电源。

VDD 子稳压器专为轻负载应用而设计，不应为其他集成电路供电。为了保护器件，VDD 引脚包含设置为 30 mA 的电流限制，以防止在短路情况下损坏。要正常运行，需要在尽可能靠近 VDD 引脚的位置连接一个至少为 $1\ \mu\text{F}$ 的陶瓷旁路电容器。

7.3.10 远程温度检测

LM5066Hx 采用外部 MMBT3904 NPN 晶体管实现远程温度检测功能。将晶体管的基极和集电极连接至 DIODE 引脚，并将发射极连接至 LM5066Hx 接地端。将晶体管放置在需要温度监测的元件附近，例如热插拔通路 MOSFET (Q1)。温度测量的工作原理是通过检测二极管电压随 DIODE 引脚输出的电流阶跃变化而产生的变化。该引脚提供 $10\ \mu\text{A}$ 的恒定电流，且每 $50\ \mu\text{s}$ 会周期性输出 $250\ \mu\text{A}$ 的脉冲以进行温度测量。为获得准确读数，需尽量减小 DIODE 引脚与晶体管之间的寄生电阻，从晶体管发射极到器件地采用开尔文连接，并在晶体管两端并联一个 1nF 的旁路电容以降低噪声。

可通过 READ_TEMPERATURE_1 PMBus 命令 (8Dh) 获取温度读数。默认温度故障和警告阈值设置为 256°C (实际禁用)，但可以通过 PMBus 接口使用 OT_WARN_LIMIT (51h) 和 OT_FAULT_LIMIT (4Fh) 命令进行配置。不使用温度检测功能时，请将 DIODE 引脚接地。请注意，当输入电压低于最低工作电平 (5.5V) 时，温度读数可能会不准确，因为这会导致 VREF 降至其标称 2.97V 以下。在较高的环境温度下，这种情况可能会导致读数超过 OT_FAULT_LIMIT，从而触发禁用 Q1 的故障。若要恢复，请清除故障并通过向 OPERATION (03h) 寄存器先写入 0h 再写入 80h 来复位器件。

7.3.11 MOSFET 损坏检测

LM5066Hx 具有 MOSFET 故障检测功能，可在特定条件下识别外部 MOSFET 的损坏情况。该器件监测两种主要的故障类型：

在以下情况下检测漏源极或漏栅故障：

- 在插入期间，检测电阻上的电压超过 2mV ($V_{\text{SNS}} > 2\text{mV}$) 或 FET 上的电压降至 2V 以下 ($V_{\text{DS}} < 2\text{V}$)
- 启动后，如果栅极由于任何故障而关断，且检测电阻电压在 1ms 后保持在 2mV 以上

当以下情况下，检测栅源或漏栅故障：

- 在 GATE1 设置为高电平后， V_{GS1} 保持低于 4V 的时间超过 500ms
- 在 GATE2 设置为高电平后， V_{GS2} 保持低于 4V 的时间超过 500ms

当检测到漏极故障时，会更新多个状态寄存器，STATUS_WORD (79h) 中的 FET_FAIL 位，STATUS_MFR_SPECIFIC (80h) 和 DIAGNOSTIC_WORD (E1h) 中的 EXT_MOSFET_SHORTED 位，以及 STATUS_MFR_SPECIFIC 中的 FET_FAULT_DRAIN 位。SMBA 引脚会置为有效，除非通过 ALERT_MASK 寄存器 (D8h) 进行禁用。

对于栅极故障，器件会在 STATUS_WORD (79h) 中设置 FET_FAIL 位，在 STATUS_MFR_SPECIFIC (80h) 和 DIAGNOSTIC_WORD (E1h) 中设置 EXT_MOSFET_SHORTED 位。此外，若为 GATE1 故障，设置 STATUS_MFR_SPECIFIC 中的 FET_FAULT_GATE1 位，若为 GATE2 故障，设置 FET_FAULT_GATE2 位。检测到 GATE 类型故障后，可以通过设置 GATE_MASK (D7h) 寄存器中的位 6，将 GATE1 和 GATE2 配置为关断状态。

7.3.12 模拟电流监测器 (IMON)

LM5066Hx 采用精密模拟电流监测器，可输出与通过外部 MOSFET 的负载电流成比例的电流。该电流模式输出在 IMON 引脚呈现，相对于检测电阻 (R_{SNS}) 上的电压，增益为 $10\ \mu\text{A/mV}$ 。

电流输出设计允许信号在较长的电路板距离上传输，而不会因压降或相邻走线的噪声耦合引入误差。在并联热插拔配置中，可以将多个 IMON 引脚连接在一起，以提供表示系统总电流的叠加电流测量值。

出于测量目的，可通过在 IMON 引脚与地之间连接一个电阻器 (R_{IMON})，将 IMON 电流转换为电压。由此产生的电压 (V_{IMON}) 可根据以下公式准确反映负载电流。

IMON 电路在不同的负载和温度条件下都能提供高带宽和高精度，且不受电路板布局 and 系统工作参数的影响。这种性能使其非常适合 Intel PSYS 或 PROCHOT 等先进的动态平台电源管理实施方案，能让系统在不影响安全性和可靠性的前提下，最大限度地提高电源利用率和吞吐量。如果应用中不需要 IMON 功能，该引脚可保持悬空而不影响器件运行。

7.4 器件功能模式

7.4.1 上电序列

LM5066Hx 可在 5.5V 至 80V 输入电压范围内运行，具有 100V 瞬态电压能力。在初始上电期间，该器件通过在 GATEx 和 OUT 引脚之间施加 10mA 下拉电流，防止 MOSFET 意外导通，从而避免米勒电容充电效应。计时器引脚初始电位为地电平。当 VIN 达到上电复位 (POR) 阈值时，插入延迟序列开始。在此期间，4.8 μ A 电流源为外部定时电容 (C_{TMR}) 充电，而 10mA 下拉将使 MOSFET 保持在关断状态。此延迟使输入电压瞬变能够在启用导通器件之前稳定下来。当计时器引脚达到 3.9V 时，插入延迟结束，此时 C_{TMR} 通过内部 1.5mA 灌电流快速放电。

如果 VIN 在插入延迟后超过 UVLO 阈值，则 GATE1 引脚将通过 21 μ A 电流源激活，为 MOSFET 栅极充电。内部 16.5V 齐纳二极管限制了最大栅源电压。对于 LM5066H2，一旦 GATE1 V_{GS} 超过 8V 且 V_{DS} 降至 2V 以下，GATE2 就会通过 130 μ A 拉电流导通。随着输出电压上升，该器件会监测流经 MOSFET 的电流和功率耗散。在浪涌电流或功率限制期间，75 μ A 故障计时器电流为 C_{TMR} 充电。如果在计时器达到 3.9V 之前限制条件得到解决，电流源将关闭，C_{TMR} 将通过 2.5 μ A 灌电流进行放电。如果计时器在仍处于限制条件下时达到 3.9V，则会将一个故障置为有效且 GATE1 关断。

STATUS_MFR_SPECIFIC 寄存器 (80h) 中的 CONFIG_PRESET 位保持置位状态，直到使用 CLEAR_FAULTS 命令清除。一个可配置的看门狗计时器 (10ms 至 10s) 可监测上电进度。当 GATE1 启用时，该计时器将启动，如果 PGD 未在设置的持续时间内置为有效，则会在 STATUS_MFR_SPECIFIC_2 寄存器中指示 WD 计时器故障。该故障可以配置为通过 GATE_MASK 寄存器关闭 GATE1 和 GATE2。

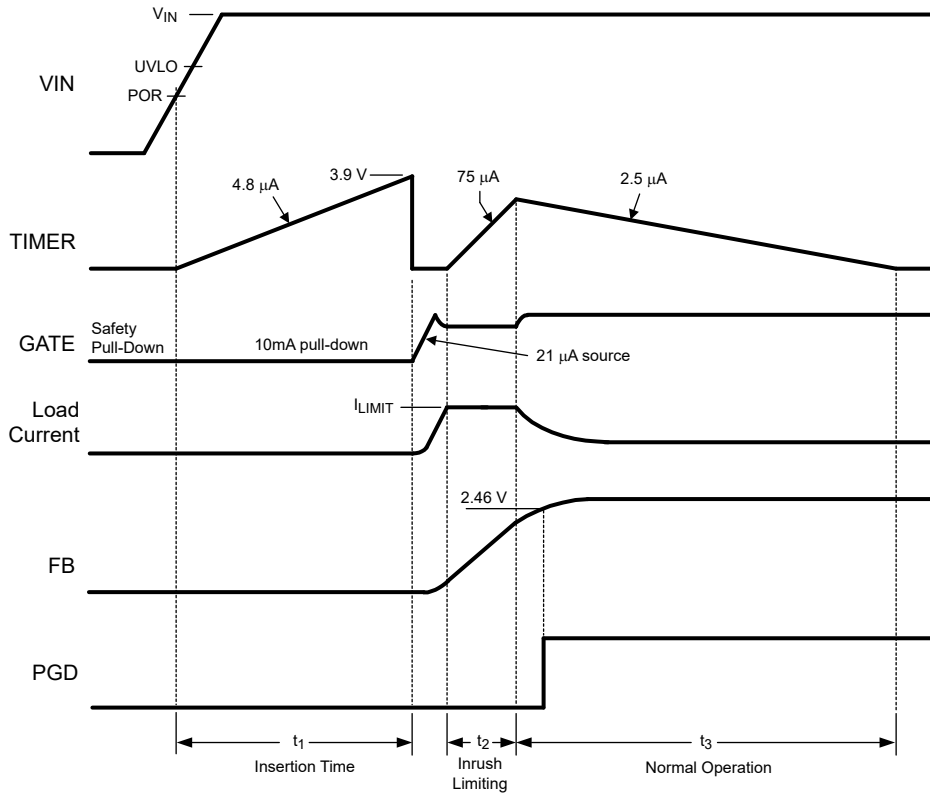


图 7-3. 上电序列 (仅限电流限制)

7.4.2 栅极控制

LM5066H1 提供单栅极驱动，能够并联驱动多个 MOSFET。LM5066H2 采用双通道栅极驱动架构，针对高功率热插拔应用优化了 MOSFET 选择。GATE1 可在双栅极配置下驱动单个稳健的 SOA MOSFET，或在单栅极模式下驱动多个 MOSFET。在 $21\ \mu\text{A}$ 栅源电流的情况下，GATE1 可提供受控导通功能，以便实现基于有效浪涌电流限制或功率限制的启动。对于 LM5066H1， dV/dt 电容器可直接从 GATE1 连接至 GND；对于 LM5066H2， dV/dt 电容器可跨接在 SFT_STRT 与 GND 之间，以进一步管理浪涌电流。在电流限制或功率限制条件下，该器件会调节 GATE1，同时保持 GATE2 关闭。

在双路栅极运行中，GATE2 驱动多个低 $R_{DS(ON)}$ MOSFET，以实现正常运行。为了保护这些 MOSFET，只要 V_{DS} 超过 2V，GATE2 就会关断，从而防止启动、短路情况或电流/功率限制事件期间产生功率应力。仅当 GATE1 V_{GS} 超过 8V 且 V_{DS} 降至 2V 以下时，GATE2 才会激活。更高的栅源电流 ($130\ \mu\text{A}$) 可使多个并联 MOSFET 快速导通。

如果发生以下任何事件，则 LM5066Hx 的 GATE1 和 GATE2 已关闭：

- 过流消隐和调节故障计时器到期后，电流超过电流限制阈值
- MOSFET 中的功率耗散超过功率限制阈值，调节故障计时器到期
- 欠压或过压条件
- 断路器或短路保护
- 过热、MOSFET 损坏检测或看门狗超时故障
- PMBus 命令、OPERATION 或 POWER CYCLE 命令用于设置输出禁用

在稳定状态下，当发生以下任何条件时，GATE2 将关断，GATE1 保持导通或处于稳压状态，

- V_{DS} 出于任何原因都超过 2V
- 电流限制或功率限制操作开始

一个内部电荷泵向两个输出端提供栅极电压，在正常运行时在栅极上产生约 13.5V 的电压。在初始上电期间，10mA 下拉电阻可防止米勒电容效应导致不必要的 MOSFET 激活。

在插入期间，10mA 下拉电流使两个栅极保持低电平。插入后，GATE1 电压进行调制，在计时器电容器充电时，将电流和功率保持在编程的限值范围内。如果在计时器达到 3.9V 之前限制条件得到解决，电容器将放电并开始正常运行。如果限制持续到计时器达到 3.9V，GATE1 会拉至低电平，直到重试。

LM5066Hx 可针对各种故障条件提供可配置的栅极下拉强度（10mA 或 1.5A），以灵活匹配系统要求。

参数	条件	GATE1	GATE2
源电流	正常运行	$21\ \mu\text{A}$	$130\ \mu\text{A}$

参数	条件	GATE1	GATE2
灌电流	$V_{UVLO} < V_{UVLOTH}$	10mA /1.5A 可在 DEVICE_SETUP5 寄存器的位 0 中进行选择	
	$V_{OVLO} > V_{OVLOTH}$	10mA /1.5A 可在 DEVICE_SETUP5 寄存器的位 1 中进行选择	
	OC / FET Plim 故障 调节计时器到期后	10mA /1.5A 可在 DEVICE_SETUP5 寄存器的位 4 中进行选择	x
	消隐计时器到期， 器件进入电流/功率限制	x	10mA /1.5A 可在 DEVICE_SETUP5 寄存器的位 3 中进行选择
	数字故障/命令 (OT、FET_FAIL、运行、下电上电、WD 到期)	10mA /1.5A 可在 DEVICE_SETUP5 寄存器的位 2 中进行选择	
	CB / SCP	1.5A	
	VIN < POR 插入时间	10mA	
最大稳压灌电流	OC/FET Plim 限制	235 μ A	x

7.4.3 故障计时器和重启

当在启动或其他故障事件期间超过电流或功率限制阈值时，该器件会调节 GATE1 电压，以控制负载电流并限制初级 FET (Q1) 中的功率耗散。在这些调节时段内，75 μ A 电流源为连接至计时器引脚的外部故障计时器电容器 (C_{TMR}) 充电，对于 LM5066H2，GATE2 将保持完全关断状态。如果在计时器引脚电压达到 3.9V 之前限制条件解决，该器件将恢复正常工作，并且 C_{TMR} 通过 10mA 灌电流进行放电。但是，如果计时器引脚电压在仍处于限制模式时达到 3.9V，GATE1 会通过 10mA 或 1.5A 下拉电流关断。后续的重新启动行为取决于所选的重试配置。

当 **RETRY** 引脚为高电平时，该器件会在故障超时期结束后将 GATE 锁存为低电平。然后，计时电容器通过 2.5 μ A 灌电流向地放电。GATE 保持低电平，直到通过对输入电压进行上下电循环或使用集电极开路或漏极开路器件短暂地将 UVLO/EN 引脚拉至其阈值以下来从外部启动上电序列。为了成功重新启动，计时器引脚电压必须低于 0.3V。在该锁闭关断条件下，DIAGNOSTIC_WORD (E1h) 寄存器中的 TIMER_LATCHED_OFF 位保持置位状态。

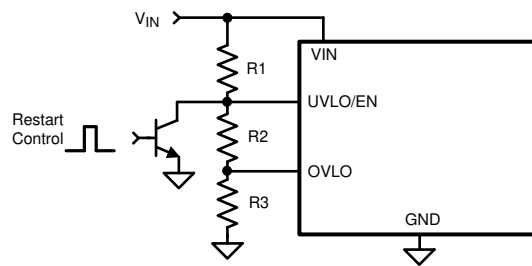


图 7-4. 锁存故障重启控制

LM5066Hx 采用用于故障恢复的可配置自动重试机制。在故障超时期之后，器件启动自动重启序列，在此期间计时器引脚会在 3.9V 至 1.2V 之间循环七次。每个周期的持续时间取决于外部计时器电容 (C_{TMR}) 值，以及内部 75 μ A 充电电流和 2.5 μ A 放电电流。在第八次高电平到低电平转换期间，当计时器引脚电压达到 0.3V 时，器件会激活 GATE 引脚上的 21 μ A 电流源，以开启外部 MOSFET (Q1)。如果故障情况仍然存在，则故障超时周期和重启序列会根据编程的重试设置重复。可通过 **RETRY** 引脚选择基本重试行为，支持“无重试 (闭锁关断模式)”或“无限重试”两种模式。为了实现更精确的控制，DEVICE_SETUP 寄存器 (D9h) 支持选择特定重试计数：0、1、2、4、8、16 或无限。这种可编程性使系统设计人员能够根据应用要求优化故障恢复行为。

计时器放电电流可通过 `DEVICE_SETUP4` 寄存器的位 6 配置为 $2.5\ \mu\text{A}$ 或 $75\ \mu\text{A}$ 。重试延迟时序可以使用带有外部电容器的模拟故障计时器或数字计时器，可通过 `DEVICE_SETUP4` 的位 2:3 进行选择。使用数字时序时，可使用 `DELAY_CONFIG` 寄存器的位 4:7 在 10ms 至 10s 的范围内，对重试延迟周期进行编程。

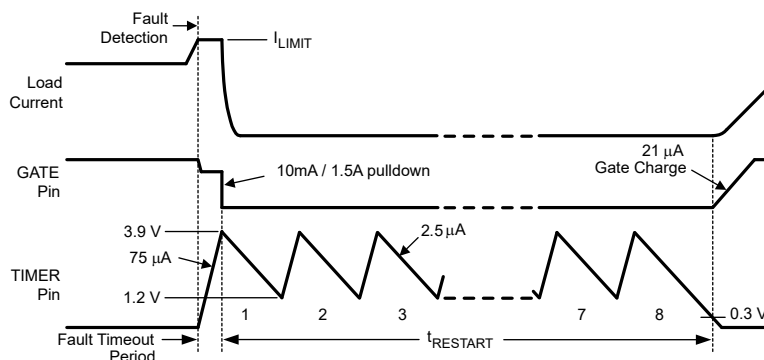


图 7-5. 重启序列

7.4.4 关断控制

通过集电极开路或漏极开路器件，将 `UVLO/EN` 引脚电压拉至其阈值以下，即可远程关断负载电流，具体如图 7-6 所示。释放 `UVLO/EN` 引脚时，LM5066Hx 会开启 FET，并同时提供浪涌电流和功率限制。此外，也可以通过将 `80h` 或 `0h` 写入 `OPERATION (03h)` 寄存器来启用或禁用输出。

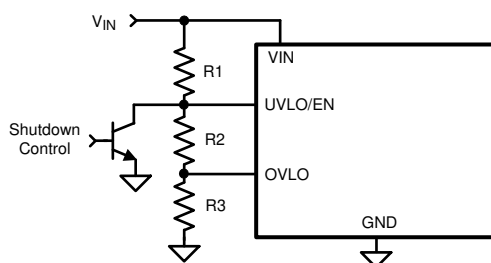


图 7-6. 关断控制

7.4.5 启用/禁用和复位

在正常运行期间，可通过将 `UVLO/EN` 引脚拉低至其阈值以下，或将 `OVLO` 引脚拉高至其阈值以上，使 LM5066Hx 输出禁用，此时 `GATE` 电压将以 10mA 或 1.5A 的下拉强度被拉低。切换 `UVLO/EN` 也会将器件从锁闭状态中复位，这种状态是在过流或过功率情况下因超过最大重试计数而引起的。虽然 `UVLO/EN` 和 `OVLO` 引脚控制输出状态，但不会影响器件存储器。无论这些引脚状态如何，用户编程的地址、操作设置和故障阈值等参数值均保留在易失性和非易失性存储器中。也可通过 `PMBus` 接口控制输出，方法是向 `OPERATION` 寄存器写入 `80h` (启用) 或 `0h` (禁用)。故障条件后，可通过向该寄存器先写入 `0h`，再写入 `80h` 的方式，重新启用器件。`POWER_CYCLE` 命令可实现受控的输出循环，先关闭电源，再经过 `RETRY_CONFIG` 寄存器设置的可配置延迟后重新上电。

器件 `SMBus` 地址由上电时的 `ADR0`，`ADR1` 和 `ADR2` 引脚状态决定，在 `VDD` 超过其 4.3V `POR` 阈值后锁存。可以通过将 `VREF` 引脚保持为低电平来延迟地址捕获，这同时也会复位逻辑并清除易失性存储器。释放后，该地址会在 `VREF` 超过 2.55V 时锁存。对于自定义寻址，可在地址引脚悬空的情况下，通过编程 `PMBUS_ADDR` 寄存器来覆盖硬件设置的地址。

7.5 编程

7.5.1 PMBus 命令支持

该器件具有 SMBus 接口，允许使用 PMBus 命令在 V_{IN} 、 V_{OUT} 、 I_{IN} 、 V_{AUX} 和 P_{IN} 上设置警告级别、错误掩码，并获取遥测数据。表 7-2 中展示了支持的 PMBus 命令。

表 7-2. 支持的 PMBus 命令

序号	代码	名称	功能	类型	R/W	数据字节数	默认值	存储在内部 EEPROM 中
1	01h	操作	检索或存储运行状态	控制	R/W	1	80h	否
2	03h	CLEAR_FAULTS	清除状态寄存器并重新激活黑盒寄存器以进行更新	控制	发送字节	0	不适用	否
3	10h	WRITE_PROTECT	为 OPERATION 和 POWER_CYCLE 命令、配置寄存器、NVM 和 EEPROM 启用/禁用写入保护	控制	R/W	1	00h	是
4	12h	RESTORE_FACTORY_DEFAULTS	将所有配置寄存器初始化/复位为其出厂默认值	控制	发送字节	0	不适用	否
5	15h	STORE_USER_ALL	将配置值存储到内部 NVM/EEPROM	控制	发送字节	0	不适用	否
6	16h	RESTORE_USER_ALL	使用内部 NVM/EEPROM 中存储的用户编程值初始化所有配置寄存器	控制	发送字节	0	不适用	否
7	19h	CAPABILITY	支持的 PMBus® 特性	遥测	R	7	D0h	否
8	43h	VOUT_UV_WARN_LIMIT	检索或存储输出欠压警告限制阈值	配置	R/W	2	0000h	是
9	4Fh	OT_FAULT_LIMIT	检索或存储过热故障限制阈值	配置	R/W	2	0FFFh (256°C)	是
10	51h	OT_WARN_LIMIT	检索或存储过热警告限制阈值	配置	R/W	2	0FFFh (256°C)	是
11	57h	VIN_OV_WARN_LIMIT	检索或存储输入过压警告限制阈值	配置	R/W	2	0FFFh	是
12	58h	VIN_UV_WARN_LIMIT	检索或存储输入欠压警告限制阈值	配置	R/W	2	0000h	是
13	5Dh	IIN_OC_WARN_LIMIT	检索或存储输入电流警告限制阈值 (D3h、F8h 处的镜像)	配置	R/W	2	0FFFh	是
14	78h	STATUS_BYTE	检索有关器件运行状态的信息	遥测	R	1	01h	否
15	79h	STATUS_WORD	检索有关器件运行状态的信息	遥测	R	2	0801h	否
16	7Ah	STATUS_VOUT	检索有关输出电压状态的信息	遥测	R	1	00h	否

表 7-2. 支持的 PMBus 命令 (续)

序号	代码	名称	功能	类型	R/W	数据字节数	默认值	存储在内部 EEPROM 中
17	7Ch	STATUS_INPUT	检索有关输入状态的信息	遥测	R	1	00h	否
18	7Dh	STATUS_TEMPERATURE	检索有关温度状态的信息	遥测	R	1	00h	否
19	7Eh	STATUS_CML	通信、存储器、逻辑状态	遥测	R	1	00h	否
20	7Fh	STATUS_OTHER	检索其他状态信息	遥测	R	1	00h	否
21	80h	STATUS_MFR_SPECIFIC	检索有关断路器和 MOSFET 短路状态的信息	遥测	R	1	10h	
22	86h	READ_EIN	检索能量计测量	遥测	R	6	00h 00h 00h 00h 00h 00h	否
23	88h	READ_VIN	检索输入电压测量值	遥测	R	2	0000h	否
24	89h	READ_IIN	检索输入电流测量值 (D1h 处的镜像)	遥测	R	2	0000h	否
25	8Bh	READ_VOUT	检索输出电压测量值	遥测	R	2	0000h	否
26	8Ch	READ_IOUT	检索输出电流测量值	遥测	R	2	0000h	否
27	8Dh	READ_TEMPERATURE_1	检索温度测量值	遥测	R	2	0000h	否
28	96h	READ_POUT	检索输出功率测量值	遥测	R	2	0000h	否
29	97h	READ_PIN	检索平均输入功率测量值 (DFh 处的镜像)。	遥测	R	2	0000h	否
30	98h	PMBUS_Revision	PMBus® 规范第 I 和 II 部分修订版 1.3	遥测	R	1	33h	否
31	99h	MFR_ID	检索 ASCII 字符的制造商 ID (TI)	遥测	R	3	54h 49h 0h	金属
32	9Ah	MFR_MODEL	检索 ASCII 字符的器件型号。(LM5066I)	遥测	R	8	4Ch 4Dh 35h 30h 36h 36h 48h 0h	金属
33	9Bh	MFR_REVISION	检索 ASCII 格式的器件修订字母或数字 (例如 AA)	遥测	R	2	41h 41h	金属
34	A0h	READ_VIN_MIN	最小输入电压	遥测	R	2	0FFFh	否
35	A1h	READ_VIN_PEAK	峰值输入电压	遥测	R	2	0000h	否
36	A2h	READ_IIN_PEAK	峰值输入电流	遥测	R	2	0000h	否
37	A3h	MFR_SPECIFIC_05 READ_PIN_PEAK	检索测得的峰值输入功率测量值	遥测	R	2	0000h	否
38	A4h	READ_VOUT_MIN	最小输出电压	遥测	R	2	0FFFh	否

表 7-2. 支持的 PMBus 命令 (续)

序号	代码	名称	功能	类型	R/W	数据字节数	默认值	存储在内部 EEPROM 中
39	BCh	USER_DATA	一般用户可编程数据	配置	R/W	1	00h	是
40	C7h	READ_TEMP_AVG	平均器件温度	遥测	R	2	0000h	否
41	C8h	READ_TEMP_PEAK	器件峰值温度	遥测	R	2	0000h	否
42	C9h	READ_SAMPLE_BUF	ADC 采样缓冲器	遥测	块读取	64	0000h	否
43	CAh	POWER_CYCLE	断电输出并在通过 RETRY_CONFIG 寄存器进行编程的延迟后重新启动	控制	发送字节	0	未定义	否
44	CCh	MFR_SPECIFIC_09 DEVICE_SETUP1	检索或存储有关重试尝试次数的信息	配置	R/W	1	0000h	是
45	CDh	DEVICE_SETUP4	器件配置	配置	R/W	1	91h	是
46	CEh	DEVICE_SETUP5	器件配置	配置	R/W	1	00h	是
47	CFh	IMON_LOAD	在不进行上下电的情况下从 NVM 存储器加载 IMON 修整位	控制	发送字节	1	未定义	否
48	D0h	MFR_SPECIFIC_00 READ_VAUX	检索辅助电压测量值	遥测	R	2	0000h	否
49	D1h	MFR_SPECIFIC_01 MFR_READ_IIN	检索输入电流测量值 (89h 处的镜像)	遥测	R	2	0000h	否
50	D2h	MFR_SPECIFIC_02 MFR_READ_PIN	检索输入功率测量值	遥测	R	2	0000h	否
51	D3h	MFR_SPECIFIC_03 MFR_IIN_OC_WARN_LIMIT	检索或存储输入电流限值警告阈值 (5Dh、F8h 处的镜像)	配置	R/W	2	0FFFh	是
52	D4h	MFR_SPECIFIC_04 MFR_PIN_OP_WARN_LIMIT	检索或存储输入功率限制警告阈值	配置	R/W	2	0FFFh	是
53	D6h	MFR_SPECIFIC_06 CLEAR_PIN_PEAK	将峰值输入功率寄存器的内容复位为 0	控制	发送字节	0	未定义	否
54	D7h	MFR_SPECIFIC_07 GATE_MASK	允许用户在各种故障情况下禁用 MOSFET 栅极关断	配置	R/W	1	42h	是
55	D8h	MFR_SPECIFIC_08 ALERT_MASK	检索或存储用户 SMBA 故障屏蔽	配置	R/W	2	FD20h	是
56	D9h	READ_VAUX_AVG	检索平均 Vaux 测量值	遥测	R	2	0000h	否

表 7-2. 支持的 PMBus 命令 (续)

序号	代码	名称	功能	类型	R/W	数据字节数	默认值	存储在内部 EEPROM 中
57	DAh	MFR_SPECIFIC_10 BLOCK_READ	在单个事务中检索最新的诊断和遥测信息	遥测	R	12	0880h 0000h 0000h 0000h 0000h 0000h	否
58	DBh	MFR_SPECIFIC_11 SAMPLES_FOR_AVG	要取平均值的样本数的指数值 AVGN ($N = 2^{AVGN}$), 范围= 00h 至 0Ch	配置	R/W	1	08h	是
59	DCh	MFR_SPECIFIC_12 READ_AVG_VIN	检索平均输入电压测量值	遥测	R	2	0000h	否
60	DDh	MFR_SPECIFIC_13 READ_AVG_VOUT	检索平均输出电压测量值	遥测	R	2	0000h	否
61	DEh	MFR_SPECIFIC_14 READ_AVG_IIN	检索平均输入电流测量值	遥测	R	2	0000h	否
62	DFh	MFR_SPECIFIC_15 READ_AVG_PIN	检索平均输入功率测量值	遥测	R	2	0000h	否
63	E0h	BB_CLEAR	清除 READ_BB_RAM 数据	控制	发送字节	0	未定义	否
64	E1h	MFR_SPECIFIC_17 DIAGNOSTIC_WORD_READ	STATUS_WORD 的制造商特定并行, 用于在单个事务中传递所有 FAULT/WARN 数据	遥测	R	2	0880h	否
65	E2h	MFR_SPECIFIC_18 AVG_BLOCK_READ	在单个事务中检索最新的平均遥测和诊断信息	遥测	R	12	0880h 0000h 0000h 0000h 0000h 0000h	否
66	E3h	BB_ERASE	擦除内部 EEPROM 中的黑盒数据	控制	发送字节	0	未定义	否
67	E4h	BB_CONFIG	黑盒配置	配置	R/W	1	00h	是
68	E5h	OC_BLANKING_TIMERS	瞬态过流消隐计时器 1 和 2	配置	R/W	1	75h	是
69	E7h	DELAY_CONFIG	SOA 计时器配置文件的插入和重试延迟	配置	R/W	1	84h	是
70	E8h	WD_CONFIG	看门狗计时器配置	配置	R/W	1	Bfh	是
71	E9h	PK_MIN_AVG	峰值/最小值/平均值配置	配置	R/W	1	00h	是

表 7-2. 支持的 PMBus 命令 (续)

序号	代码	名称	功能	类型	R/W	数据字节数	默认值	存储在内部 EEPROM 中
72	EAh	P2t_TIMER_CONFIG	清除 READ_BB_RAM 数据	配置	R/W	1	0Ch	是
73	EBh	FETCH_BB_EEPROM	将黑盒 EEPROM 内容获取到内部影子/工作寄存器中	控制	发送字节	0	未定义	否
74	ECh	READ_BB_RAM	黑盒 RAM/工作寄存器	遥测	块读取	7	00h	是
75	EDh	ADC_CONFIG_1	ADC 配置	配置	R/W	1	00h	是
76	EEh	ADC_CONFIG_2	ADC 配置	配置	R/W	1	00h	是
77	EFh	DEVICE_SETUP2	器件配置	配置	R/W	1	00h	是
78	F0h	DEVICE_SETUP3	器件配置	配置	R/W	1	00h	是
79	F2h	IMON_CONFIG	配置 IMON 偏移	配置	R/W	1	00h	是
80	F3h	STATUS_MFR_SPECIFIC_2	其他特定于制造商的故障状态	遥测	R	2	0000h	否
81	F4h	READ_BB_EEPROM	黑盒 EEPROM 内容	遥测	块读取	16	未定义	否
82	F6h	BB_TIMER	黑盒嘀嗒计时器	遥测	R	1	00h	否
83	F7h	PMBUS_ADDR	针对 ADDR0 = 开路和 ADDR1 = 开路设置的 PMBus® 器件地址	配置	R/W	1	40h	是
84	F8h	OC_WARN_LIMIT	检索或存储输入电流警告限制阈值 (5Dh、F8h 处的镜像)	配置	R/W	2	0FFFh	是

8 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

8.1 应用信息

LM5066Hx 是一个具备 PMBus 接口的热插拔器件，可为主机提供电流、电压、电源和状态信息。作为热插拔控制器，它用于管理浪涌电流并在发生故障时提供保护。

在设计热插拔时，应考虑三个关键场景：

- 启动
- 当热插拔控制器开启时，其输出端对地短路。这通常称为“输出热短路”。
- 当输出端对地短路时为电路板上电。这通常称为“启动至短路”。

所有这些情况都给热插拔 MOSFET 带来了很大的应力，在设计热插拔回路时要特别小心，以使 MOSFET 保持在其 SOA 范围内。以下部分将提供详细的设计示例。手动求解所有公式很麻烦，可能会导致误差。相反，德州仪器 (TI) 建议使用 LM5066Hx 设计计算器。

8.2 典型应用

8.2.1 54V、100A PMBus 热插拔设计

本节介绍了使用 LM5066H1 控制器的 54V、100A PMBUS 热插拔设计的设计过程。

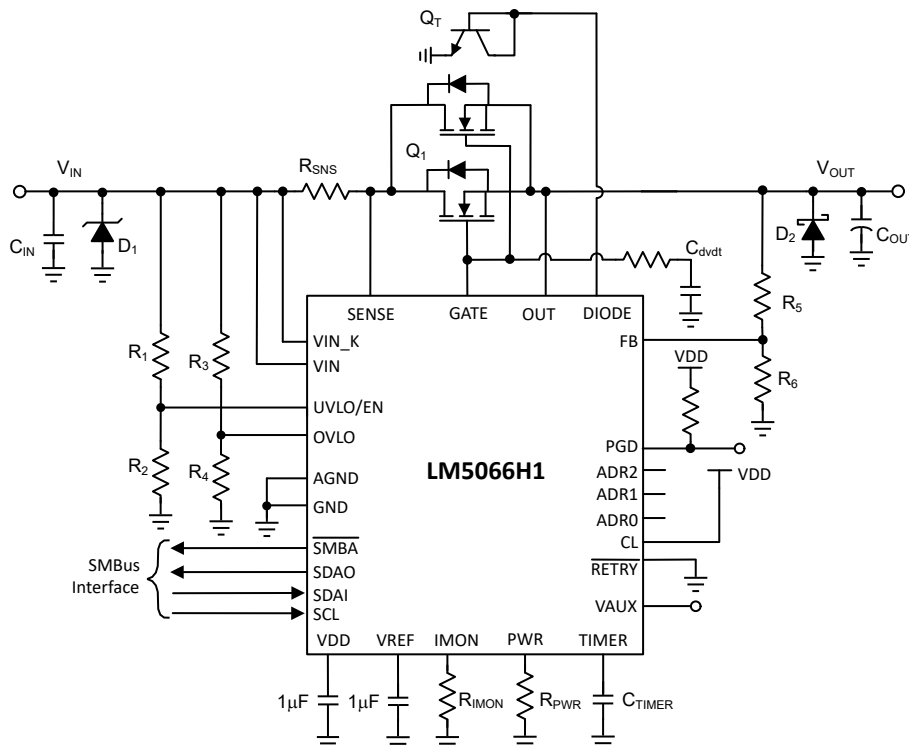


图 8-1. 典型应用电路

8.2.1.1 设计要求

表 8-1 总结了在设计热插拔电路之前，必须了解的设计参数。通过热插拔 MOSFET 为输出电容器充电时，FET 的总能量耗散等于输出电容器中存储的总能量 ($1/2CV^2$)。因此，输入电压和输出电容决定了 MOSFET 在启动期间承受的应力。最大负载电流决定了电流限值和检测电阻选型。此外，PCB 的最大负载电流、最高环境温度和热属性 ($R_{\theta CA}$) 会影响 MOSFET 的选择，包括 $R_{DS(on)}$ 和使用的 MOSFET 数量。 $R_{\theta CA}$ 与布局以及连接至 MOSFET 漏极的覆铜量之间存在密切关系。请注意，漏极未以电气方式连接至接地平面；因此，无法使用接地平面来帮助散热。本设计示例使用 $R_{\theta CA} = 25^\circ\text{C/W}$ ，与 LM5066H1 和 LM5066H2 评估模块类似。良好的做法是在物理 PCB 可用后，测量给定设计的 $R_{\theta CA}$ 。

最后，了解热插拔需要通过哪些测试条件非常重要。通常，热插拔电路的设计需同时通过热短路与启动时短路两项测试要求，具体描述参见前一节。此外，德州仪器 (TI) 建议在热插拔完全加电之前保持负载关断状态。尽早启动负载会导致 MOSFET 承受不必要的应力，并可能导致 MOSFET 故障或启动失败。

表 8-1. 设计参数

参数	示例值
输入电压范围	40 至 60V
最大负载电流	100A
热插拔的最大输出电容	5mF
最高环境温度	55°C
MOSFET $R_{\theta CA}$ (取决于布局)	25°C/W
通过“输出热短路”测试？	是
通过“启动至短路”测试？	是
在 PG 置位之前，负载是否关闭？	是
是否可以重新插入热板？	是

8.2.1.2 详细设计导入程序

8.2.1.2.1 选择热插拔 FET

为热插拔设计选择正确的 MOSFET 至关重要。器件必须满足以下要求：

- V_{DS} 额定值应足以处理最大系统电压以及瞬态过程引起的任何振铃电压。对于大多数 54V 系统，100V FET 是不错的选择。
- FET 的 SOA 应足以处理所有用例：启动、热短路和启动至短路。
- $R_{DS(on)}$ 应足够低，以便保持结温和外壳温度低于 FET 的最大额定值。实际上，德州仪器 (TI) 建议将稳态 FET 温度保持在 125°C 以下，以便留出处理瞬态的裕度。
- 最大持续电流额定值应高于最大负载电流，脉冲漏极电流则必须大于断路器的电流阈值。通过前三项要求的大多数 MOSFET 也通过了这两项标准。
- 由于 LM5066Hx 可将栅极电压上拉至相对源极高达 16V，因此要求 V_{GS} 额定值为 $\pm 20V$ 。

在本设计中，选择了 PSMN2R3-100SSE，因为它具有低 $R_{DS(on)}$ 和出色的 SOA。在此设计示例中，并联使用了四 (4) 个 MOSFET。选择 MOSFET 后，可按如下方式计算最大稳态外壳温度：

$$T_{C,MAX} = T_{A,MAX} + R_{\theta CA} \times I_{LOAD,MAX}^2 \times R_{DS(on)}(T_J) \quad (1)$$

请注意， $R_{DS(on)}$ 是结温的强大函数，对于大多数 LFPK88 MOSFET 而言，它非常接近外壳温度。可能需要对前面的公式进行一些迭代，以收敛最终的 $R_{DS(on)}$ 和 $T_{C,MAX}$ 值。根据 PSMN2R3-100SSE 数据表，其 $R_{DS(on)}$ 在 120°C 时为 1.75 倍。**方程式 2** 使用此 $R_{DS(on)}$ 值计算 $T_{C,MAX}$ 。请注意，计算得出的 $T_{C,MAX}$ 接近为 $R_{DS(on)}$ 假设的结温。因此，无需进一步迭代。

$$T_{C,MAX} = 55^\circ\text{C} + 25^\circ\text{C/W} \times \left(\frac{100\text{A}}{4}\right)^2 \times (1.75 \times 2.3\text{m}\Omega) = 118^\circ\text{C} \quad (2)$$

8.2.1.2.2 基于 dv/dt 的启动

对于具有大负载电流和输出电容的设计，使用基于电源限制的启动可能不切实际。从根本上说，增加负载电流会降低检测电阻，从而增加最小功率限值。使用更大的输出电容器会导致更长的启动时间，并且需要更长的计时器。因此，需要更长的计时器和更大的功率限制设置，这会在热短路或启动至短路期间给 MOSFET 带来更大的应力。最终，将没有可满足此类要求的 FET。

为了避免这个问题，可以使用 dv/dt 限制电容器 ($C_{dv/dt}$) 来限制栅极和输出电压的压摆率。浪涌电流可通过降低 V_{OUT} 的压摆率任意设置为较小的值。此外，还设置了功率限制以满足最小功率限制要求，并防止计时器在启动期间运行（使 $P_{LIM} / V_{INMAX} > I_{INR}$ ）。由于计时器在启动期间不运行，因此可将其设置为任意小值，以降低 MOSFET 在启动至短路或热短路期间所承受的应力。

8.2.1.2.2.1 选择 V_{OUT} 压摆率

浪涌电流应保持足够低，以便在启动期间使 MOSFET 保持在其 SOA 范围内。请注意，无论浪涌时间如何，MOSFET 在启动期间的总能量耗散都是恒定的。因此，只要负载在启动过程中关闭，将启动时间延长，始终可以降低 MOSFET 承受的应力。

选择目标压摆率时，应选择一个合理的数字，检查 SOA，并在必要时降低压摆率。以 0.3V/ms 为起点，浪涌电流可按如下方式计算：

$$I_{INR} = C_{OUT} \times \frac{dV_{OUT}}{dt} = 5\text{mF} \times \frac{0.3\text{V}}{\text{ms}} = 1.5\text{A} \quad (3)$$

假设最大输入电压为 60V，启动大约需要 200ms。请注意，FET 的功率耗散从 $V_{IN,MAX} \times I_{INR}$ 开始，并随着 MOSFET 的 V_{DS} 降低而降至 0。请注意，SOA 曲线假设在给定的时间内具有相同的功率耗散。保守的方法是采用等效功率曲线，其中 $P_{FET} = V_{IN,MAX} \times I_{INR} (t = t_{start-up} / 2)$ 。在本例中，可以通过查看 60V、1.5A、100ms 脉冲来检查 SOA。使用 PSMN2R3-100SSE MOSFET 数据表中的 SOA 图，MOSFET 可以在 25°C 的环境温度下处理 60V、6A 电流并持续 100ms。该值也必须根据温度进行降额计算。对于该计算，假设当插入电路板时 T_C 可以等于 $T_{C,MAX}$ 。这仅在拔出热板，然后在热板冷却之前插回时才会发生。对于许多应用来说这是最坏的情况，可使用 $T_{A,MAX}$ 来实现这种降额计算。

$$I_{SOA}(100\text{ms}, T_{C,MAX}) = I_{SOA}(100\text{ms}, 25^\circ\text{C}) \times \frac{T_{J,ABSMAX} - T_{C,MAX}}{T_{J,ABSMAX} - 25^\circ\text{C}} = 6\text{A} \times \frac{175^\circ\text{C} - 118^\circ\text{C}}{175^\circ\text{C} - 25^\circ\text{C}} = 2.3\text{A} \quad (4)$$

该计算表明，如果压摆率为 0.3V/ms，MOSFET 在启动期间完全保持在其 SOA 范围内。请注意，如果负载在启动期间关断，则无论压摆率如何，FET 中耗散的总能量都是恒定的。因此，较低的压摆率始终会对 FET 施加较小的应力。为确保压摆率不超过 0.3V/ms，应按如下方式选择 $C_{dv/dt}$ ：

$$C_{dv/dt} = \frac{I_{GATE,SOURCE}}{0.3\text{V/ms}} = \frac{21\mu\text{A}}{0.3\text{V/ms}} = 70\text{nF} \quad (5)$$

选择最接近的值 68nF。接下来，可以计算出典型压摆率为 0.31V/ms，如 方程式 6 所示，对应的典型启动时间约为 200ms。

$$\frac{\Delta V_{OUT}}{\Delta t} = \frac{I_{GATE,SOURCE}}{C_{dv/dt}} = \frac{21\mu\text{A}}{68\text{nF}} = 0.31\text{V/ms} \quad (6)$$

8.2.1.2.3 选择 R_{SNS} 和 CL 设置

可以使用 CL 引脚配置将 LM5066H1 与 25 或 50mV 的 VCL 搭配使用（将 CL 引脚连接至 GND，以将标称过流阈值设置为 50mV。将 CL 连接至 VDD 会将过流阈值设置为 25mV）。使用 DEVICE_SETUP2 (EFh，读取/写入字) 寄存器，可以将电流限制设置为 10mV、12.5mV、15mV、17.5mV、20mV 和 22.5mV。德州仪器 (TI) 建议将电流限制值设定为至少比最大负载电流高 10%，以应对 LM5066H1 电流限制功能的容差问题。在电流限制目标为 110A 的情况下，可以按如下公式计算检测电阻：

$$R_{SNS,CLC} = \frac{V_{CL}}{I_{LIM}} = \frac{25mV}{110A} = 227\mu\Omega \quad (7)$$

通常，检测电阻仅采用分立式阻值。如果需要精确的电流限制，可以使用检测电阻器和电阻分压器，如图 8-2 所示。

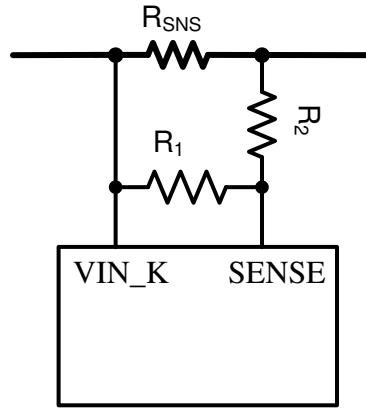


图 8-2. SENSE 电阻分压器

应选择下一个更大的可用检测电阻（本例中为 $250\mu\Omega$ ）。可以使用以下公式计算 R_1 和 R_2 的比值：

$$\frac{R_1}{R_2} = \frac{R_{SNS,CLC}}{R_{SNS} - R_{SNS,CLC}} = \frac{227}{250 - 227} = 9.9 \quad (8)$$

请注意，SENSE 引脚会拉取 $25\mu A$ 的电流，从而在 R_2 上产生偏移。德州仪器 (TI) 建议将 R_2 保持在 10Ω 以下，以减少这种引入的失调电压。此外，1% 精度的电阻器会增加电流监控误差。最后，如果使用电阻分压器方法，用户应使用 [方程式 9](#) 计算有效检测电阻 ($R_{SNS,EFF}$)，并在所有方程中使用该电阻值，而不是原始的 R_{SNS} 。

$$R_{SNS,EFF} = \frac{R_{SNS} \times R_1}{R_1 + R_2} \quad (9)$$

选择 R_1 为 10Ω ，则 R_2 的计算值为 1.01Ω 。 R_2 最接近的选定值为 1Ω 。

请注意，对于许多应用，可能不需要精确的电流限制。在这种情况下，选择下一个较小的可用检测电阻会更简单。

8.2.1.2.4 选择功率限制

通常，最好使用较低的功率限制设置来降低 MOSFET 上的应力。但是，当 LM5066H1 设置为低功率限制时，必须将 FET 电流，及检测电阻两端的电压 (V_{SNS}) 调节至极低的值。 V_{SNS} 可按图 [方程式 10](#) 所示方法计算。

$$V_{SNS} = \frac{P_{LIM} \times R_{SNS}}{V_{DS}} \quad (10)$$

为了避免功率限制性能显著下降，TI 不建议 V_{SNS} 小于 $0.5mV$ 。根据此要求，可以按如下方式计算允许的最小功率限值：

$$P_{LIM,MIN} = \frac{V_{SNS,MIN} \times V_{IN,MAX}}{R_{SNS}} = \frac{1mV \times 60V}{0.227m\Omega} = 264W \quad (11)$$

在大多数应用中，可以使用 [方程式 12](#)，将功率限制设置为 $P_{LIM,MIN}$ 。此处考虑 $270W$ 的功率限制。

$$P_{LIM}(W) = \frac{R_{PWR}(k\Omega) \times 6}{R_{SNS}(m\Omega)} \quad (12)$$

应选择最接近的可用电阻。在本案例中，选择了 10k Ω 电阻。

8.2.1.2.5 设置故障计时器

当热插拔处于功率限制或电流限制状态时，故障计时器会运行。根据 PSMN2R3-100SSE MOSFET SOA 图，考虑了 1ms 的故障计时器持续时间，从而提供了足够的 MOSFET SOA 裕度。 C_{TIMER} 可通过如下公式进行计算：

$$C_{TIMER} = \frac{t_{flt} \times i_{timer}}{V_{timer}} = \frac{1ms \times 75\mu A}{3.9V} = 20nF \quad (13)$$

将故障计时器电容器选择为 20nF。

8.2.1.2.6 检查 MOSFET SOA

选择功率限制和故障计时器后，在所有测试条件下检查 FET 是否保持在其 SOA 范围内至关重要。发生热短路期间，断路器跳闸，LM5066H1 会重启并进入功率限制模式，直至定时器计时结束。在最坏的情况下，MOSFET 的 V_{DS} 等于 $V_{IN, MAX}$ 、 I_{DS} 等于 $P_{LIM} / V_{IN, MAX}$ ，应力事件持续 t_{flt} 。在本设计示例中，MOSFET 需承受 60V 电压、4.5A 电流，持续时间为 1ms。

根据 PSMN2R3-100SSE 的 SOA，它可以在 25°C 环境温度下处理 60V 电压、30A 电流，并持续 1ms。

请注意，MOSFET 的 SOA 是在 25°C 外壳温度下指定的，而热短路期间外壳温度会高得多。SOA 应根据 $T_{C, MAX}$ ，使用以下 [方程式 14](#) 进行降额计算：

$$I_{SOA}(1ms, T_{C, MAX}) = I_{SOA}(1ms, 25^\circ C) \times \frac{T_{J, ABSMAX} - T_{C, MAX}}{T_{J, ABSMAX} - 25^\circ C} = 30A \times \frac{175^\circ C - 118^\circ C}{175^\circ C - 25^\circ C} = 11.4A \quad (14)$$

根据此计算，在 118°C 管壳温度升高的情况下，MOSFET 可以处理 11.4A 电流、60V 电压并持续 1ms，但在热短路期间只需要处理 4.5A 电流。因此，存在充足的裕度，鲁棒性良好。通常，德州仪器 (TI) 建议 MOSFET 的额定承受能力应比热短路期间的实际需求高出 1.3 倍。这提供了裕度来考虑功率限制和故障时间的变化。

8.2.1.2.7 设置 UVLO 和 OVLO 阈值

通过对 UVLO 和 OVLO 阈值进行编程，LM5066Hx 可在输入电源电压 (V_{IN}) 处于期望工作范围内时，启用串联导通器件 (Q_1)。如果 V_{IN} 低于 UVLO 阈值或高于 OVLO 阈值， Q_1 将会关断，从而拒绝为负载供电。为每个阈值提供了迟滞。

8.2.1.2.7.1 选项 A

[图 8-3](#) 中显示的配置需要三个电阻器 (R_1 至 R_3) 来设置阈值。

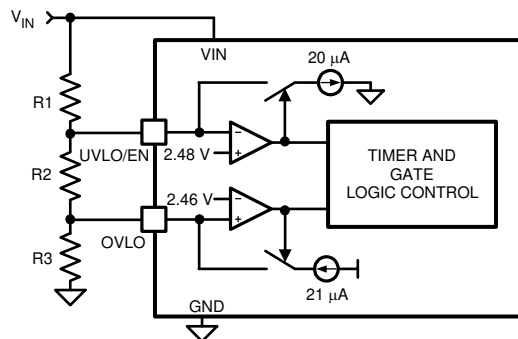


图 8-3. 由 R1-R3 设置的 UVLO 和 OVLO 阈值

电阻值的计算步骤如下：

- 选择上限 UVLO 阈值 (V_{UVH}) 和下限 UVLO 阈值 (V_{UVL})。
- 选择上限 OVLO 阈值 (V_{OVH})。
- 在这种情况下，无法预先选择下限 OVLO 阈值 (V_{OVL})，而是在确定 R1 到 R3 的值后确定。如果除其他三个阈值外还必须精确定义 V_{OVL} ，请参阅选项 B。电阻的计算如下：

$$R1 = \frac{V_{UVH} - V_{UVL}}{20\mu A} = \frac{V_{UV(HYS)}}{20\mu A} \quad (15)$$

$$R3 = \frac{R1 \times V_{UVL} \times 2.46V}{V_{OVH} \times (V_{UVL} - 2.48V)} \quad (16)$$

$$R2 = \frac{2.48V \times R1}{V_{UVL} - 2.48V} - R3 \quad (17)$$

下限 OVLO 阈值根据以下公式计算得出：

$$V_{OVL} = \left[(R1 + R2) \times \left(\left(\frac{2.46V}{R3} \right) - 21\mu A \right) \right] + 2.46V \quad (18)$$

当 R1 至 R3 电阻值已知时，阈值电压和迟滞可通过以下公式计算：

$$V_{UVH} = 2.48V + R1 \times \left(\frac{2.48V}{R2 + R3} + 20\mu A \right) \quad (19)$$

$$V_{UVL} = \frac{2.48V \times (R1 + R2 + R3)}{R2 + R3} \quad (20)$$

$$V_{UV(HYS)} = R1 \times 20\mu A \quad (21)$$

$$V_{OVH} = \frac{2.46V \times (R1 + R2 + R3)}{R3} \quad (22)$$

$$V_{OVL} = \left(\frac{2.46V}{R3} - 21\mu A \right) \times (R1 + R2) + 2.46V \quad (23)$$

$$V_{OV(HYS)} = (R1 + R2) \times 21\mu A \quad (24)$$

8.2.1.2.7.2 选项 B

如果必须准确定义所有四个阈值，可使用图 8-4 中的配置。

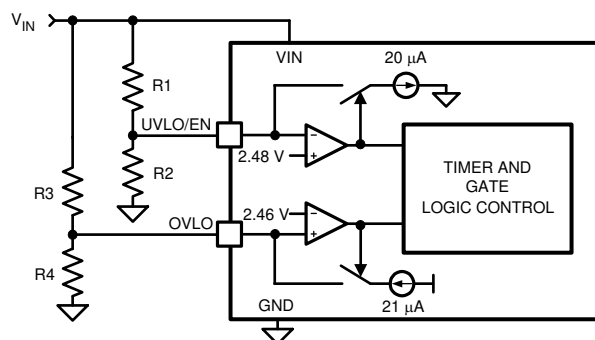


图 8-4. 对四个阈值进行编程

四个电阻器的值计算如下：

- 选择上限和下限 UVLO 阈值 (V_{UVH}) 和 (V_{UVL})。

$$R1 = \frac{V_{UVH} - V_{UVL}}{20 \mu A} = \frac{V_{UV(HYS)}}{20 \mu A} \quad (25)$$

$$R2 = \frac{2.48V \times R1}{V_{UVL} - 2.48V} \quad (26)$$

- 选择上限和下限 OVLO 阈值 (V_{OVH}) 和 (V_{OVL})。

$$R3 = \frac{V_{OVH} - V_{OVL}}{21 \mu A} \quad (27)$$

$$R4 = \frac{2.46V \times R3}{(V_{OVH} - 2.46V)} \quad (28)$$

- 当 R1 至 R4 电阻值已知时，阈值电压和迟滞可通过以下公式计算：

$$V_{UVH} = 2.48V + \left[R1 \times \left(\frac{2.48V}{R2} + 20 \mu A \right) \right] \quad (29)$$

$$V_{UVL} = \frac{2.48V \times (R1 + R2)}{R2} \quad (30)$$

$$V_{UV(HYS)} = R1 \times 20 \mu A \quad (31)$$

$$V_{OVH} = \frac{2.46V \times (R3 + R4)}{R4} \quad (32)$$

$$V_{OVL} = 2.46V + \left[R3 \times \left(\frac{2.46V}{R4} - 21 \mu A \right) \right] \quad (33)$$

8.2.1.2.7.3 选项 C

通过将 UVLO/EN 引脚连接至 VIN，可获得最小 UVLO 电平，如 图 8-5 所示。当 VIN 电压达到 POR_{EN} 阈值 ($\approx 8.6V$) 时，Q1 会导通。OVLO 阈值使用 R3、R4 进行设置。它们的值可通过 选项 B 中的步骤计算得出。

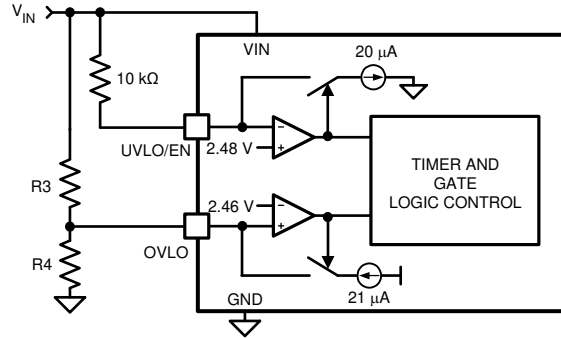


图 8-5. UVLO = POR_{EN}

8.2.1.2.7.4 选项 D

OVLO 功能可通过将 OVLO 引脚接地来禁用。UVLO 阈值按照选项 B 或选项 C 中所述进行设置。

本设计示例采用了选项 B 并以下面的选项为目标：V_{UVH} = 38V、V_{UVL} = 35V、V_{OVH} = 65V 和 V_{OVL} = 63V。V_{UVH} 和 V_{OVL} 选择为比 40V 至 60V 的输入电压范围低 5% 或高 5%，以便给器件的阈值留出一定的容差。使用以下公式计算 R1、R2、R3 和 R4：

$$\begin{aligned} R1 &= \frac{V_{UVH} - V_{UVL}}{20\mu A} = \frac{38V - 35V}{20\mu A} = 150k\Omega \\ R2 &= \frac{2.48V \times R1}{(V_{UVL} - 2.48V)} = \frac{2.48V \times 150k\Omega}{(35V - 2.48V)} = 11.44k\Omega \\ R3 &= \frac{V_{OVH} - V_{OVL}}{21\mu A} = \frac{65V - 63V}{21\mu A} = 95.24k\Omega \\ R4 &= \frac{2.46V \times R3}{(V_{OVH} - 2.46V)} = \frac{2.46V \times 95.24k\Omega}{(65V - 2.46V)} = 3.75k\Omega \end{aligned} \quad (34)$$

应选择最接近的可用 1% 电阻器。设置 R1 = 150kΩ、R2 = 11.5kΩ、R3 = 95.3kΩ 和 R4 = 3.74kΩ。

8.2.1.2.8 电源正常引脚

“电源正常”指示器引脚 (PGD) 连接至内部 N 沟道 MOSFET 的漏极，该 MOSFET 能够在关断状态下耐受 80V 电压和高达 100V 的瞬态电压。PGD 需要一个外部上拉电阻器来提供适当的电压，以便向下游电路指示状态。PGD 引脚上的关断状态电压可以高于或低于 VIN 和 OUT 处的电压。当 FB 引脚上的电压超过 PGD 阈值电压时，PGD 会切换为高电平。通常情况下，输出电压阈值通过从输出到反馈的电阻分压器进行设置，但受监控的电压不需要是输出电压。只要 FB 引脚上的电压不超过其最大额定值，就可以监测任何其他电压。参考功能方框图，当 FB 引脚上的电压低于其阈值时，FB 上的 20-μA 电流源将被禁用。随着输出电压的增加，使 FB 高于其阈值，将启用电流源，从引脚输出电流，升高 FB 的电压以提供阈值迟滞。当 UVLO/EN 引脚低于其阈值或 OVLO 引脚高于其阈值时，PGD 输出被强制为低电平。可以通过 PMBus 接口在 STATUS_WORD (79h) 或 DIAGNOSTIC_WORD (E1h) 寄存器中读取 PGD 引脚的状态。

当 FB 引脚上的电压上升到高于其阈值时，作用在 PGD 引脚上的内部下拉被禁用，允许 PGD 通过上拉电阻 R_{PG} 上升到 V_{PGD}，如图 8-7 所示。上拉电压 (V_{PGD}) 可高达 80V，并且可以高于或低于 VIN 和 OUT 处的电压。对于 V_{PGD}，VDD 是一个方便的选择，因为它允许连接至低压逻辑并避免上电期间 PGD 上的毛刺脉冲。如果 PGD 需要延迟，建议的电路如图 8-8 所示。在图 8-8(A) 中，电容器 C_{PG} 会增加上升沿的延迟，但不会增加到下降沿的延迟。在图 8-8(B) 中，上升沿延迟由 R_{PG1} + R_{PG2} 和 C_{PG} 决定，而下降沿延迟由较少的 R_{PG2} 和 C_{PG} 决定。在 R_{PG2} (图 8-8(C)) 上添加一个二极管可在两个边沿实现相等的延迟，或在上升沿实现短延迟和在下降沿实现长延迟。

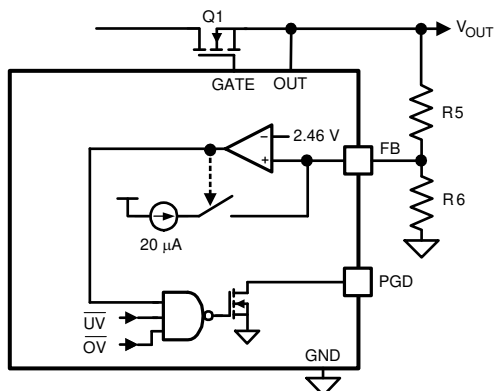


图 8-6. 对 PGD 阈值进行编程

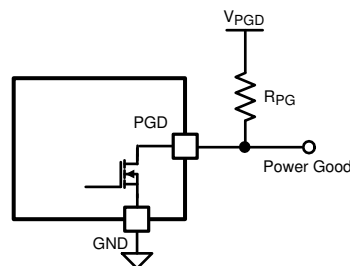


图 8-7. 电源正常输出

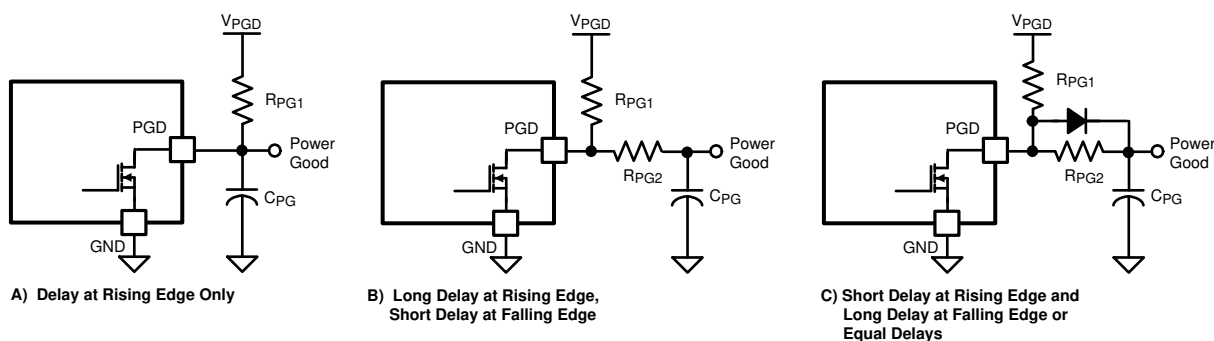


图 8-8. 为电源正常输出引脚添加延迟

德州仪器 (TI) 建议将 PG 阈值设置为低于最小输入电压 5%，以确保在所有输入电压条件下将 PG 置为有效。对于该示例，目标设定的 PGDH 为 38V，PGDL 为 35V。使用以下公式计算 R5 和 R6：

$$R5 = \frac{V_{PGDH} - V_{PGDL}}{20\mu A} = \frac{38V - 35V}{20\mu A} = 150k\Omega \quad (35)$$

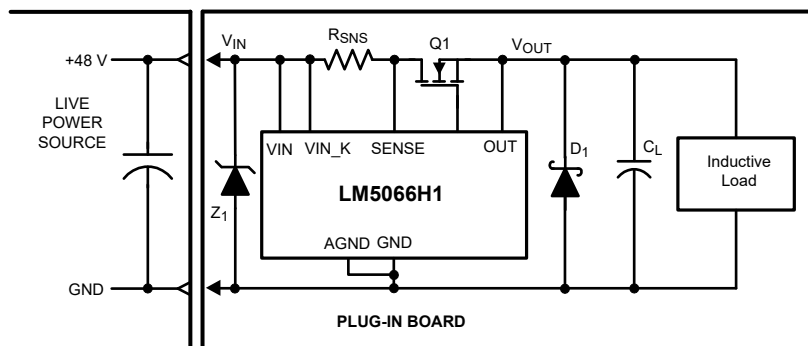
$$R6 = \frac{2.46V \times R5}{(V_{PGDH} - 2.46V)} = \frac{2.46V \times 150k\Omega}{(38V - 2.46V)} = 10.38k\Omega \quad (36)$$

应选择最接近的可用 1% 电阻器。设置 R5 = 150kΩ 和 R6 = 10.5kΩ。

8.2.1.2.9 输入和输出保护

LM5066Hx 热插拔电路正常运行需要在插入热插拔电路的连接器的电源侧安装一个电压钳位元件。TVS 是理想的选择，如图 8-9 所示。需要 TVS 来吸收热插拔电路关闭负载电流时产生的电压瞬态。当 FET 关断时大电流会突然中断，这种影响在热短路期间最为严重。所选 TVS 应在 $V_{IN,MAX}$ 下具有最小漏电流，并在热短路事件期间将电压钳位到 100V 以下。对于许多高功率应用来说，5.0SMDJ60A 是一个不错的选择。

如果由 LM5066Hx 热插拔电路供电的负载具有电感特性，则需要在 LM5066Hx 的输出端使用肖特基二极管以及一些负载电容。当负载电流关断时，需要使用电容和二极管来限制 OUT 引脚上的负偏移。



Copyright © 2025, Texas Instruments Incorporated

图 8-9. 电感负载所需的输出二极管

8.2.1.3 应用曲线

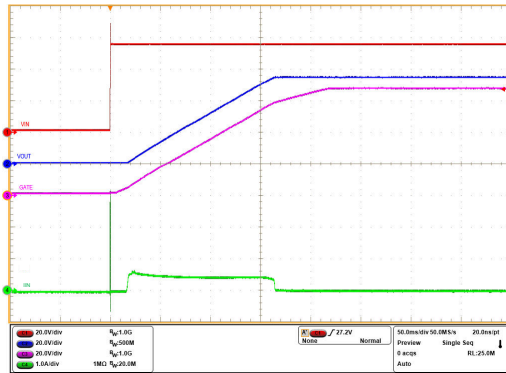


图 8-10. 插入延迟

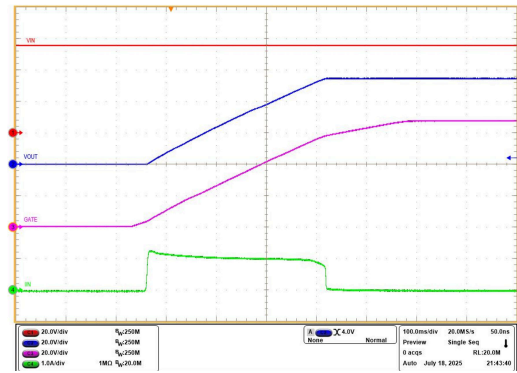
 $V_{IN} = 54V$

图 8-11. 启动

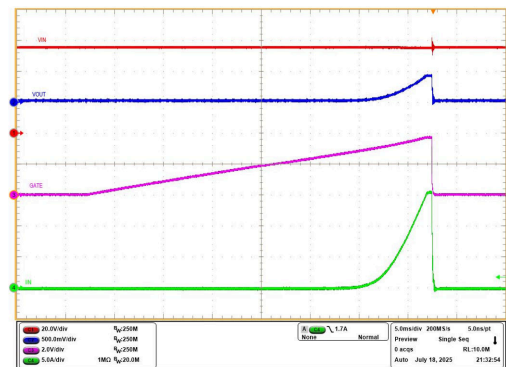


图 8-12. 启动至短路

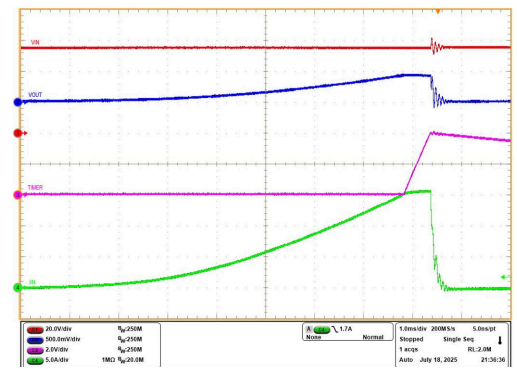


图 8-13. 启动至短路

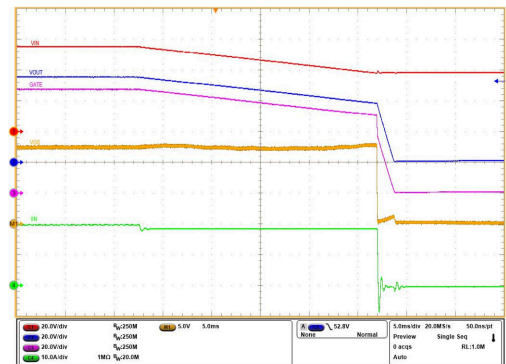


图 8-14. 欠压锁定

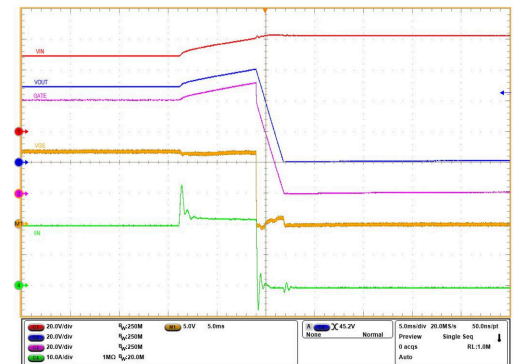


图 8-15. 过压锁定

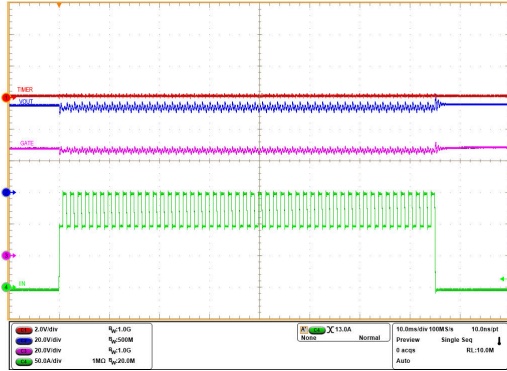


图 8-16. 负载瞬态

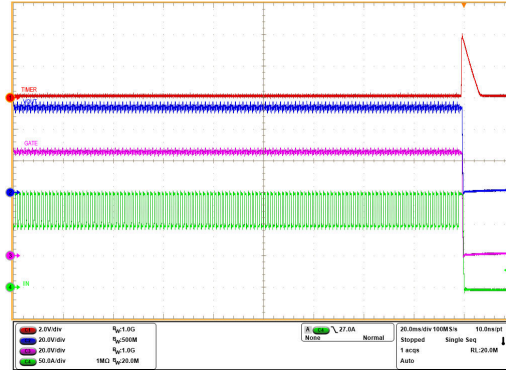


图 8-17. 负载瞬态后发生过流事件

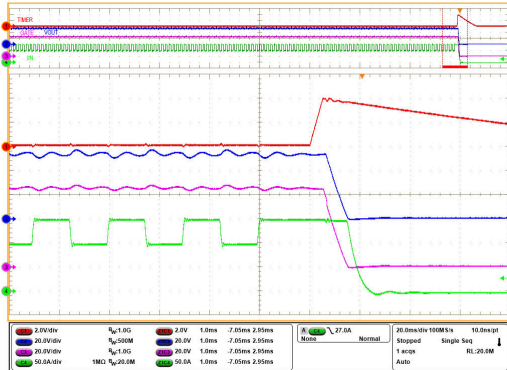


图 8-18. 过流事件 (缩放)

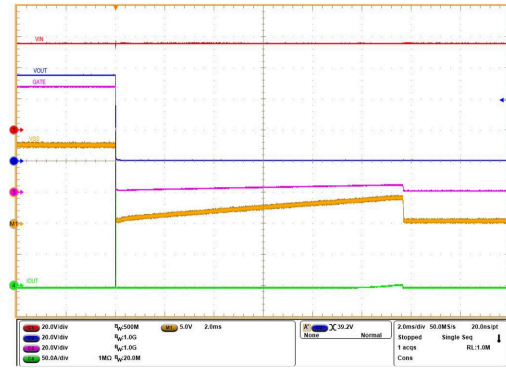


图 8-19. 输出端热短路 (缩小)

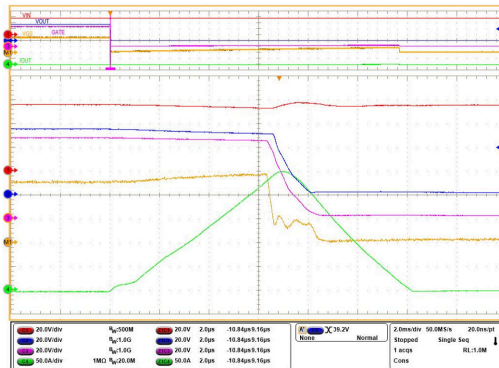


图 8-20. 输出端热短路 (放大)

8.3 电源相关建议

一般而言，如果 LM5066Hx 行为由稳压性能极佳的电源供电，其工作状态会更稳定。然而，由于相邻卡插入或故障，背板上的高频瞬变并不少见。如果在终端系统中预计会出现这种情况，德州仪器 (TI) 建议在热插拔 MOSFET 的源极附近放置一个接地的 1μF 陶瓷电容器。这可降低 VIN_K 与 SENSE 所承受的共模电压。可能需要额外的滤波处理，以避免误跳闸。

8.4 布局

8.4.1 布局指南

设计 LM5066Hx 的 PC 板时，应遵循以下指南：

1. 将 LM5066Hx 放置在靠近电路板输入连接器的位置，以尽可能减小从连接器到 MOSFET 的布线电感。

9 器件和文档支持

9.1 第三方产品免责声明

TI 发布的与第三方产品或服务有关的信息，不能构成与此类产品或服务或保修的适用性有关的认可，不能构成此类产品或服务单独或与任何 TI 产品或服务一起的表示或认可。

9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.3 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

9.4 商标

PMBus™ is a trademark of SMIF, Inc.

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

9.5 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.6 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
October 2025	*	初始发行版

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

11.1 封装选项附录

封装信息

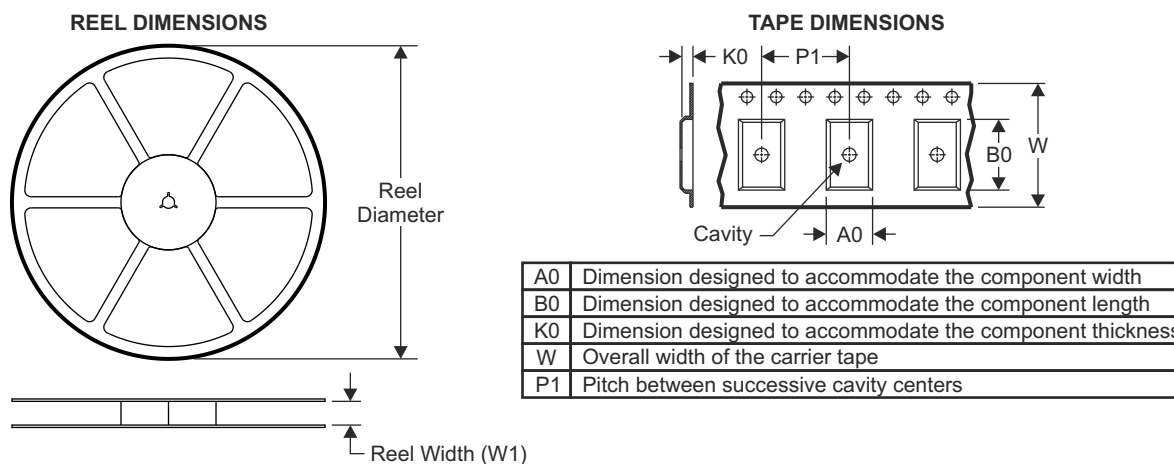
可订购器件型号	状态 (1)	材料类型 (2)	封装 引脚	包装数量 包装	RoHS (3)	引脚镀层/焊球材料 (4)	MSL 等级/回流焊峰值温度 (5)	工作温度 (°C)	器件标识 (6)
PLM5066H1PWPR	预览	预量产	TSSOP (PWP) 28	3000 LARGE T&R	是	NIPDAU	Level-3-260C-168 HR	-40 至 125	P5066H1
PLM5066H2NLPR	预览	预量产	QFN (NLP) 35	3000 LARGE T&R	是	NIPDAU	Level-3-260C-168 HR	-40 至 125	PL5066H2

- (1) **状态**：有关状态的详细信息，请参阅我们的 [产品生命周期](#)。
- (2) **材料类型**：指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将可能在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
- (3) **RoHS 值**：是、否、RoHS 豁免。有关更多信息和值定义，请参阅“[TI RoHS 声明](#)”。
- (4) **引脚镀层/焊球材料**：器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
- (5) **MSL 等级/回流焊峰值温度**：湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
- (6) **器件标识**：器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

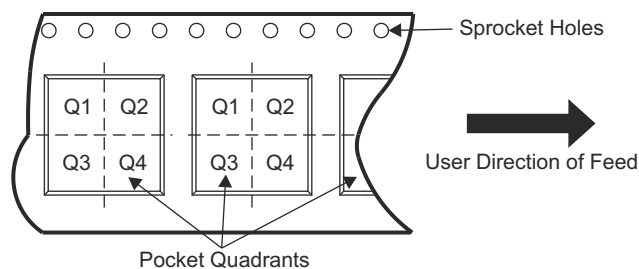
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

11.2 卷带包装信息

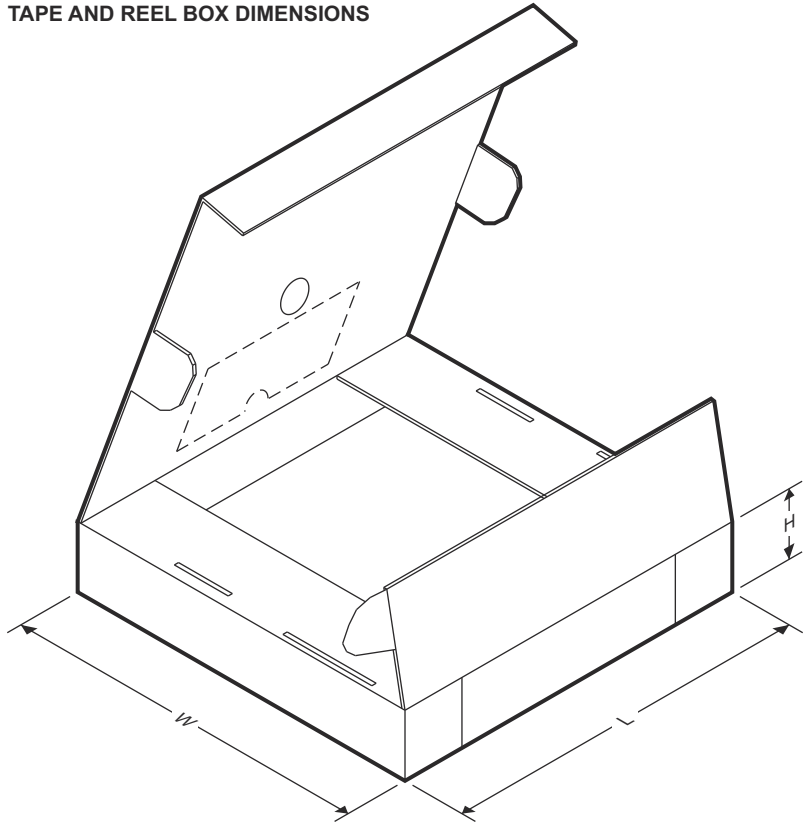


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
PLM5066H1PWPR	TSSOP	PWP	28	3000	330	16.4	6.9	10.2	1.8	12	16	Q1
PLM5066H2NLPR	QFN	NLP	35	3000	180	8.4	2.3	2.3	1.15	4	8	Q1

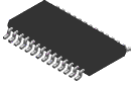
TAPE AND REEL BOX DIMENSIONS

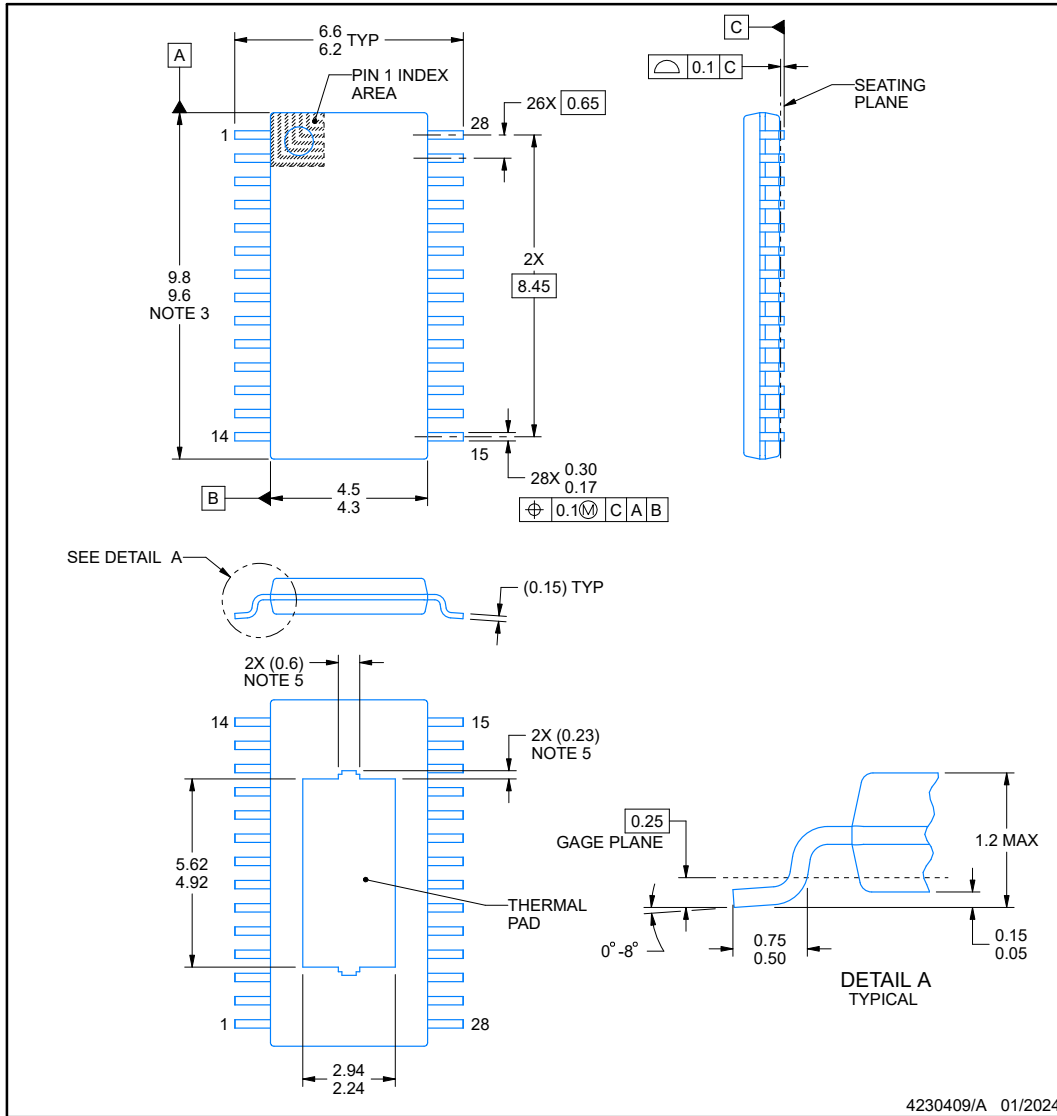


器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
PLM5066H1PWPR	TSSOP	PWP	28	3000	353	353	32
PLM5066H2NLPR	QFN	NLP	35	3000	367	367	38

11.3 机械数据

PACKAGE OUTLINE

PWP0028V  **PowerPAD™ TSSOP - 1.2 mm max height**
SMALL OUTLINE PACKAGE



NOTES:

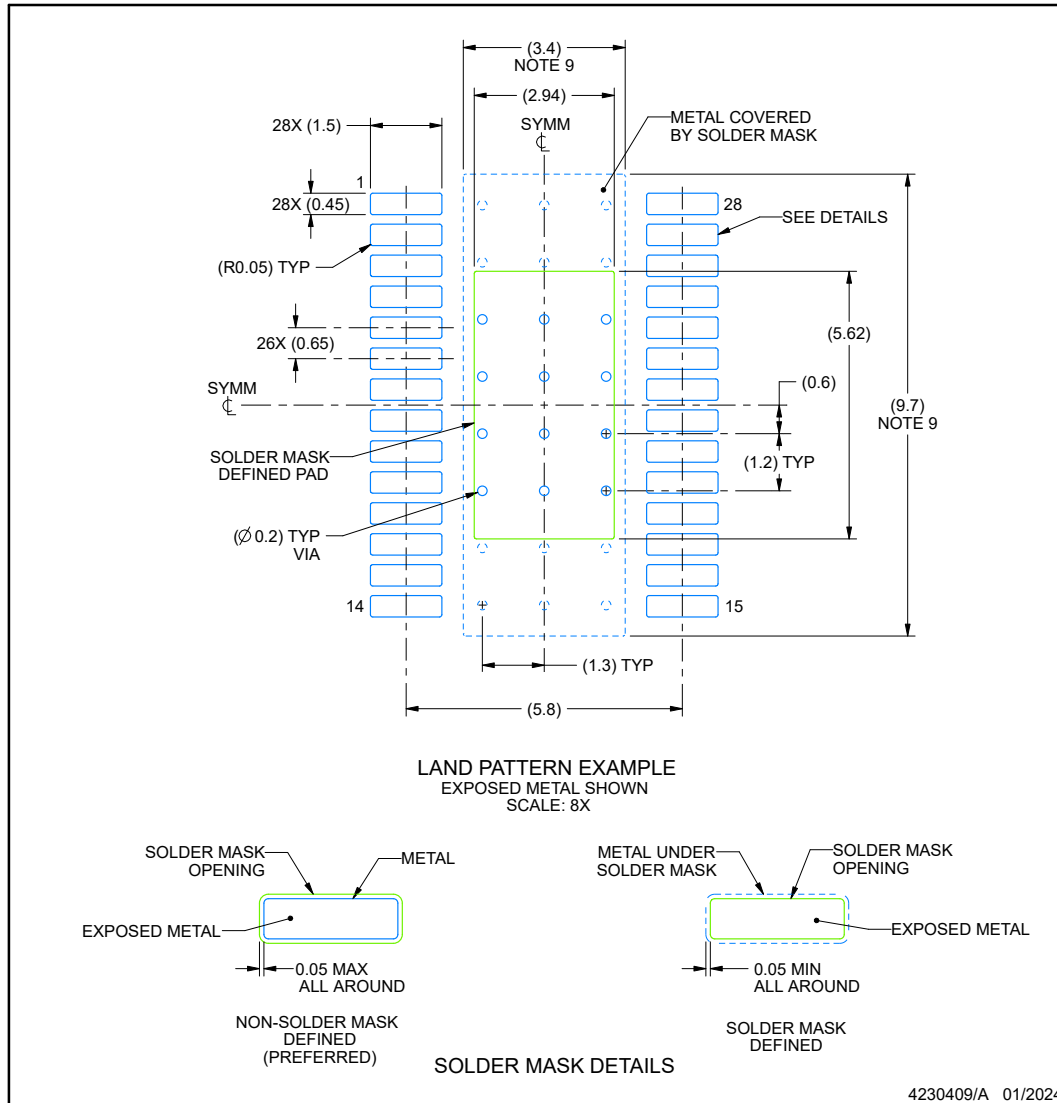
PowerPAD is a trademark of Texas Instruments.

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT**PWP0028V****PowerPAD™ TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE

ADVANCE INFORMATION



NOTES: (continued)

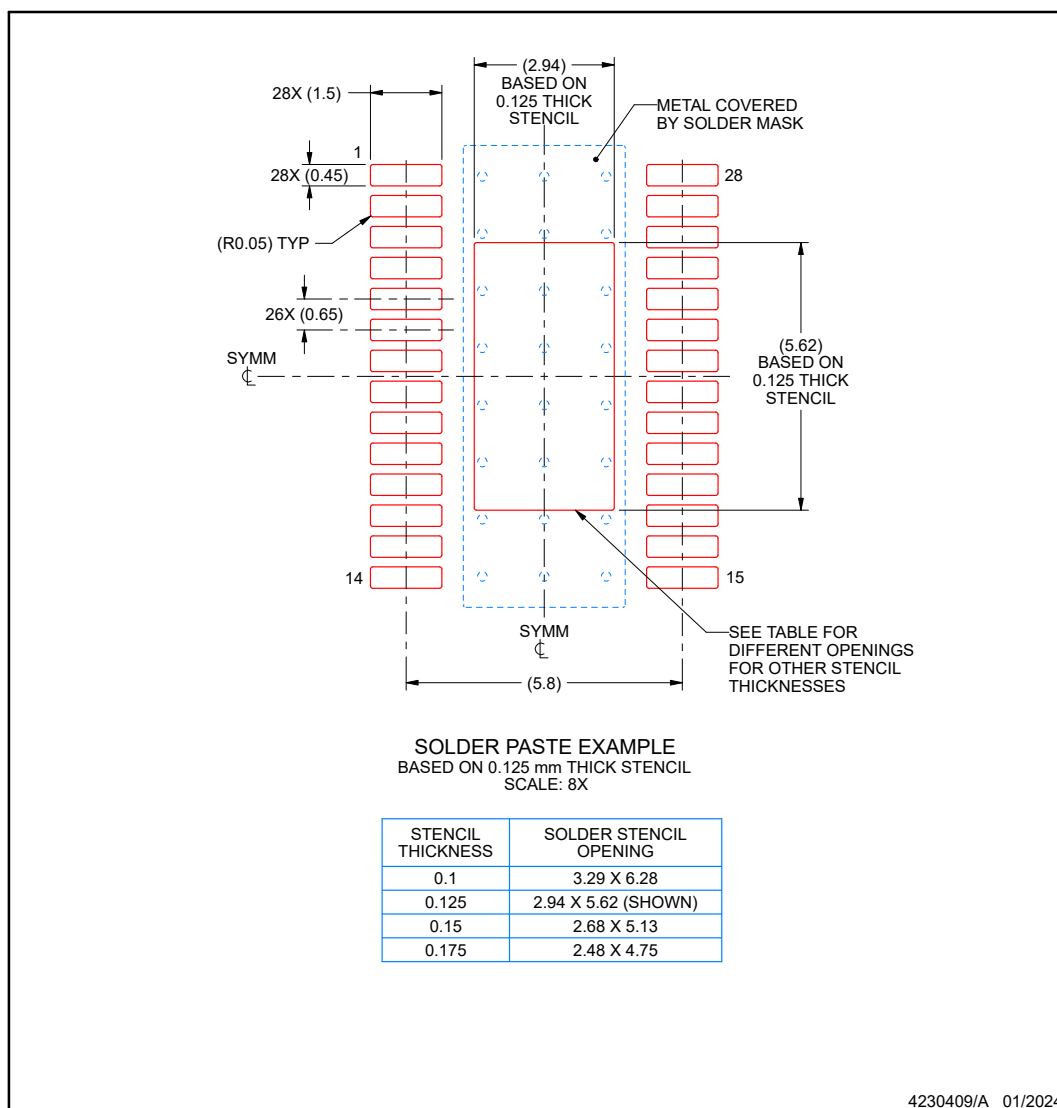
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

PWP0028V

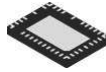
PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE

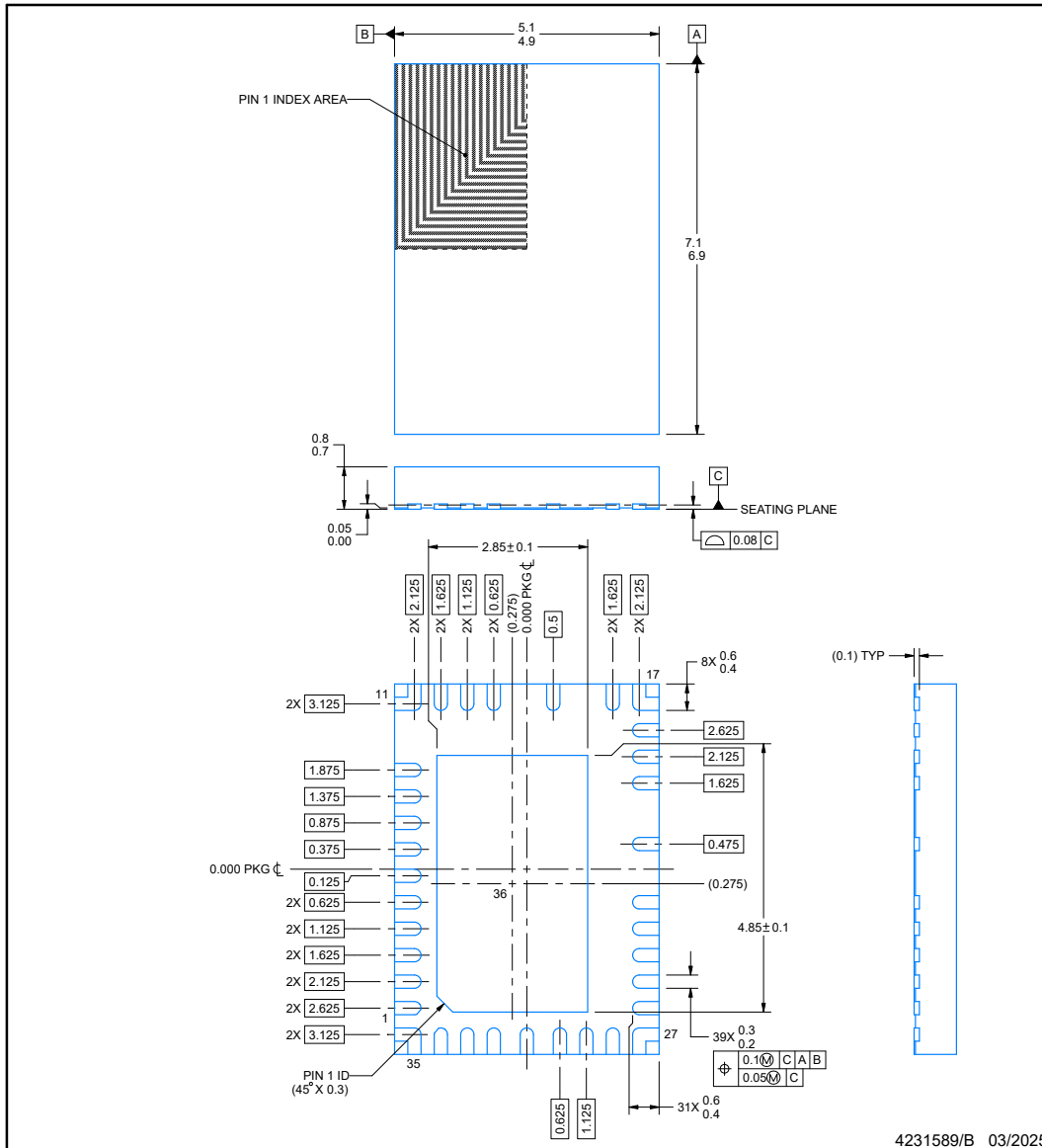


NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

NLP0035A

PACKAGE OUTLINE
WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD


NOTES:

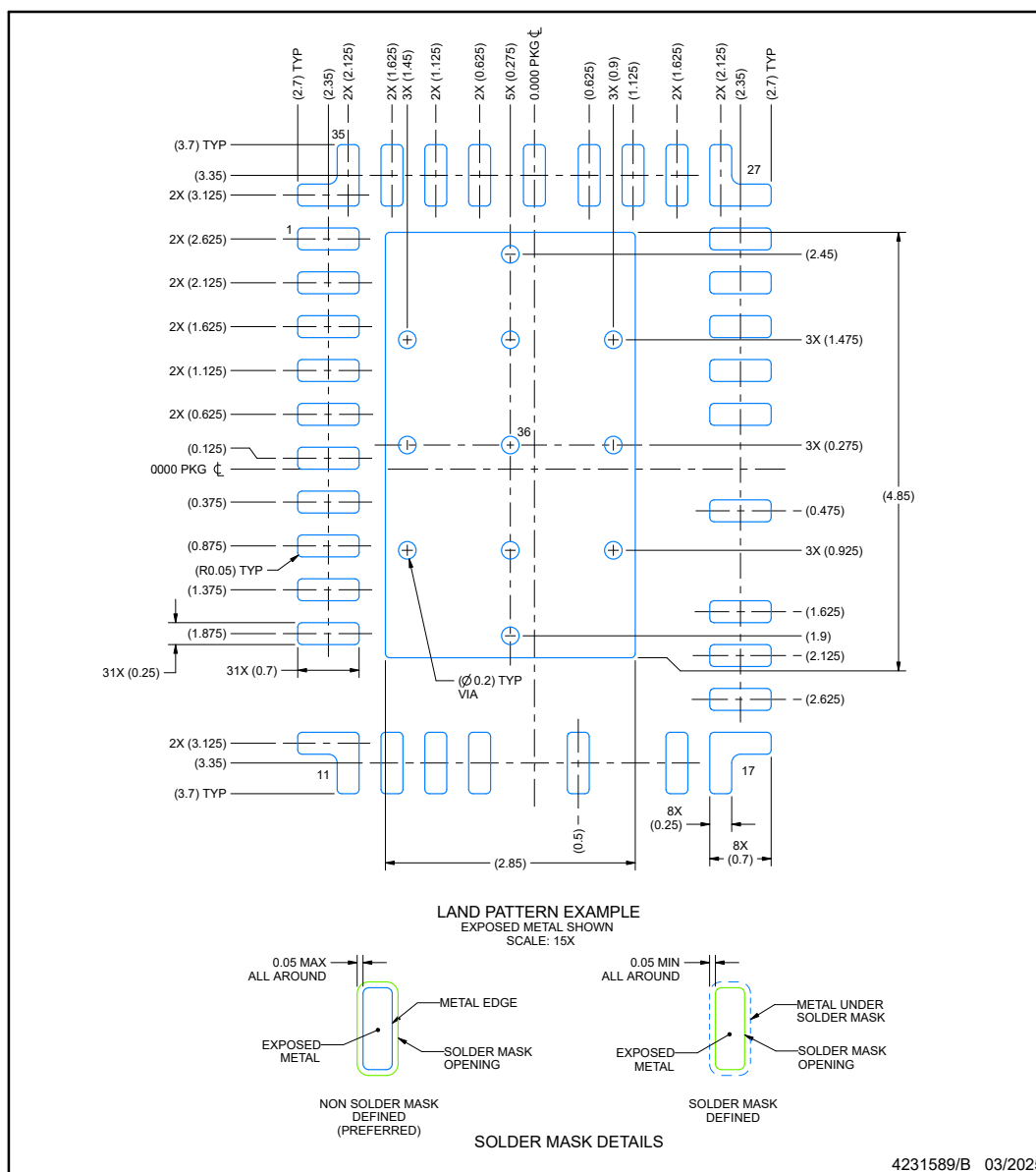
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

NLP0035A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

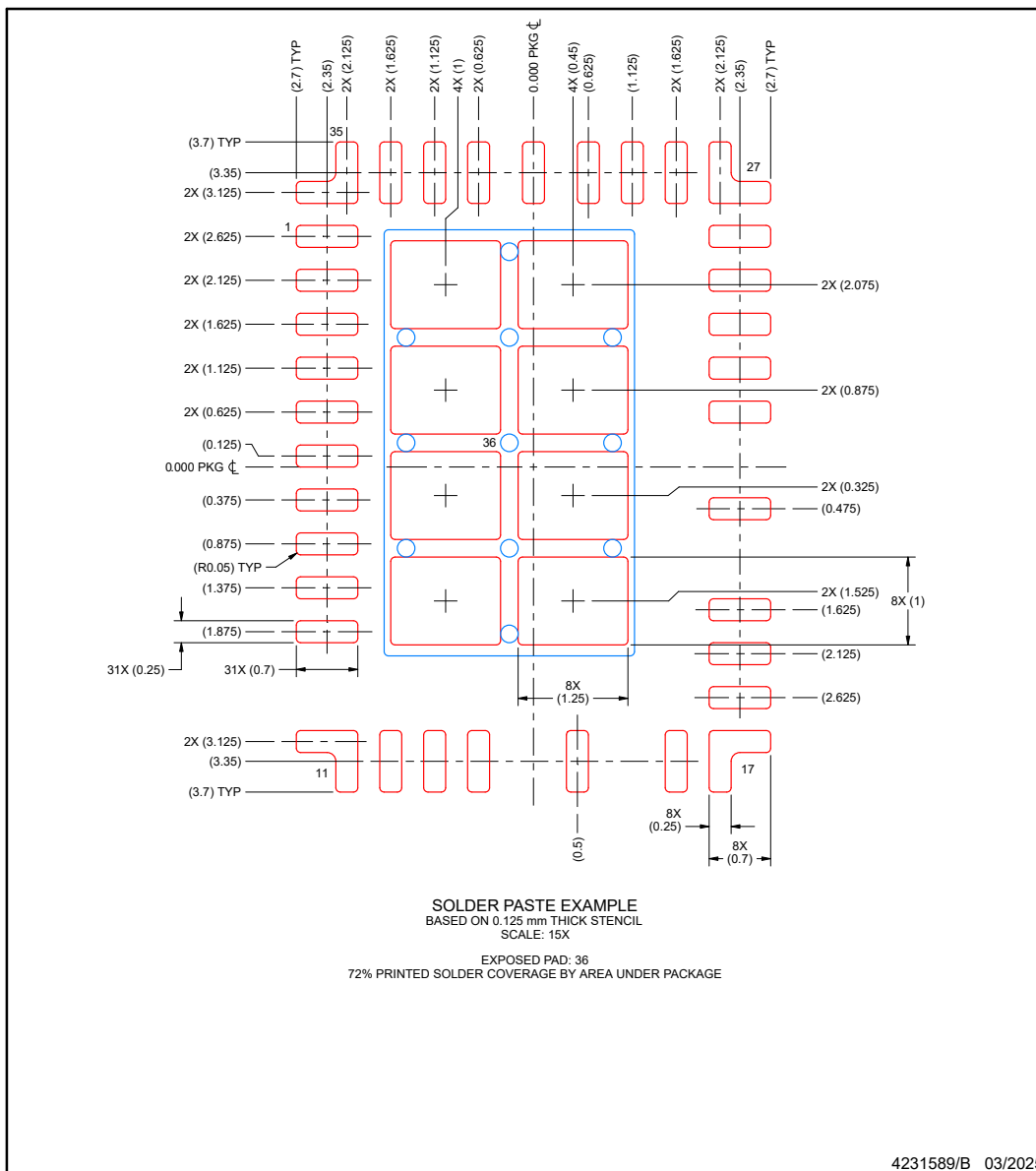
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

NLP0035A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月