ISOW644x 带有集成式直流/直流转换器、EMC 性能优异的增强型四通道数字隔离器

1 特性

- 150Mbps 数据速率
- 具有出色发射性能的集成式直流/直流转换器。
- 辐射经过优化，符合 2 层板上的 CISPR 32 标准
- 低输出波纹：30mV
- 高效率输出功率
  - 可选隔离式输出电压为 3.3V 或 5V
  - 最大负载时的效率：42.5%
  - 输出功率最高可达 0.55W
  - V_{ISO} 精度为 10%
  - 5V 至 5V：最大可用负载电流 = 110mA
  - 5V 至 3.3V：最大可用负载电流 = 140mA
  - 3.3V 至 3.3V：最大可用负载电流 = 60mA
- 低传播延迟：11ns（典型值）
- 用于通道隔离器和电源转换器的独立电源
  - 逻辑电源 (V_{DDL})：2.25V 至 5.5V
- 优异的电磁兼容性 (EMC)
  - 系统级 ESD、EFT 和浪涌抗扰性
- 高 CMTI：200kV/µs（典型值）
- 支持 SPI 的最高值：5V 时为 25MHz，3.3V 时为 20.8MHz
- 扩展温度范围：–55°C 至 125°C
- 16 引脚宽体 SOIC 封装
- 安全相关认证（计划）：
  - DIN EN IEC 60747-17 (VDE 0884-17)
  - UL 1577 组件认证计划
  - IEC 62368-1、IEC 61010-1、IEC 60601-1 和 GB 4943.1-2011 认证

2 应用

- 工厂自动化
- 电机控制
- 电网基础设施
- 医疗设备
- 测试和测量

3 说明

ISOW644x 系列器件是具有辐射性能出色的集成式高效电源转换器的电隔离四通道数字隔离器。集成式直流/直流转换器提供高达 550mW 的隔离式电源，无需在空间受限的隔离设计中使用单独的隔离式电源。

电源转换器的高效率有助于在 –55°C 至 125°C 的宽工作环境温度范围内运行。ISOW644x 在设计时考虑了增强的保护功能，包括限制浪涌电流的软启动、过压和欠压锁定、过载和短路保护以及热关断。

ISOW644x 系列器件提供高电磁抗扰度，同时隔离 CMOS 或低电压互补金属氧化物半导体 (LVCMOS) 数字 I/O。该信号隔离通道具有逻辑输入和输出缓冲器，由二氧化硅 (SiO_2) 绝缘栅隔开，而电源隔离使用片上变压器，采用薄膜聚合物作为绝缘材料进行隔离。四通道 ISOW644x 器件有五种可订购的配置，器件型号的最后一位数字表示反向通道的数量。例如，ISOW6440 器件有 4 个正向通道和 0 个反向通道，而 ISOW6443 器件将有 1 个正向通道和 3 个反向通道。如果输入信号丢失，则不带 F 后缀的 ISOW644x 器件默认输出高电平，带有 F 后缀的 ISOW644x 器件默认输出低电平。ISOW644xV 可在 V_{DDL} 和 V_{DD} 引脚上使用不同的电源电压运行。这些器件在 V_{DDL} 引脚上支持 2.25V 至 5.5V 逻辑电源，可以独立于 3V 至 5.5V 的电源转换器电源 (V_{DD})。

封装信息

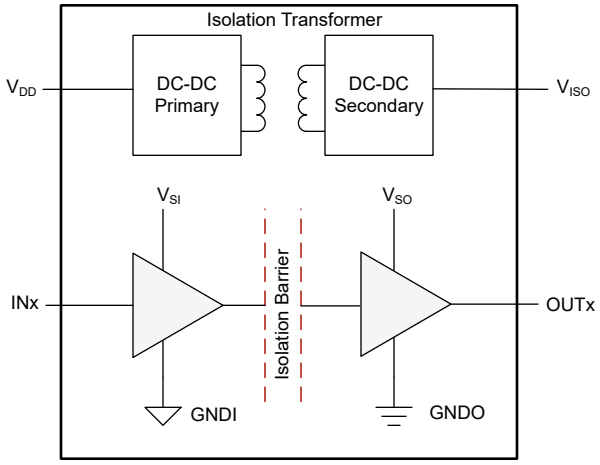
器件型号	封装(1)	本体尺寸（标称值）	封装尺寸(2)
ISOW6441	DWE（SOIC，16）	10.30mm × 7.50mm	10.30mm × 10.30mm
ISOW6442			

(1) 有关更多信息，请参阅节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。

ADVANCE INFORMATION

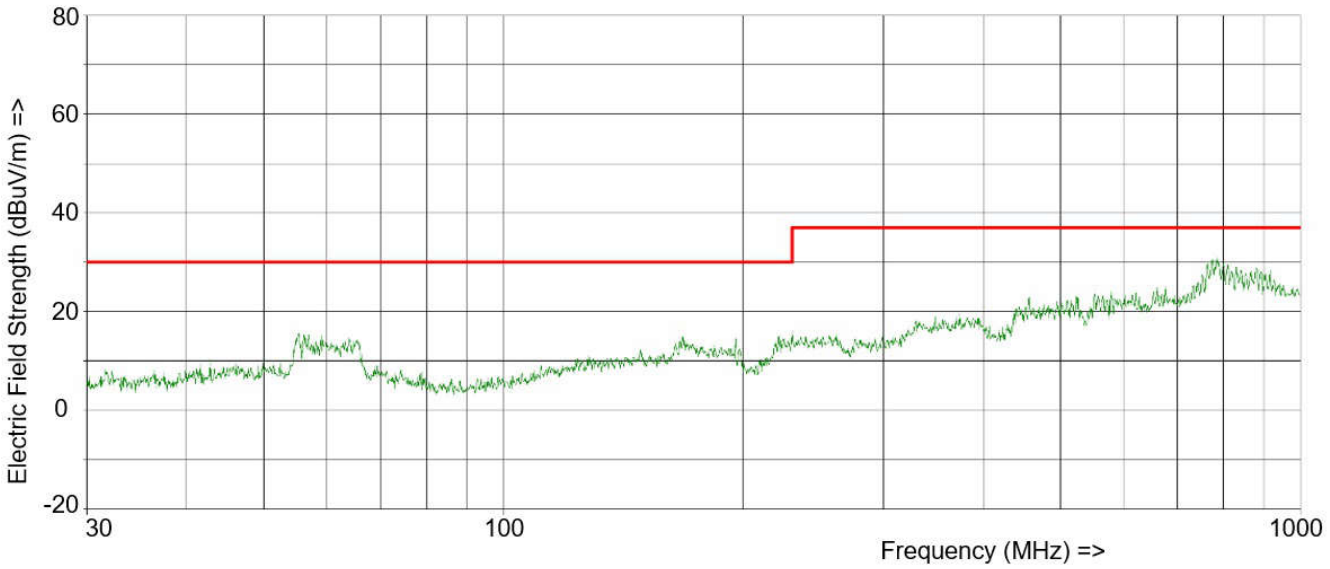
本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

ADVANCE INFORMATION



V_{DD} is the primary supply voltage referenced to GND1. V_{ISO} is the isolated supply voltage referenced to GND2.
V_{SI} and V_{SO} can be either V_{DD} or V_{ISO} depending on the channel direction.
V_{SI} is the input-side supply voltage referenced to GNDI and V_{SO} is the output-side supply voltage referenced to GNDO.

ISOW644x 简化原理图



ISOW644x CISPR-32 辐射发射，140mA 负载，5V（输入）和 3V（输出）模式

Copyright © 2025 Texas Instruments Incorporated

内容

1 特性 1
2 应用 1
3 说明 1
4 引脚配置和功能 4
5 规格 7
5.1 绝对最大额定值 7
5.2 ESD 等级 7
5.3 建议运行条件 8
5.4 热性能信息 9
5.5 功率等级 9
5.6 绝缘规格 10
5.7 安全相关认证 11
5.8 安全限值 11
5.9 电气特性 - 电源转换器 12
5.10 电源电流特性 - 电源转换器 13
5.11 电气特性通道隔离器 - V_{DD} = 5V，V_{DDL} = 5V，V_{ISO} = 5V 14
5.12 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 5V，V_{ISO} = 5V 14
5.13 电气特性通道隔离器 - V_{DD} = 5V，V_{DDL} = 5V，V_{ISO} = 3.3V 16
5.14 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 5V，V_{ISO} = 3.3V 16
5.15 电气特性通道隔离器 - V_{DD} = 3.3V，V_{DDL} = 3.3V，V_{ISO} = 3.3V 18
5.16 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 3.3V，V_{ISO} = 3.3V 18
5.17 电气特性通道隔离器 - V_{DDL} = 2.5V 20
5.18 电源电流特性通道隔离器 - V_{DDL} = 2.5V 20
5.19 开关特性 - V_{DDL} = 5V，V_{ISO} = 5V 21
5.20 开关特性 - V_{DDL} = 3.3V，V_{ISO} = 3.3V 21
5.21 开关特性 - V_{DDL} = 2.5V，V_{ISO} = 5V 22
5.22 开关特性 - V_{DDL} = 2.5V，V_{ISO} = 3.3V 22
6 参数测量信息 23
7 详细说明 25
7.1 概述 25
7.2 功能方框图 26
7.3 特性说明 27
7.4 器件功能模式 29
8 应用和实施 31
8.1 应用信息 31
8.2 典型应用 31
8.3 电源相关建议 32
8.4 布局 33
9 器件和文档支持 35
9.1 器件支持 35
9.2 文档支持 35
9.3 接收文档更新通知 35
9.4 支持资源 35
9.5 商标 35
9.6 静电放电警告 35
9.7 术语表 35
10 修订历史记录 35
11 机械、封装和可订购信息 36
11.1 卷带包装信息 38

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

4 引脚配置和功能

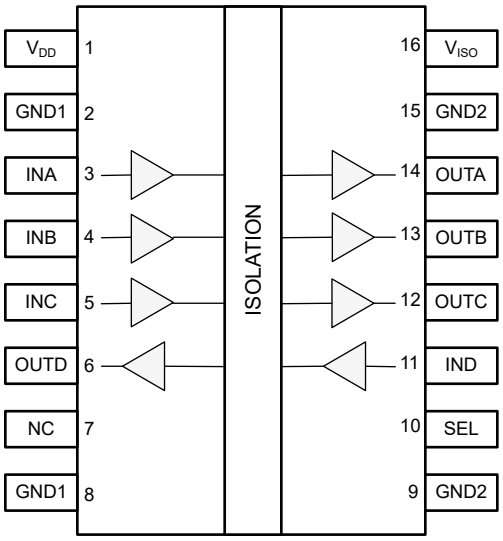


图 4-1. ISOW6441 DWE 封装 16 引脚 SOIC-WB 顶视图

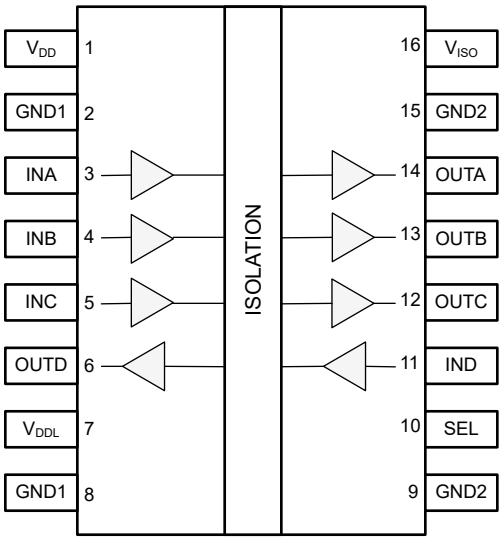


图 4-2. ISOW6441V DWE 封装 16 引脚 SOIC-WB 顶视图

Copyright © 2025 Texas Instruments Incorporated

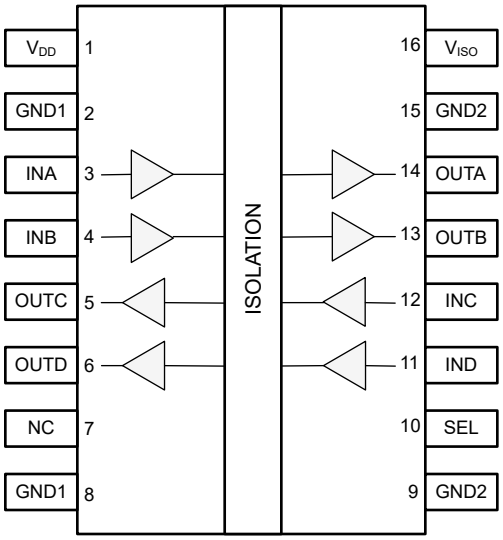


图 4-3. ISOW6442 DWE 封装 16 引脚 SOIC-WB 顶视图

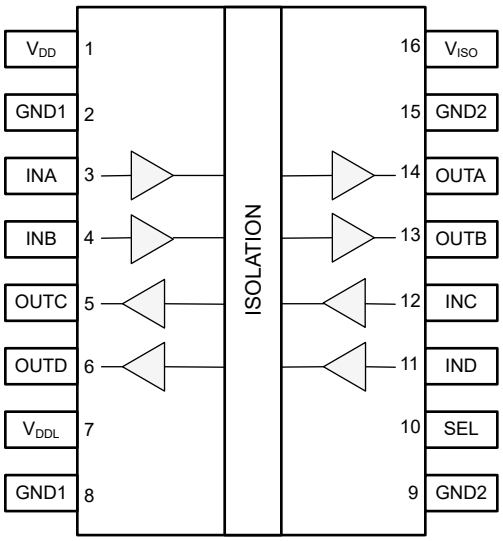


图 4-4. ISOW6442V DWE 封装 16 引脚 SOIC-WB 顶视图

表 4-1. 引脚功能

引脚			类型(1)	说明
名称	ISOW6441	ISOW6442		
GND1	2、8	2、8	—	V_{DD} 的接地连接
GND2	9、15	9、15	—	V_{ISO} 的接地连接
INA	3	3	I	输入通道 A
INB	4	4	I	输入通道 B
INC	5	12	I	输入通道 C
IND	11	11	I	输入通道 D
NC / V_{DDL}	7	7	—	未连接，用于 ISOW644x；V_{DDL} 用于 ISOW644xV。V_{DDL} 是通信芯片的电源。
OUTA	14	14	O	输出通道 A
OUTB	13	13	O	输出通道 B

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

表 4-1. 引脚功能（续）

引脚			类型(1)	说明
名称	ISOW6441	ISOW6442		
OUTC	12	5	O	输出通道 C
OUTD	6	6	O	输出通道 D
SEL	10	10	I	V_{ISO} 选择引脚。当 SEL 短接至 V_{ISO} 时，V_{ISO} = V。当 SEL 短接至 GND2 或保持悬空时，V_{ISO} = 3.3V。如需更多信息，请参阅 *节 7.4* 部分。
V_{DD}	1	1	—	电源电压
V_{ISO}	16	16	—	由 SEL 引脚确定的隔离式电源电压

(1) I = 输入，O = 输出，I/O = 输入或输出

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1) (2)

		最小值	最大值	单位
V_{DD}	电源转换器电源电压	-0.5	6	V
V_{ISO}	隔离式电源电压	-0.5	6	V
V_{DDL}	初级侧逻辑电源电压	-0.5	6	V
V	INx、OUTx 处的电压(3)	-0.5	6	V
	SEL 处的电压	-0.5	6	V
I_O	通过数据通道的最大输出电流	-15	15	mA
T_J	结温	-55	150	°C
T_{stg}	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。“绝对最大额定值”并不表示器件在这些条件下或在“建议运行条件”以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) V_{DD} 和 V_{DDL} 以本地接地引脚（GND1 或 GND2）为基准。除差分 I/O 总线电压外的所有电压值都是峰值电压值。
(3) V_{SI} = 输入侧电源；不能超过 6V。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 AEC Q100-002(1) HBM ESD 分类等级 2	±2000	V
		充电器件模型 (CDM)，符合 AEC Q100 – 011 CDM ESD 分类等级 C6	±1500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

5.3 建议运行条件

在建议运行条件下测得，典型值在 V_{DD} = V_{DDL} = 3.3V 且 T_A = 25°C 条件下测得（除非另有说明）

			最小值	标称值	最大值	单位
电源转换器						
V_{DD}	电源转换器电源电压	3.3V 工作电压	2.97	3.3	3.63	V
		5V 工作电压	4.5	5	5.5	V
$V_{DD(UVLO+)}$	电源转换器电源上升时的正阈值	电源转换器电源上升时的正阈值		2.65	2.86	V
$V_{DD(UVLO-)}$	电源转换器电源下降时的负阈值	电源转换器电源下降时的负阈值	2.44	2.56		V
$V_{DD(HYS)}$	电源转换器电源电压迟滞	电源转换器电源电压迟滞	78			mV
通道隔离						
V_{DDL} (3)	通道逻辑电源电压	2.5V、3.3V 和 5V 工作电压	2.25		5.5	V
$V_{DDL(UVLO+)}$	逻辑电源电压的上升阈值			1.95	2.24	V
$V_{DDL(UVLO-)}$	逻辑电源电压的下降阈值		1.6	1.78		V
$V_{DDL(HYS)}$	逻辑电源电压迟滞		100			mV
I_{OH}	高电平输出电流(1)	V_{ISO} = 5V	-4			mA
		V_{ISO} = 3.3V	-2			mA
I_{OH}	高电平输出电流(1)	V_{ISO} = 2.5V	-1			mA
I_{OL}	低电平输出电流(1)	V_{ISO} = 5V			4	mA
		V_{ISO} = 3.3V			2	mA
I_{OL}	低电平输出电流(1)	V_{ISO} = 2.5V			1	mA
V_{IH}	高电平输入电压(2)		0.7 × V_{SI}		V_{SI}	V
V_{IL}	低电平输入电压(2)		0		0.3 × V_{SI}	V
DR	数据速率				150	Mbps
t_{PWRUP}	上电后通道隔离器准备就绪			2.2		ms
T_A	环境温度		-55		125	°C

(1) 此电流用于数据输出通道。
(2) V_{SI} = 输入侧电源；V_{SO} = 输出侧电源
(3) 1.89V < V_{SI} < 2.25V 和 1.05V < V_{SI} < 1.71V 时，通道输出为不确定状态

Copyright © 2025 Texas Instruments Incorporated

5.4 热性能信息

热指标(1)		ISOW644x DWE (SOIC) 16 引脚	单位
$R_{\theta JA}$	结至环境热阻	58.1	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	28.8	°C/W
$R_{\theta JB}$	结至电路板热阻	32.6	°C/W
Ψ_{JT}	结至顶部特征参数	18.5	°C/W
Ψ_{JB}	结至电路板特征参数	31.4	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	°C/W

(1) 有关新旧热性能指标的更多信息，请参阅*半导体和 IC 封装热性能指标*应用手册。

5.5 功率等级

参数		测试条件	最小值	典型值	最大值	单位
P_D	最大功耗（两侧）	V_{DD} = 5.5V，V_{DDL} = 5.5V，V_{ISO}= 5.5V，I_{ISO} = 90mA，T_J = 150°C，T_A ≤ 80°C，C_L = 15pF，输入 150Mbps 50% 占空比方波			1.13	W
P_{D1}	最大功耗（1 侧）				0.71	W
P_{D2}	最大功耗（2 侧）				0.42	W

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

5.6 绝缘规格

参数		测试条件	值	单位
通用				
CLR	外部间隙(1)	端子间的最短空间距离	>8	mm
CPG	外部爬电距离(1)	端子间的最短封装表面距离	>8	mm
DTI	绝缘穿透距离	最小内部间隙（内部间隙 – 电容式信号隔离）	> 17	μm
		最小内部间隙（内部间隙 – 变压器电源隔离）	>120	
CTI	相对漏电起痕指数	DIN EN 60112 (VDE 0303-11)；IEC 60112	> 600	V
	材料组	符合 IEC 60664-1	I	
	过压类别（符合 IEC 60664-1）	额定市电电压 ≤ 300V_{RMS}	I-IV	
		额定市电电压 ≤ 600V_{RMS}	I-IV	
		额定市电电压 ≤ 1000V_{RMS}	I-III	
DIN VDE V 0884-11:2017-01				
V_{IORM}	最大重复峰值隔离电压	交流电压（双极）	1500	V_{PK}
V_{IOWM}	最大工作隔离电压	交流电压；时间依赖型电介质击穿 (TDDB) 测试	1061	V_{RMS}
		直流电压	1500	V_{DC}
V_{IOTM}	最大瞬态隔离电压	V_{TEST} = V_{IOTM}，t = 60s（鉴定测试）； V_{TEST} = 1.2 × V_{IOTM}，t = 1s（100% 生产测试）	7071	V_{PK}
V_{IMP}	最大脉冲电压 ISOW644x(2)	在空气中进行测试，符合 IEC 62368-1 标准的 1.2/50μs 波形	8000	V_{PK}
V_{IOSM}	最大浪涌隔离电压 ISOW644x(2)	V_{IOSM} ≥ 1.3 x V_{IMP}；在油中测试（鉴定测试），1.2/50μs 波形，符合 IEC 62368-1	10400	V_{PK}
q_{pd}	视在电荷(3)	方法 a，输入/输出安全测试子组 2/3 后， V_{ini} = V_{IOTM}，t_{ini} = 60s； $V_{pd(m)}$ = 1.2 × V_{IORM}，t_m = 10s	≤ 5	pC
		方法 a，环境测试子组 1 后， V_{ini} = V_{IOTM}，t_{ini} = 60s；ISOW644x：$V_{pd(m)}$ = 1.6 × V_{IORM}，t_m = 10s	≤ 5	
		方法 b1，常规测试（100% 生产测试）和预处理（类型测试）， V_{ini} = 1.2 × V_{IOTM}，t_{ini} = 1s； ISOW644x：$V_{pd(m)}$ = 1.875 × V_{IORM}，t_m = 1 s	≤ 5	
C_{IO}	势垒电容，输入至输出(4)	V_{IO} = 0.4 × sin (2πft)，f = 1MHz	3.5	pF
R_{IO}	绝缘电阻(4)	V_{IO} = 500V，T_A = 25°C	> 10^{12}	Ω
		V_{IO} = 500V，100°C ≤ T_A ≤ 125°C	> 10^{11}	
		V_{IO} = 500V，T_S = 150°C	> 10^9	
	污染等级		2	
	气候类别		55/125/21	
UL 1577				
$V_{ISO(UL)}$	可承受的隔离电压	V_{TEST} = $V_{ISO(UL)}$= 5000V_{RMS}，t = 60s（鉴定测试）， V_{TEST} = 1.2 × $V_{ISO(UL)}$ = 6000V_{RMS}，t = 1s（100% 生产测试）	5000	V_{RMS}

(1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上插入坡口或肋或同时应用这两项技术可帮助提高这些规格。
(2) 在空气或油中执行测试，以确定隔离栅的固有浪涌抗扰度。
(3) 在油中进行测试，以确定隔离栅的固有浪涌抗扰度。
(4) 视在电荷是局部放电 (pd) 引起的电气放电。

Copyright © 2025 Texas Instruments Incorporated

5.7 安全相关认证

VDE	CSA	UL	CQC	TUV
计划根据 DIN EN IEC 60747-17 (VDE 0884-17) 进行认证	计划根据 IEC 62368-1、IEC 61010-1 和 IEC 60601 进行认证	计划根据 UL 1577 组件认证计划进行认证	计划根据 GB4943.1 进行认证	计划根据 EN 61010-1 和 EN 62368-1 进行认证
已计划获得证书	已计划获得证书	已计划获得证书	已计划获得证书	已计划获得证书

5.8 安全限值

安全限制旨在最大限度地减小在发生输入或输出电路故障时对隔离栅的潜在损害。

参数		测试条件	最小值	典型值	最大值	单位
16DWE						
I_S	安全输入、输出或电源电流(1)	$R_{\theta JA}$ = 58.1°C/W，V_I = 5.5V，T_J = 150°C，T_A = 25°C			390	mA
		$R_{\theta JA}$ = 58.1°C/W，V_I = 3.6V，T_J = 150°C，T_A = 25°C			600	
P_S	安全输入、输出或总功率(1)	$R_{\theta JA}$ = 58.1°C/W，T_J = 150°C，T_A = 25°C			2.15	W
T_S	最高安全温度(1)				150	°C

(1) 最高安全温度 T_S 与器件指定的最大结温 T_J 的值相同。I_S 和 P_S 参数分别表示安全电流和安全功率。请勿超出 I_S 和 P_S 的最大限值。这些限值随着环境温度 T_A 的变化而变化。
热性能信息表中的结至空气热阻 $R_{\theta JA}$ 是安装在引线式表面贴装封装高 K 测试板上的器件热阻。可使用这些公式计算各参数值：
$T_J = T_A + R_{\theta JA} \times P$，其中，P 为器件所耗功率。
$T_{J(max)} = T_S = T_A + R_{\theta JA} \times P_S$，其中 $T_{J(max)}$ 为允许的最大结温。
$P_S = I_S \times V_I$，其中 V_I 为最大输入电压。

ADVANCE INFORMATION

ADVANCE INFORMATION

5.9 电气特性 - 电源转换器

V_{DD} = 5V ±10% 或 3V ±10%（在推荐的工作条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
V_{DD} = 5V，V_{SEL} = V_{ISO}						
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 55mA	4.75	5	5.25	V
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 110mA	4.5	5	5.5	V
$V_{ISO(LINE)}$	直流线路调整	I_{ISO} = 55mA，V_{DD} = 4.5V 至 5.5V		18		mV/V
$V_{ISO(LOAD)}$	直流负载调整	I_{ISO} = 0mA 至 110mA		1%		
EFF	最大负载电流时的效率	I_{ISO} = 160mA，C_{LOAD} = 0.1μF || 10μF；V_I = V_{DD} (ISOW644x)；V_I =0V（带有 F 后缀的 ISOW644x）。		42.5%		
$V_{ISO(RIP)}$	隔离式电源上的输出纹波 (pk-pk)	20MHz 带宽，C_{LOAD} = 0.1μF || 20μF，I_{ISO} = 110mA		30		mV
I_{ISO_SC}	短路条件下 V_{ISO} 上来自 V_{DD} 电源的直流电流	V_{ISO} 短接至 GND2		250		mA
V_{DD} = 5V，V_{SEL} = GND2						
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 70mA	3.165	3.3	3.465	V
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 140mA	3	3.3	3.6	V
$V_{ISO(LINE)}$	直流线路调整	I_{ISO} = 70mA，V_{DD} = 4.5V 至 5.5V		13		mV/V
$V_{ISO(LOAD)}$	直流负载调整	I_{ISO} = 0mA 至 140mA		1.5%		
EFF	最大负载电流时的效率	I_{ISO} = 200mA，C_{LOAD} = 0.1μF || 10μF；V_I = V_{DD} (ISOW644x)；V_I =0V（带有 F 后缀的 ISOW644x）。		36.3%		
$V_{ISO(RIP)}$	隔离式电源上的输出纹波 (pk-pk)	20MHz 带宽，C_{LOAD} = 0.01μF || 20μF，I_{ISO} = 110mA		25		mV
I_{ISO_SC}	短路条件下 V_{ISO} 上来自 V_{DD} 电源的直流电流	V_{ISO} 短接至 GND2		250		mA
V_{DD} = 3.3 V，V_{SEL} = GND2						
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 30mA	3.165	3.3	3.465	V
V_{ISO}	隔离式电源电压	I_{ISO} = 0mA 至 60mA	3	3.3	3.6	V
$V_{ISO(LINE)}$	直流线路调整	I_{ISO} = 30mA，V_{DD} = 3.0V 至 3.6 V		11.5		mV/V
$V_{ISO(LOAD)}$	直流负载调整	I_{ISO} = 0mA 至 60mA		0.8%		
EFF	最大负载电流时的效率	I_{ISO} = 90mA，C_{LOAD} = 0.1μF || 10μF；V_I = V_{DD} (ISOW644x)；V_I =0V（带有 F 后缀的 ISOW644x）。		40%		
$V_{ISO(RIP)}$	隔离式电源上的输出纹波 (pk-pk)	20MHz 带宽，C_{LOAD} = 0.1μF || 20μF，I_{ISO} = 60mA		15		mV
I_{ISO_SC}	短路条件下 V_{ISO} 上来自 V_{DD} 电源的直流电流	V_{ISO} 短接至 GND2		150		mA

Copyright © 2025 Texas Instruments Incorporated

5.10 电源电流特性 - 电源转换器

V_{DD} = 5V±10% 或 3.3V±10%；VDDL 由内部供电（在推荐的工作条件下测得，除非另有说明）。

参数	电源电流	测试条件		最小值	典型值	最大值	单位
ISOW6441							
电源转换器输出电流	I_{ISO}	V_{DD} = 5V，V_{SEL} = V_{ISO}，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有 F 后缀的 ISOW6441）	V_{DD} = 5V±10% V_{SEL} = V_{ISO}	110	160		mA
电源转换器电源电流输入	I_{DD}	V_{DD} = 5V，V_{SEL} = V_{ISO}，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有 F 后缀的 ISOW6441）	I_{LOAD} = 110mA		260	340	mA
电源转换器输出电流	I_{ISO}	V_{DD} = 5V，V_{SEL} = GND2，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有后缀 F 的 ISOW6441）	V_{DD} = 5V±10% V_{SEL} = GND2	140	200		mA
电源转换器电源电流输入	I_{DD}	V_{DD} = 5V，V_{SEL} = GND2，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有后缀 F 的 ISOW6441）	I_{LOAD} = 140mA		250	310	mA
电源转换器输出电流	I_{ISO}	V_{DD} = 3.3 V，V_{SEL} = GND2，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有后缀 F 的 ISOW6441）	V_{DD} = 3.3 V±10% V_{SEL} = GND2	60	90		mA
电源转换器电源电流输入	I_{DD}	V_{DD} = 3.3 V，V_{SEL} = GND2，V_I = V_{SI} V (ISOW6441)；V_I = 0（带有后缀 F 的 ISOW6441）	I_{LOAD} = 60mA		155	220	mA

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

5.11 电气特性通道隔离器 - V_{DD} = 5V，V_{DDL} = 5V，V_{ISO} = 5V

V_{DDL}= 5V ±10% V_{DD} = 5V ±10% 且 V_{SEL}= V_{ISO}（在推荐的工作条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
通道隔离						
V_{ITH}	输入引脚上升阈值				0.7 × V_{SI}	V
V_{ITL}	输入引脚下降阈值		0.3 × V_{SI}			V
$V_{I(HYS)}$	输入引脚阈值迟滞 (INx)		0.1 × V_{SI}			V
I_{IL}	低电平输入电流	V_{IL} = 0（在 INx 处）	-25			μA
I_{IH}	高电平输入电流	V_{IH} = V_{SI} (1)（在 INx 处）			25	μA
V_{OH}	高电平输出电压	I_O = –4 mA，请参阅开关特性测试电路和电压波形	V_{SO} (1) – 0.4			V
V_{OL}	低电平输出电压	I_O = 4 mA，请参阅开关特性测试电路和电压波形			0.4	V
CMTI	共模瞬态抗扰度	V_I = V_{SI} 或 0V，V_{CM} = 1000V；请参阅共模瞬态抗扰度测试电路	100	200		kV/μs
C_i	输入电容	V_I = V_{DDL} V_{DD} / 2 + 0.4×sin(2πft)，f = 2MHz，V_{DDL} V_{DD} = 5V		2		pF

(1) V_{SI} = 输入侧电源；V_{SO} = 输出侧电源

5.12 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 5V，V_{ISO} = 5V

V_{DD}、V_{DDL} = 5V ±10%，SEL 短接至 VISO（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISOW6441 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6441V)；V_I = 0V（带有后缀 F 的 ISOW6441V）		I_{DDL}		3	4.6	mA
			I_{DD}		11	19	mA
	V_I = 0V (ISOW6441V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6441V）		I_{DDL}		9	10.6	mA
			I_{DD}		14	25	mA
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		6	7.6	mA
			I_{DD}		13	22.5	mA
		10Mbps	I_{DDL}		6	8.5	mA
			I_{DD}		16	27	mA
		100Mbps	I_{DDL}		11.5	14.5	mA
			I_{DD}		47.3	73.5	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA
ISOW6442 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6442V)；V_I = 0V（带有后缀 F 的 ISOW6442V）		I_{DDL}		2.5	3.1	mA
			I_{DD}		11.3	19.5	mA
	V_I = 0V (ISOW6442V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6442V）		I_{DDL}		6.4	7.5	mA
			I_{DD}		20.1	31.5	mA

Copyright © 2025 Texas Instruments Incorporated

V_{DD}、V_{DDL} = 5V ±10%，SEL 短接至 VISO（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		4.5	5.3	mA
			I_{DD}		16	25.5	mA
		10Mbps	I_{DDL}		5.5	6.5	mA
			I_{DD}		18.2	29	mA
		100Mbps	I_{DDL}		15.2	17.5	mA
			I_{DD}		40.1	61	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

5.13 电气特性通道隔离器 - V_{DD} = 5V，V_{DDL} = 5V，V_{ISO} = 3.3V

V_{DDL}= 5V ±10% V_{DD} = 5V ±10% 且 V_{SEL}= GND2（在推荐的工作条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
通道隔离						
V_{ITH}	输入引脚上升阈值				0.7 × V_{SI}	V
V_{ITL}	输入引脚下降阈值		0.3 × V_{SI}			V
$V_{I(HYS)}$	输入引脚阈值迟滞 (INx)		0.1 × V_{SI}			V
I_{IL}	低电平输入电流	V_{IL} = 0（在 INx 处）	-25			μA
I_{IH}	高电平输入电流	V_{IH} = V_{SI} (1)（在 INx 处）			25	μA
V_{OH}	高电平输出电压	I_O = – 2 mA，请参阅开关特性测试电路和电压波形	V_{SO} (1) – 0.3			V
V_{OL}	低电平输出电压	I_O = 2 mA，请参阅开关特性测试电路和电压波形			0.3	V
CMTI	共模瞬态抗扰度	V_I = V_{SI} 或 0V，V_{CM} = 1000V；请参阅共模瞬态抗扰度测试电路	100	200		kV/μs
C_i	输入电容	V_I = V_{DDL} V_{DD} / 2 + 0.4×sin(2 π ft)，f = 2MHz，V_{DDL} V_{DD} = 5V		2		pF

(1) V_{SI} = 输入侧电源；V_{SO} = 输出侧电源

5.14 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 5V，V_{ISO} = 3.3V

V_{DD} = 5V ±10%，SEL 短接至 GND（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISOW6441 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6441V)；V_I = 0V（带有后缀 F 的 ISOW6441V）		I_{DDL}		3	4.6	mA
			I_{DD}		9	14.5	mA
	V_I = 0V (ISOW6441V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6441V）		I_{DDL}		9	11	mA
			I_{DD}		12	18.5	mA
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		6	7.6	mA
			I_{DD}		10	16.5	mA
		10Mbps	I_{DDL}		6	8.5	mA
			I_{DD}		12	18.5	mA
		100Mbps	I_{DDL}		12	14.5	mA
			I_{DDL}		12	14.5	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA
ISOW6442 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6442V)；V_I = 0V（带有后缀 F 的 ISOW6442V）		I_{DDL}		2.5	3.1	mA
			I_{DD}		9	14.5	mA
	V_I = 0V (ISOW6442V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6442V）		I_{DDL}		6	7.5	mA
			I_{DD}		16	23.5	mA

Copyright © 2025 Texas Instruments Incorporated

V_{DD} = 5V ±10%，SEL 短接至 GND（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		5	5.5	mA
			I_{DD}		13	19	mA
		10Mbps	I_{DDL}		6	6.5	mA
			I_{DD}		14	20.5	mA
		100Mbps	I_{DDL}		15	17.5	mA
			I_{DD}		25	35	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

5.15 电气特性通道隔离器 - V_{DD} = 3.3V，V_{DDL} = 3.3V，V_{ISO} = 3.3V

V_{DDL}= 3.3 V ±10% V_{DD}= 3.3 V ±10%（在推荐的工作条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
通道隔离						
V_{ITH}	输入引脚上升阈值				0.7 × V_{SI}	V
V_{ITL}	输入引脚下降阈值		0.3 × V_{SI}			V
$V_{I(HYS)}$	输入引脚阈值迟滞 (INx)		0.1 × V_{SI}			V
I_{IL}	低电平输入电流	V_{IL} = 0（在 INx 处）	-25			μA
I_{IH}	高电平输入电流	V_{IH} = V_{SI} (1)（在 INx 处）			25	μA
V_{OH}	高电平输出电压	I_O = –2 mA，请参阅开关特性测试电路和电压波形	V_{SO} (1) – 0.3			V
V_{OL}	低电平输出电压	I_O = 2 mA，请参阅开关特性测试电路和电压波形			0.3	V
CMTI	共模瞬态抗扰度	V_I = V_{SI} 或 0V，V_{CM} = 1000V；请参阅共模瞬态抗扰度测试电路	100	200		kV/μs
C_i	输入电容	VI = V_{DDL} V_{DD} / 2 + 0.4×sin(2 π ft)，f = 2MHz，V_{DDL} V_{DD} = 3.3V		2		pF

(1) V_{SI} = 输入侧电源；V_{SO} = 输出侧电源

5.16 电源电流特性通道隔离器 - V_{DD}、V_{DDL} = 3.3V，V_{ISO} = 3.3V

V_{DD}、V_{DDL} = 3.3V ±10%（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISOW6441 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6441V)；V_I = 0V（带有后缀 F 的 ISOW6441V）		I_{DDL}		3.1	4.6	mA
			I_{DD}		11	20.5	mA
	V_I = 0V (ISOW6441V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6441V）		I_{DDL}		8.5	11	mA
			I_{DD}		15	27	mA
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		5.8	7.5	mA
			I_{DD}		13	23.5	mA
		10Mbps	I_{DDL}		6	8	mA
			I_{DD}		15	27	mA
		100Mbps	I_{DDL}		10	12	mA
			I_{DD}		37	60	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA
ISOW6442 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6442V)；V_I = 0V（带有后缀 F 的 ISOW6442V）		I_{DDL}		2.4	3	mA
			I_{DD}		11	20.5	mA
	V_I = 0V (ISOW6442V)；V_I = V_{CCI}（带有后缀 F 的 ISOW6442V）		I_{DDL}		6	7.5	mA
			I_{DD}		20	34	mA

Copyright © 2025 Texas Instruments Incorporated

V_{DD}、V_{DDL} = 3.3V ±10%（在推荐的工作条件下测得，除非另有说明）。对于没有 V_{DDL} 引脚的器件，I_{DD} 是下述 I_{DD} 和 I_{DDL} 的总和

参数	测试条件		电源电流	最小值	典型值	最大值	单位
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		4.4	5.1	mA
			I_{DD}		16	27.5	mA
		10Mbps	I_{DDL}		5	6	mA
			I_{DD}		18	30	mA
		100Mbps	I_{DDL}		11	13	mA
			I_{DD}		33	52	mA
		150Mbps	I_{DDL}				mA
			I_{DD}				mA

ADVANCE INFORMATION

ADVANCE INFORMATION

5.17 电气特性通道隔离器 - V_{DDL} = 2.5V

V_{DDL} = 2.5V ±10%（在推荐的工作条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
通道隔离						
V_{ITH}	输入引脚上升阈值				0.7 × V_{SI}	V
V_{ITL}	输入引脚下降阈值		0.3 × V_{SI}			V
$V_{I(HYS)}$	输入引脚阈值迟滞 (INx)		0.1 × V_{SI}			V
I_{IL}	低电平输入电流	V_{IL} = 0（在 INx 处）	-25			μA
I_{IH}	高电平输入电流	V_{IH} = V_{SI} (1)（在 INx 处）			25	μA
V_{OH}	高电平输出电压	I_O = – 2 mA，请参阅开关特性测试电路和电压波形	V_{SO} (1) – 0.3			V
V_{OL}	低电平输出电压	I_O = 2 mA，请参阅开关特性测试电路和电压波形			0.3	V
CMTI	共模瞬态抗扰度	V_I = V_{SI} 或 0V，V_{CM} = 1000V；请参阅共模瞬态抗扰度测试电路	100	200		kV/μs
C_i	输入电容	VI = V_{DDL}/ 2 + 0.4×sin(2πft)，f = 2MHz，V_{DDL} = 2.5V		2		pF

(1) V_{SI} = 输入侧电源；V_{SO} = 输出侧电源

5.18 电源电流特性通道隔离器 - V_{DDL} = 2.5V

V_{DDL} = 2.5V ±10%（在推荐的工作条件下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
ISOW6441 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6441)；V_I = 0V（带有后缀 F 的 ISOW6441）		I_{DDL}		3.5	4.5	mA
	V_I = 0V (ISOW6441)；V_I = V_{CCI}（带有后缀 F 的 ISOW6441）		I_{DDL}		9	10.5	mA
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		6.3	7.4	mA
		10Mbps	I_{DDL}		6.6	7.8	mA
		100Mbps	I_{DDL}		9.2	10.7	mA
ISOW6442 通道电源电流							
通道电源电流 - 直流信号	V_I = V_{CCI} (ISOW6442)；V_I = 0V（带有后缀 F 的 ISOW6442）		I_{DDL}		2.4	3	mA
	V_I = 0V (ISOW6442)；V_I = V_{CCI}（带有后缀 F 的 ISOW6442）		I_{DDL}		6.3	7.2	mA
通道电源电流 - 交流信号	所有通道均通过方波时钟输入实现开关；C_L = 15pF	1Mbps	I_{DDL}		4.4	5.1	mA
		10Mbps	I_{DDL}		4.9	5.7	mA
		100Mbps	I_{DDL}		9.8	11.1	mA

Copyright © 2025 Texas Instruments Incorporated

5.19 开关特性 - V_{DDL} = 5V，V_{ISO} = 5V

V_{ISO} = 5V ±10%，V_{DD} V_{DDL} = 5V ±10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅开关特性测试电路和电压波形	4.8	7.3	10.9	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$	请参阅开关特性测试电路和电压波形		0.3	2.2	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			1.8	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				3.2	ns
t_r	输出信号上升时间	请参阅开关特性测试电路和电压波形			3	ns
t_f	输出信号下降时间				3	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{DDL} 以 10mV/ns 降至低于 1.9V 时开始测量。请参阅开关特性测试电路和电压波形			0.1	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1；		0.3		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

5.20 开关特性 - V_{DDL} = 3.3V，V_{ISO} = 3.3V

V_{ISO} = 3.3 V ±10%，V_{DD} V_{DDL} = 3.3 V ±10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅开关特性测试电路和电压波形	4.8	7.8	13.3	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$	请参阅开关特性测试电路和电压波形		0.7	2.5	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			1.8	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				3.2	ns
t_r	输出信号上升时间	请参阅开关特性测试电路和电压波形			4	ns
t_f	输出信号下降时间				4	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{DDL} 以 10mV/ns 降至低于 1.9V 时开始测量。请参阅开关特性测试电路和电压波形			0.1	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1；		0.4		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

5.21 开关特性 - V_{DDL} = 2.5V，V_{ISO} = 5V

V_{DDL} = 2.5V ±10%（在推荐的运行条件下测得，除非另有说明）

参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅开关特性测试电路和电压波形	5	7.7	16	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$	请参阅开关特性测试电路和电压波形		1	3	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			1.8	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				3.2	ns
t_r	输出信号上升时间	请参阅开关特性测试电路和电压波形			5	ns
t_f	输出信号下降时间				5	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{IO} 或 V_{ISOIN} 降至低于 V_{DDL} 低于 1.9V 时开始测量。请参阅 开关特性测试电路和电压波形			0.1	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1；		0.7		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

5.22 开关特性 - V_{DDL} = 2.5V，V_{ISO} = 3.3V

V_{DDL} = 2.5V ±10%（在推荐的运行条件下测得，除非另有说明）

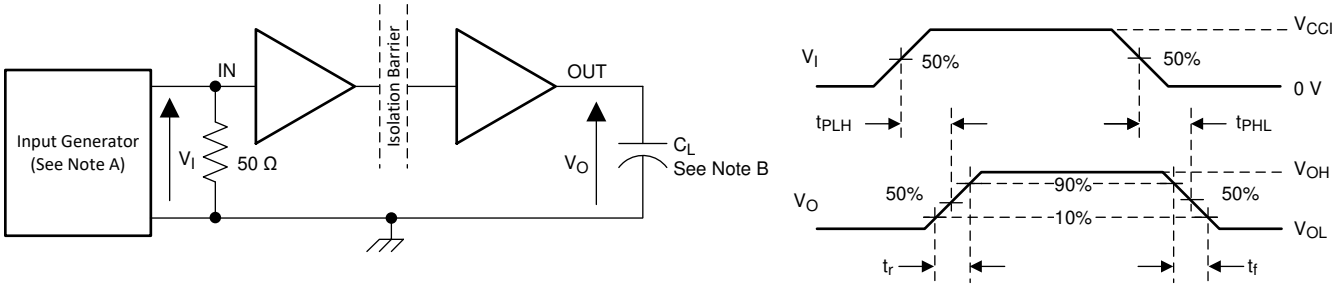
参数		测试条件	最小值	典型值	最大值	单位
t_{PLH}、t_{PHL}	传播延迟时间	请参阅开关特性测试电路和电压波形	6	8.75	16.5	ns
PWD	脉宽失真(1) $\lvert t_{PHL} - t_{PLH} \rvert$	请参阅开关特性测试电路和电压波形		0.36	3	ns
$t_{sk(o)}$	通道间输出偏斜时间(2)	同向通道			1.8	ns
$t_{sk(pp)}$	器件间偏斜时间(3)				3.2	ns
t_r	输出信号上升时间	请参阅开关特性测试电路和电压波形			5	ns
t_f	输出信号下降时间				5	ns
t_{DO}	输入功率损耗的默认输出延时时间	从 V_{DDL} 以 10mV/ns 降至低于 1.9V 时开始测量。请参阅开关特性测试电路和电压波形			0.1	µs
t_{ie}	时间间隔误差	100Mbps 时的 PRBS 数据为 2^{16} – 1；		0.7		ns

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

Copyright © 2025 Texas Instruments Incorporated

6 参数测量信息

在下面的图中，V_{CCI} 和 V_{CCO} 分别指电源 V_{DD} 和 V_{ISO}。

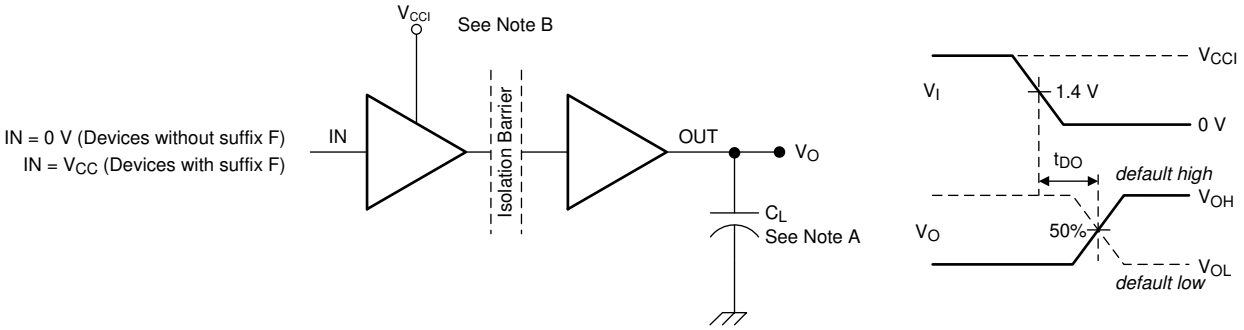


Copyright © 2016, Texas Instruments Incorporated

A. C_L = 15pF，输入脉冲由具有以下特性的发生器提供：PRR ≤ 50kHz，50% 占空比，t_r ≤ 3ns，t_f ≤ 3ns，Z_O = 50 Ω。输入端需要 50 Ω 电阻器来端接输入发生器信号。实际应用中并不需要 50 Ω 电阻器。

B. B. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

图 6-1. 开关特性测试电路和电压波形



备注

A. C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

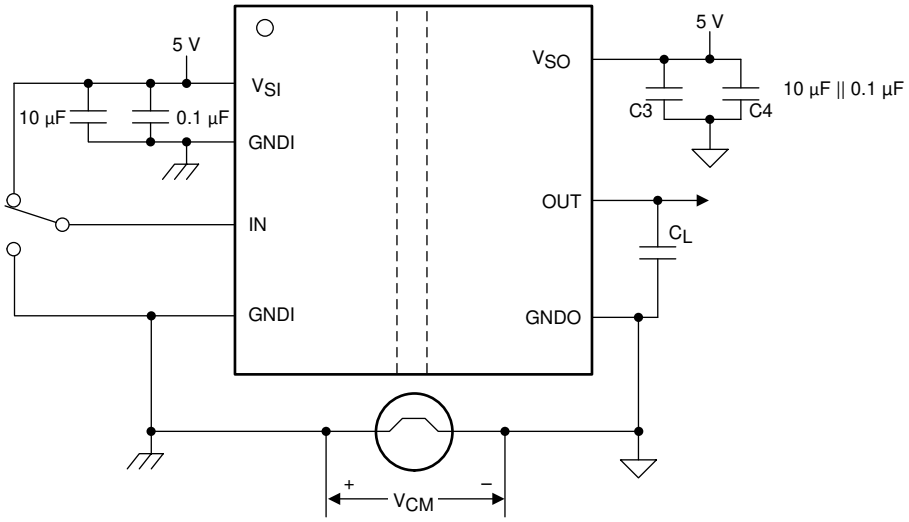
备注

B. 电源电压斜升速率 = 10mV/ns。

图 6-2. 默认输出延时时间测试电路和电压波形

ADVANCE INFORMATION

ADVANCE INFORMATION



备注

C_L = 15pF 并包含 ±20% 范围内的仪表和设备电容。

备注

通过/失败标准：输出必须保持稳定。

图 6-3. 共模瞬态抗扰度测试电路

Copyright © 2025 Texas Instruments Incorporated

7 详细说明

7.1 概述

ISOW644x 系列器件具有低噪声、低辐射隔离式直流/直流转换器和四个高速隔离式数据通道。节 7.2 展示了 ISOW644x 器件的功能方框图。

7.1.1 电源隔离

集成隔离式直流/直流转换器采用先进的电路和片上布局技术，可减少辐射发射，实现高达 43.5% 的典型效率。集成式变压器采用薄膜聚合物作为绝缘栅。可以使用 V_{SEL} 引脚将电源转换器的输出电压控制为 3.3V 或 5V。输出电压 V_{ISO} 会被监控，而反馈信息会传输至初级侧。随即会相应地调整初级侧开关级的占空比。电源转换器的快速反馈控制环路可在负载瞬变过程中提供低过冲和下冲。V_{DD} 电源 V_{DD} 和 V_{DDL} 电源集成了带迟滞功能的欠压闭锁 (UVLO) 功能，可在有噪声的条件下保持稳定的失效防护系统性能。集成的软启动机制验证浪涌电流受控，并避免上电期间输出端出现任何过冲。

7.1.2 信号隔离

集成的信号隔离通道采用开关键控 (OOK) 调制方案，以跨越基于二氧化硅的隔离栅传输数字数据。发送器通过跨隔离栅发送高频载波来表示一种状态，通过不发送信号来表示另一种状态。接收器在信号调节完成后对信号进行解调并通过缓冲器级产生输出。信号隔离通道采用了先进的电路技术，可最大限度地提高 CMTI 性能，并最大限度地减少高频载波和 IO 缓冲器开关产生的辐射。为了使电源转换器的任何噪声耦合远离信号路径，电源转换器的 1 侧电源 (V_{DD})和 信号路径 (V_{DDL}) 保持分开。更多详细信息，请参阅布局指南部分。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

7.2 功能方框图

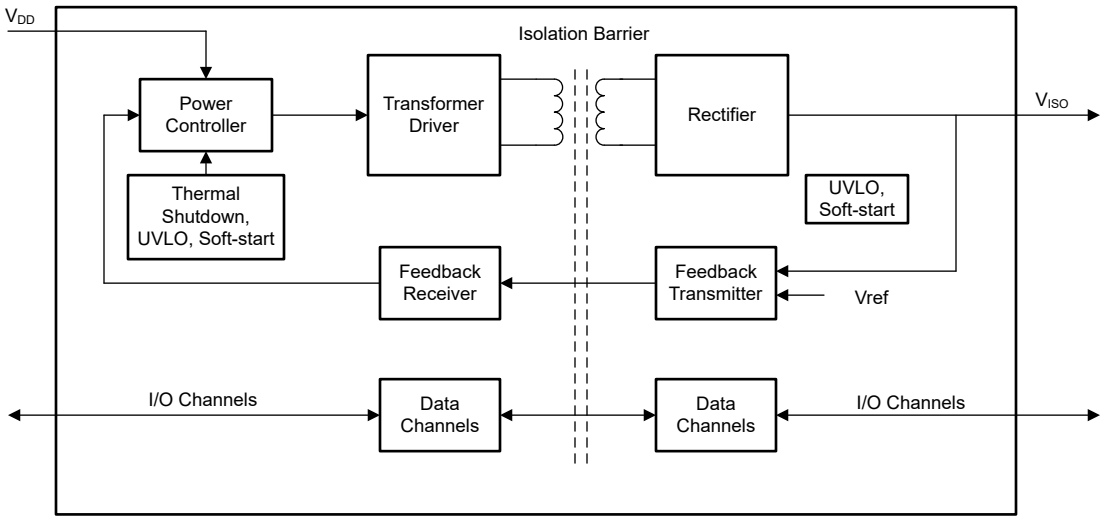


图 7-1. ISOW644x 方框图

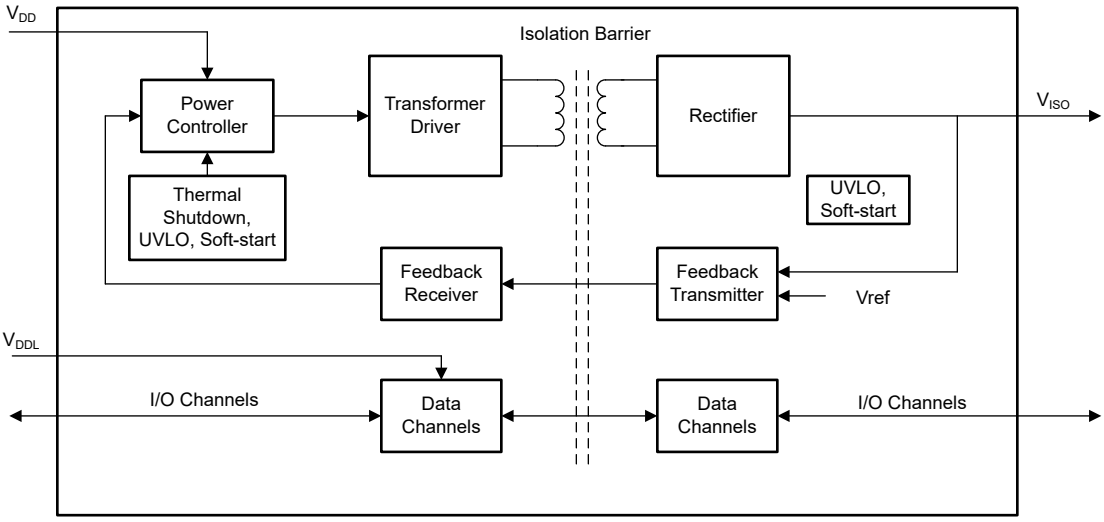


图 7-2. ISOW644xV 方框图

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

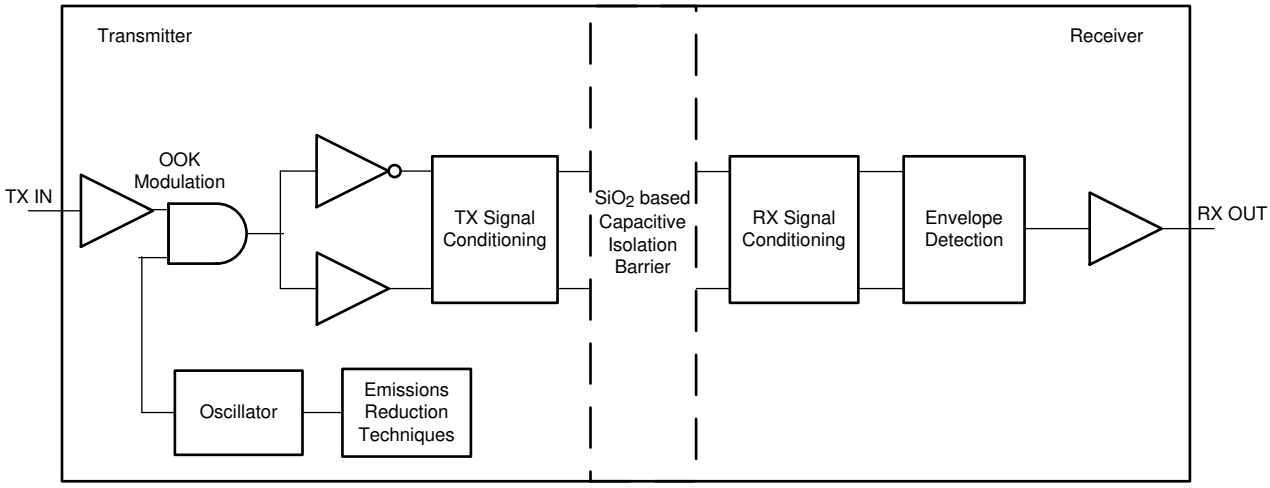


图 7-3. 数据通道的概念方框图

图 7-4 展示了 OOK 方案工作原理的概念细节。

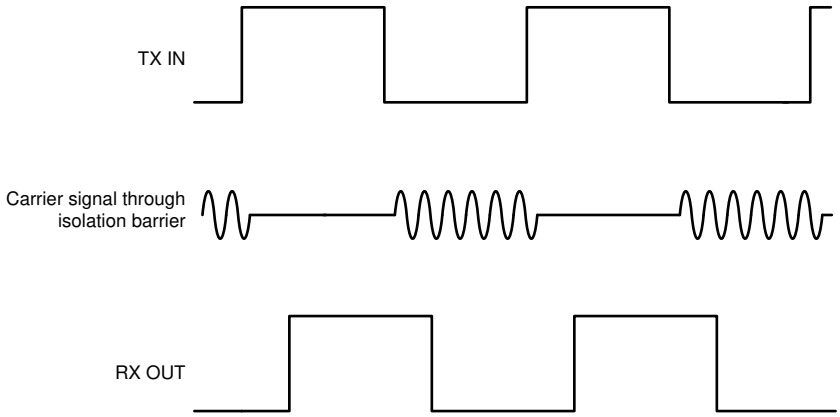


图 7-4. 基于开关键控 (OOK) 的调制方案

7.3 特性说明

下表概述了器件的特性。

表 7-1. ISOW644xV 器件特性

器件型号 [1]	通道方向	最大数据速率	默认输出状态	隔离额定值 [2]
ISOW6441V	3 个正向，1 个反向	150Mbps	高	$5kV_{RMS}/7071V_{PK}$
ISOW6442V	2 个正向，2 个反向		高	

1. F 后缀是可订购器件型号的一部分。请参阅 *节 11* 部分，以了解完整的可订购器件型号。
2. 详细的隔离额定值，请参阅 节 5.7 表。

7.3.1 电磁兼容性 (EMC) 注意事项

ISOW644x 器件采用内部振荡器降低辐射方案和先进的内部布局方案，从而最大限度地减小系统级辐射发射。

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4x 和 CISPR 32 等国际标准对这些电磁干扰进行了规定。尽管系统级性能与可靠性在很大程度上取决于应

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

用电路板的设计和布局，但为了实现整体系统的稳健性， ISOW644x 器件在芯片级设计方面进行了诸多改进。其中的一些改进包括：

- 输入和输出信号引脚以及芯片间接合焊盘具有可靠的 ESD 保护单元。
- ESD 单元与电源和接地引脚之间采用低电阻连接。
- 高压隔离电容器具有增强性能，能够更好地耐受 ESD、EFT 和浪涌事件。
- 片上去耦电容器更大，可通过低阻抗路径旁路不良的高能信号。
- PMOS 和 NMOS 器件通过防护环互相隔离，从而避免触发寄生 SCR。
- 通过提供纯差分内部运行，减少隔离栅上的共模电流。
- 电源路径和信号路径分开，以最大限度地减少内部高频耦合，并允许使用铁氧体磁珠的外部滤波旋钮，从而进一步减少辐射
- 将电源转换器开关频率降低至 25MHz，从而降低发射频谱中高频分量的强度

7.3.2 上电和断电行为

ISOW644x 器件在 V_{DD} 和 V_{DDL} 电源上具有内置的 UVLO 并且存在正向和负向阈值及迟滞。电源转换器电源 (V_{DD}) 需要高于 UVLO 才能使电源转换器正常工作。逻辑电源 (V_{DDL}) 需要高于 UVLO 才能使信号路径正常工作。

当 V_{DD} 电压在上电期间超过正向 UVLO 阈值时，直流/直流转换器会进行初始化，同时电源转换器占空比会以受控的方式增加。此软启动方案会限制从 V_{DD} 电源获取的初级峰值电流，并以受控方式为 V_{ISO} 输出充电，从而避免出现过冲。隔离式数据通道的输出会处于不确定状态，直到 V_{DD} 电压超过正向 UVLO 阈值。当次级侧 V_{ISO} 引脚上的电压超过 UVLO 正向阈值时，反馈数据通道开始向初级控制器提供反馈。调节环路会接管，而隔离式数据通道会进入相应输入通道定义的正常状态或默认状态。设计中必须考虑留出足够的时间裕度 (通常为 10ms 并使用 10µF 负载电容) ，以便在系统功能考虑有效的数据通道前完成此上电序列。

当 V_{DD} 电源丢失时，初级侧直流/直流转换器会在达到 UVLO 阈值下限时关断。然后，V_{ISO} 电容器会根据外部负载情况进行放电。V_{ISO} 一侧的隔离式数据输出会短暂返回默认状态，这时 V_{ISO} 会放电至零。

7.3.3 保护特性

ISOW644x 器件具有多种保护功能，形成稳健的系统级设计。

- 器件具有输出过载和短路保护功能。当电源转换器无法提供过载情况下所需的电流时，输出电压开始下降。当 V_{ISO} 对地短路时，转换器的占空比会受到限制，这有助于避免造成任何损坏。
- 器件还集成了热保护功能，有助于防止在隔离式输出出现过载和短路情况时损坏器件。在这些情况下，器件温度开始升高。当温度超过 165°C 时，热关断激活，而初级控制器关断，从而切断提供给 V_{ISO} 负载的能源，使器件降温。当结温降至 150°C 以下时，器件开始正常工作。如果过载或输出短路情况依然存在，此保护周期会重复。设计时必须小心谨慎，尽量避免器件结温达到这么高的值。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

7.4 器件功能模式

表 7-2 列出了这些器件的电源配置。

表 7-2. 电源配置功能表

V_{DD}	VSEL	V_{ISO}
5V	高电平（短接至 V_{ISO}）	5V
5V	低电平（短接至 GND2）	3.3V
3.3V	低电平（短接至 GND2）	3.3V
3.3V	高电平（短接至 V_{ISO}）	不支持

表 7-3. 器件功能模式

输入电源 (V_{DD})	输入 (INx)	输出 (OUTx)	注释
PU	H	H	输出通道假定输入的逻辑状态
	L	L	
	开路	默认值	默认模式(1)当 INx 断开时，相应的输出通道会根据所选版本的默认输出模式来假定逻辑
PD	X	不确定	

(1) 在默认情况下，ISOW644x 输出高电平，而带有 F 后缀的 ISOW644x 输出低电平。

表 7-4 列出了这些器件的通道隔离器功能模式。

表 7-4. 隔离通道功能表

通道输入电源 (V_{CCI}) (1)	通道输出电源 (V_{CCO}) (1)	输入 (INx)	输出 (OUTx)	注释
PU	PU	H	H	正常运行：通道输出假定输入的逻辑状态。
		L	L	
		开路	默认值	默认模式(2): INx 断开时，相应通道输出进入默认逻辑状态。
		X	Z 和默认值	输出使能值较低会导致同一侧的输出为高阻抗，而另一侧的输出为失效防护默认状态。
PD	PU	X	默认值	默认模式(2): V_{CCI} 未上电时，通道输出根据所选默认选项假定逻辑状态。V_{CCI} 从未上电转换为上电时，通道输出假定输入的逻辑状态。V_{CCI} 从上电转换为未上电时，通道输出假定所选默认状态。

(1) V_{CCI} = 输入侧 V_{DD} V_{DDL} 或 V_{ISO}；V_{CCO} = 输出侧 V_{DD} V_{DDL} or V_{ISO}；PU = 上电（V_{DD} > 2.86V，V_{DDL} > 2.25V，V_{ISO}> 3V）；PD = 断电（V_{DD}<2.44V，V_{DDL} < 1.6V，V_{ISO} < 3V）；X = 不相关；H = 高电平；L = 低电平。
(2) 在默认情况下，ISOW644x 器件输出高电平，而带有 F 后缀的器件输出低电平。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

7.4.1 器件 I/O 原理图

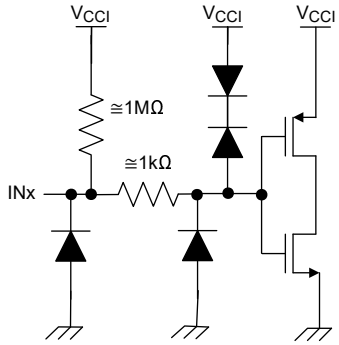


图 7-5. 输入 (INx) 默认高电平（不带 F 后缀的器件）原理图

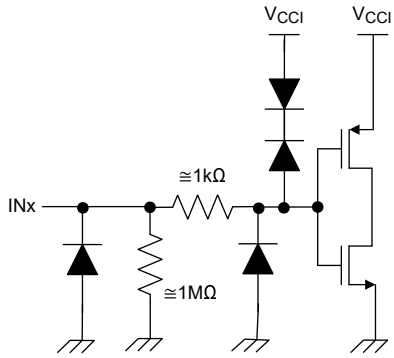


图 7-6. 输入 (INx) 默认低电平（带 F 后缀的器件）原理图

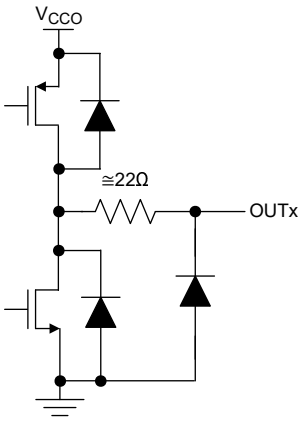


图 7-7. 输出 (OUTx) 原理图

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

8 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

8.1 应用信息

该器件是一款具有集成式直流/直流转换器的高性能四通道数字隔离器。数字隔离器通常需要两个相互隔离的电源来为器件的两侧供电。该器件具有集成式直流/直流转换器，因此隔离式电源会在器件内部生成，可用于为器件的隔离侧和隔离侧的外设供电，从而节省布板空间。该器件采用单端 CMOS 逻辑开关技术。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都放在数据控制器（即微控制器、UART 或 SPI）和数据转换器或数据线收发器之间。

该器件专为布板空间有限但又希望具有高集成度的应用而设计。该器件还设计用于为满足所需隔离规范而采用体积庞大且价格昂贵的电源变压器的超高电压应用。

8.2 典型应用

下表显示了 SPI 隔离的典型原理图。

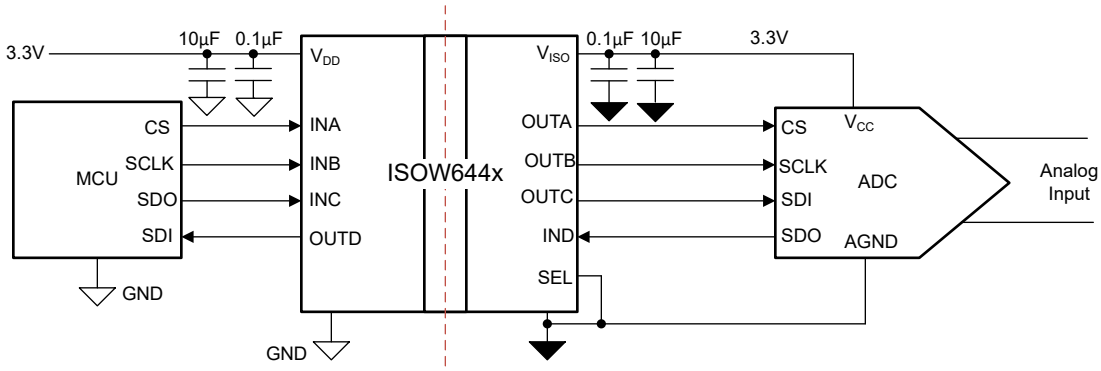


图 8-1. 采用 ISOW6441 的 ADC 感测应用的隔离式电源与 SPI

ADVANCE INFORMATION

8.2.1 设计要求

若要使用此器件进行设计，请使用表 8-1 中列出的参数。

表 8-1. 设计参数

参数	值
V_{DD} 输入电压	3V 至 5.5V
V_{DDL} 输入电压	2.25V 至 5.5V
V_{DD} 解耦电容器	10μF + 1μF + 0.01μF + 可选附加电容
V_{DDL} 解耦电容器	0.1μF + 可选附加电容
V_{ISO} 解耦电容器	10μF + 1μF + 0.01μF + 可选附加电容

流过 ISOW6441 器件 V_{DD} 和 V_{ISO} 电源的电流很大，因此通常去耦电容器越大，器件的噪声和纹波性能就越出色。尽管 10μF 的电容器就足够了，但强烈建议在 V_{ISO} 和 V_{DD} 引脚与相应接地端之间使用更大的去耦电容器（例如 47μF），以实现最佳性能。

8.2.2 详细设计过程

这些器件需要采用特定方式放置外部旁路电容器和铁氧体磁珠才能实现高性能运行。这些低 ESR 陶瓷旁路电容器必须尽可能靠近焊盘放置。

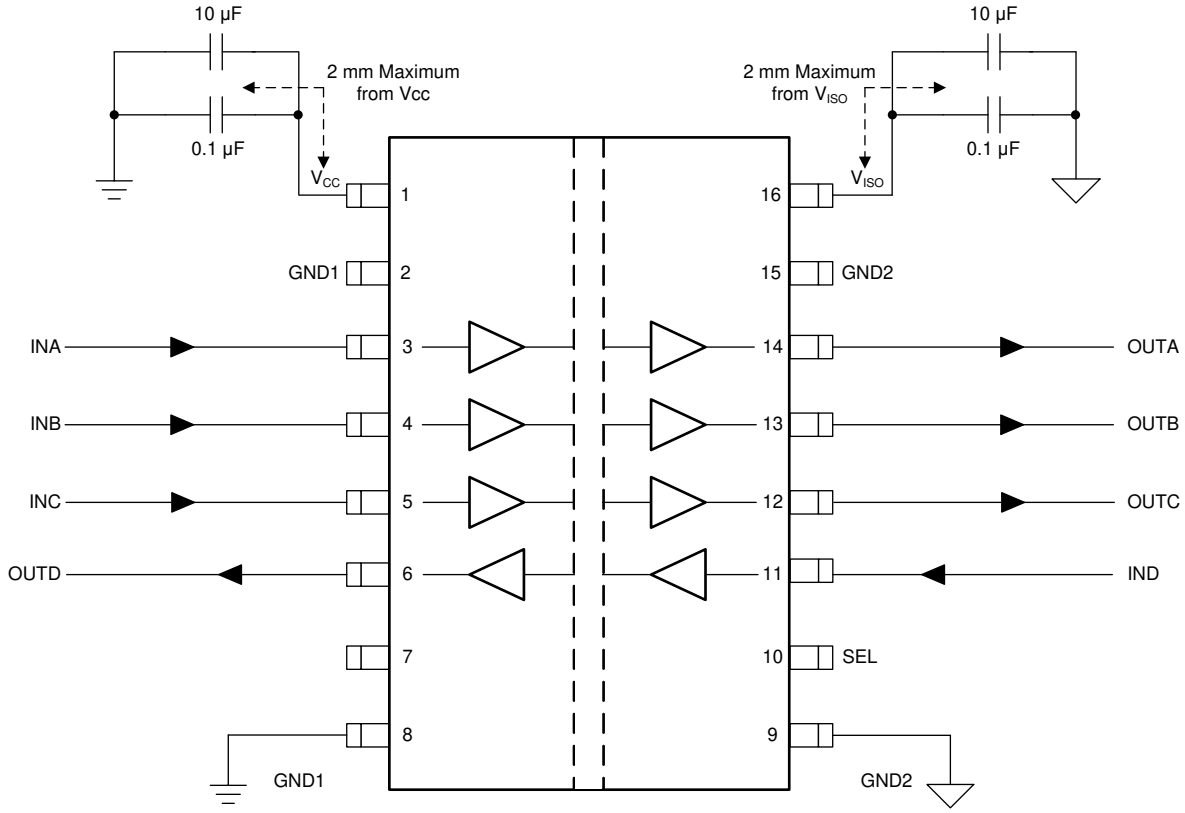


图 8-2. 典型 ISOW6441 电路组装

8.3 电源相关建议

为了有助于确保在各种数据速率和电源电压条件下可靠运行，必须尽可能靠近电源引脚放置足够的去耦电容器。

Copyright © 2025 Texas Instruments Incorporated

输入电源（V_{DDL} 和 V_{DD}）必须具有适当的电流额定值，以便使用最终应用所需的最大数据速率支持输出负载和开关。如需更多信息，请参阅节 8.2 部分。

对于 110mA 的输出负载电流，输入电流限制大于 600mA；对于较低的输出负载电流，输入电流限制可以成比例地降低。

8.4 布局

8.4.1 布局指南

低成本的双层 PCB 足以实现良好的 EMC 性能：

- 在顶层布置高速走线可避免使用过孔（及其引入的电感），并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心接地层，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 靠近接地层放置电源层会额外产生大约 100pF/in^2 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。
- 为了获得最佳 EMC 性能，2 GND 1 引脚必须短接至 GND 1 平面，类似地 2 GND 2 引脚必须短接至 GND 2 平面。

如果需要额外的电源电压层或信号层，请在堆叠中添加另一个电源层或接地层系统，以使这些层保持对称。这样可使栈保持机械稳定并防止其翘曲。此外，每个电源系统的电源和接地层可以放置得更靠近彼此，从而显著增大高频旁路电容。

该器件没有散热焊盘来散热，因此会通过相应的 GND 引脚进行散热。验证两个 GND 引脚上都存在足够的覆铜，以防器件的内部结温上升到不可接受的水平。

下面的布局示例显示了器件旁路电容器的推荐放置和布线。为满足应用 EMC 要求，必须遵循以下指南：

- 100nF 高频旁路电容器必须靠近 V_{DD} 和 V_{ISO} 引脚放置，距离器件引脚的距离小于 1mm。这对于优化辐射发射性能至关重要。验证这些电容器尺寸为 0402，以使电容器产生最少的电感 (ESL)。
- 在电源转换器输入端 (V_{DD}) 必须放置至少为 10 μ F 的大容量电容器
- V_{DD} 和 GND1 上的布线必须对称，直到连接旁路电容器。
- 对于低辐射发射设计，强烈建议尽可能遵循 EVM 的布局指南。

8.4.1.1 PCB 材料

对于运行速度低于 150Mbps（或上升和下降时间大于 1ns）且布线长度达 10 英寸的数字电路板，请使用标准 FR-4 UL94V-0 印刷电路板。该 PCB 在高频下具有较低的电介质损耗、较低的吸湿性、较高的强度和刚度以及自熄性可燃性特征，因而优于较便宜的替代产品。

ADVANCE INFORMATION

8.4.2 布局示例

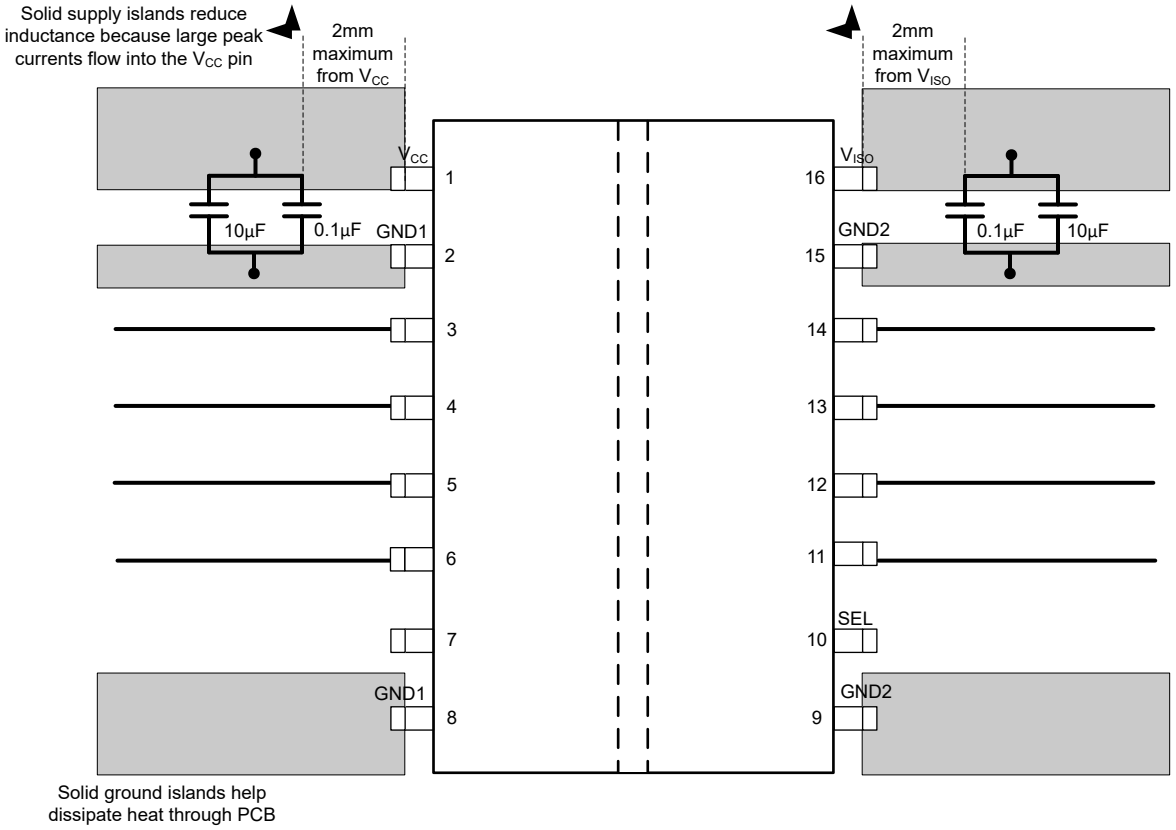


图 8-3. 布局示例

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

9 器件和文档支持

9.1 器件支持

9.1.1 开发支持

有关开发支持的信息，请参阅：

- 具有集成信号和电源的隔离式 RS-485 参考设计
- 具有集成信号和电源的隔离式 RS-232 参考设计

9.2 文档支持

9.2.1 相关文档

请参阅以下相关文档：

- 德州仪器 (TI)，*数字隔离器设计指南* 应用手册
- 德州仪器 (TI)，*隔离相关术语* 应用手册

9.3 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

9.4 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

9.5 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

9.6 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

9.7 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

日期	修订版本	注释
November 2025	*	初始发行版

ADVANCE INFORMATION

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

封装选项附录

封装信息

可订购器件型号	状态 (1)	材料类型 (2)	封装 | 引脚	包装数量 | 包装	RoHS (3)	引脚镀层/焊球材料 (4)	MSL 等级/回流焊峰值温度 (5)	工作温度 (°C)	器件标识 (6)
XISOW6441DWER	预生产		SOIC (DWE) | 16	2000	绿色环保（RoHS，无锑/溴）	CU NIPDAU	Level-3-260C-168 HR	-40 至 125	XISOW6441
XISOW6442DWER	预生产		SOIC (DWE) | 16	2000	绿色环保（RoHS，无锑/溴）	CU NIPDAU	Level-3-260C-168 HR	-40 至 125	XISOW6442

(1) **状态：**有关状态的详细信息，请参阅我们的 产品生命周期。
(2) **材料类型：**指定时，预量产器件是原型/试验器件，尚未获批或发布以进行全面生产。测试和最终工艺（包括但不限于质量保证、可靠性测试以及/或工艺鉴定）可能尚未完成，并且本器件可能会进一步更改，也可能中断研发。即使可供订购，所购器件仍将可能在结算时被取消，并且所购器件仅可用于早期内部评估。这些器件一经售出，概不提供任何保修。
(3) **RoHS 值：**是、否、RoHS 豁免。有关更多信息和值定义，请参阅“ TI RoHS 声明 ”。
(4) **引脚镀层/焊球材料：**器件可能有多种材料镀层选项。各镀层选项用垂直线隔开。如果铅镀层/焊球值超出最大列宽，则会折为两行。
(5) **MSL 等级/回流焊峰值温度：**湿敏等级等级和峰值焊接（回流焊）温度。如果器件具有多个湿敏等级，则仅显示符合 JEDEC 标准的最低等级。有关将器件安装到印刷电路板上时采用的实际回流焊温度，请参阅装运标签。
(6) **器件标识：**器件上可能还有与徽标、批次跟踪代码信息或环境分类相关的其他标识。
如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。

重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

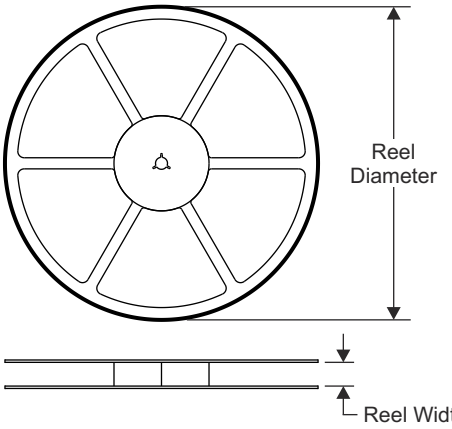
在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

ADVANCE INFORMATION

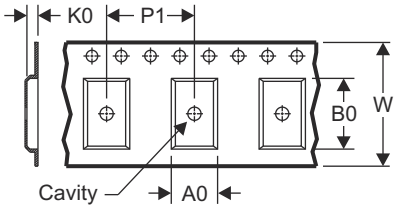
Copyright © 2025 Texas Instruments Incorporated

11.1 卷带包装信息

REEL DIMENSIONS

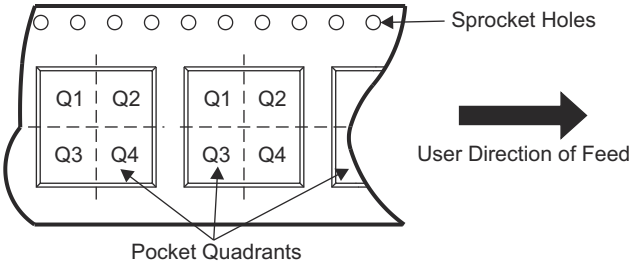


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

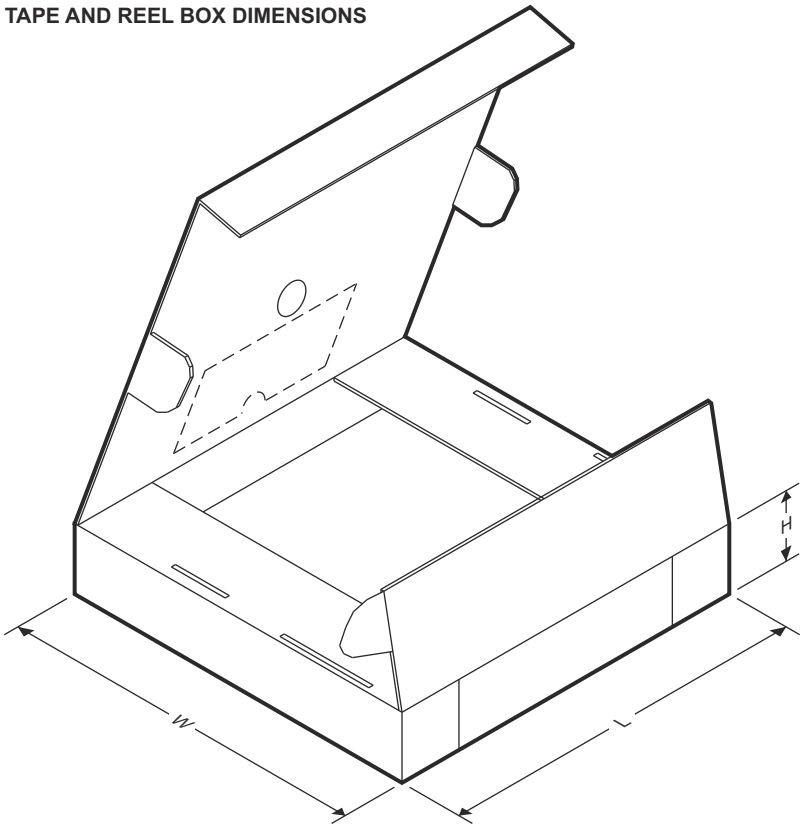


器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1象限
XISOW6441DWER	SOIC	DWE	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1
XISOW6442DWER	SOIC	DWE	16	2000	330.0	16.4	10.75	10.7	2.7	12.0	16.0	Q1

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

TAPE AND REEL BOX DIMENSIONS

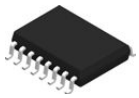


器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
XISOW6441DWER	SOIC	DWE	16	2000	350.0	350.0	43.0
XISOW6442DWER	SOIC	DWE	16	2000	350.0	350.0	43.0

ADVANCE INFORMATION

Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

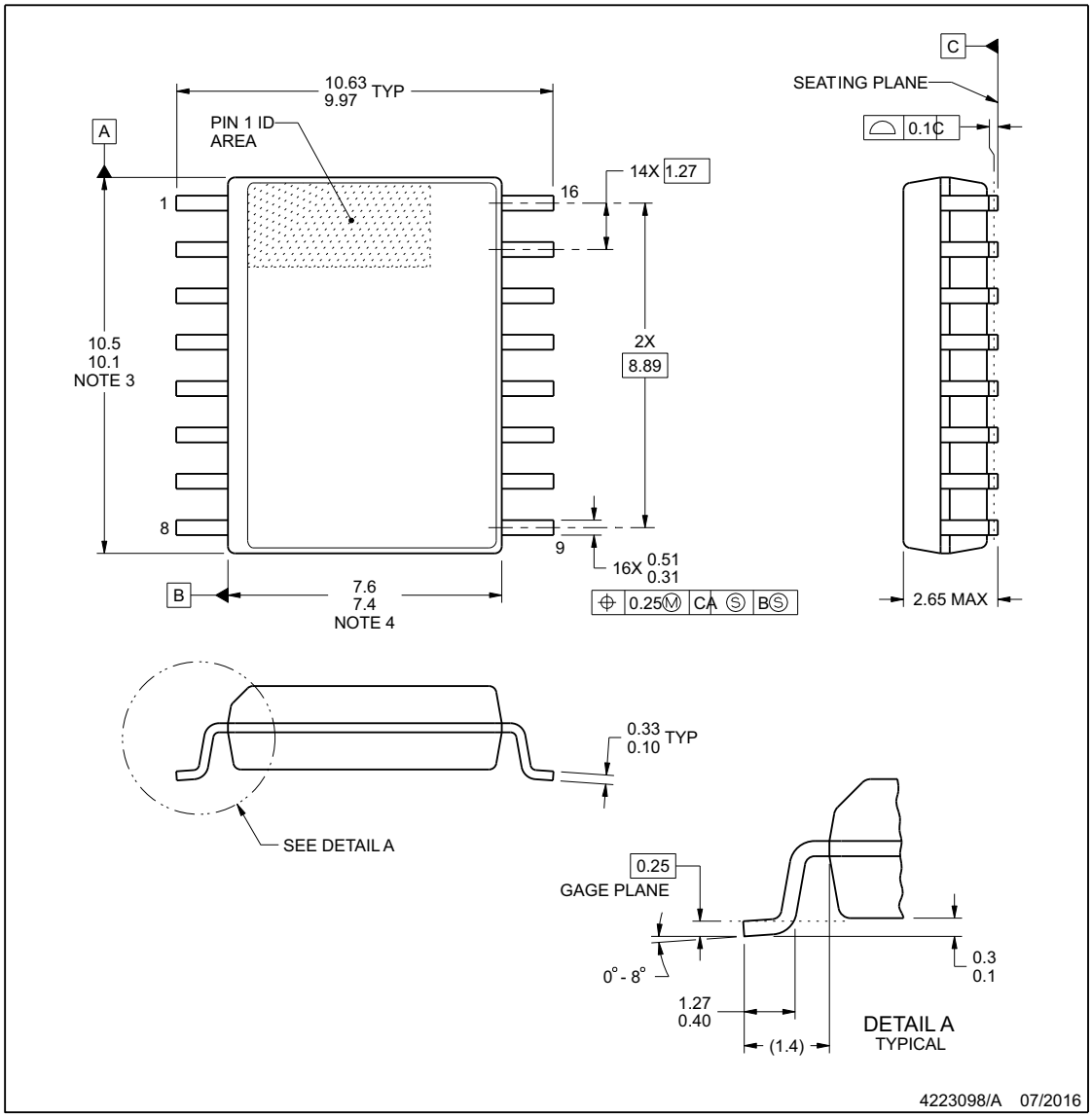


PACKAGE OUTLINE

DWE0016A

SOIC - 2.65 mm max height

SOIC



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.

TEXAS INSTRUMENTS
www.ti.com

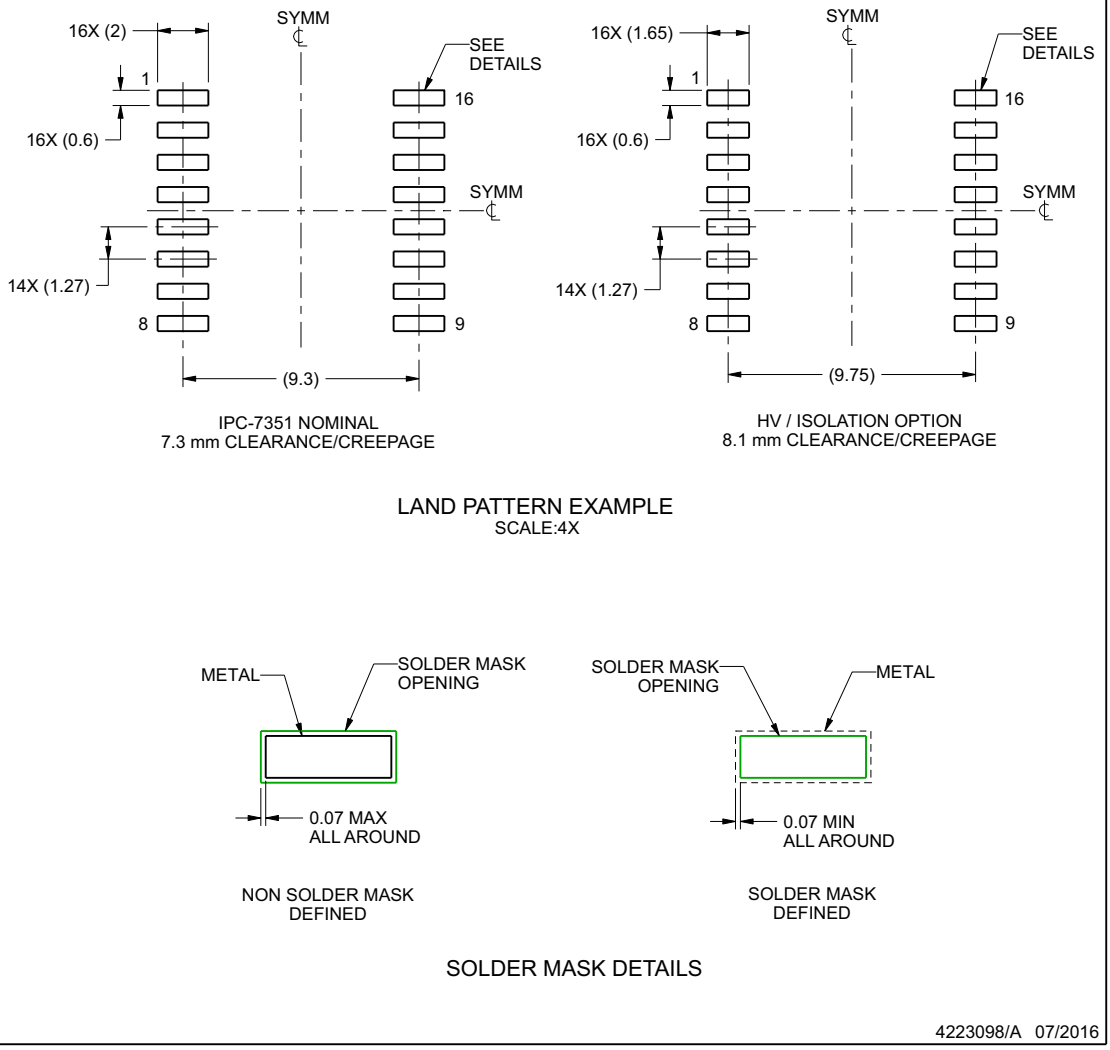
Copyright © 2025 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

DWE0016A

SOIC - 2.65 mm max height

SOIC



NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

ADVANCE INFORMATION

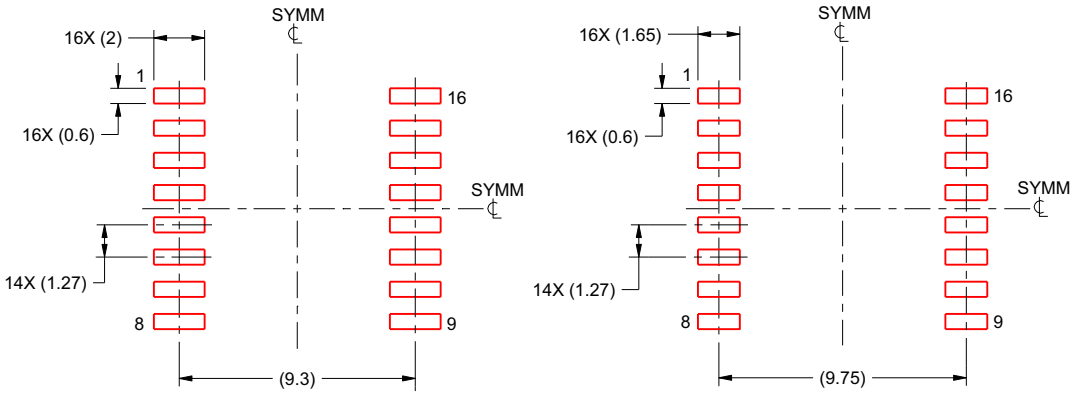
Copyright © 2025 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

DWE0016A — SOIC - 2.65 mm max height

SOIC



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4223098/A 07/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
XISOW6441DWER	Active	Preproduction	SOIC (DWE) | 16	2000 | LARGE T&R	-	Call TI	Call TI	-55 to 125	
XISOW6442DWER	Active	Preproduction	SOIC (DWE) | 16	2000 | LARGE T&R	-	Call TI	Call TI	-55 to 125	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

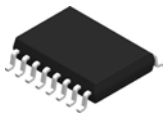
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

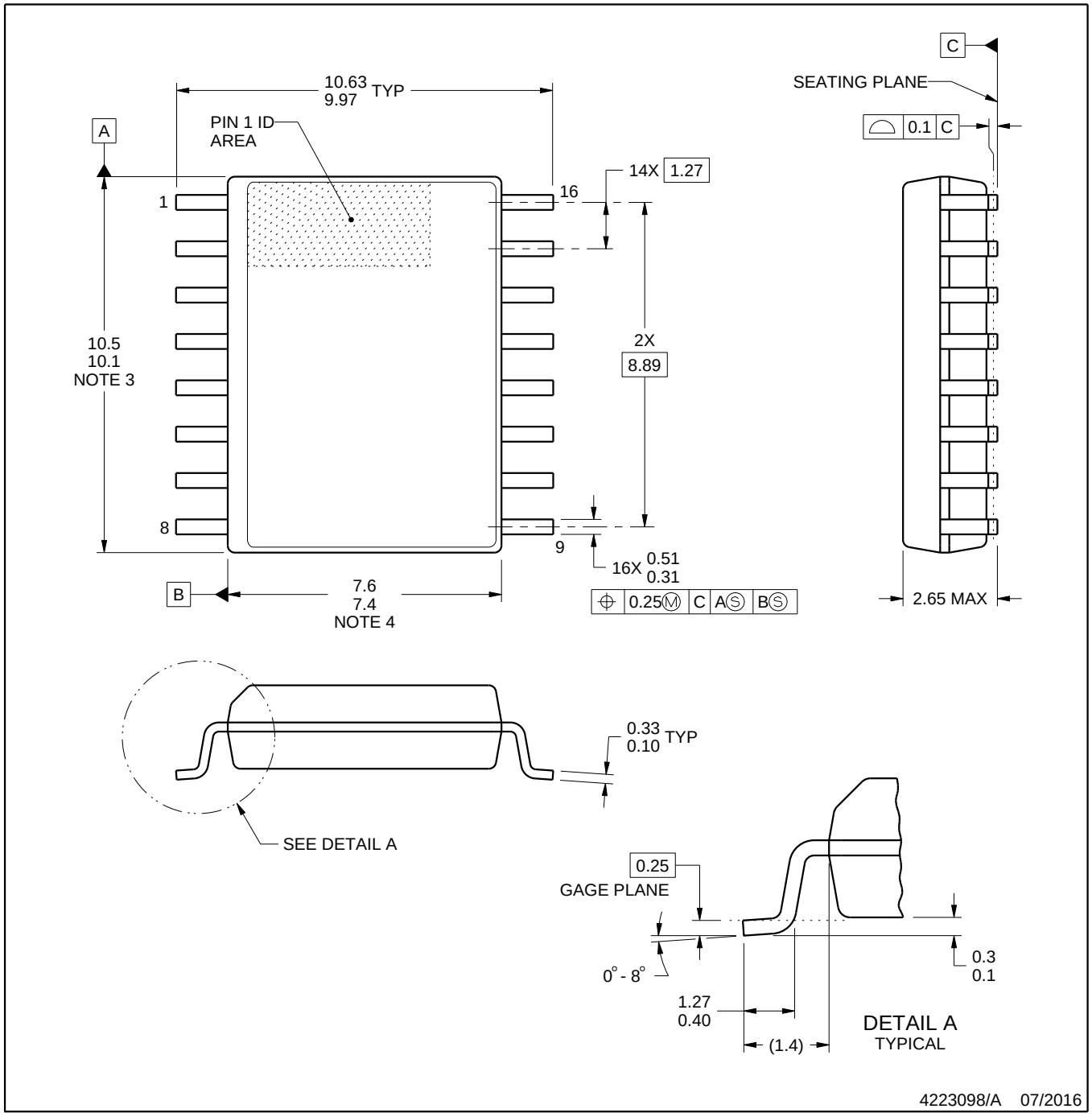


PACKAGE OUTLINE

DWE0016A

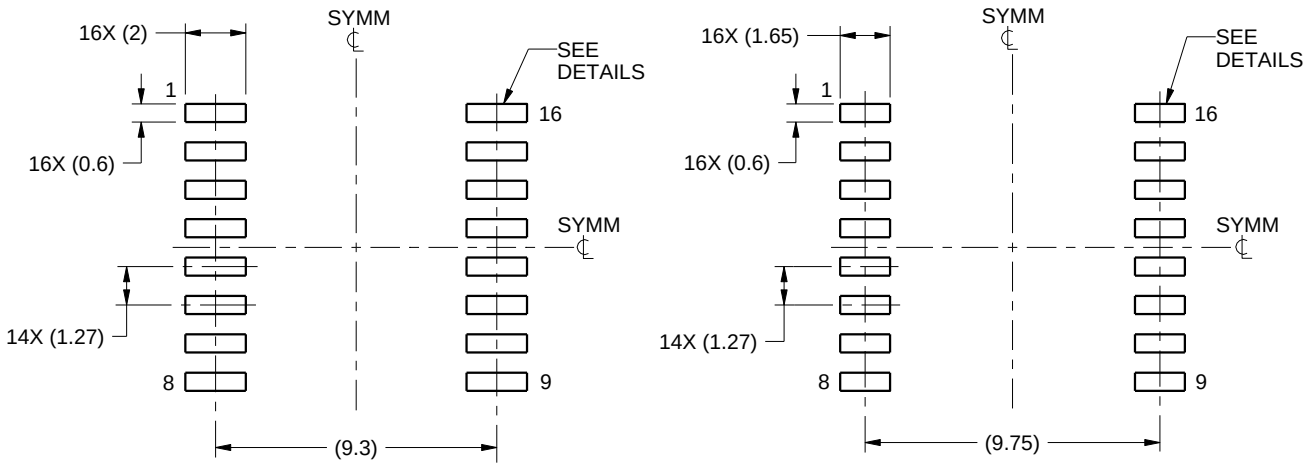
SOIC - 2.65 mm max height

SOIC



NOTES:

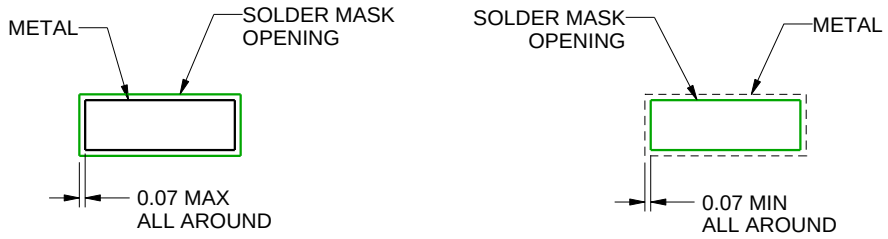
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm, per side.
5. Reference JEDEC registration MS-013.



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

LAND PATTERN EXAMPLE
SCALE:4X



NON SOLDER MASK DEFINED

SOLDER MASK DEFINED

SOLDER MASK DETAILS

4223098/A 07/2016

NOTES: (continued)

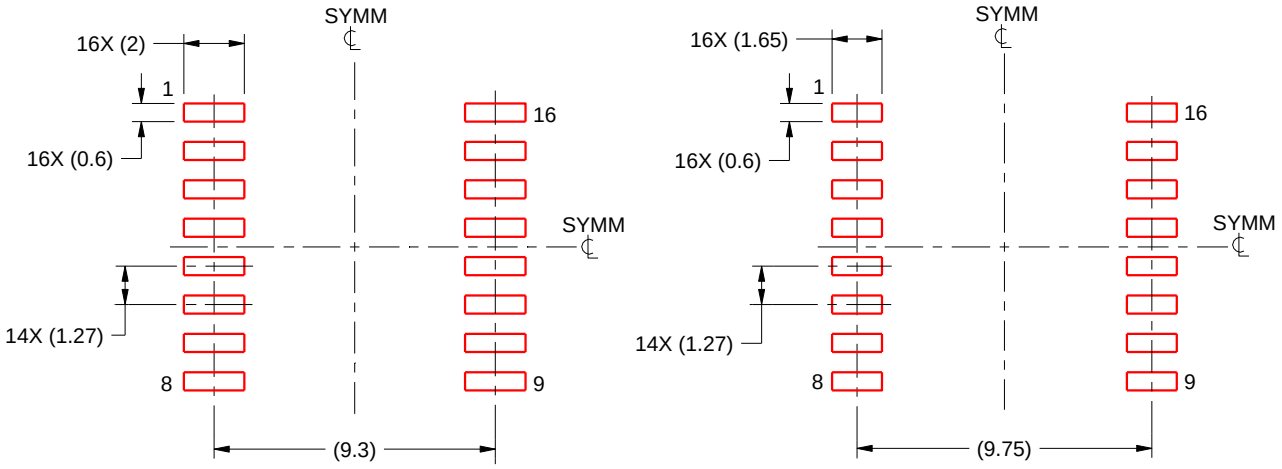
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DWE0016A

SOIC - 2.65 mm max height

SOIC



IPC-7351 NOMINAL
7.3 mm CLEARANCE/CREEPAGE

HV / ISOLATION OPTION
8.1 mm CLEARANCE/CREEPAGE

SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:4X

4223098/A 07/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月