# ISO654x 通用四通道功能隔离器

## 1 特性

- 数据速率高达 50Mbps
- 稳健可靠的 $SiO_2$ 隔离栅
- 功能隔离 (DBQ-16)：
  - $400V_{RMS}$ 、$566V_{DC}$ 工作电压
  - $707V_{RMS}$ 、$1000V_{DC}$ 瞬态电压 (60s)
- 宽温度范围：-40°C 至 125°C
- 150kV/μs（典型值） CMTI
- 电源电压范围：1.71V 至 5.5V
- 默认输出*高电平*（ISO654x）和*低电平*（ISO654xF）选项
- 在 3.3V、1Mbps 时，每通道的电流典型值为 1.5mA (ISO6540)
- 低传播延迟：3.3V 时为 11ns（典型值）
- 优异的电磁兼容性 (EMC)
  - 系统级 ESD、EFT 和浪涌抗扰性
  - 低辐射
- SSOP (DBQ-16) 封装

## 2 应用

- 电源
- 电网、电表
- 电机驱动器
- 工厂自动化
- 楼宇自动化
- 照明
- 电器

## 3 说明

ISO654x 器件是通用型功能隔离器，适用于需要与非安全应用隔离的成本敏感、空间受限型应用。隔离栅支持 $400V_{RMS}$ /$566V_{DC}$ 的工作电压和 $707V_{RMS}$ / $1000V_{DC}$ 的瞬态过电压。

ISO654x 器件提供高 EMC 性能，同时隔离 CMOS 或 LVCMOS 数字 I/O。 ISO654x 使用 $SiO_2$ 作为隔离栅。每条隔离通道的逻辑输入和输出缓冲器均由绝缘栅相隔离。这些器件配有使能引脚，可用于将相应的输出置于高阻抗状态。

ISO6540 和 ISO6540F 器件的所有通道均为正向。ISO6541 和 ISO6541F 器件有一个反向通道。ISO6542 和 ISO6542F 器件有两个反向通道。

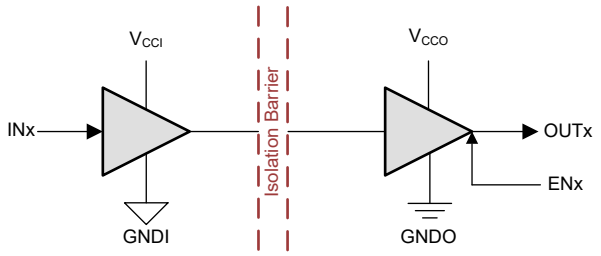
如果输入功率或信号出现损失，不带后缀 F 的器件默认输出*高电平*，带后缀 F 的器件默认输出*低电平*。有关更多详细信息，请参阅 *节 7.4* 。

这些器件有助于防止 GPIO 或 SPI、UART、RS-485、RS-232 和 CAN 等数据总线上的噪声电流损坏敏感电路。得益于芯片设计和布局布线技术，器件的电磁兼容性得到了显著增强，可缓解系统级设计问题。

**封装信息**

| 器件型号(1) | 封装 | 封装尺寸(2) |
|---|---|---|
| ISO6540 、 ISO6540F<br>ISO6541 、 ISO6541F<br>ISO6542 、 ISO6542F | SSOP (DBQ-16) | 6mm × 4.9mm |

(1) 有关更多信息，请参阅 节 11。
(2) 封装尺寸（长 × 宽）为标称值，并包括引脚（如适用）。




$V_{CCI}$ = 输入电源，$V_{CCO}$ = 输出电源
GNDI = 输入地，GNDO = 输出接

**简化版原理图**

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

# 内容

**1 特性**.....1
**2 应用**.....1
**3 说明**.....1
**4 引脚配置和功能**.....3
**5 规格**.....5
5.1 绝对最大额定值.....5
5.2 ESD 等级.....5
5.3 建议运行条件.....6
5.4 热性能信息.....7
5.5 封装特性.....8
5.6 电气特性 - 5V 电源.....9
5.7 电源电流特性 - 5V 电源.....10
5.8 电气特性 - 3.3V 电源.....11
5.9 电源电流特性 - 3.3V 电源.....12
5.10 电气特性 - 2.5V 电源.....13
5.11 电源电流特性 - 2.5V 电源.....14
5.12 电气特征 - 1.8V 电源.....15
5.13 电源电流特征 - 1.8V 电源.....16
5.14 开关特性 - 5V 电源.....17
5.15 开关特性 - 3.3V 电源.....18
5.16 开关特性 - 2.5V 电源.....19
5.17 开关特征 - 1.8V 电源.....20
5.18 典型特性.....21
**6 参数测量信息**.....23
**7 详细说明**.....24
7.1 概述.....24
7.2 功能方框图.....24
7.3 特性说明.....25
7.4 器件功能模式.....25
7.5 器件 I/O 原理图.....26
**8 应用和实施**.....27
8.1 应用信息.....27
8.2 典型应用.....27
8.3 电源相关建议.....30
8.4 布局.....30
**9 器件和文档支持**.....32
9.1 文档支持.....32
9.2 接收文档更新通知.....32
9.3 支持资源.....32
9.4 商标.....32
9.5 静电放电警告.....32
9.6 术语表.....32
**10 修订历史记录**.....32
**11 机械、封装和可订购信息**.....32


Copyright © 2025 Texas Instruments Incorporated

# 4 引脚配置和功能

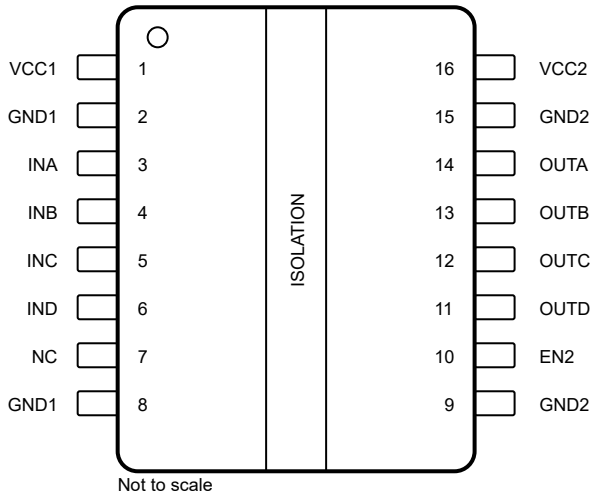



**图 4-1. ISO6540 和 ISO6540F 顶视图**

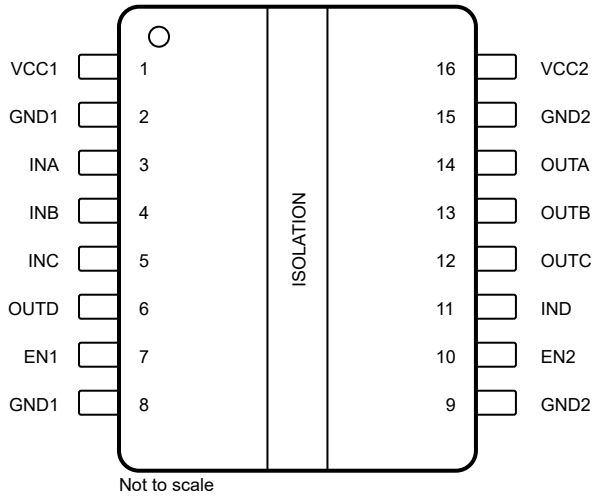



**图 4-2. ISO6541 和 ISO6541F 顶视图**

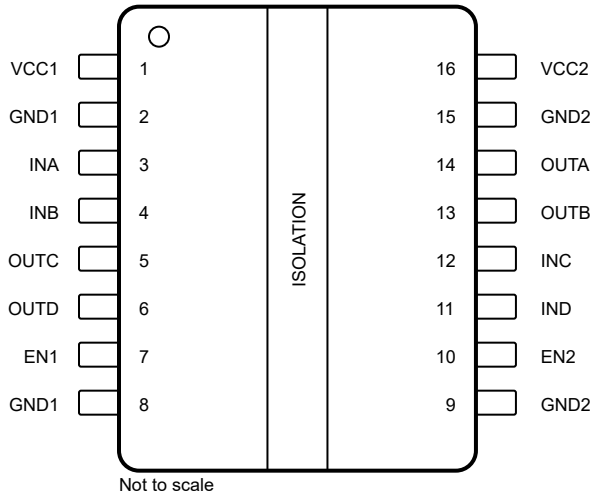



**图 4-3. ISO6542 和 ISO6542F 顶视图**

**表 4-1. 引脚功能**

| 引脚 | | | | 类型[(1)] | 说明 |
|---|---|---|---|---|---|
| 名称 | ISO6540 ，ISO6540F | ISO6541 ，ISO6541F | ISO6542 ，ISO6542F | | |
| EN1 | - | 7 | 7 | I | 输出使能 1。EN1 为高电平或开路时，启用侧 1 的输出引脚，EN1 为低电平时，处于高阻抗状态。 |
| EN2 | 10 | 10 | 10 | I | 输出使能 2。EN2 为高电平或开路时，启用侧 2 的输出引脚，EN2 为低电平时，处于高阻抗状态。 |
| GND1 | 2、8 | 2.8 | 2.8 | — | $V_{CC1}$ 的接地连接 |
| GND2 | 9、15 | 9.15 | 9.15 | — | $V_{CC2}$ 的接地连接 |
| INA | 3 | 3 | 3 | I | 输入，通道 A |
| INB | 4 | 4 | 4 | I | 输入，通道 B |
| INC | 5 | 5 | 12 | I | 输入，通道 C |
| IND | 6 | 11 | 11 | I | 输入，通道 D |
| NC | 7 | - | - | | 未连接 |
| OUTA | 14 | 14 | 14 | O | 输出，通道 A |
| OUTB | 13 | 13 | 13 | O | 输出，通道 B |
| OUTC | 12 | 12 | 5 | O | 输出，通道 C |
| OUTD | 11 | 6 | 6 | O | 输出，通道 D |
| $V_{CC1}$ | 1 | 1 | 1 | — | 电源，侧 1 |
| $V_{CC2}$ | 16 | 16 | 16 | — | 电源，侧 2 |

(1) I = 输入，O = 输出


Copyright © 2025 Texas Instruments Incorporated

# 5 规格

## 5.1 绝对最大额定值

请参阅[(1)]

| | | 最小值 | 最大值 | 单位 |
|---|---|---|---|---|
| 电源电压[(2)] | $V_{CC1}$ 至 GND1 | -0.5 | 6 | V |
| | $V_{CC2}$ 至 GND2 | -0.5 | 6 | |
| 输入/输出电压 | INx 至 GNDx | -0.5 | $V_{CCX}$ + 0.5 [(3)] | V |
| | OUTx 至 GNDx | -0.5 | $V_{CCX}$ + 0.5 [(3)] | |
| 输出电流 | Io | -15 | 15 | mA |
| 温度 | 工作结温，$T_J$ | | 150 | °C |
| | 贮存温度，$T_{stg}$ | -65 | 150 | °C |
| 瞬态隔离电压 (SSOP-16) | 交流电压，t=60s | | 707 | $V_{RMS}$ |
| | 直流电压，t=60s | | 1000 | $V_{DC}$ |

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 差分 I/O 总线电压以外的所有电压值均为相对于本地接地端子（GND1 或 GND2）的峰值电压值
(3) 最大电压不得超过 6V。

## 5.2 ESD 等级

| | | | 值 | 单位 |
|---|---|---|---|---|
| $V_{(ESD)}$ | 静电放电 | 人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚[(1)] | ±6000 | V |
| | | 充电器件模型 (CDM)，符合 JEDEC 规范 JESD22-C101，所有引脚[(2)] | ±1500 | |

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

## 5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

| | | | 最小值 | 标称值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{CC1}$ (1) | 电源电压，1 侧 | $V_{CC}$ = 1.8V (3) | 1.71 | | 1.89 | V |
| $V_{CC1}$ (1) | 电源电压，1 侧 | $V_{CC}$ = 2.5V 至 5V(3) | 2.25 | | 5.5 | V |
| $V_{CC2}$ (1) | 电源电压，2 侧 | $V_{CC}$ = 1.8V (3) | 1.71 | | 1.89 | V |
| $V_{CC2}$ (1) | 电源电压，2 侧 | $V_{CC}$ = 2.5V 至 5V(3) | 2.25 | | 5.5 | V |
| Vcc (UVLO+) | 电源电压上升时的 UVLO 阈值 | | | 1.53 | 1.71 | V |
| Vcc (UVLO-) | 电源电压下降时的 UVLO 阈值 | | 1.1 | 1.41 | | V |
| Vhys (UVLO) | 电源电压 UVLO 迟滞 | | 0.08 | 0.13 | | V |
| $V_{IH}$ | 高电平输入电压 | | 0.7 × $V_{CCI}$ (2) | | $V_{CCI}$ | V |
| $V_{IL}$ | 低电平输入电压 | | 0 | | 0.3 × $V_{CCI}$ | V |
| $I_{OH}$ | 高电平输出电流 | $V_{CCO}$ = 5V (2) | -4 | | | mA |
| | | $V_{CCO}$ = 3.3V | -2 | | | mA |
| | | $V_{CCO}$ = 2.5V | -1 | | | mA |
| | | $V_{CCO}$ = 1.8V | -1 | | | mA |
| $I_{OL}$ | 低电平输出电流 | $V_{CCO}$ = 5V | | | 4 | mA |
| | | $V_{CCO}$ = 3.3V | | | 2 | mA |
| | | $V_{CCO}$ = 2.5V | | | 1 | mA |
| | | $V_{CCO}$ = 1.8V | | | 1 | mA |
| DR | 数据速率 | | 0 | | 50 | Mbps |
| $T_A$ | 环境温度 | | -40 | 25 | 125 | °C |
| $T_A$ | 功能隔离工作电压 (SSOP-16) | 交流电压（正弦波） | | | 400 | $V_{RMS}$ |
| | | 直流电压 | | | 566 | $V_{DC}$ |

(1) $V_{CC1}$ 和 $V_{CC2}$ 可彼此独立设置
(2) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$
(3) 1.89V < $V_{CC1}$，$V_{CC2}$ < 2.25V 和 1.05V < $V_{CC1}$，$V_{CC2}$ < 1.71V 时，通道输出为不确定状态


Copyright © 2025 Texas Instruments Incorporated

## 5.4 热性能信息

| 热指标[1] | | ISO654x DBQ (SSOP) 16 引脚 | 单位 |
|---|---|---|---|
| $R_{\theta JA}$ | 结至环境热阻 | 73 | °C/W |
| $R_{\theta JC(top)}$ | 结至外壳（顶部）热阻 | 36.1 | °C/W |
| $R_{\theta JB}$ | 结至电路板热阻 | 40.4 | °C/W |
| $\psi_{JT}$ | 结至顶部特征参数 | 17 | °C/W |
| $\psi_{JB}$ | 结至电路板特征参数 | 39.9 | °C/W |
| $R_{\theta JC(bot)}$ | 结至外壳（底部）热阻 | — | °C/W |

(1) 有关新旧热指标的更多信息，请参阅手册。

## 5.5 封装特性

| 参数 | | 测试条件 | 值 | 单位 |
|---|---|---|---|---|
| | | | DBQ-16 | |
| CLR | 外部间隙(1) | 1 侧到 2 侧的空间距离 | >3.7 | mm |
| CPG | 外部爬电距离(1) | 1 侧到 2 侧的封装表面距离 | >3.7 | mm |
| CTI | 相对漏电起痕指数 | IEC 60112；UL 746A | >600 | V |
| | 材料组 | 符合 IEC 60664-1 | I | |
| $C_{IO}$ | 势垒电容，输入至输出(2) | $V_{IO}$ = 0.4 x sin(2 π ft)，f = 1MHz | ≅1 | pF |
| $R_{IO}$ | 隔离电阻(2) | $T_A$ = 25°C | $>10^{12}$ | Ω |

(1) 爬电距离和间隙应满足应用的特定设备隔离标准中的要求。请注意保持电路板设计的爬电距离和间隙，从而确保印刷电路板上隔离器的安装焊盘不会导致此距离缩短。在特定的情况下，印刷电路板上的爬电距离和间隙变得相等。在印刷电路板上采用插入坡口和/或肋材等技术有助于提高这些规格。
(2) 将隔离栅每一侧的所有引脚都连在一起，构成一个双端子器件。


Copyright © 2025 Texas Instruments Incorporated

## 5.6 电气特性 - 5V 电源

$V_{CC1}$ = $V_{CC2}$ = 5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{OH}$ | 高电平输出电压 | $I_{OH}$ = -4mA；请参阅节 6 | $V_{CCO}$ - 0.4 (1) | | | V |
| $V_{OL}$ | 低电平输出电压 | $I_{OH}$ = 4mA；请参阅节 6 | | | 0.4 | V |
| $V_{IT+(IN)}$ | 上升输入开关阈值 | | | | 0.7 × $V_{CCI}$ (1) | V |
| $V_{IT-(IN)}$ | 下降输入开关阈值 | | 0.3 × $V_{CCI}$ | | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | 0.1 × $V_{CCI}$ | | | V |
| $I_{IH}$ | 高电平输入电流 | 在 INx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 10 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 INx 处，$V_{IL}$ = 0V | -10 | | | μA |
| $I_{IH}$ | 高电平输入电流 | 在 ENx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 28 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 ENx 处，$V_{IL}$ = 0V | -28 | | | μA |
| CMTI | 共模瞬态抗扰度 | $V_I$ = $V_{CC}$ 或 0V，$V_{CM}$ = 1200V；请参阅节 6 | 100 | 150 | | kV/μA |
| $C_i$ | 输入电容 (2) | $V_I$ = $V_{CC}$/2 + 0.4×sin(2 π ft)，f = 2MHz，$V_{CC}$ = 5V | | 2.8 | | pF |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$
(2) 输入引脚到同侧接地端的测量结果。

## 5.7 电源电流特性 - 5V 电源

$V_{CC1}$ = $V_{CC2}$ = 5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | 测试条件 | | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| **ISO6540** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CC1}$ (1)(ISO6540)；$V_I$ = 0V（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 1.6 | 2.4 | mA |
| | | | $I_{CC2}$ | | 2.1 | 3.7 | |
| | $V_I$ = 0V (ISO6540)；$V_I$ = $V_{CC1}$（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 5.8 | 8 | |
| | | | $I_{CC2}$ | | 2.3 | 4.0 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.7 | 5.1 | |
| | | | $I_{CC2}$ | | 2.4 | 4.1 | |
| | | 10Mbps | $I_{CC1}$ | | 3.8 | 5.3 | |
| | | | $I_{CC2}$ | | 4.8 | 6.6 | |
| | | 50Mbps | $I_{CC1}$ | | 4.4 | 6 | |
| | | | $I_{CC2}$ | | 15 | 18.1 | |
| **ISO6541** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6541)；$V_I$ = 0V（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 1.9 | 2.9 | mA |
| | | | $I_{CC2}$ | | 2.2 | 3.8 | |
| | $V_I$ = 0V (ISO6541)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 5.1 | 7.2 | |
| | | | $I_{CC2}$ | | 3.4 | 5.2 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.6 | 5.1 | |
| | | | $I_{CC2}$ | | 3 | 4.7 | |
| | | 10Mbps | $I_{CC1}$ | | 4.2 | 5.8 | |
| | | | $I_{CC2}$ | | 4.8 | 6.5 | |
| | | 50Mbps | $I_{CC1}$ | | 7.3 | 9.3 | |
| | | | $I_{CC2}$ | | 12.6 | 15.3 | |
| **ISO6542** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6542)；$V_I$ = 0V（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 2.2 | 3.5 | mA |
| | $V_I$ = 0V (ISO6542)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 4.4 | 6.3 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$、$I_{CC2}$ | | 3.4 | 5 | |
| | | 10Mbps | $I_{CC1}$、$I_{CC2}$ | | 4.7 | 6.4 | |
| | | 50Mbps | $I_{CC1}$、$I_{CC2}$ | | 10.2 | 12.5 | |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$
(2) ENx = $V_{CCx}$ 且 ENx = 0V 时，电源电流有效
(3) ENx = $V_{CCx}$ 时，电源电流有效


Copyright © 2025 Texas Instruments Incorporated

## 5.8 电气特性 - 3.3V 电源

$V_{CC1}$ = $V_{CC2}$ = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{OH}$ | 高电平输出电压 | $I_{OH}$ = -2mA；请参阅节 6 | $V_{CCO}$ - 0.2 (1) | | | V |
| $V_{OL}$ | 低电平输出电压 | $I_{OH}$ = 2mA；请参阅节 6 | | | 0.2 | V |
| $V_{IT+(IN)}$ | 上升输入开关阈值 | | | | 0.7 × $V_{CCI}$ (1) | V |
| $V_{IT-(IN)}$ | 下降输入开关阈值 | | 0.3 × $V_{CCI}$ | | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | 0.1 × $V_{CCI}$ | | | V |
| $I_{IH}$ | 高电平输入电流 | 在 INx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 10 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 INx 处，$V_{IL}$ = 0V | -10 | | | μA |
| $I_{IH}$ | 高电平输入电流 | 在 ENx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 30 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 ENx 处，$V_{IL}$ = 0V | -30 | | | μA |
| CMTI | 共模瞬态抗扰度 | $V_I$ = $V_{CC}$ 或 0V，$V_{CM}$ = 1200V；请参阅节 6 | 100 | 150 | | kV/μA |
| $C_i$ | 输入电容 (2) | $V_I$ = $V_{CC}$/2 + 0.4×sin(2πft)，f = 2MHz，$V_{CC}$ = 3.3V | | 2.8 | | pF |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$
(2) 输入引脚到同侧接地端的测量结果。

## 5.9 电源电流特性 - 3.3V 电源

$V_{CC1}$ = $V_{CC2}$ = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | 测试条件 | | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| **ISO6540** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CC1}$ (1)(ISO6540)；$V_I$ = 0V（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 1.6 | 2.3 | mA |
| | | | $I_{CC2}$ | | 2.1 | 3.7 | |
| | $V_I$ = 0V (ISO6540)；$V_I$ = $V_{CC1}$（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 5.7 | 8 | |
| | | | $I_{CC2}$ | | 2.3 | 4.0 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.7 | 5.1 | |
| | | | $I_{CC2}$ | | 2.4 | 4.0 | |
| | | 10Mbps | $I_{CC1}$ | | 3.8 | 5.2 | |
| | | | $I_{CC2}$ | | 4 | 5.8 | |
| | | 50Mbps | $I_{CC1}$ | | 4.2 | 5.7 | |
| | | | $I_{CC2}$ | | 11.2 | 13.8 | |
| **ISO6541** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6541)；$V_I$ = 0V（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 1.9 | 2.9 | mA |
| | | | $I_{CC2}$ | | 2.2 | 3.7 | |
| | $V_I$ = 0V (ISO6541)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 5 | 7.1 | |
| | | | $I_{CC2}$ | | 3.4 | 5.1 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.5 | 5 | |
| | | | $I_{CC2}$ | | 2.9 | 4.6 | |
| | | 10Mbps | $I_{CC1}$ | | 4 | 5.5 | |
| | | | $I_{CC2}$ | | 4.2 | 5.9 | |
| | | 50Mbps | $I_{CC1}$ | | 6.1 | 8 | |
| | | | $I_{CC2}$ | | 9.7 | 12.1 | |
| **ISO6542** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6542)；$V_I$ = 0V（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 2.2 | 3.4 | mA |
| | $V_I$ = 0V (ISO6542)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 4.4 | 6.3 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$、$I_{CC2}$ | | 3.4 | 4.9 | |
| | | 10Mbps | $I_{CC1}$、$I_{CC2}$ | | 4.2 | 5.9 | |
| | | 50Mbps | $I_{CC1}$、$I_{CC2}$ | | 8.2 | 10.3 | |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$
(2) ENx = $V_{CCx}$ 且 ENx = 0V 时，电源电流有效
(3) ENx = $V_{CCx}$ 时，电源电流有效


Copyright © 2025 Texas Instruments Incorporated

## 5.10 电气特性 - 2.5V 电源

$V_{CC1}$ = $V_{CC2}$ = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{OH}$ | 高电平输出电压 | $I_{OH}$ = -1mA；请参阅节 6 | $V_{CCO}$ - 0.1 (1) | | | V |
| $V_{OL}$ | 低电平输出电压 | $I_{OL}$ = 1mA；请参阅节 6 | | | 0.1 | V |
| $V_{IT+(IN)}$ | 上升输入开关阈值 | | | | 0.7 × $V_{CCI}$ (1) | V |
| $V_{IT-(IN)}$ | 下降输入开关阈值 | | 0.3 × $V_{CCI}$ | | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | 0.1 × $V_{CCI}$ | | | V |
| $I_{IH}$ | 高电平输入电流 | 在 INx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 10 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 INx 处，$V_{IL}$ = 0V | -10 | | | μA |
| $I_{IH}$ | 高电平输入电流 | 在 ENx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 30 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 ENx 处，$V_{IL}$ = 0V | -30 | | | μA |
| CMTI | 共模瞬态抗扰度 | $V_I$ = $V_{CC}$ 或 0V，$V_{CM}$ = 1200V；请参阅节 6 | 100 | 150 | | kV/μA |
| $C_i$ | 输入电容 (2) | $V_I$ = $V_{CC}$/2 + 0.4×sin(2πft)，f = 2MHz，$V_{CC}$ = 2.5V | | 2.8 | | pF |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$
(2) 输入引脚到同侧接地端的测量结果。

## 5.11 电源电流特性 - 2.5V 电源

$V_{CC1}$ = $V_{CC2}$ = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | 测试条件 | | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| **ISO6540** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CC1}$ (1)(ISO6540)；$V_I$ = 0V（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 1.6 | 2.3 | mA |
| | | | $I_{CC2}$ | | 2.1 | 3.7 | |
| | $V_I$ = 0V (ISO6540)；$V_I$ = $V_{CC1}$（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 5.7 | 7.9 | |
| | | | $I_{CC2}$ | | 2.3 | 4.0 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.7 | 5.1 | |
| | | | $I_{CC2}$ | | 2.3 | 4.0 | |
| | | 10Mbps | $I_{CC1}$ | | 3.7 | 5.1 | |
| | | | $I_{CC2}$ | | 3.5 | 5.3 | |
| | | 50Mbps | $I_{CC1}$ | | 4.1 | 5.6 | |
| | | | $I_{CC2}$ | | 9 | 11.5 | |
| **ISO6541** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6541)；$V_I$ = 0V（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 1.9 | 2.9 | mA |
| | | | $I_{CC2}$ | | 2.2 | 3.7 | |
| | $V_I$ = 0V (ISO6541)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 5 | 7.1 | |
| | | | $I_{CC2}$ | | 3.4 | 5.1 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.5 | 5 | |
| | | | $I_{CC2}$ | | 2.9 | 4.5 | |
| | | 10Mbps | $I_{CC1}$ | | 3.9 | 5.4 | |
| | | | $I_{CC2}$ | | 3.8 | 5.5 | |
| | | 50Mbps | $I_{CC1}$ | | 5.5 | 7.2 | |
| | | | $I_{CC2}$ | | 8.1 | 10.2 | |
| **ISO6542** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6542)；$V_I$ = 0V（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 2.2 | 3.4 | mA |
| | $V_I$ = 0V (ISO6542)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 4.3 | 6.3 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$、$I_{CC2}$ | | 3.3 | 4.8 | |
| | | 10Mbps | $I_{CC1}$、$I_{CC2}$ | | 4 | 5.6 | |
| | | 50Mbps | $I_{CC1}$、$I_{CC2}$ | | 7 | 9 | |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$
(2) ENx = $V_{CCx}$ 且 ENx = 0V 时，电源电流有效
(3) ENx = $V_{CCx}$ 时，电源电流有效


Copyright © 2025 Texas Instruments Incorporated

## 5.12 电气特征 - 1.8V 电源

$V_{CC1}$ = $V_{CC2}$ = 1.8V ±5%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $V_{OH}$ | 高电平输出电压 | $I_{OH}$ = -1mA；请参阅节 6 | $V_{CCO}$ - 0.1 (1) | | | V |
| $V_{OL}$ | 低电平输出电压 | $I_{OL}$ = 1mA；请参阅节 6 | | | 0.1 | V |
| $V_{IT+(IN)}$ | 上升输入开关阈值 | | | | 0.7 × $V_{CCI}$ (1) | V |
| $V_{IT-(IN)}$ | 下降输入开关阈值 | | 0.3 × $V_{CCI}$ | | | V |
| $V_{I(HYS)}$ | 输入阈值电压迟滞 | | 0.1 × $V_{CCI}$ | | | V |
| $I_{IH}$ | 高电平输入电流 | 在 INx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 10 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 INx 处，$V_{IL}$ = 0V | -10 | | | μA |
| $I_{IH}$ | 高电平输入电流 | 在 ENx 处，$V_{IH}$ = $V_{CCI}$ (1) | | | 30 | μA |
| $I_{IL}$ | 低电平输入电流 | 在 ENx 处，$V_{IL}$ = 0V | -30 | | | μA |
| CMTI | 共模瞬态抗扰度 | $V_I$ = $V_{CC}$ 或 0V，$V_{CM}$ = 1200V；请参阅节 6 | 100 | 150 | | kV/μA |
| $C_i$ | 输入电容 (2) | $V_I$ = $V_{CC}$/2 + 0.4×sin(2π ft)，f = 2MHz，$V_{CC}$ = 1.8V | | 2.8 | | pF |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$
(2) 输入引脚到同侧接地端的测量结果。

## 5.13 电源电流特征 - 1.8V 电源

$V_{CC1}$ = $V_{CC2}$ = 1.8V ±5%（在建议运行条件下测得，除非另有说明）

| 参数 | 测试条件 | | 电源电流 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|---|
| **ISO6540** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CC1}$ (1)(ISO6540)；$V_I$ = 0V（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 1.2 | 1.8 | mA |
| | | | $I_{CC2}$ | | 2 | 3.7 | |
| | $V_I$ = 0V (ISO6540)；$V_I$ = $V_{CC1}$（带后缀 F 的 ISO6540） | | $I_{CC1}$ | | 5.1 | 7.6 | |
| | | | $I_{CC2}$ | | 2.2 | 4.0 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.1 | 4.7 | |
| | | | $I_{CC2}$ | | 2.2 | 4.0 | |
| | | 10Mbps | $I_{CC1}$ | | 3.2 | 4.8 | |
| | | | $I_{CC2}$ | | 3.1 | 4.9 | |
| | | 50Mbps | $I_{CC1}$ | | 3.4 | 5.1 | |
| | | | $I_{CC2}$ | | 7 | 9.7 | |
| **ISO6541** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6541)；$V_I$ = 0V（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 1.5 | 2.5 | mA |
| | | | $I_{CC2}$ | | 2 | 3.6 | |
| | $V_I$ = 0V (ISO6541)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6541） | | $I_{CC1}$ | | 4.5 | 6.9 | |
| | | | $I_{CC2}$ | | 3.2 | 5 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$ | | 3.1 | 4.7 | |
| | | | $I_{CC2}$ | | 2.7 | 4.4 | |
| | | 10Mbps | $I_{CC1}$ | | 3.3 | 5 | |
| | | | $I_{CC2}$ | | 3.4 | 5.1 | |
| | | 50Mbps | $I_{CC1}$ | | 4.5 | 6.3 | |
| | | | $I_{CC2}$ | | 6.4 | 8.7 | |
| **ISO6542** | | | | | | | |
| 电源电流 - 直流信号 (2) | $V_I$ = $V_{CCI}$ (1)(ISO6542)；$V_I$ = 0V（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 1.9 | 3.2 | mA |
| | $V_I$ = 0V (ISO6542)；$V_I$ = $V_{CCI}$（带后缀 F 的 ISO6542） | | $I_{CC1}$、$I_{CC2}$ | | 4 | 6.1 | |
| 电源电流 - 交流信号 (3) | 所有通道均通过方波时钟输入实现开关；$C_L$ = 15pF | 1Mbps | $I_{CC1}$、$I_{CC2}$ | | 3 | 4.7 | |
| | | 10Mbps | $I_{CC1}$、$I_{CC2}$ | | 3.5 | 5.2 | |
| | | 50Mbps | $I_{CC1}$、$I_{CC2}$ | | 5.6 | 7.6 | |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$
(2) ENx = $V_{CCx}$ 且 ENx = 0V 时，电源电流有效
(3) ENx = $V_{CCx}$ 时，电源电流有效


Copyright © 2025 Texas Instruments Incorporated

## 5.14 开关特性 - 5V 电源

$V_{CC1}$ = $V_{CC2}$ = 5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $t_{PLH}$、$t_{PHL}$ | 传播延迟时间 | （100kbps 下）请参阅 节 6 | | 11 | 18 | ns |
| PWD | 脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$ | | | 0.2 | 7 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间(2) | 同向通道 | | | 6 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间(3) | | | | 6 | ns |
| $t_r$ | 输出信号上升时间 | 参阅 节 6 | | 2.6 | 4.5 | ns |
| $t_f$ | 输出信号下降时间 | | | 2.6 | 4.5 | ns |
| $t_{PHZ}$ | 禁用传播延时，高电平至高阻抗输出 | 参阅 节 6 | | 18.6 | 25.8 | ns |
| $t_{PLZ}$ | 禁用传播延时，低电平至高阻抗输出 | | | 18.6 | 25.8 | ns |
| $t_{PZH}$ | 启用传播延时，高阻抗至高电平输出，适用于 ISO654x | | | 14.2 | 21.1 | ns |
| $t_{PZL}$ | 启用传播延时，高阻抗至低电平输出，适用于 ISO654x | | | 14.2 | 21.1 | ns |
| $t_{PU}$ | 从 UVLO 至有效输出数据的时间 | | | | 300 | µs |
| $t_{DO}$ | 输入功率损耗的默认输出延时时间 | 从 VCC 低于 1.2V 之时开始测量。参阅 节 6 | | 0.1 | 0.3 | µs |
| $t_{ie}$ | 时间间隔误差 | 50Mbps 时的 PRBS 数据为 $2^{16}$ – 1 | | 1 | | ns |

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

## 5.15 开关特性 - 3.3V 电源

$V_{CC1}$ = $V_{CC2}$ = 3.3V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $t_{PLH}$、$t_{PHL}$ | 传播延迟时间 | （100kbps 下）请参阅图 1-1 | | 11 | 18 | ns |
| PWD | 脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$ | | | 0.5 | 7 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间(2) | 同向通道 | | | 6 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间(3) | | | | 7 | ns |
| $t_r$ | 输出信号上升时间 | 参阅 节 6 | | 1.6 | 3.2 | ns |
| $t_f$ | 输出信号下降时间 | | | 1.6 | 3.2 | ns |
| $t_{PHZ}$ | 禁用传播延时，高电平至高阻抗输出 | 参阅 节 6 | | 23.2 | 34.4 | ns |
| $t_{PLZ}$ | 禁用传播延时，低电平至高阻抗输出 | | | 23.2 | 34.4 | ns |
| $t_{PZH}$ | 启用传播延时，高阻抗至高电平输出，适用于 ISO654x | | | 16.6 | 23 | ns |
| $t_{PZL}$ | 启用传播延时，高阻抗至低电平输出，适用于 ISO654x | | | 16.6 | 23 | ns |
| $t_{PU}$ | 从 UVLO 至有效输出数据的时间 | | | | 300 | μs |
| $t_{DO}$ | 输入功率损耗的默认输出延时时间 | 从 VCC 低于 1.2V 之时开始测量。请参阅节 6 | | 0.1 | 0.3 | μs |
| $t_{ie}$ | 时间间隔误差 | 50Mbps 时的 PRBS 数据为 $2^{16}$ – 1 | | 1 | | ns |

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。


Copyright © 2025 Texas Instruments Incorporated

## 5.16 开关特性 - 2.5V 电源

$V_{CC1}$ = $V_{CC2}$ = 2.5V ±10%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $t_{PLH}$、$t_{PHL}$ | 传播延迟时间 | （100kbps 下）请参阅图 1-1 | | 12 | 20.5 | ns |
| PWD | 脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$ | | | 0.6 | 7.1 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间(2) | 同向通道 | | | 6 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间(3) | | | | 7 | ns |
| $t_r$ | 输出信号上升时间 | 参阅 节 6 | | 2 | 4 | ns |
| $t_f$ | 输出信号下降时间 | | | 2 | 4 | ns |
| $t_{PHZ}$ | 禁用传播延时，高电平至高阻抗输出 | 参阅 节 6 | | 28.1 | 43 | ns |
| $t_{PLZ}$ | 禁用传播延时，低电平至高阻抗输出 | | | 28.1 | 43 | ns |
| $t_{PZH}$ | 启用传播延时，高阻抗至高电平输出，适用于 ISO654x | | | 20.4 | 36.3 | ns |
| $t_{PZL}$ | 启用传播延时，高阻抗至低电平输出，适用于 ISO654x | | | 20.4 | 36.3 | ns |
| $t_{PU}$ | 从 UVLO 至有效输出数据的时间 | | | | 300 | µs |
| $t_{DO}$ | 输入功率损耗的默认输出延时时间 | 从 VCC 低于 1.2V 之时开始测量。参阅 节 6 | | 0.1 | 0.3 | µs |
| $t_{ie}$ | 时间间隔误差 | 50Mbps 时的 PRBS 数据为 $2^{16}$ – 1 | | 1 | | ns |

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

## 5.17 开关特征 - 1.8V 电源

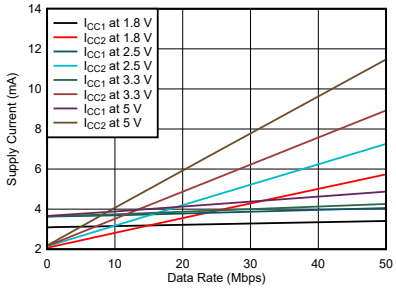
$V_{CC1}$ = $V_{CC2}$ = 1.8V ±5%（在建议运行条件下测得，除非另有说明）

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---|---|---|---|---|---|
| $t_{PLH}$、$t_{PHL}$ | 传播延迟时间 | （100kbps 下）请参阅图 1-1 | | 15 | 24 | ns |
| PWD | 脉宽失真(1) $\|t_{PHL} - t_{PLH}\|$ | | | 0.7 | 8.2 | ns |
| $t_{sk(o)}$ | 通道间输出偏斜时间(2) | 同向通道 | | | 6 | ns |
| $t_{sk(pp)}$ | 器件间偏斜时间(3) | | | | 8.8 | ns |
| $t_r$ | 输出信号上升时间 | 参阅 节 6 | | 2.7 | 5.3 | ns |
| $t_f$ | 输出信号下降时间 | | | 2.7 | 5.3 | ns |
| $t_{PHZ}$ | 禁用传播延时，高电平至高阻抗输出 | 参阅 节 6 | | 40.3 | 63 | ns |
| $t_{PLZ}$ | 禁用传播延时，低电平至高阻抗输出 | | | 40.3 | 63 | ns |
| $t_{PZH}$ | 启用传播延时，高阻抗至高电平输出，适用于 ISO654x | | | 30 | 51.4 | ns |
| $t_{PZL}$ | 启用传播延时，高阻抗至低电平输出，适用于 ISO654x | | | 30 | 51.4 | ns |
| $t_{PU}$ | 从 UVLO 至有效输出数据的时间 | | | | 300 | µs |
| $t_{DO}$ | 输入功率损耗的默认输出延时时间 | 从 VCC 低于 1.2V 之时开始测量。参阅 节 6 | | 0.1 | 0.3 | µs |
| $t_{ie}$ | 时间间隔误差 | 50Mbps 时的 PRBS 数据为 $2^{16}$ – 1 | | 1 | | ns |

(1) 也称为脉冲偏斜。
(2) $t_{sk(o)}$ 是以下单个器件的输出之间的偏斜：所有驱动输入均连在一起且在驱动相同负载时输出在相同方向上开关。
(3) $t_{sk(pp)}$ 是以下不同器件的任意端子之间的传播延迟时间差幅度：在相同电源电压、温度、输入信号和负载下工作，同时在相同方向上开关。

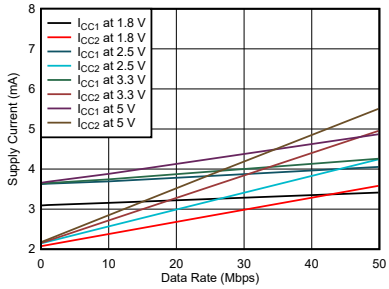

Copyright © 2025 Texas Instruments Incorporated

## 5.18 典型特性



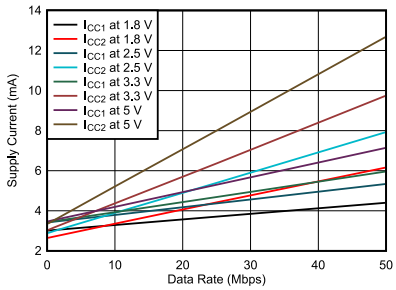

$T_A$ = 25°C　　$C_L$ = 15pF

**图 5-1. ISO6540 或 ISO6540F 电源电流与数据速率间的关系（15pF 负载）**



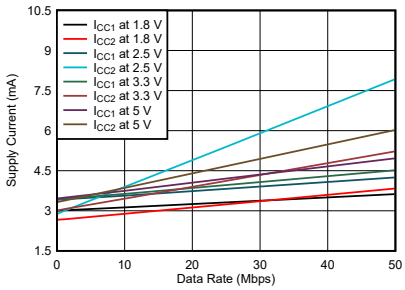

$T_A$ = 25°C　　$C_L$ = 无负载

**图 5-2. ISO6540 或 ISO6540F 电源电流与数据速率间的关系（无负载）**



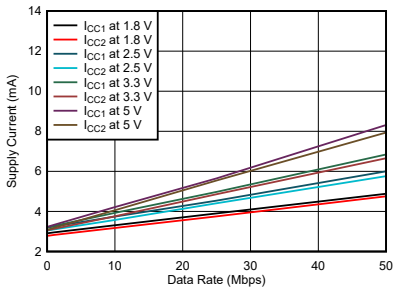

$T_A$ = 25°C　　$C_L$ = 15pF

**图 5-3. ISO6541 或 ISO6541F 电源电流与数据速率间的关系（15pF 负载）**



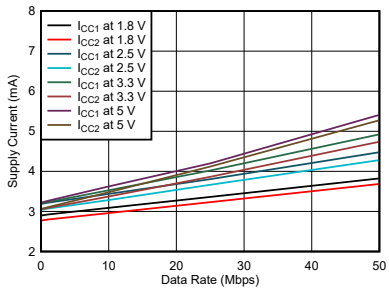

$T_A$ = 25°C　　$C_L$ = 无负载

**图 5-4. ISO6541 或 ISO6541F 电源电流与数据速率间的关系（无负载）**



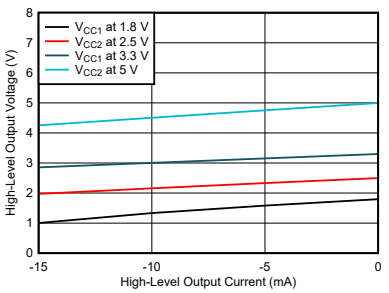

$T_A$ = 25°C　　$C_L$ = 15pF

**图 5-5. ISO6542 或 ISO6542F 电源电流与数据速率间的关系（15pF 负载）**



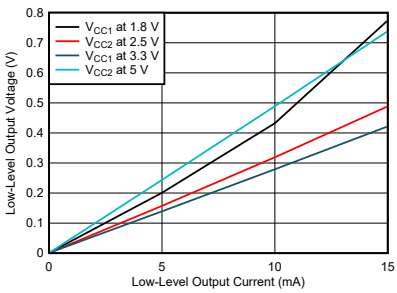

$T_A$ = 25°C　　$C_L$ = 无负载

**图 5-6. ISO6542 或 ISO6542F 电源电流与数据速率间的关系（无负载）**




$T_A$ = 25°C

**图 5-7. 高电平输出电压与高电平输出电流间的关系**




$T_A$ = 25°C

**图 5-8. 低电平输出电压与低电平输出电流间的关系**

## 5.18 典型特性（续）

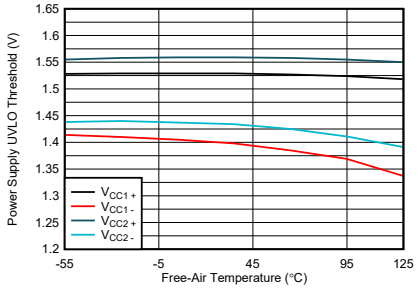



图 5-9. 电源欠压阈值与自然通风条件下的温度间的关系

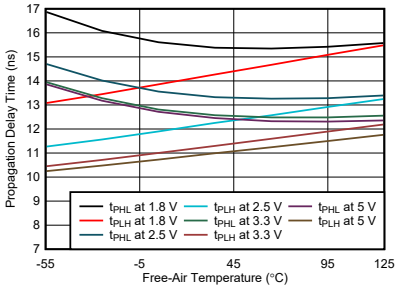
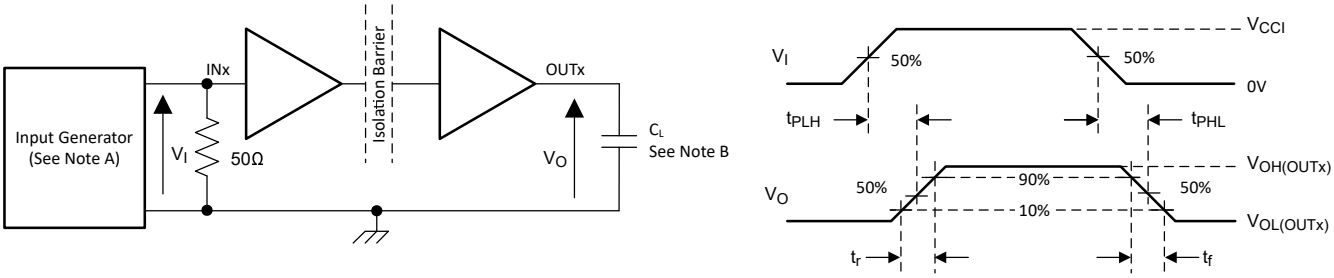



图 5-10. 传播延迟时间与自然通风条件下的温度间的关系


Copyright © 2025 Texas Instruments Incorporated

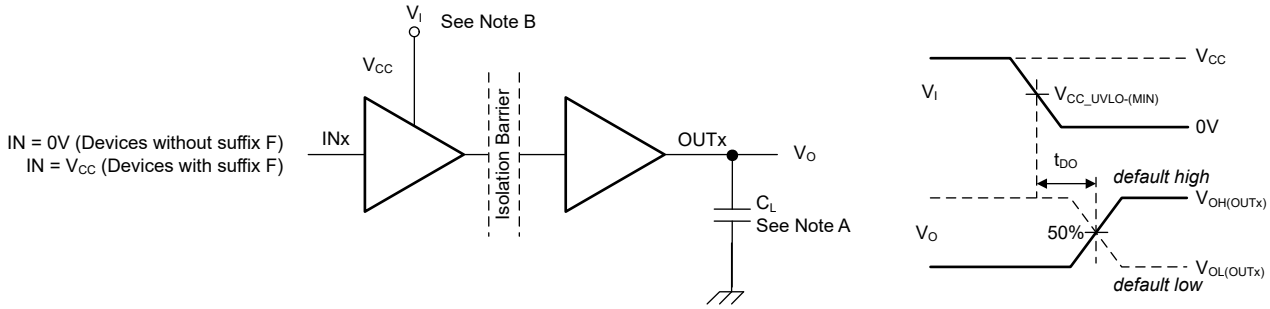
# 6 参数测量信息




A. 输入脉冲由具有以下特性的发生器提供：PRR ≤ 50kHz，50% 占空比，$t_r$ ≤ 3ns，$t_f$ ≤ 3ns，$Z_O$ = 50 Ω。输入端需要 50 Ω 电阻器来端接 INx（输入）发生器信号。实际应用中并不需要 50 Ω 电阻器。

B. $C_L$ = 15pF 并包含 ±20% 范围内的仪表和设备电容。

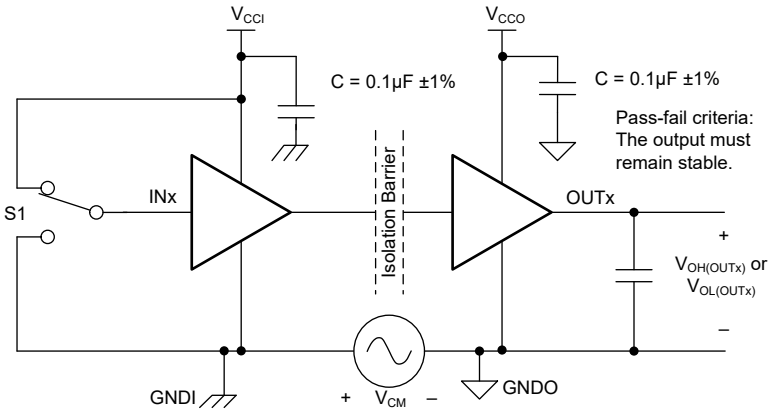
**图 6-1. 开关特性测试电路和电压波形**




A. $C_L$ = 15pF 并包含 ±20% 范围内的仪表和设备电容。

B. 电源电压斜升速率 = 10mV/ns

**图 6-2. 默认输出延时时间测试电路和电压波形**




A. $C_L$ = 15pF 并包含 ±20% 范围内的仪表和设备电容。

B. ENx = $V_{CC}$，在 CMTI 测试期间启用通道。

**图 6-3. 共模瞬态抗扰度测试电路**

# 7 详细说明

## 7.1 概述

ISO654x 系列器件采用开关键控 (OOK) 调制方案，可通过基于二氧化硅的隔离栅传输数字数据。

发送器通过隔离栅发送高频载波来表示一种数字状态，而不发送信号则表示另一种数字状态。接收器在高级信号调节后对信号进行解调并通过缓冲器级产生输出。 ISO654x 器件还采用了先进的电路技术，可充分提高 CMTI 性能，并有效减少高频载波和 IO 缓冲器开关产生的辐射。

## 7.2 功能方框图

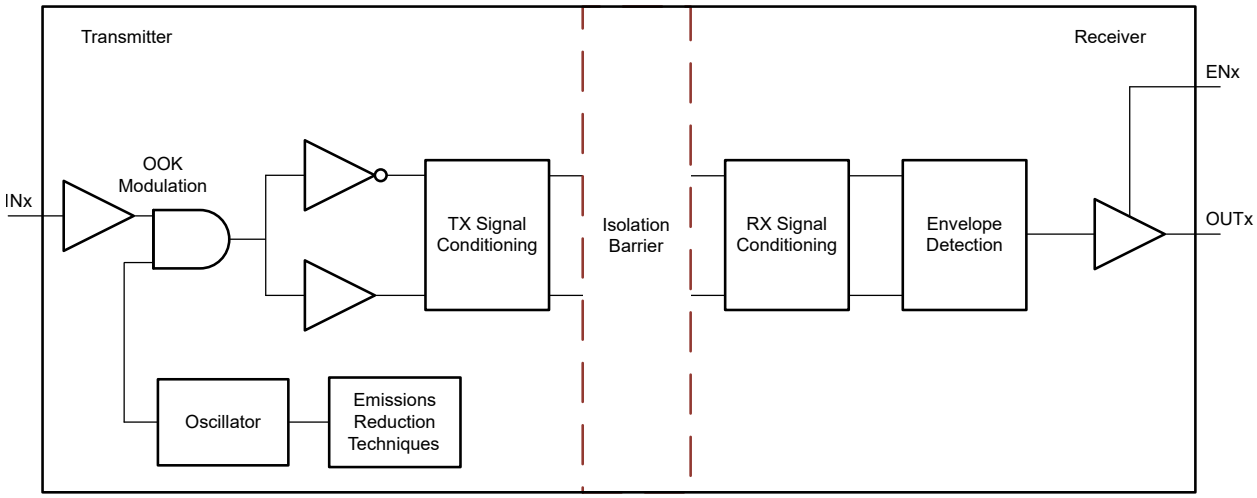



**图 7-1. 基于 OOK 的数字隔离器的概念方框图**

图 7-2 所示为开关键控方案工作原理的概念细节。

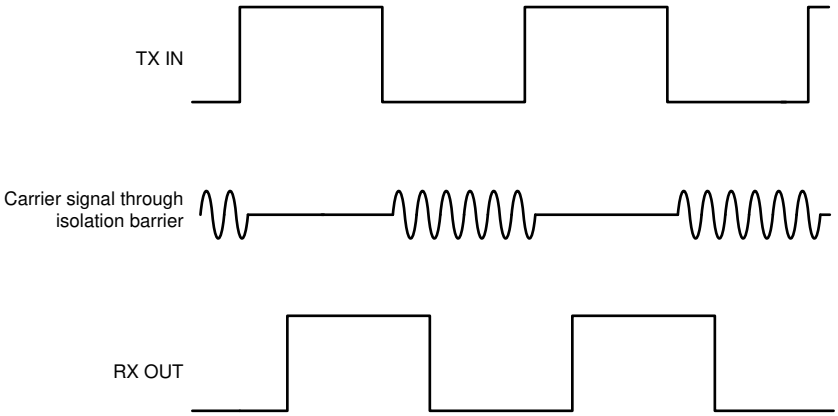



**图 7-2. 基于开关键控 (OOK) 的调制方案**


Copyright © 2025 Texas Instruments Incorporated

## 7.3 特性说明

表 7-1 汇总了器件特性。

**表 7-1. 器件特性**

| 器件型号 | 通道方向 | 最大数据速率 | 默认输出 | 封装 |
|---|---|---|---|---|
| ISO6540 | 4 个正向<br>0 个反向 | 50Mbps | 高 | DBQ-16 |
| ISO6540F | 4 个正向<br>0 个反向 | 50Mbps | 低 | DBQ-16 |
| ISO6541 | 3 个正向<br>1 个反向 | 50Mbps | 高 | DBQ-16 |
| ISO6541F | 3 个正向<br>1 个反向 | 50Mbps | 低 | DBQ-16 |
| ISO6542 | 2 个正向<br>2 个反向 | 50Mbps | 高 | DBQ-16 |
| ISO6542F | 2 个正向<br>2 个反向 | 50Mbps | 低 | DBQ-16 |

### *7.3.1 电磁兼容性 (EMC) 注意事项*

恶劣工业环境中的很多应用都对静电放电 (ESD)、电气快速瞬变 (EFT)、浪涌和电磁辐射等干扰非常敏感。IEC 61000-4-x 和 CISPR 32 等国际标准对这些电磁干扰进行了规定和测试。尽管系统级性能和可靠性在很大程度上取决于应用电路板设计和布局，但 ISO654x 系列器件采用很多芯片级设计技术，有助于增强整体系统稳健性。

## 7.4 器件功能模式

表 7-2 列出了 ISO654x 器件的功能模式。

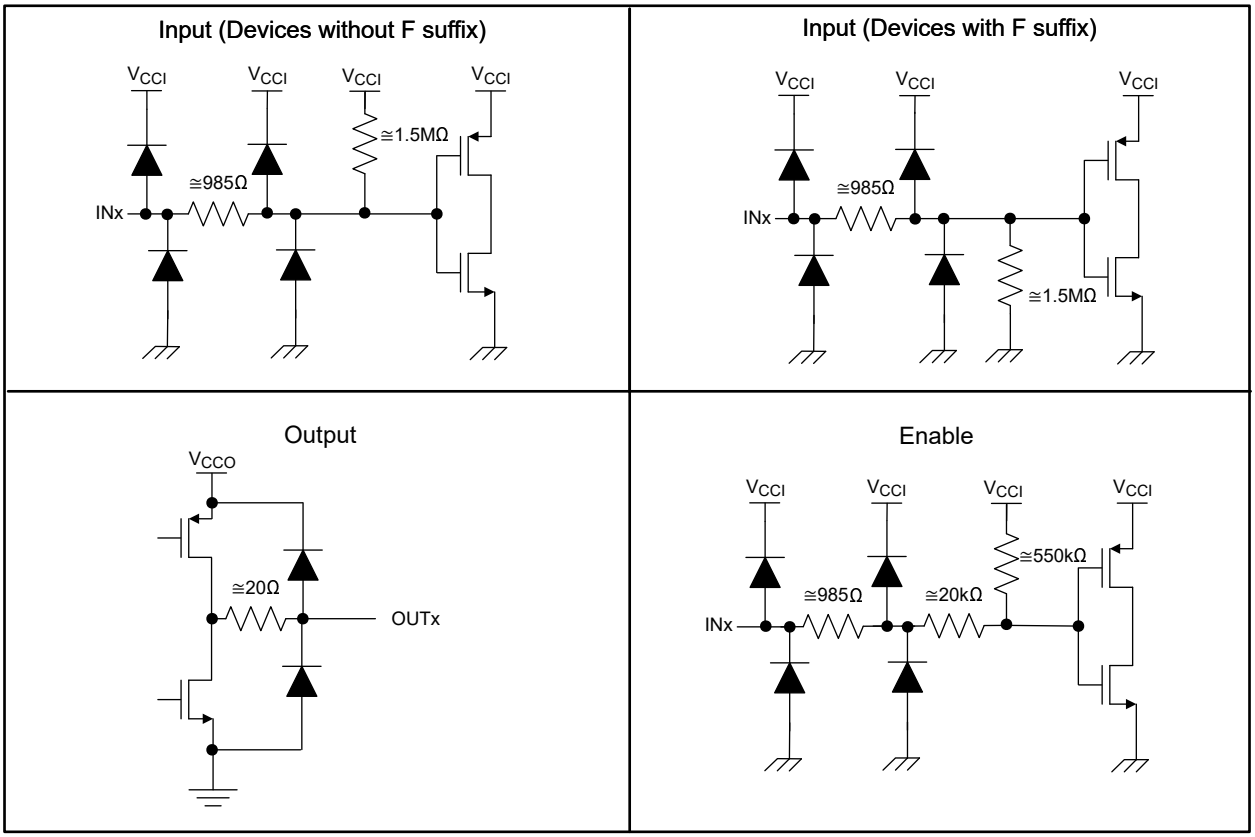
**表 7-2. 功能表**

| $V_{CCI}$[(1)] | $V_{CCO}$ | 输入 (INx) | 输出使能 (ENx) | 输出 (OUTx) | 注释 |
|---|---|---|---|---|---|
| PU | PU | H | H 或开路 | H | 正常运行：通道输出假定输入的逻辑状态。 |
| | | L | H 或开路 | L | |
| | | 开路 | H 或开路 | 默认值 | 默认模式：INx 断开时，相应通道输出进入默认逻辑状态。 ISO654x 默认为*高电平*，而 ISO654xF （带 F 后缀）则默认为*低电平*。 |
| X | PU | X | L | Z | 输出使能值偏低，会导致输出为高阻抗。 |
| PD | PU | X | H 或开路 | 默认值 | 默认模式：$V_{CCI}$ 未上电时，通道输出根据所选默认选项假定逻辑状态。 ISO654x 默认为*高电平*，而 ISO654xF （带 F 后缀）则默认为*低电平*。<br>$V_{CCI}$ 从未上电转换为上电时，通道输出根据输入的逻辑状态而变化。<br>$V_{CCI}$ 从上电转换为未上电时，通道输出假定所选默认状态。 |
| X | PD | X | X | 不确定 | $V_{CCO}$ 未上电时，通道输出不确定[(2)].$V_{CCO}$ 从未上电转换为上电时，通道输出根据输入的逻辑状态而变化。 |

(1) $V_{CCI}$ = 输入侧 $V_{CC}$；$V_{CCO}$ = 输出侧 $V_{CC}$；PU = 上电 ($V_{CC} \geqslant V_{CC_RO(MIN)}$)；PD = 断电 ($V_{CC} \leqslant V_{CC_UVLO-}$)；X = 不相关；H = 高电平；L = 低电平；Z = 高阻抗

(2) 当 $V_{CC_UVLO-} \leqslant V_{CCI}$ 或 $V_{CCO} < V_{CC} \geqslant V_{CC_RO(MIN)}$ 时，输出为不确定状态。

## 7.5 器件 I/O 原理图





Copyright © 2025 Texas Instruments Incorporated

# 8 应用和实施

**备注**

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

## 8.1 应用信息

ISO654x 器件是高性能、低功耗的四通道数字隔离器。这些器件每侧均配有使能引脚，可在并行（多个）驱动器应用中用于将相应输出置于高阻抗状态。 ISO654x 器件采用单端 CMOS 逻辑开关技术。

$V_{CC1}$ 和 $V_{CC2}$ 这两个电源的电源电压范围均为 1.71V 至 5.5V。隔离栅将两侧分开，因此，在推荐工作条件下，可使用任何电压单独为每一侧供电。例如，可为 ISO654x $V_{CC1}$ 提供 3.3V 电压（在 1.71V 至 5.5V 范围内），为 $V_{CC2}$ 提供 5V 电压（也在 1.71V 至 5.5V 范围内）。除实现隔离之外，数字隔离器还可用作逻辑电平转换器。使用数字隔离器进行设计时，请注意由于采用的是单端设计结构，数字隔离器不符合任何特定的接口标准，并仅用于隔离单端 CMOS 或 TTL 数字信号线。不管接口类型或标准如何，隔离器通常都位于数据控制器（即 MCU 或 FPGA）和数据转换器或数据线收发器之间。

**备注**

ISO654x 是一款功能隔离器，未经标准机构的隔离认证。对于需要通过标准机构认证的应用，客户必须选择 ISO644x、ISO674x、ISO774x 或 ISO784x 系列的数字隔离器。

## 8.2 典型应用

图 8-1 显示了隔离式串行外设接口 (SPI)。

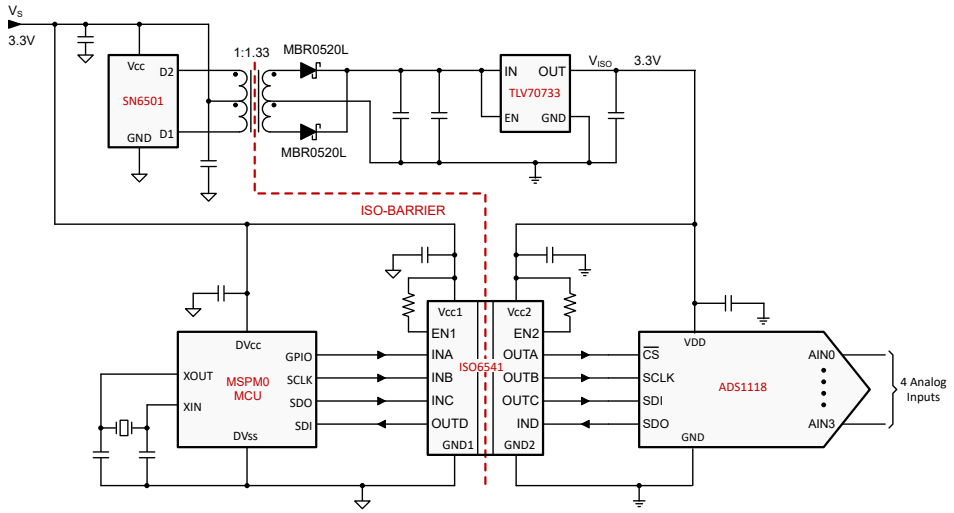



**图 8-1. 用于具有 4 个输入的模拟输入模块的隔离式 SPI**

### 8.2.1 设计要求

若要使用这些器件进行设计，请使用表 8-1 中所列参数。

**表 8-1. 设计参数**

| 参数 | 值 |
|---|---|
| 电源电压：$V_{CC1}$ 和 $V_{CC2}$ | 1.71V 至 5.5V |
| $V_{CC1}$ 和 GND1 之间的去耦电容器 | 0.1μF |
| $V_{CC2}$ 和 GND2 之间的去耦电容器 | 0.1μF |

### 8.2.2 详细设计过程

不同于需要外部元件来提高性能、提供偏置或限制电流的光耦合器， ISO654x 系列器件仅需两个外部旁路电容器即可工作。

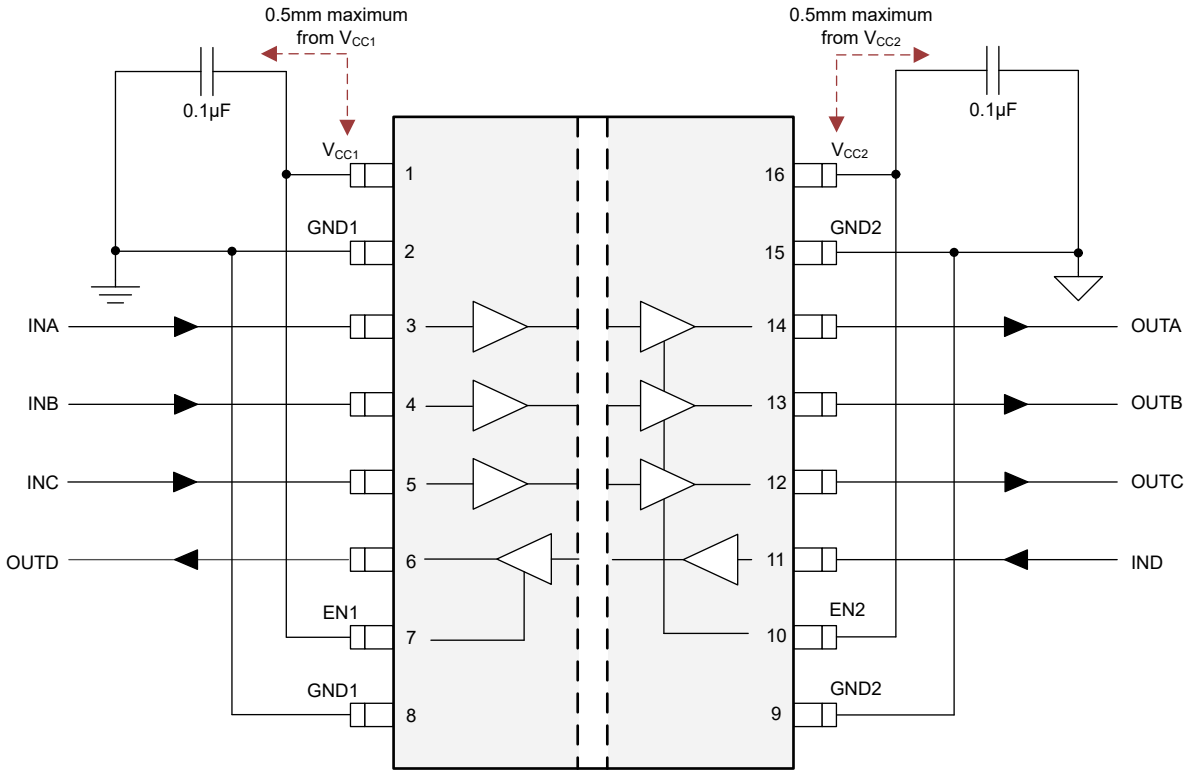
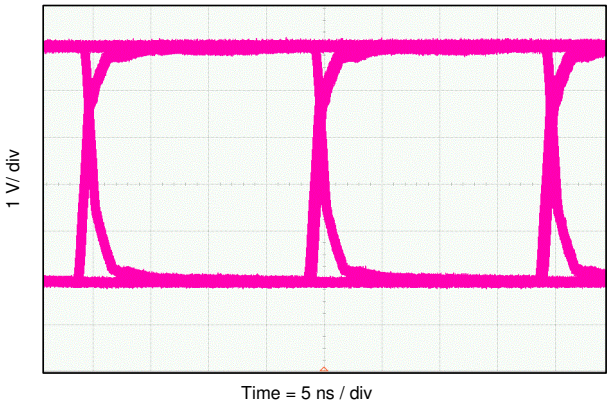



**图 8-2. 典型 ISO654x 电路**


Copyright © 2025 Texas Instruments Incorporated

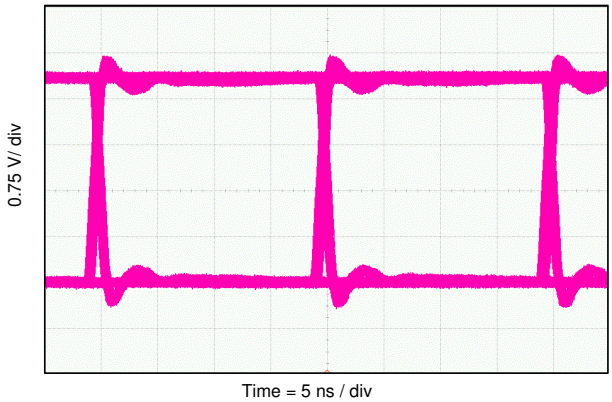
### *8.2.3 应用曲线*

下面展示了 ISO654x 系列器件在最大数据速率 50Mbps 下的低抖动和大张开度的典型眼图。



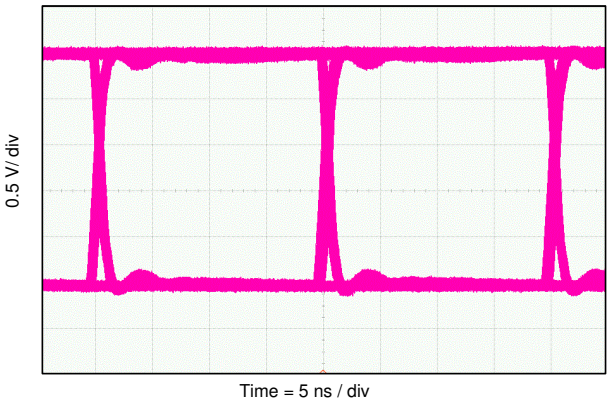

水平 5ns/div，垂直 1V/div。

**图 8-3. 50Mbps PRBS $2^{16}$ – 1、5V 和 25°C 下的 ISO654x 眼图**




水平 5ns/div，垂直 750mV/div。

**图 8-4. 50Mbps PRBS $2^{16}$ – 1、3.3V 和 25°C 下的 ISO654x 眼图**




水平 5ns/div，垂直 500mV/div。

**图 8-5. 50Mbps PRBS $2^{16}$ – 1、2.5V 和 25°C 下的 ISO654x 眼图**

## 8.3 电源相关建议

为了在各种数据速率和电源电压条件下可靠运行，建议将 0.1 μF 旁路电容器放置在输入和输出电源引脚（$V_{CC1}$ 和 $V_{CC2}$）处。该电容必须尽量靠近电源引脚放置。如果应用中只有单个初级侧电源，则可借助变压器驱动器为次级侧生成隔离式电源。在工业应用中，请使用德州仪器 (TI) 的 SN6501 或 SN6505B。对于这类应用，有关详细的电源设计和变压器选择建议，请参阅 *SN6501 隔离式电源用变压器驱动器* 或 *SN6505B 隔离式电源用低噪声 1A 变压器驱动器*。

## 8.4 布局

### *8.4.1 布局指南*

至少需要两层才能实现成本优化和低 EMI PCB 设计。为进一步改善 EMI，可使用四层板（请参阅 原理图布局示例 ）。四层板的层堆叠必须符合以下顺序（从上到下）：高速信号层、接地层、电源层和低频信号层。

- 在顶层布置高速走线可避免使用过孔（及其引入的电感），并在隔离器与数据链路的发送器和接收器电路之间实现可靠互连。
- 通过在高速信号层旁边放置一个实心接地层，可以为传输线互连建立受控阻抗，并为返回电流提供出色的低电感路径。
- 靠近接地层放置电源层，会额外产生大约 100pF/inch$^2$ 的高频旁路电容。
- 在底层路由速度较慢的控制信号可实现更高的灵活性，因为这些信号链路通常具有裕量来承受过孔等导致的不连续性。

如果需要额外的电源电压层或信号层，请在堆叠中添加另一个电源层或接地层系统，以使这些层保持对称。此设计可使堆叠保持机械稳定并防止其翘曲。此外，每个电源系统的电源和接地层可以放置得更靠近彼此，从而显著增大高频旁路电容。

有关详细的布局建议，请参阅*数字隔离器设计指南* 应用手册。


Copyright © 2025 Texas Instruments Incorporated

### 8.4.2 布局示例

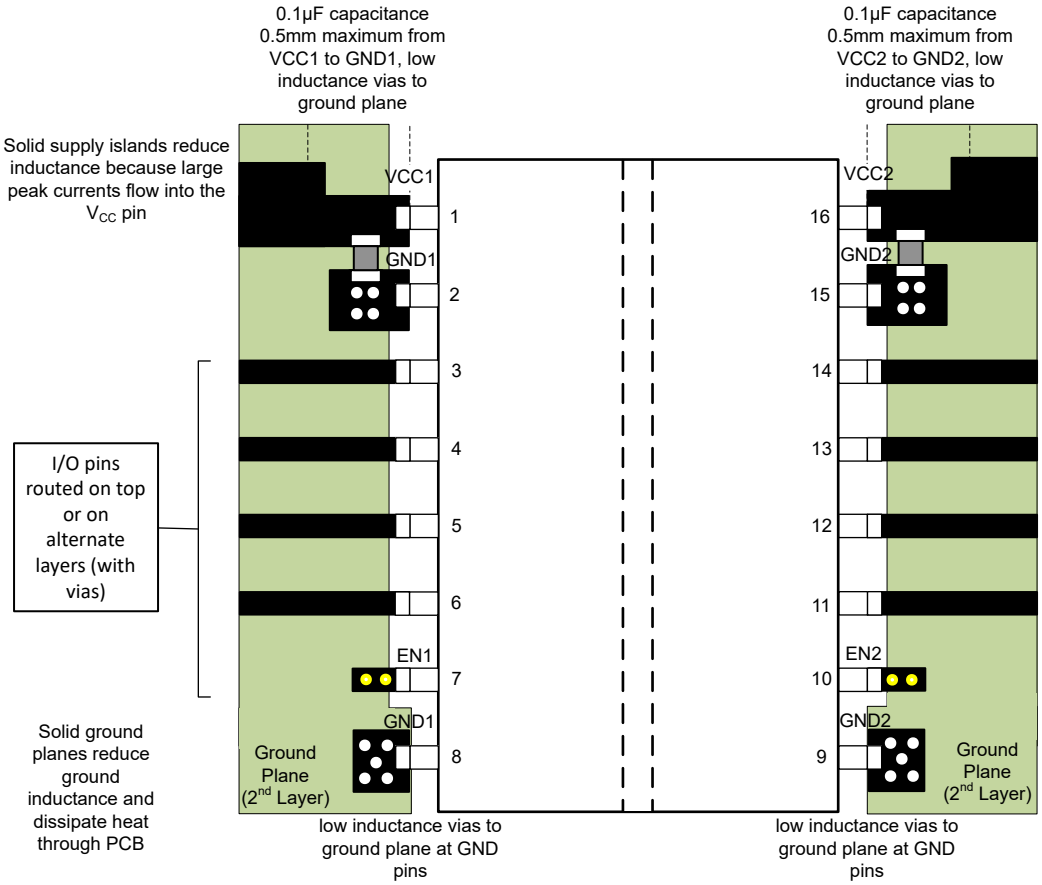



图 8-6. 布局示例

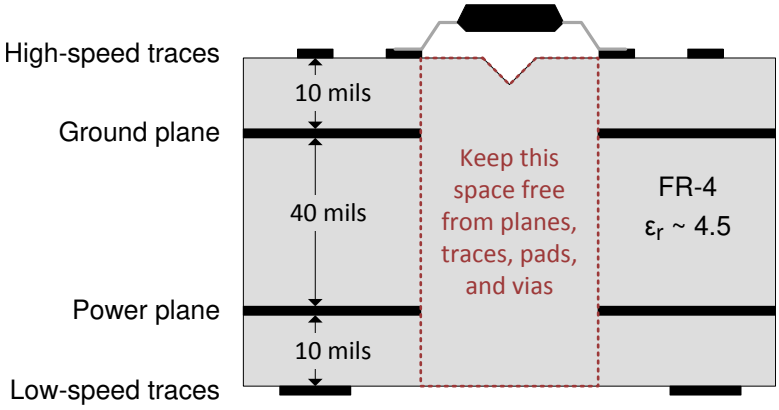



图 8-7. 布局示例 PCB 横截面

# 9 器件和文档支持

## 9.1 文档支持

### *9.1.1 相关文档*

请参阅以下相关文档：

- 德州仪器 (TI)，*ISO6540 技术文档*
- 德州仪器 (TI)，*ISO6541 技术文档*
- 德州仪器 (TI)，*ISO6542 技术文档*
- 德州仪器 (TI)，*数字隔离器设计指南* 应用手册
- 德州仪器 (TI)，*数字隔离器设计指南* 应用手册
- 德州仪器 (TI)，*隔离相关术语* 应用手册
- 德州仪器 (TI)，*如何通过隔离改善工业系统的 ESD、EFT 和浪涌抗扰性* 应用手册
- 德州仪器 (TI)，*SN6501 用于隔离式电源的变压器驱动器* 数据表

## 9.2 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

## 9.3 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

## 9.4 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

## 9.5 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

## 9.6 术语表

| | |
|---|---|
| TI 术语表 | 本术语表列出并解释了术语、首字母缩略词和定义。 |

# 10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

| 日期 | 修订版本 | 注释 |
|---|---|---|
| April 2025 | * | 初始发行版 |

# 11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。


Copyright © 2025 Texas Instruments Incorporated

## PACKAGING INFORMATION

| Orderable part number | Status (1) | Material type (2) | Package \| Pins | Package qty \| Carrier | RoHS (3) | Lead finish/ Ball material (4) | MSL rating/ Peak reflow (5) | Op temp (°C) | Part marking (6) |
|---|---|---|---|---|---|---|---|---|---|
| ISO6540DBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6540 |
| ISO6540FDBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6540F |
| ISO6540FDBQR.A | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | See ISO6540FDBQR | 6540F |
| ISO6541DBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6541 |
| ISO6541DBQR.A | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | See ISO6541DBQR | 6541 |
| ISO6541FDBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6541F |
| ISO6541FDBQR.A | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | See ISO6541FDBQR | 6541F |
| ISO6542DBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6542 |
| ISO6542DBQR.A | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | See ISO6542DBQR | 6542 |
| ISO6542FDBQR | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | -40 to 125 | 6542F |
| ISO6542FDBQR.A | Active | Production | SSOP (DBQ) \| 16 | 2500 \| LARGE T&R | Yes | NIPDAU | Level-2-260C-1 YEAR | See ISO6542FDBQR | 6542F |

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**OTHER QUALIFIED VERSIONS OF ISO6540, ISO6541, ISO6542 :**

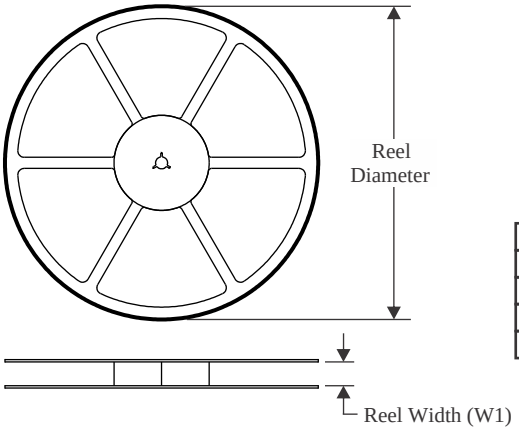
- Automotive : ISO6540-Q1, ISO6541-Q1, ISO6542-Q1

NOTE: Qualified Version Definitions:

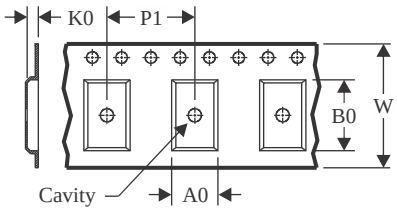
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

## TAPE AND REEL INFORMATION

**REEL DIMENSIONS**

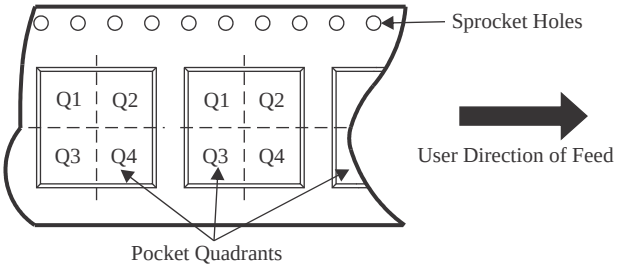



**TAPE DIMENSIONS**




| | |
|---|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

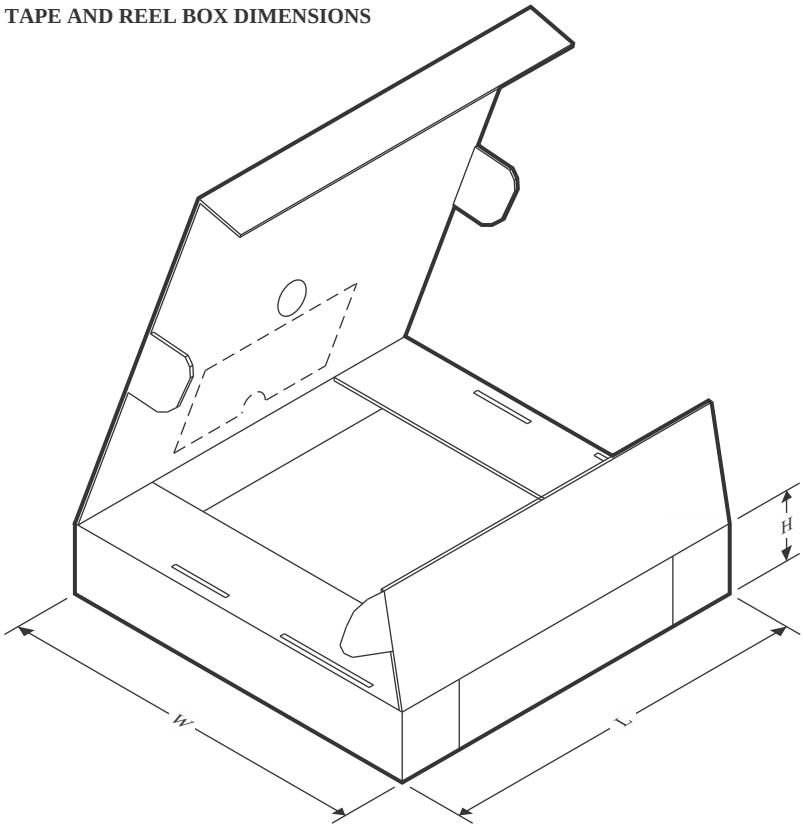
**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**




*All dimensions are nominal

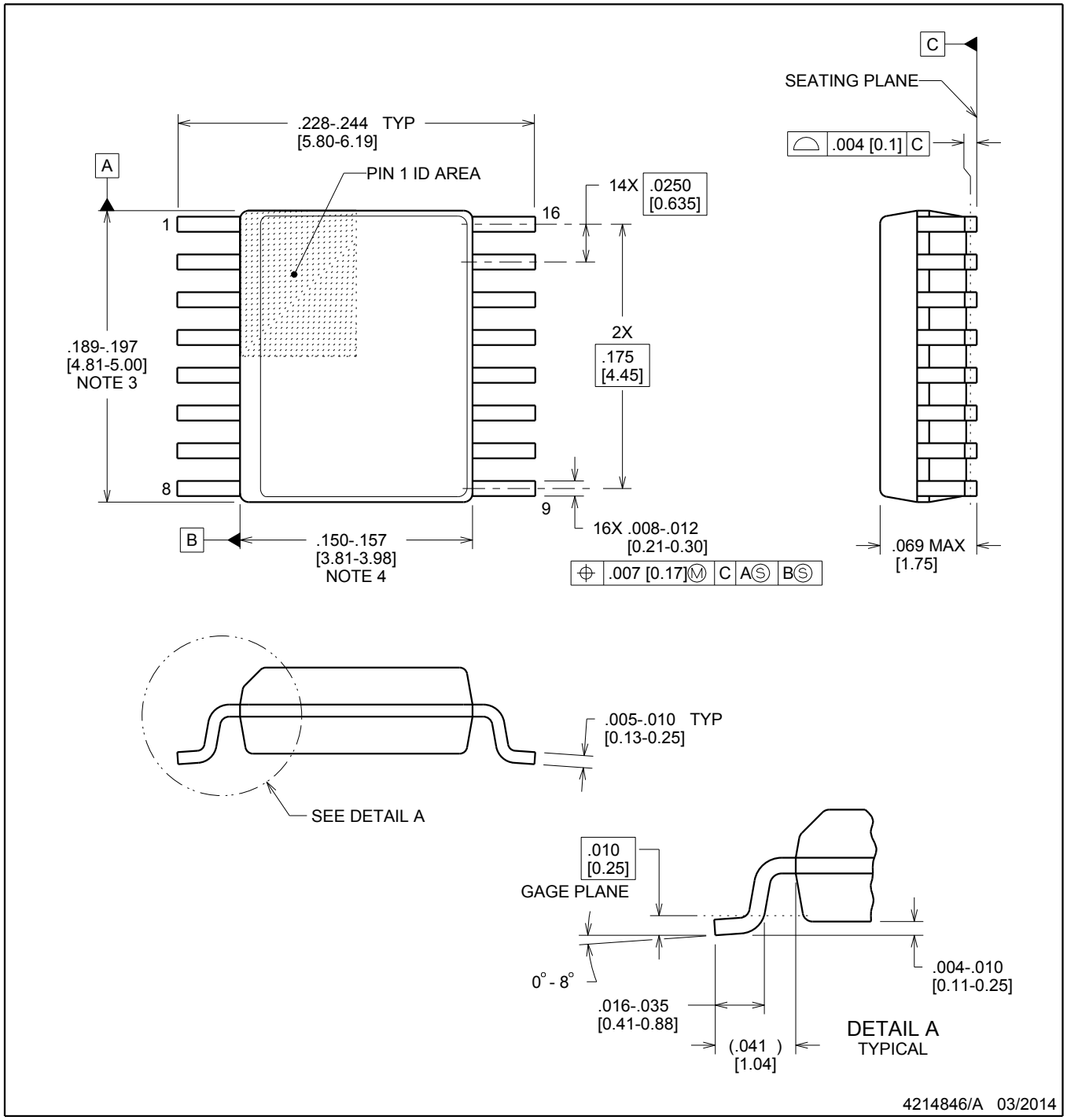
| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| ISO6540DBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| ISO6540FDBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| ISO6541DBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| ISO6541FDBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| ISO6542DBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| ISO6542FDBQR | SSOP | DBQ | 16 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |

TAPE AND REEL BOX DIMENSIONS



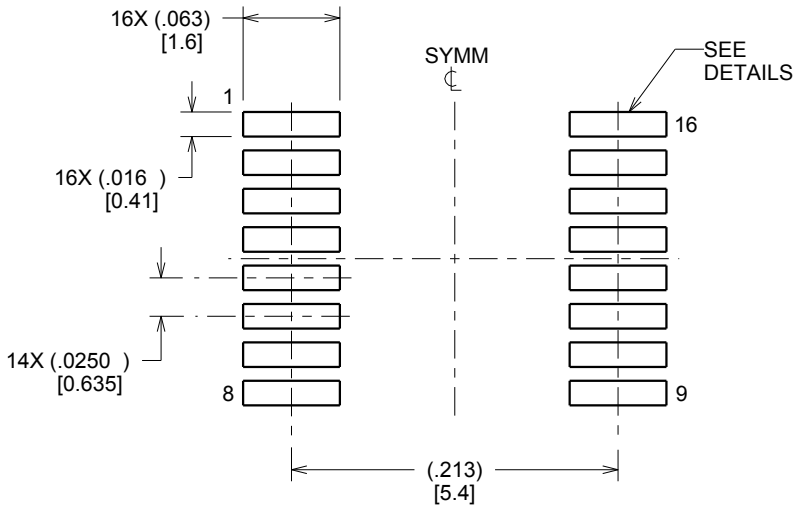

*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|---|---|---|---|---|---|---|---|
| ISO6540DBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |
| ISO6540FDBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |
| ISO6541DBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |
| ISO6541FDBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |
| ISO6542DBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |
| ISO6542FDBQR | SSOP | DBQ | 16 | 2500 | 353.0 | 353.0 | 32.0 |

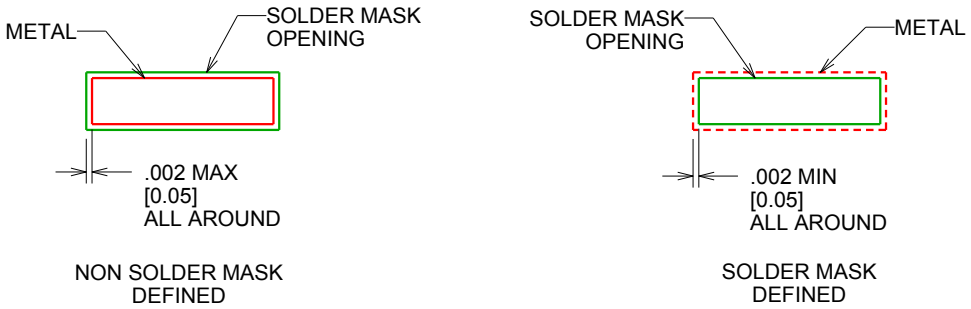



NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 inch, per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MO-137, variation AB.




LAND PATTERN EXAMPLE
SCALE:8X

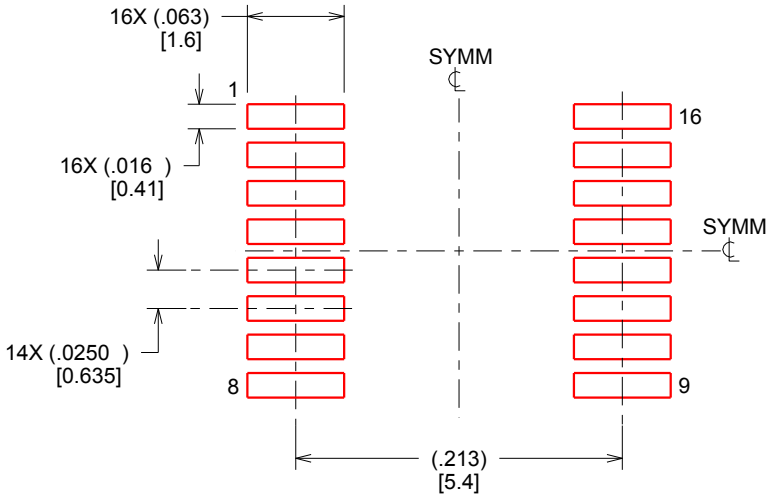



SOLDER MASK DETAILS

4214846/A 03/2014

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.




SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.127 MM] THICK STENCIL
SCALE:8X

4214846/A 03/2014

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

# 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司