

用于车门控制的 DRV8001-Q1 汽车类高度集成多功能驱动器

1 特性

- 符合面向汽车应用的 AEC-Q100 标准：
 - 温度等级 1：-40°C 至 +125°C， T_A
- 4.5V 至 35V (40V 绝对最大值) 工作电压范围
- 1 个集成半桥， I_{OUT} 最大为 8A ($R_{DS(on)} = 132m\Omega$ ，每个 FET 66m Ω)
- 1 个集成半桥， I_{OUT} 最大为 7A ($R_{DS(on)} = 160m\Omega$ ，每个 FET 80m Ω)
- 2 个集成半桥， I_{OUT} 最大为 4A ($R_{DS(on)} = 400m\Omega$ ，每个 FET 200m Ω)
- 2 个集成半桥， I_{OUT} 最大为 1.3A 负载 ($R_{DS(on)} = 1500m\Omega$ ，每个 FET 750m Ω)
- 1 个可配置的集成高侧驱动器，可用作灯或 LED 驱动器， I_{OUT} 最大为 1.5/0.5A ($R_{DS(on)} = 0.4/1.5\Omega$)
- 5 个集成高侧驱动器，适用于 0.5/0.25A 负载 ($R_{DS(on)} = 1.5\Omega$)
 - 1 个高侧驱动器，用于为电致变色 (EC) 玻璃 MOSFET 供电
- 1 个外部 MOSFET 栅极驱动器，用于电致变色玻璃充电
- 1 个集成低侧 FET，用于电致变色玻璃放电
- 用于高侧驱动器的内部 10 位 PWM 发生器
- 所有高侧驱动器均支持低电流或高电流阈值恒定电流模式，以驱动各种 LED 模块
- 1 个用于加热器的外部 MOSFET 栅极驱动器
 - 离线开路负载检测
 - 通过对低 $R_{DS(on)}$ MOSFET 进行 V_{DS} 监控来实现短路检测
- 集成驱动器输出具有电流调节功能 (ITRIP)
- 可多路复用的检测输出 (IPROPI)
 - 具有比例电流输出 (IPROPI) 的内部电流检测
 - 具有多个热仪表组的高级芯片温度监控
 - 调整比例的电源电压输出
- 具有可配置故障行为的保护和诊断性能
 - 在断开状态和导通状态下进行负载诊断，以检测开路负载和短路
 - 和过热保护
- [器件比较表](#)

2 应用

- [车门模块](#)
- [车身控制模块](#)
- [区域模块](#)

3 说明

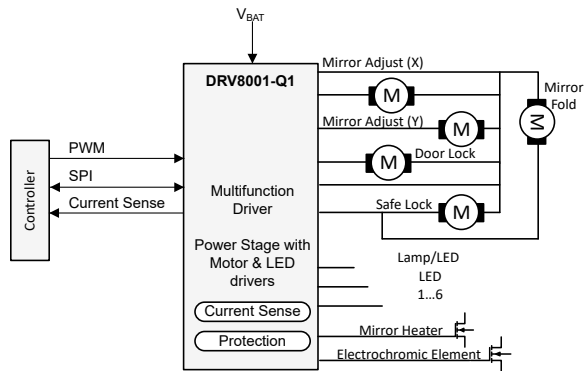
DRV8001-Q1 器件集成了多个特定于车门控制的功能：驱动和诊断电机（电感）、电阻和容性负载，驱动灯或 LED，驱动加热元件或电致变色元件等特殊负载的 MOSFET。这些驱动器具有多项用于离线和有源诊断的保护功能，例如欠压和过压监控、离线开路负载和短路诊断以及基于区域的热监控和关断保护。该器件具有 6 个集成半桥（2 个高侧交替模式）、6 个集成高侧驱动器、一个用于加热器的外部高侧栅极驱动器、一个用于电致变色充电的外部高侧栅极驱动器和一个用于电致变色负载放电的集成低侧驱动器。每个单独的驱动器都具有 PWM 输入控制配置、传感、诊断和器件系统保护功能。每个高侧驱动器都有一个专用的内部可编程 PWM 发生器。所有集成驱动器均可提供比例电流传感引脚输出

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 (标称值) ⁽²⁾
DRV8001-Q1	VQFN (40)	6.00mm × 6.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



内容

1 特性	1	8.3 DRV8000-Q1_CTRL 寄存器	101
2 应用	1	8.4 DRV8001-Q1_STATUS 寄存器	111
3 说明	1	8.5 DRV8001-Q1_CNFG 寄存器	121
4 器件比较	3	8.6 DRV8001-Q1_CTRL 寄存器	155
5 引脚配置和功能	4	9 应用和实施	165
6 规格	6	9.1 应用信息.....	165
6.1 绝对最大额定值.....	6	9.2 典型应用.....	165
6.2 ESD 等级 - 汽车.....	6	9.3 初始化设置.....	167
6.3 建议运行条件.....	6	9.4 电源相关建议.....	167
6.4 热性能信息 RHA 封装.....	7	9.5 布局.....	167
6.5 电气特性.....	7	10 器件和文档支持	169
6.6 时序要求.....	16	10.1 接收文档更新通知.....	169
7 详细说明	17	10.2 支持资源.....	169
7.1 概述.....	17	10.3 商标.....	169
7.2 功能方框图.....	18	10.4 静电放电警告.....	169
7.3 外部组件.....	18	10.5 术语表.....	169
7.4 特性说明.....	19	11 修订历史记录	169
7.5 编程.....	49	12 机械、封装和可订购信息	169
8 DRV8001-Q1 寄存器映射	52	12.1 封装选项附录.....	173
8.1 DRV8000-Q1_STATUS 寄存器.....	54	12.2 卷带包装信息.....	174
8.2 DRV8000-Q1_CNFG 寄存器.....	64		

4 器件比较

表 4-1. 器件比较

器件名称	H 桥栅极驱动器	半桥驱动器	高侧驱动器	灯/LED HS 驱动器	EC 栅极驱动器	加热器 HS 栅极驱动器	电流分流放大器	封装
DRV8000-Q1	1x	6x	5x	1x	1x	1x	1x	7x7 QFN-48 可湿性侧面
DRV8001-Q1	X	6x	5x	1x	1x	1x	X	6x6 QFN-40 可湿性侧面
DRV8002-Q1	1x	6x	5x	1x	X	X	1x	7x7 QFN-48 可湿性侧面

表 4-2. 器件订购信息

器件	预量产器件型号	可订购器件型号	EVM
DRV8000-Q1	PDRV8000QWRGZRQ1	DRV8000QRGZRQ1	DRV8000-Q1EVM
DRV8001-Q1	PDRV8001QWRHARQ1	DRV8001QRHARQ1	DRV8001-Q1EVM
DRV8002-Q1	PDRV8002QRGZRQ1	DRV8002QRGZRQ1	DRV8002-Q1EVM

5 引脚配置和功能

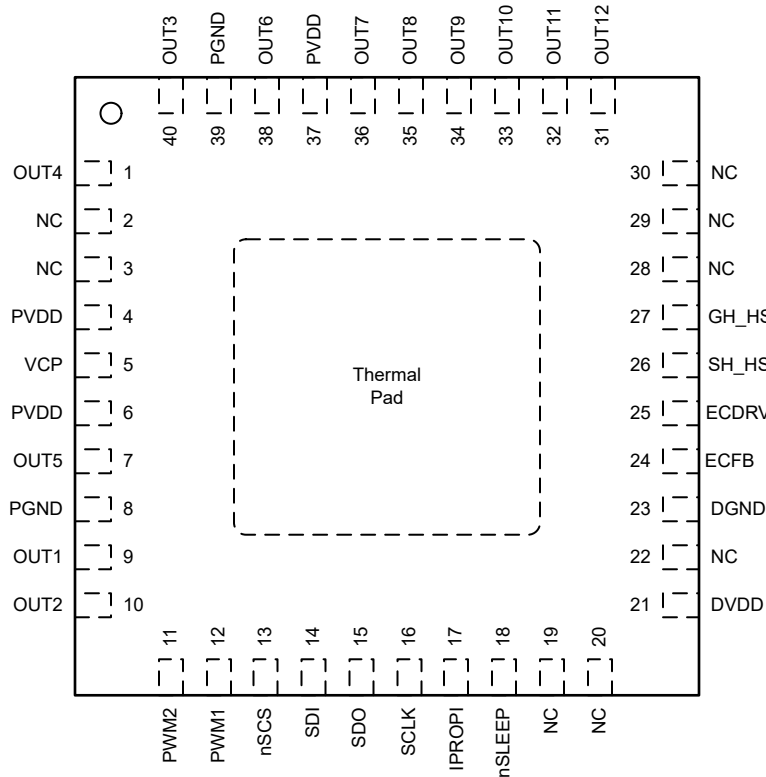


图 5-1. RHA 封装，40 引脚 VQFN (俯视图)

表 5-1. 引脚功能

引脚		I/O ⁽¹⁾	类型	说明
编号	名称			
1	OUT4	O	电源	400m Ω 半桥输出 4。
2	NC	-	-	无连接。
3	NC	-	-	无连接。
4	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1 μ F、额定电压为 PVDD 的陶瓷电容器和大于或等于 10 μ F 的局部大容量电容。
5	VCP	I/O	电源	电荷泵输出。在 VCP 和 PVDD 引脚之间连接一个 1 μ F、16V 陶瓷电容器。
6	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1 μ F、额定电压为 PVDD 的陶瓷电容器和大于或等于 10 μ F 的局部大容量电容。
7	OUT5	O	电源	130m Ω 半桥输出 5 的第一个引脚。
8	PGND	I/O	接地	器件接地。连接到系统地。
9	OUT1	O	电源	1.5 Ω 半桥输出 1。
10	OUT2	O	电源	1.5 Ω 半桥输出 2。
11	PWM2	I	数字	用于对除电铬之外所有驱动器进行调节的 PWM 输入 2。
12	PWM1	I	数字	用于半桥调节的 PWM 输入 1。
13	nSCS	I	数字	串行芯片选择。此引脚上的逻辑低电平支持串行接口通信。内部上拉电阻。
14	SDI	I	数字	串行数据输入。在 SCLK 引脚的下降沿捕捉数据。内部下拉电阻。
15	SDO	O	数字	串行数据输出。在 SCLK 引脚的上升沿移出数据。推挽式输出。

表 5-1. 引脚功能 (续)

引脚		I/O ⁽¹⁾	类型	说明
编号	名称			
16	SCLK	I	数字	串行时钟输入。串行数据会移出并在此引脚上的相应上升沿和下降沿被捕捉。内部下拉电阻。
17	IPROPI	I/O	模拟	检测输出从任何驱动器负载电流反馈、PVDD 电压反馈或热仪表组温度反馈进行多路复用。也可针对半桥驱动器配置为第二个 PWM 引脚输入。
18	nSLEEP	I	模拟	器件使能引脚。置为逻辑低电平可关断器件并进入睡眠模式。内部下拉电阻。
19	NC	-	-	无连接。
20	NC	-	-	无连接。
21	DVDD	I	电源	器件逻辑和数字输出电源输入。建议在 DVDD 和 GND 引脚之间连接一个 1.0μF、6.3V 的陶瓷电容器。
22	NC	-	-	无连接。
23	DGND	I/O	接地	器件接地。连接到系统地。
24	ECFB	I/O	电源	对于 EC 控制，引脚用作电压监控输入和快速放电低侧开关。如果不使用 EC 驱动功能，则通过 10kΩ 电阻器将此引脚连接到 GND。
25	ECDRV	O	模拟	对于 EC 控制，引脚控制外部 MOSFET 的栅极以进行 EC 电压调节
26	SH_HS	I	模拟	高侧加热器 MOSFET 的源极引脚和加热器负载的输出。连接到高侧 MOSFET 的源极。
27	GH_HS	O	模拟	加热器 MOSFET 的栅极驱动器输出。连接到高侧 MOSFET 的栅极。
28	NC	-	-	无连接。
29	NC	-	-	无连接。
30	NC	-	-	无连接。
31	OUT12	O	电源	1.5Ω 高侧驱动器输出 12。连接到低侧负载。
32	OUT11	O	电源	1.5Ω 高侧驱动器输出 11。可配置为 EC 驱动器的 SC 保护开关。连接到低侧负载。
33	OUT10	O	电源	1.5Ω 高侧驱动器输出 10。连接到低侧负载。
34	OUT9	O	电源	1.5Ω 高侧驱动器输出 9。连接到低侧负载。
35	OUT8	O	电源	1.5Ω 高侧驱动器输出 8。连接到低侧负载。
36	OUT7	O	电源	具有可配置的 R _{DS(on)} (400mΩ/1500mΩ) 的高侧驱动器输出。连接到低侧负载。
37	PVDD	I	电源	器件驱动器电源输入。连接到电桥电源。在 PVDD 和 GND 引脚之间连接一个 0.1μF、额定电压为 PVDD 的陶瓷电容器和大于或等于 10μF 的局部大容量电容。
38	OUT6	O	电源	160mΩ 半桥输出 6。
39	PGND	I/O	接地	器件接地。连接到系统地。
40	OUT3	O	电源	400mΩ 半桥输出 3。

(1) I = 输入，O = 输出

6 规格

6.1 绝对最大额定值

在工作温度范围内（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电源引脚电压	PVDD	-0.3	40	V
电源瞬态电压斜坡	PVDD		2	V/μs
数字逻辑电源电压斜坡	DVDD		2	V/μs
接地引脚之间的电压差	GND、PGND	-0.3	0.3	V
电荷泵引脚电压	VCP	-0.3	PVDD + 15	V
数字稳压器引脚电压	DVDD	-0.3	5.75	V
逻辑引脚电压	PWM1、PWM2、nSLEEP、SCLK、SDO、SDI、nSCS	-0.3	5.75	V
输出逻辑引脚电压	SDO	-0.3	V _{DVDD} + 0.3	V
输出引脚电压	OUT1-OUT12、ECDRV、ECFB	-0.3	40	V
输出电流	OUT1-OUT12、ECDRV、ECFB	受内部限制	受内部限制	A
加热器和电致变色 MOSFET 栅极驱动引脚电压	GH_HS、ECDRV	V _{HEAT} - 0.3 至 V _{HEAT} + 13	V _{VCP} + 0.3	V
加热器和电致变色 MOSFET 源极引脚电压	SH_HS、ECFB	-0.3	V _{PVDD} + 0.3	V
高侧驱动器和加热器 MOSFET 源极引脚最大能量耗散, T _J = 25°C, L _{LOAD} < 100μH	OUT7-OUT12、SH_HS	-	1	mJ
环境温度, T _A		-40	125	°C
结温, T _J		-40	150	°C
贮存温度, T _{stg}		-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

6.2 ESD 等级 - 汽车

				值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 HBM ESD ⁽¹⁾ 分类等级 2	PVDD、OUT1 - OUT12、ECFB、GND	±4000	V
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 AEC Q100-002 HBM ESD ⁽¹⁾ 分类等级 2	所有其他引脚	±2000	V
		充电器件模型 (CDM), 符合 AEC Q100-011 CDM ESD 分类等级 C4B	转角引脚	±750	
			其他引脚	±500	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS-001 规范执行 HBM 应力测试。

6.3 建议运行条件

在工作温度范围内（除非另有说明）

			最小值	标称值	最大值	单位
V _{PVDD}	电源电压	PVDD	4.5		35	V
V _{DVDD}	逻辑输入电压	DVDD	3		5.5	V
V _{DIN}	数字输入电压	PWMx、SCLK、SDI	0		5.5	V
I _{DOUT}	数字输出电流	SDO	0		5	mA
f _{PWM}	输入 PWM 频率	PWM1、PWM2	0		25	kHz
V _{IPROPI}	模拟输出电压	IPROPI	0		3.6	V

在工作温度范围内 (除非另有说明)

			最小值	标称值	最大值	单位
V_{IPROPI}	$V_{PVDD} < 5.6V$ 时的模拟输出电压	$IPROPI$	0		$V_{PVDD} - 2$	V
T_A	工作环境温度		-40		125	°C
T_J	工作结温		-40		150	°C

6.4 热性能信息 RHA 封装

热指标 ⁽¹⁾		RHA 封装	单位
$R_{\theta JA}$	结至环境热阻	35	°C/W
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	31	°C/W
$R_{\theta JB}$	结至电路板热阻	26	°C/W
Ψ_{JT}	结至顶部特征参数	0.1	°C/W
Ψ_{JB}	结至电路板特征参数	6.7	°C/W
$R_{\theta JC(bot)}$	结至外壳 (底部) 热阻	1.8	°C/W

(1) 有关新旧热指标的更多信息, 请参阅[半导体和 IC 封装热指标](#)应用报告。

6.5 电气特性

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数	测试条件	最小值	典型值	最大值	单位
电源 (DVDD、VCP、PVDD)					
I_{PVDDQ}	PVDD 睡眠模式电流 $V_{PVDD} = 13.5V$, $nSLEEP = 0V$ $-40 \leq T_J \leq 85^{\circ}C$		2.5	5	μA
I_{DVDDQ}	DVDD 睡眠模式电流 $V_{PVDD} = 13.5V$, $nSLEEP = 0V$ $-40 \leq T_J \leq 85^{\circ}C$		1	3	μA
I_{PVDD}	PVDD 活动模式电流 $V_{PVDD} = 13.5$, $nSLEEP = 5V$		6.1		mA
I_{DVDD}	DVDD 活动模式电流 $V_{DVDD} = 5V$, $SDO = 0V$		7.8	8.5	mA
$I_{PVDD_CP_DIS}$	PVDD 电荷泵禁用模式电流 $V_{PVDD} = 13.5V$, $DIS_CP = 1$, $-40 \leq T_J \leq 85^{\circ}C$		2		mA
$I_{DVDD_CP_DIS}$	DVDD 电荷泵禁用模式电流 $V_{PVDD} = 13.5V$, $V_{DVDD} = 5V$, $SDO = 0V$, $DIS_CP = 1$, $-40 \leq T_J \leq 85^{\circ}C$		7		mA
t_{SLEEP}	关断时间 $nSLEEP = 0V$ 进入睡眠模式			1	ms
$t_{READY_HB_HS}$	半桥和高侧驱动器的导通时间			5	ms
t_{READY_HEAT}	加热器的导通时间			10	ms
f_{VDD}	数字振荡器开关频率 展频的主频率		14.25		MHz
V_{VCP}	相对于 PVDD 的电荷泵稳压器电压 $V_{PVDD} \geq 9V$, $I_{VCP} \leq 100\mu A$	9.5	10.5	11	V
V_{VCP}	相对于 PVDD 的电荷泵稳压器电压 $V_{PVDD} = 7V$, $I_{VCP} \leq 80\mu A$	8.5	9	11	V
V_{VCP}	相对于 PVDD 的电荷泵稳压器电压 $V_{PVDD} = 5V$, $I_{VCP} \leq 60\mu A$	7	7.5	11	V
I_{VCP_LIM}	电荷泵输出电流限制			750	μA
逻辑电平输入 (INx、nSLEEP、SCLK、SDI 等)					
V_{IL}	输入逻辑低电平电压 INx、IPROPI、nSLEEP、SCLK、SDI	0.3		$V_{DVDD} \times 0.3$	V
V_{IH}	输入逻辑高电平电压 INx、IPROPI、nSLEEP、SCLK、SDI		$V_{DVDD} \times 0.7$	5.5	V
V_{HYS}	输入迟滞 INx、IPROPI、nSLEEP、SCLK、SDI		$V_{DVDD} \times 0.15$		V

4.5V ≤ V_{PVDD} ≤ 35V, -40°C ≤ T_J ≤ 150°C (除非另有说明)。V_{PVDD} = 13.5V 且 T_J = 25°C 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
I _{IL}	输入逻辑低电平电流	V _{DIN} = 0V, INx, IPROPI, nSLEEP、SCLK、SDI	-5		5	μA
I _{IL}	输入逻辑低电平电流	V _{DIN} = 0V, nSCS		25	50	μA
I _{IH}	输入逻辑高电平电流	V _{DIN} = 5V, nSCS	-5		5	μA
I _{IH}	输入逻辑高电平电流	V _{DIN} = 5V, INx, IPROPI, nSLEEP、SCLK、SDI		25	50	μA
R _{PD}	输入下拉电阻	至 GND, INx, nSLEEP、SCLK、SDI	140	200	260	kΩ
R _{PU}	输入上拉电阻	至 DVDD, nSCS	140	200	265	kΩ
推挽式输出 SDO						
V _{OL}	输出逻辑低电平电压	I _{OD} = 5mA			0.5	V
V _{OH}	输出逻辑高电平电压	I _{OD} = -5mA, SDO	0.8			V
加热器 MOSFET 驱动器						
I _{GH_HS_HEAT}	平均充电电流	T _J = 25°C		50		mA
R _{GL_HEAT}	导通电阻 (放电阶段)	I _{GH_HS_HEAT} = 25mA; T _J = 25°C	15	20	25	Ω
		I _{GH_HS_HEAT} = 25mA; T _J = 125°C		28	36	Ω
V _{GH_HS_HIGH}	GH_HS 高电平输出电压	V _{PVDD} = 4.5V; I _{CP} = 15mA	V _{SH_HS} + 6			V
		V _{PVDD} = 13.5V; I _{CP} = 15mA	V _{SH_HS} + 8 V _{SH_HS} + 10 V _{SH_HS} + 11.5			V
I _{HEAT_SH_STBY_LK}	SH_HS 泄漏电流待机				25	μA
R _{GS_HEAT}	无源栅极钳位电阻			150		kΩ
t _{PDR_GH_HS}	GH_HS 上升传播延迟	V _{PVDD} = 13.5V; R _G = 0Ω; C _G = 2.7nF		0.5		μs
t _{PDF_GH_HS}	GH_HS 下降传播延迟	V _{PVDD} = 13.5V; V _{SH_HS} = 0V; R _G = 0Ω; C _G = 2.7nF		0.5		μs
t _{RISE_GH_HS}	上升时间 (开关模式)	V _{PVDD} = 13.5V; V _{SH_HS} = 0V; R _G = 0Ω; C _G = 2.7nF		300		ns
t _{FALL_GH_HS}	下降时间 (开关模式)	V _{PVDD} = 13.5V; V _{SH_HS} = 0V; R _G = 0Ω; C _G = 2.7nF		170		ns
加热器保护电路						
V _{DS_LVL_HEAT}	加热器 MOSFET 的 V _{DS} 过流保护阈值电平	HEAT_VDS_LVL = 0000b	0.051	0.06	0.069	V
		HEAT_VDS_LVL = 0001b	0.068	0.08	0.092	V
		HEAT_VDS_LVL = 0010b	0.085	0.10	0.115	V
		HEAT_VDS_LVL = 0011b	0.102	0.12	0.138	V
		HEAT_VDS_LVL = 0100b	0.119	0.14	0.161	V
		HEAT_VDS_LVL = 0101b	0.136	0.16	0.184	V
		HEAT_VDS_LVL = 0110b	0.153	0.18	0.207	V
		HEAT_VDS_LVL = 0111b	0.17	0.2	0.23	V
		HEAT_VDS_LVL = 1000b	0.204	0.240	0.276	V
		HEAT_VDS_LVL = 1001b	0.238	0.280	0.322	V
		HEAT_VDS_LVL = 1010b	0.272	0.320	0.368	V
		HEAT_VDS_LVL = 1011b	0.306	0.360	0.414	V
		HEAT_VDS_LVL = 1100b	0.340	0.400	0.460	V
		HEAT_VDS_LVL = 1101b	0.374	0.440	0.506	V
		HEAT_VDS_LVL = 1110b	0.476	0.560	0.644	V
		HEAT_VDS_LVL = 1111b	0.85	1	1.15	V

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明) 。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时 , 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$t_{DS_HEAT_DG}$	V_{DS} 过流保护抗尖峰脉冲时间	HEAT_VDS_DG = 00b	0.75	1	1.5	μs
		HEAT_VDS_DG = 01b	1.5	2	2.5	μs
		HEAT_VDS_DG = 10b	3.25	4	4.75	μs
		HEAT_VDS_DG = 11b	7.5	8	9	μs
$t_{DS_HEAT_BLK}$	V_{DS} 过流保护消隐时间	HEAT_VDS_BLK = 00b	3.25	4	4.75	μs
		HEAT_VDS_BLK = 01b	7.5	8	9	μs
		HEAT_VDS_BLK = 10b	14	16	18	μs
		HEAT_VDS_BLK = 11b	28	32	36	μs
V_{OL_HEAT}	开路负载阈值电压	$V_{SLx} = 0V$	1.8	2	2.2	V
I_{OL_HEAT}	上拉电流源开路负载诊断已激活	$V_{SLx} = 0V$; $V_{SHheater} = 4.5V$		1		mA
t_{OL_HEAT}	加热器 MOSFET 的开路负载滤波时间			2		ms
电致变色驱动器						
$R_{DS(on)}_{ECFB}$	用于 EC 放电的低侧 MOSFET 导通电阻	$V_{PVDD} = 13.5V$; $T_J = 25^{\circ}C$; $I_{ECFB} = \pm 0.5A$ $ECFB_LS_EN = 1b$		1500		m Ω
$R_{DS(on)}_{ECFB}$	用于 EC 放电的低侧 MOSFET 导通电阻	$V_{PVDD} = 13.5V$; $T_J = 150^{\circ}C$; $I_{ECFB} = \pm 0.5A$ $ECFB_LS_EN = 1b$			3000	m Ω
I_{OC_ECFB}	低侧 MOSFET 的输出电流阈值	$V_{PVDD} = 13.5V$; $T_J = 25^{\circ}C$; I_{ECFB} 灌电流	0.5		1	A
$t_{DG_OC_ECFB}$	过流关断抗尖峰脉冲时间	$V_{PVDD} = 13.5V$; $T_J = 25^{\circ}C$; I_{ECFB} 灌电流	10		50	μs
dV_{ECFB}/dt	ECFB 低侧 MOSFET 的转换率	$V_{PVDD} = 13.5V$, $V_{DVDD} = 5V$, $R_{load} = 64\Omega$		7		V/ μs
I_{OLP_ECFB}	放电期间 EC 的开路负载检测阈值	$EC_OLEN = 1b$, $ECFB_LS_EN = 1b$	10	20	30	mA
$t_{DG_OLP_ECFB}$	开路负载检测抗尖峰脉冲时间	$EC_OLEN = 1b$, $ECFB_LS_EN = 1b$	400		600	μs
I_{OLA_ECFB}	ECFB 开路负载上拉电流源, OUT11 独立模式	$OUT11_EC_MODE = 0b$, $ECDRV_OL_EN = 1b$, $EC_ON = 1b$		200		μA
$V_{EC_CTRLmax}$	ECFB 的最大 EC 控制电压目标	$ECFB_MAX = 1b$	1.4		1.6	V
$V_{EC_CTRLmax}$	ECFB 的最大 EC 控制电压目标	$ECFB_MAX = 0b$	1.12		1.28	V
V_{EC_res}	ECFB 可调电压的最小分辨率	$EC_ON = 1b$		23.8		mV
DNL_{ECFB}	微分非线性	$EC_ON = 1b$	-2		2	LSB
$ dV_{ECFB} $	目标和 ECFB 之间的电压偏差	$V_{target} = 1.5V$, $dV_{ECFB} = V_{target} - V_{ECFB}$; $ I_{ECDRV} < 1\mu A$	- 5% (-1LSB)		+5% (+1LSB)	mV
$ dV_{ECFB} $	目标和 ECFB 之间的电压偏差	$V_{target} = 23.8mV$, $dV_{ECFB} = V_{target} - V_{ECFB}$; $ I_{ECDRV} < 1\mu A$	- 5% (-1LSB)		+5% (+1LSB)	mV
V_{ECFB_HI}	表示 ECFB 上的电压高于目标	$EC_ON = 1b$		$V_{target} + 0.12$		V
V_{ECFB_LO}	表示 ECFB 上的电压低于目标	$EC_ON = 1b$		$V_{target} - 0.12$		V
t_{FT_ECFB}	ECFB 高电平/低电平标志的滤波时间	$EC_ON = 1b$		32		μs
t_{BLK_ECFB}	EC 调节标志的消隐时间	任何 EC 目标电压变化	200	250	300	μs
V_{ECFB_UV}	ECFB 上的欠压阈值	$ECFB_UV_EN = 1b$, $EC_ON = 1b$, $ECFB_UV_TH = 0b$	75	100	125	mV
V_{ECFB_UV}	ECFB 上的欠压阈值	$ECFB_UV_EN = 1b$, $EC_ON = 1b$, $ECFB_UV_TH = 1b$	170	200	230	mV
$t_{ECFB_UV_DG}$	ECFB 上的欠压标志抗尖峰脉冲时间	$ECFB_UV_EN = 1b$, $ECFB_UV_DG = 00b$	16	20	24	μs

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明) 。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时 , 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
$t_{ECFB_UV_DG}$	ECFB 上的欠压标志抗尖峰脉冲时间	ECFB_UV_EN = 1b, ECFB_UV_DG = 01b	40	50	60	μs
$t_{ECFB_UV_DG}$	ECFB 上的欠压标志抗尖峰脉冲时间	ECFB_UV_EN = 1b, ECFB_UV_DG = 10b	80	100	120	μs
$t_{ECFB_UV_DG}$	ECFB 上的欠压标志抗尖峰脉冲时间	ECFB_UV_EN = 1b, ECFB_UV_DG = 11b	160	200	240	μs
V_{ECFB_OV}	ECFB 上的过压阈值	ECFB_OV_EN = 1b, EC_ON = 1b	$V_{PVDD} - 1V$			V
$t_{ECFB_OV_DG}$	ECFB 上的过压标志抗尖峰脉冲时间	ECFB_OV_EN = 1b, ECFB_OV_DG = 00b	16	20	24	μs
$t_{ECFB_OV_DG}$	ECFB 上的过压标志抗尖峰脉冲时间	ECFB_OV_EN = 1b, ECFB_OV_DG = 01b	40	50	60	μs
$t_{ECFB_OV_DG}$	ECFB 上的过压标志抗尖峰脉冲时间	ECFB_OV_EN = 1b, ECFB_OV_DG = 10b	80	100	120	μs
$t_{ECFB_OV_DG}$	ECFB 上的过压标志抗尖峰脉冲时间	ECFB_OV_EN = 1b, ECFB_OV_DG = 11b	160	200	240	μs
$V_{ECDRVminHIGH}$	EC_ON = 1 时 ECDRV 的输出电压范围	$I_{ECDRV} = -10\mu A$	4.3		6.7	V
$V_{ECDRVmaxLOW}$	EC_ON = 0 时 ECDRV 的输出电压范围	$I_{ECDRV} = 10\mu A$	0		0.7	V
I_{ECDRV}	流入 ECDRV 的电流	$V_{target} > V_{ECFB} + 500mV$; $V_{ECDRV} = 3.5V$	-950		-100	μA
I_{ECDRV}	流入 ECDRV 的电流	$V_{target} < V_{ECFB} - 500mV$; $V_{ECDRV} = 1.0V$; $V_{target} = 0V$; $V_{ECFB} = 0.5V$	150		350	μA
R_{ECDRV_DIS}	快速放电模式下 ECDRV 上的下拉电阻	$V_{ECDRV} = 0.7V$; EC 使能, 然后 EC<5:0> = 0 或 EC 禁用			11	k Ω
$t_{DISCHARGE}$	自动放电脉冲宽度	ECFB_LS_PWM = 1b, ECFB_LS_EN = 1b	240	300	360	ms
$t_{ECFB_DISC_BLK}$	自动放电消隐时间	ECFB_LS_PWM = 1b, ECFB_LS_EN = 1b	2.25	3	3.75	ms
V_{DISC_TH}	PWM 放电电平 V_{ECDRV}	ECFB_LS_PWM = 1b, ECFB_LS_EN = 1b	350	400	450	mV
$V_{DISC_TH_DIFF}$	PWM 放电阈值电平 $V_{ECDRV} - V_{ECFB}$	ECFB_LS_PWM = 1b, ECFB_LS_EN = 1b	-50	0	50	mV
半桥驱动器						
$R_{ON_OUT1,2_HS}$	高侧 MOSFET 导通电阻	$I_{OUT} = 1A$, $T_J = 25^{\circ}C$	750			m Ω
		$I_{OUT} = 0.5A$, $T_J = 150^{\circ}C$	1425			m Ω
$R_{ON_OUT1,2_LS}$	低侧 MOSFET 导通电阻	$I_{OUT} = 1A$, $T_J = 25^{\circ}C$	750			m Ω
		$I_{OUT} = 0.5A$, $T_J = 150^{\circ}C$	1425			m Ω
$R_{ON_OUT3,4_HS}$	高侧 MOSFET 导通电阻	$I_{OUT} = 4A$, $T_J = 25^{\circ}C$	200			m Ω
		$I_{OUT} = 2A$, $T_J = 150^{\circ}C$	400			m Ω
$R_{ON_OUT3,4_LS}$	低侧 MOSFET 导通电阻	$I_{OUT} = 4A$, $T_J = 25^{\circ}C$	200			m Ω
		$I_{OUT} = 2A$, $T_J = 150^{\circ}C$	400			m Ω
$R_{ON_OUT5_HS}$	高侧 MOSFET 导通电阻	$I_{OUT} = 8A$, $T_J = 25^{\circ}C$	66			m Ω
		$I_{OUT} = 4A$, $T_J = 150^{\circ}C$	132			m Ω
$R_{ON_OUT5_LS}$	低侧 MOSFET 导通电阻	$I_{OUT} = 8A$, $T_J = 25^{\circ}C$	66			m Ω
		$I_{OUT} = 4A$, $T_J = 150^{\circ}C$	132			m Ω
$R_{ON_OUT6_HS}$	高侧 MOSFET 导通电阻	$I_{OUT} = 8A$, $T_J = 25^{\circ}C$	80			m Ω

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明) 。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时 , 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
R _{ON_OUT6_HS}	高侧 MOSFET 导通电阻	I _{OUT} = 4A , T _J = 150°C			160	mΩ
R _{ON_OUT6_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 8A , T _J = 25°C		80		mΩ
R _{ON_OUT6_LS}	低侧 MOSFET 导通电阻	I _{OUT} = 4A , T _J = 150°C			160	mΩ
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间，10% - 90%	PVDD = 13.5V ; OUTx_SR = 00b		1.6		V/μs
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间，10% - 90%	PVDD = 13.5V ; OUTx_SR = 01b		13.5		V/μs
SR _{OUT_HB}	所有半桥 OUTx 的输出电压上升/下降时间，10% - 90%	PVDD = 13.5V ; OUTx_SR = 10b		24		V/μs
t _{PD_OUT_HB_HS_R}	HS 输出电压上升期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压上升 (任何 SR 设置)	1.8		8.7	μs
t _{PD_OUT_HB_HS_F}	HS 输出电压下降期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压下降 (任何 SR 设置)	1.2		9.2	μs
t _{PD_OUT_HB_LS_R}	LS 输出电压上升期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压上升 (任何 SR 设置)	1.5		8	μs
t _{PD_OUT_HB_LS_F}	LS 输出电压下降期间的传播时间	ON 命令或 INx (SPI 最后一次转换) 至 OUTx 10% 电压下降 (任何 SR 设置)	1.4		8	μs
t _{DEAD_HS_ON}	HS 输出电压上升期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b，所有 SR	1.3		4.7	μs
t _{DEAD_HS_OF}	HS 输出电压下降期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b，所有 SR	1.1		4.8	μs
t _{DEAD_LS_ON}	LS 输出电压上升期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b，所有 SR	1.4		5.8	μs
t _{DEAD_LS_OF}	LS 输出电压下降期间的死区时间	PVDD = 13.5V ; OUTx_ITRIP_LVL = 00b，所有 SR	1.7		14	μs
半桥保护电路						
I _{OCP_OUT1,2}	过流保护阈值		1.3		2	A
I _{OCP_OUT3,4}	过流保护阈值		4		8	A
I _{OCP_OUT5}	过流保护阈值		8		16	A
I _{OCP_OUT6}	过流保护阈值		7		13	A
t _{DG_OCP_HB}	半桥驱动器中的过流保护抗尖峰脉冲时间 (1) (2)	OUTX_Y_OCP_DG = 00b (如果 V _{PVDD} ≥ 28V，唯一选项)	4.5	6	7.3	μs
		V _{PVDD} ≤ 28V，OUTX_Y_OCP_DG = 01b	8	10	12	μs
		V _{PVDD} ≤ 28V，OUTX_Y_OCP_DG = 10b	16	20	24	μs
		V _{PVDD} ≤ 20V，OUTX_Y_OCP_DG = 11b	48	60	72	μs
I _{ITRIP_OUT1,2}	用于触发 OUT1 和 OUT2 的 ITRIP 调节的电流限制	OUT1_ITRIP_LVL = 1b 且 OUT2_ITRIP_LVL = 1b	0.75		1	A
		OUT1_ITRIP_LVL = 0b 且 OUT2_ITRIP_LVL = 0b	0.60		0.8	A

4.5V ≤ V_{PVDD} ≤ 35V, -40°C ≤ T_J ≤ 150°C (除非另有说明)。V_{PVDD} = 13.5V 且 T_J = 25°C 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
I _{ITRIP_OUT3,4}	用于触发 OUT3 和 OUT4 的 ITRIP 调节的电流限制	OUT3_ITRIP_LVL = 10b 且 OUT4_ITRIP_LVL = 10b	3		4	A
		OUT3_ITRIP_LVL = 01b 且 OUT4_ITRIP_LVL = 01b	1.7		3.15	A
		OUT3_ITRIP_LVL = 00b 且 OUT4_ITRIP_LVL = 00b	1.1		1.5	A
I _{ITRIP_OUT5}	用于触发 OUT5 的 ITRIP 调节的电流阈值	OUT5_ITRIP_LVL = 10b	6.6		8.7	A
		OUT5_ITRIP_LVL = 01b	5.6		7.5	A
		OUT5_ITRIP_LVL = 00b	2.5		3.1	A
I _{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 10b	5.5		7.1	A
I _{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 01b	4.7		6.1	A
I _{ITRIP_OUT6}	用于触发 OUT6 的 ITRIP 调节的电流阈值	OUT6_ITRIP_LVL = 00b	1.9		2.6	A
f _{ITRIP_HB}	半桥驱动器的 ITRIP 调节的固定频率	OUTX_ITRIP_FREQ = 00b	18	20	22	kHz
		OUTX_ITRIP_FREQ = 01b	9	10	11	kHz
		OUTX_ITRIP_FREQ = 10b	4	5	6	kHz
		OUTX_ITRIP_FREQ = 11b	2	2.5	3	kHz
t _{DG_ITRIP_HB}	半桥驱动器的 ITRIP 调节抗尖峰脉冲时间	OUTX_ITRIP_DG = 00b	1.5	2	2.5	μs
		OUTX_ITRIP_DG = 01b	4.5	5	5.5	μs
		OUTX_ITRIP_DG = 10b	8	10	12	μs
		OUTX_ITRIP_DG = 11b	16	20	24	μs
I _{OLA_OUT1,2}	半桥 1 和 2 的欠流阈值		6	20	30	mA
I _{OLA_OUT3,4}	半桥 3 和 4 的欠流阈值		15	50	90	mA
I _{OLA_OUT5}	半桥 5 的欠流阈值		40	150	300	mA
I _{OLA_OUT6}	半桥 6 的欠流阈值		30	120	240	mA
t _{OLA_HB}	半桥开路负载信号的滤波时间	用于将状态位置位的开路负载条件的持续时间		4		ms
A _{IPROPI1,2}	OUT1-2 的电流比例因子			650		A/A
A _{IPROPI3,4}	OUT3-4 的电流比例因子			2000		A/A
A _{IPROPI5}	OUT5 的电流比例因子			4000		A/A
A _{IPROPI6}	OUT6 的电流比例因子			3500		A/A
I _{ACC_1,2}	低电流 OUT1-2 的电流检测输出精度	0.1A < I _{OUT1,2} < 1A	-7		7	%
I _{ACC_3,4_LOW}	低电流 OUT3-4 的电流检测输出精度	0.1A < I _{OUT3,4} < 0.8A	-10		10	%
I _{ACC_3,4_HI}	高电流 OUT3-4 的电流检测输出精度	0.8A < I _{OUT3,4} < 4A	-8		8	%
I _{ACC_5_LOW}	低电流 OUT5 的电流检测输出精度	0.1A < I _{OUT5} < 0.8A	-30		30	%
I _{ACC_5_HI}	高电流 OUT5 的电流检测输出精度	0.8A < I _{OUT5} < 8A	-7		7	%
I _{ACC_6_LOW}	低电流 OUT6 的电流检测输出错误	0.1A < I _{OUT6} < 0.8A	-30		30	%
I _{ACC_6_HI}	高电流 OUT6 的电流检测输出精度	0.8A < I _{OUT6} < 8A	-7		7	%
R _{S_GND}	检测到 OUTx 与 GND 之间的电阻为短路	V _{DVDD} = 5V, V _{OLP_REF} = 2.65V			1	kΩ
R _{S_PVDD}	检测到 OUTx 与 PVDD 之间的电阻为短路	V _{DVDD} = 5V, V _{OLP_REF} = 2.65V			1	kΩ
R _{OPEN_HB}	检测到 OUTx 上的电阻为开路	V _{DVDD} = 5V, V _{OLP_REF} = 2.65V	1.5			kΩ
V _{OLP_REFH}	OLP 比较器基准电平高			2.65		V
V _{OLP_REFL}	OLP 比较器基准电平低			2		V

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明) 。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时 , 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
R _{OLP_PU}	OLP 期间 OUTx 至 VDD 的内部上拉电阻			1		k Ω
R _{OLP_PD}	OLP 期间 OUTx 至 VDD 的内部上拉电阻			1		k Ω
高侧驱动器						
R _{DS(on)} OUT7 (低 RDSON 模式)	低电阻模式下的高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT7} = $\pm 0.5A$		400		m Ω
		T _J = 150°C ; I _{OUT7} = $\pm 0.25A$			800	m Ω
R _{DS(on)} OUT7 (高 RDSON 模式)	高电阻模式下的高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT7} = $\pm 0.5A$		1500		m Ω
		T _J = 150°C ; I _{OUT7} = $\pm 0.25A$			2800	m Ω
R _{DS(on)} OUT8	高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT8} = $\pm 0.25A$		1500		m Ω
		T _J = 150°C ; I _{OUT8} = $\pm 0.125A$			2800	m Ω
R _{DS(on)} OUT9	高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT9} = $\pm 0.25A$		1500		m Ω
		T _J = 150°C ; I _{OUT9} = $\pm 0.125A$			2800	m Ω
R _{DS(on)} OUT10	高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT10} = $\pm 0.25A$		1500		m Ω
		T _J = 150°C ; I _{OUT10} = $\pm 0.125A$			2800	m Ω
R _{DS(on)} OUT11	高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT11} = $\pm 0.25A$		1500		m Ω
		T _J = 150°C ; I _{OUT11} = $\pm 0.125A$			2800	m Ω
R _{DS(on)} OUT12	高侧 MOSFET 导通电阻	T _J = 25°C ; I _{OUT12} = $\pm 0.25A$		1500		m Ω
		T _J = 150°C ; I _{OUT12} = $\pm 0.125A$			2800	m Ω
SR _{HS_OUT7_HI}	OUT7 高 R _{DS(on)} 模式的转换率	OUT7_RDSON_MODE = 0b , 10% 至 90%		0.35		V/ μ s
SR _{HS_OUT7_LO}	OUT7 低 R _{DS(on)} 模式下的转换率	OUT7_RDSON_MODE = 1b , 10% 至 90%		0.29		V/ μ s
SR _{HS}	OUT8 - OUT12 的转换率	10 至 90%		1.54		V/ μ s
t _{PD_OUT7_HI}	OUT7 高 R _{DS(on)} 模式下的传播延迟时间驱动器	高侧导通命令 (SPI 最后一次转换) 到 OUT7 从 Hi-Z 状态转换		16		μ s
t _{PD_OUT7_LO}	OUT7 低 R _{DS(on)} 模式的传播延迟时间驱动器	高侧导通命令 (SPI 最后一次转换) 到 OUT7 从 Hi-Z 状态转换		19		μ s
t _{PD_HS}	高侧驱动器 OUT8 - OUT12 的传播延迟时间驱动器	高侧关断命令 (SPI 最后一次转换) 到 OUTx 从导通状态转换		2		μ s
f _{PWMx(00)}	PWM 开关频率	PWM_OUTX_FREQ = 00b	78	108	138	Hz
f _{PWMx(01)}	PWM 开关频率	PWM_OUTX_FREQ = 01b	157	217	277	Hz
f _{PWMx(10)}	PWM 开关频率	PWM_OUTX_FREQ = 10b	229	289	359	Hz
I _{LEAK_H}	OUT7-12 的高侧驱动器关断输出电流	V _{OUT} = 0V ; 待机模式	-10			μ A
高侧驱动器保护电路						
I _{OC7}	高 RDSON 模式下的过流阈值	OUT7_RDSON_MODE = 0b	500		750	mA
	低 RDSON 模式下的过流阈值	OUT7_RDSON_MODE = 1b	1500		2500	mA
I _{OC8} 、 I _{OC9} 、 I _{OC10} 、 I _{OC11} 、 I _{OC12}	过流阈值 OUT8 - OUT12	OUTX_OC_TH = 0b	250		500	mA
I _{OC8} 、 I _{OC9} 、 I _{OC10} 、 I _{OC11} 、 I _{OC12}	过流阈值 OUT8 - OUT12	OUTX_OC_TH = 1b	500		1000	mA

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
I_{CCM_OUT7}	高侧驱动器 OUT7 高 $R_{DS(on)}$ 的恒定电流电平	OUT7_RDSON_MODE = 0b, OUT7_CCM_EN = 1b, OUT7_CCM_TO = 0b	100		175	mA
I_{CCM_OUT7}	高侧驱动器 OUT7 高 $R_{DS(on)}$ 的恒定电流电平	OUT7_RDSON_MODE = 0b, OUT7_CCM_EN = 1b, OUT7_CCM_TO = 1b	200		350	mA
I_{CCM}	高侧驱动器的恒定电流电平	OUTX_CCM_EN = 1b, OUTX_CCM_TO = 0b	100		175	mA
		OUTX_CCM_EN = 1b, OUTX_CCM_TO = 1b	200		350	mA
t_{CCMto}	恒定电流模式时间到期	OUTX_CCM_EN = 1b, OUTX_CCM_TO = 0b	16	20	24	ms
		OUTX_CCM_EN = 1b, OUTX_CCM_TH = 1b	8	10	12	ms
$t_{OCP_HS_DG}$	高侧驱动器中的过流保护抗尖峰脉冲时间 (1) (2)	OUTX_HS_OCP_DG = 00b	4.5	6	7.3	μs
		OUTX_HS_OCP_DG = 01b	8	10	12	μs
		OUTX_HS_OCP_DG = 10b	16	20	24	μs
		OUTX_HS_OCP_DG = 11b	48	60	72	μs
$t_{ITRIP_HS_BLK}$	OUT7 ITRIP 的消隐时间	OUT7_ITRIP_EN = 1b; OUT_ITRIP_BLK = 01b		0		μs
		OUT7_ITRIP_EN = 1b; OUT_ITRIP_BLK = 10b	16	20	24	μs
		OUT7_ITRIP_EN = 1b; OUT_ITRIP_BLK = 11b	32	40	48	μs
$t_{ITRIP_HS_DG}$	高侧驱动器 OUT7 的 ITRIP 滤波时间	OUT7_ITRIP_DG = 00b	39	48	59	μs
		OUT7_ITRIP_DG = 01b	32	40	48	μs
		OUT7_ITRIP_DG = 10b	26	32	38	μs
		OUT7_ITRIP_DG = 11b	19	24	29	μs
f_{ITRIP_HS}	高侧驱动器 OUT7 的 ITRIP 频率	OUT7_ITRIP_FREQ = 00b		1.7		kHz
		OUT7_ITRIP_FREQ = 01b		2.2		kHz
		OUT7_ITRIP_FREQ = 10b		3		kHz
		OUT7_ITRIP_FREQ = 11b		4.4		kHz
I_{OLD7}	OUT7 的开路负载阈值	OUT7_OLA_TH = 0b	15		40	mA
	OUT7 的开路负载阈值	OUT7_OLA_TH = 1b	5		15	mA
I_{OLD8} 、 I_{OLD9} 、 I_{OLD10} 、 I_{OLD11} 、 I_{OLD12}	OUT8 - OUT12 的开路负载阈值	OUTX_OLA_TH = 0b	0.5		4	mA
		OUTX_OLA_TH = 1b	6		16	mA
t_{OLD_HS}	高侧驱动器的开路负载信号滤波时间	用于将状态位置位的开路负载条件的持续时间		200	250	μs
$A_{IPROP17_LO}$	低导通电阻模式下 OUT7 的电流比例因子	OUT7_RDSON_MODE = 1b		750		A/A
$A_{IPROP17_HI}$	高导通电阻模式下 OUT7 的电流比例因子	OUT7_RDSON_MODE = 0b		250		A/A
$A_{IPROP18}$ 、 $A_{IPROP19}$ 、 $A_{IPROP110}$ 、 $A_{IPROP111}$ 、 $A_{IPROP112}$	OUT8-12 的电流比例因子			250		A/A

$4.5V \leq V_{PVDD} \leq 35V$, $-40^{\circ}C \leq T_J \leq 150^{\circ}C$ (除非另有说明)。 $V_{PVDD} = 13.5V$ 且 $T_J = 25^{\circ}C$ 时, 适用典型限值。

参数		测试条件	最小值	典型值	最大值	单位
I _{ACC_7_HI_RDSON}	高 RDSON 模式下 OUT7 的电流检测输出精度	0.1A < I _{OUT7} < 0.5A	-18		18	%
I _{ACC_7_LOW_RDSON}	低 RDSON 模式下 OUT7 的电流检测输出精度	0.5A < I _{OUT7} < 1.5A	-14		14	%
I _{ACC_8-12_LO}	低电流 OUT8-12 的电流检测输出精度	0.05A < I _{OUT8-12} < 0.1A	-28		28	%
I _{ACC_8-12_HI}	高电流 OUT8-12 的电流检测输出精度	0.1A < I _{OUT8-12} < 0.5A	-18		18	%
t _{IPROPI_BLK}	IPROPI 消隐时间			32		μs
保护电路						
V _{CP_UV}	电荷泵欠压阈值	V _{VCP} - V _{PVDD} , V _{VCP} 下降	5.5	6	7	V
t _{CP_UV_DG}	电荷泵欠压抗尖峰脉冲时间		8	10	12.75	μs
V _{PVDD_UV}	PVDD 欠压阈值	V _{PVDD} 上升	4.425	4.725	5	V
		V _{PVDD} 下降	4.15	4.425	4.7	V
V _{PVDD_UV_HYS}	PVDD 欠压迟滞	上升至下降阈值		200		mV
t _{PVDD_UV_DG}	PVDD 欠压抗尖峰脉冲时间		8	10	12.75	μs
V _{PVDD_OV}	PVDD 过压阈值	V _{PVDD} 上升, PVDD_OV_LVL = 0b	21	22	23	V
		V _{PVDD} 下降, PVDD_OV_LVL = 0b	20	21	22	V
		V _{PVDD} 上升, PVDD_OV_LVL = 1b	27	28	29	V
		V _{PVDD} 下降, PVDD_OV_LVL = 1b	26	27	28	V
V _{PVDD_OV_HYS}	PVDD 过压迟滞	上升至下降阈值		1		V
t _{PVDD_OV_DG}	PVDD 过压抗尖峰脉冲时间	PVDD_OV_DG = 00b	0.75	1	1.5	μs
		PVDD_OV_DG = 01b	1.5	2	2.5	μs
		PVDD_OV_DG = 10b	3.25	4	4.75	μs
		PVDD_OV_DG = 11b	7	8	9	μs
V _{DVDD_POR}	DVDD 电源 POR 阈值	DVDD 下降	2.5	2.7	2.9	V
		DVDD 上升	2.6	2.8	3	V
V _{DVDD_POR_HYS}	DVDD POR 迟滞	上升至下降阈值		100		mV
t _{DVDD_POR_DG}	DVDD POR 抗尖峰脉冲时间		5	12	25	μs
t _{WD}	看门狗计时器周期	WD_WIN = 0b	36	40	44	ms
		WD_WIN = 1b	90	100	110	ms
A _{IPROPI_PVD_D_VOUT}	IPROPI PVDD 电压检测输出比例因子		30	32	34	V/V
V _{IPROPI_TEMP_VOUT}	IPROPI 温度检测输出		-17		+17	°C
T _{OTW1}	低温热警告温度	T _J 上升	100	115	130	°C
T _{OTW2}	高温热警告温度	T _J 上升	125	140	155	°C
T _{HYS}	热警告迟滞			20		°C
T _{OTSD}	热关断温度	T _J 上升	155	170	185	°C
T _{HYS}	热关断迟滞			20		°C
t _{OTSD_DG}	热关断抗尖峰脉冲时间			10		μs

(1) 对于 $20V < V_{PVDD} < 28V$ 的情况, 必须将 OCP 抗尖峰脉冲时间限制为不超过 $20\mu s$ ($OUTX_HB_OCP_DEG$ 或 $OUTX_HS_OCP_DEG = 10b$)。

- (2) 对于 $V_{PVD} > 28V$ 的情况，必须将 OCP 抗尖峰脉冲时间限制为 $6\mu s$ (最低抗尖峰脉冲值) (OUTX_HB_OCP_DEG 或 OUTX_HS_OCP_DEG = 00b)。

6.6 时序要求

		最小值	标称值	最大值	单位
t _{READY_SPI}	上电后 SPI 就绪			1	ms
t _{SCLK}	SCLK 最小周期	100			ns
t _{SCLKH}	SCLK 最短高电平时间	50			ns
t _{SCLKL}	SCLK 最短低电平时间	50			ns
t _{SU_SDI}	SDI 输入数据设置时间	25			ns
t _{H_SDI}	SDI 输入数据保持时间	25			ns
t _{D_SDO}	SDI 输出数据延迟时间			30	ns
t _{SU_nSCS}	nSCS 输入设置时间	25			ns
t _{H_nSCS}	nSCS 输入保持时间	25			ns
t _{HL_nSCS}	SDO 最短高电平时间	125			ns
t _{EN}	SDO 启用延迟时间			50	ns
t _{DIS}	SDO 禁用延迟时间			50	ns

7 详细说明

7.1 概述

DRV8001-Q1 器件集成了多种类型的驱动器以实现多种功能：驱动和诊断电机（电感）、电阻和容性负载。这些器件具有 6 个集成半桥、6 个集成高侧驱动器、一个用于加热器的高侧外部 MOSFET 栅极驱动器、一个用于电致变色充电的高侧栅极驱动器和一个用于电致变色负载放电的集成低侧驱动器。每个驱动器都具有电流检测、保护和诊断功能以及系统保护和诊断功能，可提高系统集成度并降低总系统尺寸和成本。

半桥驱动器可通过 SPI 寄存器或 PWM 引脚 PWM1 和 PWM2 进行控制。半桥具有称为 ITRIP 的可配置电流斩波方案。保护电路包括短路保护、有源和无源开路负载检测。

高侧驱动器可通过 SPI 寄存器、外部 PWM 引脚 (PWM1) 或专用 PWM 发生器（可在运行期间实现负载调节）进行控制。高侧驱动器还可以为 LED 模块负载提供可选的恒流模式调节。一个高侧驱动器可配置为用于驱动灯或 LED 负载。保护电路包括短路保护和开路负载检测。

此器件还具有一个用于电阻式加热元件的外部 MOSFET 驱动器。加热器 MOSFET 驱动器可通过 SPI 寄存器或 PWM 引脚 (PWM1) 进行控制，并具有短路和开路负载检测功能。

还有一个电致变色 (EC) 后视镜驱动器。EC 驱动器仅通过 SPI 寄存器进行控制。对于 EC 驱动器，驱动器控制环路将 EC 电压调节至 6 位目标电压。为了对 EC 元件放电或更改目标电压，集成了一个低侧 MOSFET，用于以两种放电模式（PWM 放电和快速放电选项）对 EC 元件进行放电。EC 驱动器保护功能包括 LS 过流和开路负载检测。

IPROPI 引脚是一个输出引脚，可从任何具有电流检测功能的集成驱动器提供比例电流检测。IPROPI 还可配置为输出按比例降低的 PVDD 输入电压或四个内部温度仪表组输出电压之一。

7.2 功能方框图

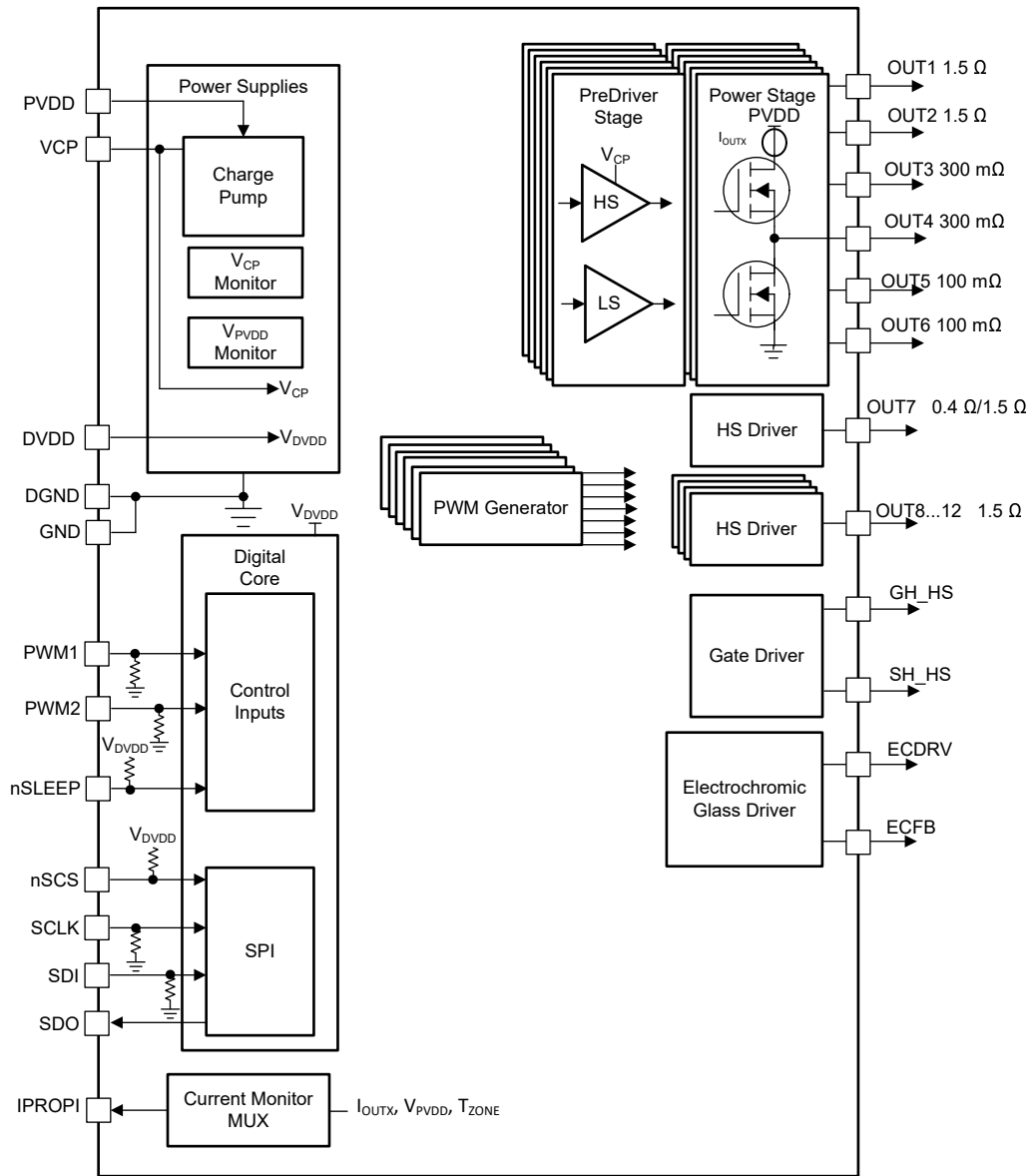


图 7-1. DRV8001-Q1 的方框图

7.3 外部组件

表 7-1 列出了推荐用于此器件的外部元件。

表 7-1. 推荐的外部元件

元件	引脚 1	引脚 2	推荐
CPVDD1	PVDD	GND	0.1μF、低 ESR 陶瓷电容器、额定电压为 PVDD。
CPVDD2	PVDD	GND	大于或等于 10μF、额定电压为 PVDD 的局部大容量电容器。
CDVDD	DVDD	GND	1 μF、6.3V、低 ESR 陶瓷电容器
CVCP	VCP	PVDD	1 μF、16V、低 ESR 陶瓷电容器
RIPROPI	IPROPI	GND	通常 1000 - 1800 Ω 0.063W 电阻连接至 GND，具体取决于控制器电源电压轨。

表 7-1. 推荐的外部元件 (续)

元件	引脚 1	引脚 2	推荐
C _{IPROPI}	IPROPI		4.7nF、6.3V、低 ESR 陶瓷电容器。
R _{ECDRV}	ECDRV	GND	通常在 ECDRV 引脚和外部 MOSFET 的栅极之间串联 220 Ω 电阻，以稳定控制环路
C _{ECDRV}	ECDRV	GND	4.7nF、低 ESR 陶瓷电容器 备注 该电容器的额定电压基于 ECFB 的电池短路假设。
C _{ECFB}	ECFB	GND	220nF、低 ESR 陶瓷电容器 备注 该电容器的额定电压基于 ECFB 的电池短路假设。

7.4 特性说明

下表提供了指向器件关键模块的所有特性描述的链接。

表 7-2. 按部分列出的器件特性表

器件模块
加热器 MOSFET 驱动器
电致变色玻璃驱动器
高侧驱动器
半桥驱动器
IPROPI
保护电路
热仪表组
故障表

7.4.1 加热器 MOSFET 驱动器

表 7-3. 加热器驱动器部分目录

加热器部分	部分的链接
返回特性部分的顶部	节 7.4
加热器驱动器控制	节 7.4.1.1
加热器驱动器保护	节 7.4.1.2

这是一个可用于驱动电阻式加热元件的外部高侧 MOSFET 栅极驱动器。该驱动器通过 SPI 或 PWM 进行控制，并具有可编程的有源短路检测和关断状态开路负载检测功能。

7.4.1.1 加热器 MOSFET 驱动器控制

加热器 MOSFET 驱动器控制模式使用寄存器 [HS_HEAT_OUT_CNFG](#) 中的 [HEAT_OUT_CNFG](#) 位进行配置。加热器配置位可使能或禁用加热器输出控制，并配置控制源。对于加热器驱动器，控制源为 SPI 寄存器控制和 PWM 引脚控制。

在 SPI 寄存器控制模式下 ([HEAT_OUT_CNFG](#) = 01b)，通过将寄存器 [HS_EC_HEAT_CTRL](#) 中的 [HEAT_EN](#) 位置位来使能和禁用加热器 MOSFET 栅极驱动。

在 PWM 控制模式下 ([HEAT_OUT_CNFG](#) = 10b)，栅极驱动器通过引脚 PWM1 上的外部 PWM 信号进行控制。如果加热器驱动器处于 PWM 控制模式，则 [HEAT_EN](#) 会被忽略。

下表汇总了加热器驱动器配置和控制选项：

表 7-4. 加热器配置

HEAT_OUT_CNFG 位	配置	说明
00b	关闭	加热器控制已禁用
01b	SPI 寄存器控制	加热器 SPI 控制已使能
10b	PWM1 控制	通过 PWM 引脚 1 进行加热器控制
11b	关闭	加热器控制已禁用

以下是加热器驱动器模块的方框图：

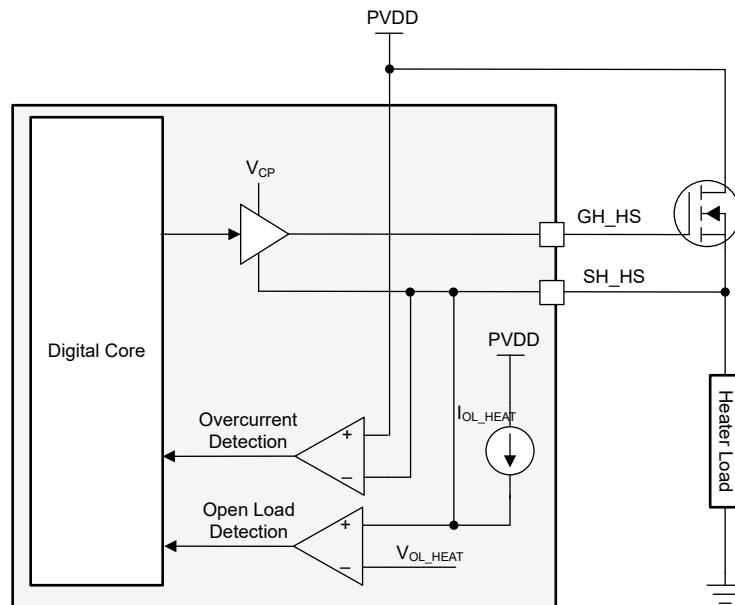


图 7-2. 加热器 MOSFET 驱动器方框图

下面的时序波形显示了加热器驱动器的预期时序：

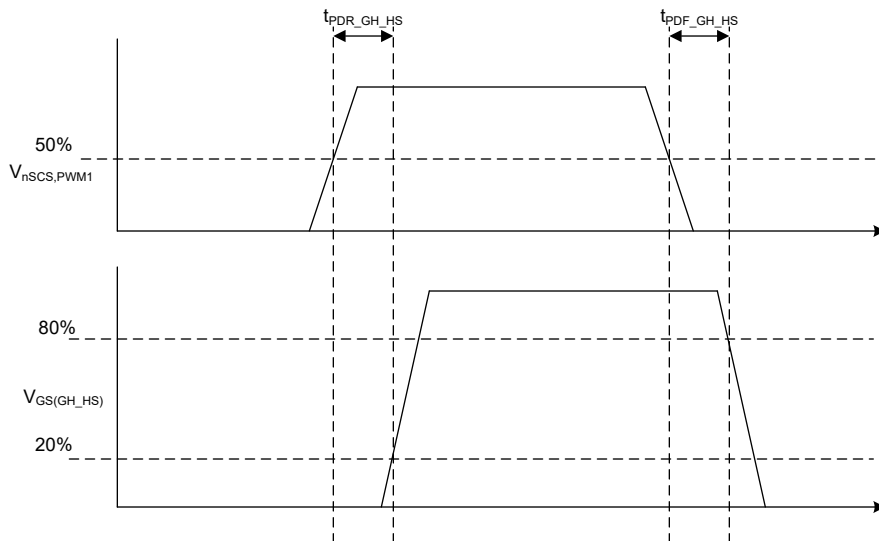


图 7-3. 加热器时序图

7.4.1.2 加热器 MOSFET 驱动器保护

加热器驱动器具有有源短路检测和关断状态开路负载检测功能。

7.4.1.2.1 加热器 SH_HS 内部二极管

SH_HS 引脚上的内部 ESD 二极管只能耗散有限的能量 (<1mJ)。TI 建议在接地端和 SH_HS 引脚之间添加一个外部二极管，以防出现负载短路情况。在加热器负载短路情况下，电流仅受外部加热器 MOSFET 的饱和电流限制。如果加热器输出因短路检测而配置为关断，则相同的电流通过内部 ESD 二极管从接地端流向 SH_HS，该电流大于内部 ESD 二极管可以耗散的电流。

7.4.1.2.2 加热器 MOSFET V_{DS} 过流保护 (HEAT_VDS)

如果加热器驱动器 V_{DS} 过流比较器上的电压高于 $V_{DS_LVL_HEAT}$ 的时间超过 $t_{DS_HEAT_DG}$ 时间，则会检测到加热器过流条件。电压阈值和抗尖峰脉冲时间可通过 [EC_CNFG](#) 和 [HEAT_CNFG](#) 寄存器设置进行调整。

表 7-5. 加热器 VDS 电平

HEAT_VDS_LVL	VDS 电压电平
0000b	0.06V
0001b	0.08V
0010b	0.10V
0011b	0.12V
0100b	0.14V
0101b	0.16V
0110b	0.18V
0111b	0.2V
1000b	0.24V
1001b	0.28V
1010b	0.32V
1011b	0.36V
1100b	0.4V
1101b	0.44V
1110b	0.56V

表 7-5. 加热器 VDS 电平 (续)

HEAT_VDS_LVL	VDS 电压电平
1111b	1V

表 7-6. 加热器 VDS 抗尖峰脉冲时间

HEAT_VDS_DG	时间
00b	1 μ s
01b	2 μ s
10b	4 μ s
11b	8 μ s

还有一个加热器 MOSFET V_{DS} 监控消隐周期，在寄存器 **HEAT_CNFG** 的 **HEAT_VDS_BLK** 位中进行配置。共有四个消隐时间选项：

表 7-7. 加热器 VDS 消隐时间

HEAT_VDS_BLK	时间
00b	4 μ s
01b	8 μ s
10b	16 μ s
11b	32 μ s

加热器过流监控器可以在通过 **HEAT_VDS_MODE** 寄存器设置进行设定的四种不同模式下进行响应和恢复。

- **锁存故障模式**：检测到过流事件后，将使能栅极驱动器下拉，并将 **HEAT_VDS** 置位。过流事件消失后，仍会锁存故障状态，直到发出 **CLR_FLT**。
- **逐周期模式**：检测到过流事件后，将使能栅极驱动器下拉，并将 **HEAT_VDS**、**EC_HEAT** 和 **FAULT** 位置位。**IC_STAT1** 寄存器中的 **EC_HEAT** 和 **FAULT** 状态位将保持置位状态，直到驱动器控制输入发生变化 (SPI 或 PWM)。要清除 **HEAT_VDS** 位，必须在输入发生变化后发送 **CLR_FLT** 命令。如果在输入发生变化之前发出 **CLR_FLT**，则所有三个状态位都将保持置位状态，驱动器下拉保持使能状态。
- **仅警告报告模式**：在 **WARN** 和 **HEAT_VDS** 位中报告加热器过流事件。器件不会执行任何操作。在发出 **CLR_FLT** 之前，警告将保持锁存状态。
- **禁用模式**：加热器 V_{DS} 过流监控器被禁用，不会响应或报告。

7.4.1.2.3 加热器 MOSFET 开路负载检测

关断状态开路负载监控是通过将电流源上拉时的电压差 **SH_HS** 节点与开路负载阈值电压 V_{OL_HEAT} 进行比较来实现的。如果 **SH_HS** 电压超过开路负载阈值 V_{OL_HEAT} 的时间超过滤波时间 t_{OL_HEAT} ，则开路负载位 **HEAT_OL** 置位。开路负载监控由 **HEAT_OLP_EN** 位控制。

备注

加热器开路负载诊断仅在禁用加热器配置时有效，其中 **HEAT_OUT_CNFG** 位必须为 00b。

7.4.2 高侧驱动器

表 7-8. 高侧驱动器部分目录

半桥部分	部分的链接
返回特性部分的顶部	节 7.4
高侧驱动器控制	节 7.4.2.1
高侧驱动器 (OUT7) 调节	节 7.4.2.1.2.2
高侧驱动器保护	节 7.4.2.1.3

该器件集成了 6 个高侧驱动器 OUT7 - OUT12，可以对这些驱动器进行编程以驱动多种负载类型。每个高侧驱动器都具有可选的高电流或低电流保护和开路负载电流阈值。OUT7 可配置为用于驱动灯、灯泡或 LED。所有高侧驱动器还具有一个专门用于驱动高电容 LED 模块的固定时间恒流模式。

每个高侧驱动器都具有开路负载检测和短路保护 (OCP) 功能。OUT7 具有针对灯或灯泡负载的可选 ITRIP 调节功能。如果使用电致变色驱动器，则 OUT11 用于为 EC 元件提供受保护的电池电压。

以下是高侧驱动器的方框图：

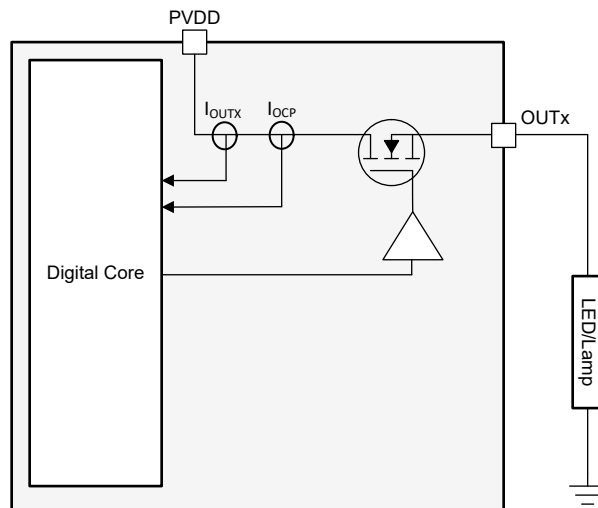


图 7-4. 高侧驱动器方框图

下表汇总了所有器件高侧驱动器及其相应的功能集：

表 7-9. 高侧驱动器及其功能

高侧驱动器	RDSON (Ω)	OL 检测	OCP 锁存电路	ITRIP	CCM	用于为 EC 供电
OUT7	0.4/1.5	是	是	是	是	否
OUT8	1.5	是	是	否	是	否
OUT9	1.5	是	是	否	是	否
OUT10	1.5	是	是	否	是	否
OUT11	1.5	是	是	否	是	是
OUT12	1.5	是	是	否	是	否

7.4.2.1 高侧驱动器控制

高侧驱动器可配置为由 SPI 寄存器、从 10 位 PWM 发生器内部生成的 PWM 信号或来自 PWM1 引脚的外部 PWM 信号进行控制。该配置是通过将寄存器 HS_HEAT_OUT_CNFG 中的 OUTx_CNFG (OUT7-OUT12) 位置位来完成的。

在 SPI 寄存器控制模式下 **OUTx_CNFG** (= 01b)，高侧输出遵循 **OUTx_EN** 位 (ON/OFF)。

下表汇总了高侧驱动器配置选项：

表 7-10. 高侧驱动器配置

OUTx_CNFG 位	配置	说明
00	关闭	禁用高侧驱动器控制
01	SPI 寄存器控制	使能高侧驱动器 SPI 控制
10	PWM1 引脚控制	通过 PWM 引脚 1 控制高侧驱动器
11	PWM 生成器	通过专用的内部 PWM 发生器控制高侧驱动器

7.4.2.1.1 高侧驱动器 - 并行输出

高侧驱动器 OUT8 至 OUT12 可以用并联组合连接，从而支持更高的电流负载。例如，可以将 OUT8 和 OUT9 作为 600mΩ 驱动器有效地并联，或者将 OUT9、OUT10 和 OUT12 作为 400mΩ 驱动器有效地并联。

但是，这种运行模式存在一些限制：

- 内部 PWM 控制不适用于并联高侧驱动器，不得针对此运行模式进行配置。
- 恒流模式无法实现，必须禁用。
- 保护电路功能正常，但触发阈值不同。

如果以并联方式运行，则高侧驱动器必须配置为 ON/OFF SPI 寄存器控制或通过引脚进行外部 PWM 信号控制。

7.4.2.1.2 高侧驱动器 PWM 发生器

每个高侧驱动器都配有一个具有 10 位占空比分辨率的专用 PWM 发生器。每个 PWM 发生器的频率和占空比都可以独立控制。

在将高侧驱动器配置为使用内部 PWM 发生器运行时，必须在为高侧驱动器配置内部 PWM 发生器之前选择频率。

所需的寄存器配置序列：

- 在寄存器 **HS_PWM_FREQ_CNFG** 中配置高侧驱动器 PWM 频率模式
- 在寄存器 **OUTx_PWM_DC** 中设置占空比
- 在寄存器 **HS_HEAT_OUT_CNFG** 中配置驱动器运行模式

PWM 发生器的频率由寄存器 **HS_PWM_FREQ_CNFG** 的 **PWM_OUTX_FREQ** 位控制，如下表所示：

表 7-11. PWM 频率

PWM_OUTX_FREQ	PWM 频率 (Hz)
00b	108
01b	217
10b	289
11b	保留

7.4.2.1.2.1 恒流模式

所有高侧驱动器都具有定时恒流模式功能，可用于向所需输出提供短时间的恒流。此模式通过寄存器 **HS_REG_CNFG2** 中的 **OUTx_CCM_EN** 位使能。使能后，来自高侧驱动器的电流在短时间 (10ms 或 20ms) 内限制为配置的限值。

恒流模式具有两种时序和电流限制选项。这是通过寄存器 **HS_REG_CNFG2** 中的 **OUTX_CCM_TO** 位配置的，汇总在下表中：

表 7-12. 恒流模式选项

OUTX_CCM_TO	电流限制 (I _{CCM})	超时 (t _{CCMto})
0b	200mA	20ms
1b	390mA	10ms

仅当在使能高侧驱动器之前设置了 **OUTx_CCM_EN** 位时，才会使能此恒流模式功能。CCM 将在到期时间 **t_{CCMtimeout}** 后自动到期。超时后，驱动器保持使能状态并根据寄存器 **HS_EC_HEAT_CTRL** 中的 **OUTx_CNFG** 位进行配置。

所需的寄存器配置序列：

1. 在寄存器 **HS_REG_CNFG2** 中配置高侧驱动器 CCM 模式
2. 在寄存器 **HS_HEAT_OUT_CNFG** 中配置高侧驱动器运行

如果在配置高侧驱动器后配置了恒流模式，则 CCM 模式无法进行调节。

对于 **OUTx_CCM_EN** 位：

- 如果在恒流模式超时之前 **OUTx_CCM_EN** 由控制器清零，则驱动器遵循命令并切换到与 **OUTx_CNFG** 位对应的模式
- 如果在驱动器已使能后将 **OUTx_CCM_EN** 置位，则 **OUTx_CCM_EN** 位会被忽略；在这种情况下，**OUTx_CCM_EN** 保持关断

当驱动器开启、由 PWM 驱动但不处于恒流模式时，短路和过流检测处于激活/使能状态。开路负载检测始终处于激活状态。

7.4.2.1.2.2 OUT7 HS ITRIP 行为

对于低 **RDSON** 模式下的 **OUT7**，有一个称为 **HS ITRIP** 的固定频率电流调节功能，可在发生过流时用于重启驱动器。该 **ITRIP** 功能（独立于半桥的 **ITRIP**）可用于高侧驱动器的 **OUT7**（和 **EC** 驱动器），并适用于浪涌电流高于驱动器过流保护阈值的负载，例如灯或灯泡。

要使 **HS ITRIP** 正常工作，必须禁用 **OUT7 OCP**。

如果 **OUT7_ITRIP_CNFG** 位为非零，并且 **OUT7** 上的负载电流超过 **I_{OC7}** 阈值，则会进行 **ITRIP** 调节。寄存器 **EC_HEAT_ITRIP_STAT** 中的状态位 **OUT7_ITRIP_STAT** 会根据 **OUT7_ITRIP_CNFG** 的配置被置位。

还有一个可选的 **OUT7 ITRIP** 超时功能。根据 **OUT7_ITRIP_CNFG** 设置，可以在超过超时后禁用 **OUT7** 或 **ITRIP** 调节。对于 **OUT7_ITRIP_CNFG = 01b**，如果 **ITRIP** 调节时间 **t_{OUT7_ITRIP}** 发生的时间长于配置的超时 **t_{OUT7_ITRIP_TO}**，则禁用 **OUT7**。对于 **OUT7_ITRIP_CNFG = 11b**，如果 **ITRIP** 调节时间 **t_{OUT7_ITRIP}** 发生的时间长于配置的超时 **t_{OUT7_ITRIP_TO}**，则禁用 **ITRIP** 调节。在这两种情况下，状态位 **OUT7_ITRIP_TO** 都会被锁存。位 **OUT7_ITRIP_CNFG** 位于寄存器 **HS_REG_CNFG1** 中。要为 **OUT7 ITRIP** 调节配置未确定运行，请设置 **OUT7_ITRIP_CNFG = 10b**。

下表汇总了 **OUT7 ITRIP** 的调节、状态和故障行为。

表 7-13. OUT7 ITRIP 配置和状态汇总

OUT7_ITRIP_CNFG[1]	OUT7_ITRIP_CNFG[0]	模式说明	OUT7_ITRIP_STAT	ITRIP Stat 故障清除	OUT7_ITRIP_TO	ITRIP 超时故障清除
0b	0b	无 ITRIP 调节	当超过 OUT7 过流阈值时锁存	CLR_FLT 命令	禁用超时	不适用
0b	1b	ITRIP 调节	超时后锁存	CLR_FLT 命令。如果之前已锁存，则自动清除。	达到超时限制后锁存。	如果禁用，CLR_FLT 会重启驱动器。
1b	0b	采用 ITRIP 调节的安全重试	当超过 OUT7 过流阈值时锁存	CLR_FLT 通过调节重启驱动器。	禁用超时	不适用

表 7-13. OUT7 ITRIP 配置和状态汇总 (续)

OUT7_ITRIP_CN FG[1]	OUT7_ITRIP_CN FG[0]	模式说明	OUT7_ITRIP_STA T	ITRIP Stat 故障清除	OUT7_ITRIP_TO	ITRIP 超时故障清除
1b	1b	具有超时和调节禁用功能的 ITRIP 调节	达到超时限制后锁存。故障清除后，如果仍超过 OUT7 过流阈值，则重新锁存	CLR_FLT 命令。启动时自动清除。	达到超时限制后锁存。	如果禁用，CLR_FLT 会重新启动调节。

下表汇总了时间限制选项：

表 7-14. OUT7 ITRIP 超时选项

ITRIP_TO_SEL	超时时间
00b	100ms
01b	200ms
10b	250ms
11b	290ms

对于 OUT7，HS ITRIP 模式的默认设置为禁用。要将 OUT7 设置为 HS ITRIP 模式，请执行以下操作：

- 通过设置寄存器 **HS_OC_CNFG** 中的位 **OUT7_RDSON_MODE** = 1，将 OUT7 配置为低 RDSON 模式。
- 根据 **OUT7 ITRIP 配置汇总表**，通过设置寄存器 **HS_REG_CNFG1** 中的位 **OUT7_ITRIP_CNFG** = 1Xb 来使能和配置 OUT7 ITRIP。
- 如果使用超时，请通过 **HS_REG_CNFG1** 中的 **ITRIP_TO_SEL** 位配置超时限制。
- 设置 ITRIP 时序参数。ITRIP 频率、消隐和抗尖峰脉冲通过寄存器 **HS_REG_CNFG1** 中的位 **OUT7_ITRIP_FREQ**、**OUT7_ITRIP_BLK** 和 **OUT7_ITRIP_DG** 进行配置。
- 通过寄存器 **HS_REG_CNFG1** 中的 **OUT7_OCP_DIS** 位禁用 OUT7 的 OCP。

表 7-15. OUT7 ITRIP 频率选项汇总

频率 (f_{ITRIP_HS})	OUT7_ITRIP_FREQ
1.7kHz	00b
2.2kHz	01b
3kHz	10b
4.4kHz	11b

表 7-16. OUT7 ITRIP 消隐选项汇总

消隐时间 ($t_{ITRIP_HS_BLK}$)	OUT7_ITRIP_BLK
RSVD	00b
0 μ s	01b
20 μ s	10b
40 μ s	11b

表 7-17. OUT7 ITRIP 抗尖峰脉冲选项汇总

抗尖峰脉冲时间 ($t_{ITRIP_HS_DG}$)	OUT7_ITRIP_DG
48 μ s	00b
40 μ s	01b
32 μ s	10b
24 μ s	11b

当 OUT7 ITRIP 消隐时间到期时，ITRIP 抗尖峰脉冲计时器将启动。最短 OUT7 ITRIP 导通时间是消隐时间和抗尖峰脉冲时间的总和，总周期由 OUT7 ITRIP 频率决定。下图显示了 OUT7 的 ITRIP 行为。

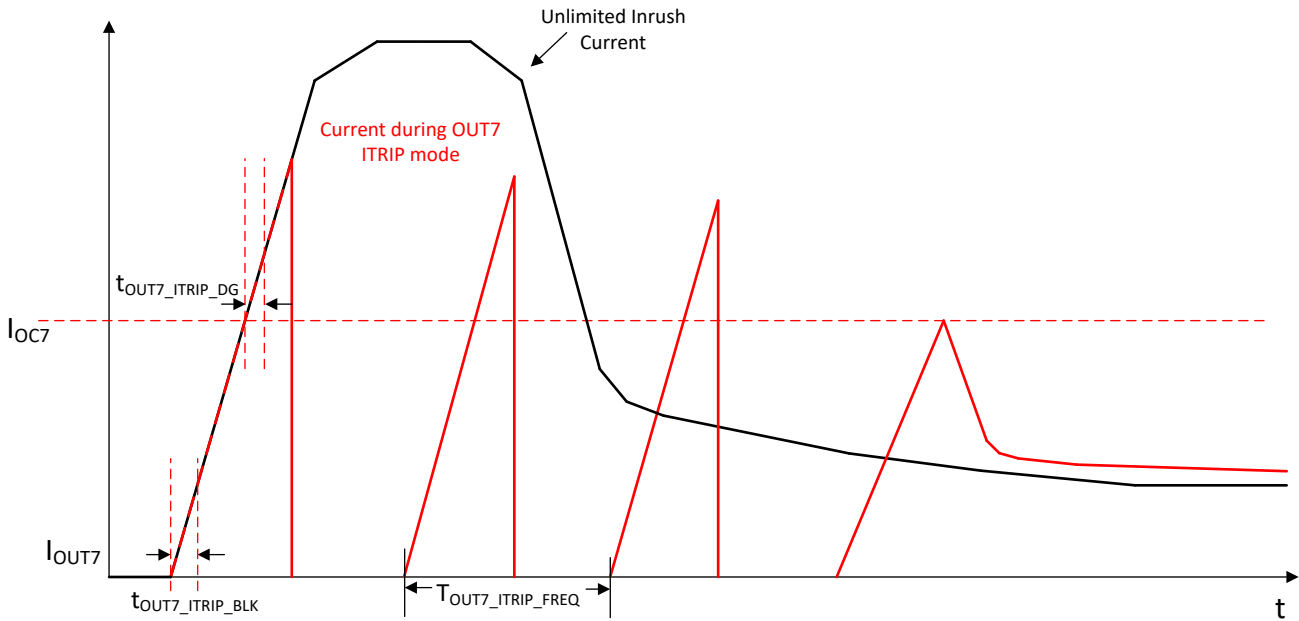


图 7-5. 白炽灯泡的 OUT7 ITRIP 行为

HS ITRIP 模式下 OUT7 的恢复激活序列有三个可配置的时序参数：

- $t_{OUT7_ITRIP_FREQ}$ ($1/T_{OUT7_ITRIP_FREQ}$)
- $t_{OUT7_ITRIP_BLK}$
- $t_{OUT7_ITRIP_DG}$

消隐时间 $t_{OUT7_ITRIP_BLK}$ 默认为 $40 \mu s$ (典型值)，经过此时间后可检测到过流情况。 $t_{OUT7_ITRIP_DG}$ 是在超过过流保护阈值后 OUT7 保持导通的时间。 $T_{OUT7_ITRIP_FREQ}$ 是 ITRIP 环路的时间周期，是 $t_{OUT7_ITRIP_FREQ}$ 的倒数。这些设置可在寄存器 [HS_REG_CNFG1](#) 中配置。

7.4.2.1.2.3 高侧驱动器 - 并行输出

高侧驱动器 OUT8 至 OUT12 可以用并联组合连接，从而支持更高的电流负载。例如，可以将 OUT8 和 OUT9 作为 $600m\Omega$ 驱动器有效地并联，或者将 OUT9、OUT10 和 OUT12 作为 $400m\Omega$ 驱动器有效地并联。

但是，这种运行模式存在一些限制：

- 内部 PWM 控制不适用于并联高侧驱动器，不得针对此运行模式进行配置。
- 恒流模式无法实现，必须禁用。
- 保护电路功能正常，但触发阈值不同。

如果以并联方式运行，则高侧驱动器必须配置为 ON/OFF SPI 寄存器控制或通过引脚进行外部 PWM 信号控制。

7.4.2.1.3 高侧驱动器保护电路

7.4.2.1.3.1 高侧驱动器内部二极管

每个高侧驱动器都有一个从接地端到高侧 OUTx 节点的内部二极管，用于提供 ESD 保护。如果发生以下任一情况，该二极管可能会承受高能量耗散：

- 接地连接失效，并且高侧输出端接地短路。
- 高侧输出端存在电感负载。

续流期间内部 ESD 二极管只能耗散有限的能量 (<1mJ)。对于大于 100 μ H 的电感负载，需要在 GND 和相应端输出之间连接一个外部续流二极管

7.4.2.1.3.2 高侧驱动器过流保护

高侧驱动器 OUT7 至 OUT12 过流故障检测会导致故障输出关断 (锁存)。

高侧驱动器的过流阈值 I_{OCx} 可通过寄存器 HS_OC_CNFG 中的 OUTX_OC_TH 位在高电流阈值和低电流阈值之间配置。这两个选项是 250 mA (用于低电流模式) 和 500 mA (用于高电流模式)。与半桥驱动器类似，还有一个可配置的抗尖峰脉冲时间 $t_{OCP_HS_DG}$ ，可以通过寄存器 HS_OCP_DG 中的 OUTX_OCP_DG 位进行配置。

对于 OUT7，电流保护阈值位通过寄存器 HS_OC_CNFG 中的 OUT7_RDSON_MODE 位置位。OUT7 RDSON 模式的两个选项将阈值分别设置为 500 mA 和 1.5A (高 RDSON 模式为 0b，低 RDSON 模式为 1b)。1.5A 阈值用作通过 OUT7 驱动灯或灯泡负载时的应用限制，而 500mA 用于 LED 负载。

但是，要在使用 OUT7 的应用中驱动灯或灯泡等负载，必须通过寄存器 HS_REG_CNFG1 中的 OUT7_OCP_DIS 位禁用过流限制。

如果任何有源输出上的负载电流超过此配置的电流阈值的时间长于 $t_{OCP_HS_DG}$ ，则会锁存过流 OUTx_OCP 和 HS 故障状态位，且相应的输出将关断。该位保持置位状态，直到 CLR_FLT 位置位。下图显示了高侧驱动器的过流行为：

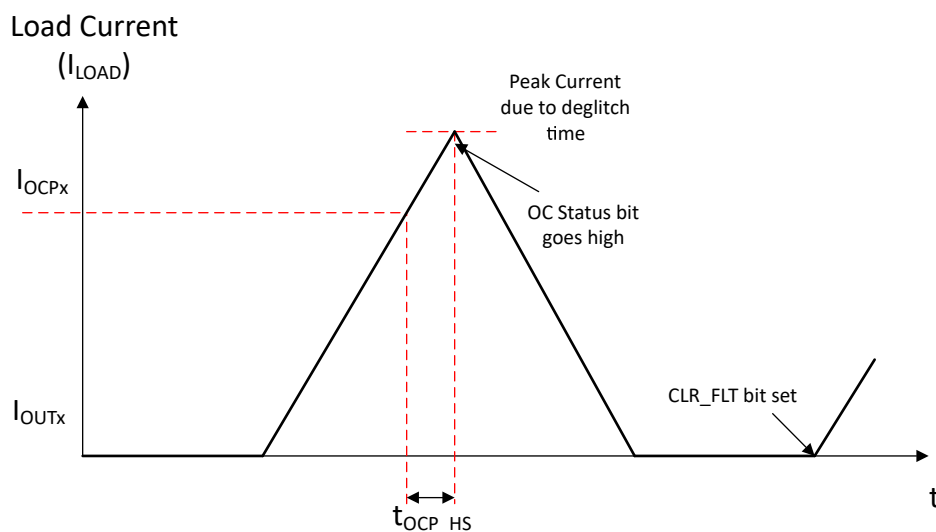


图 7-6. 高侧驱动器过流保护

7.4.2.1.3.3 高侧驱动器开路负载检测

高侧驱动器具有开路负载检测功能。与 DRV800x-Q1 的半桥驱动器 OLA 检测方案类似，高侧驱动器开路负载检测方案会依次检查每个驱动器的负载电流是否低于开路负载电流阈值。开路负载电流阈值 I_{OLDx} 可通过寄存器 HS_OL_CNFG 中的 OUTX_OLA_TH 位在高电流阈值和低电流阈值之间配置。

开路负载检测必须通过寄存器 HS_OL_CNFG 中的 OUTX_OLA_EN 位使能。

如果负载电流 I_{OUTX} 低于开路负载阈值 (I_{OLD_HS}) 的时间达 $t > t_{OL_HS_OUT}$ ，则相应的高侧开路负载状态位 OUTx_OLA 会在状态寄存器中置位。检测到开路负载的驱动器不会关闭。

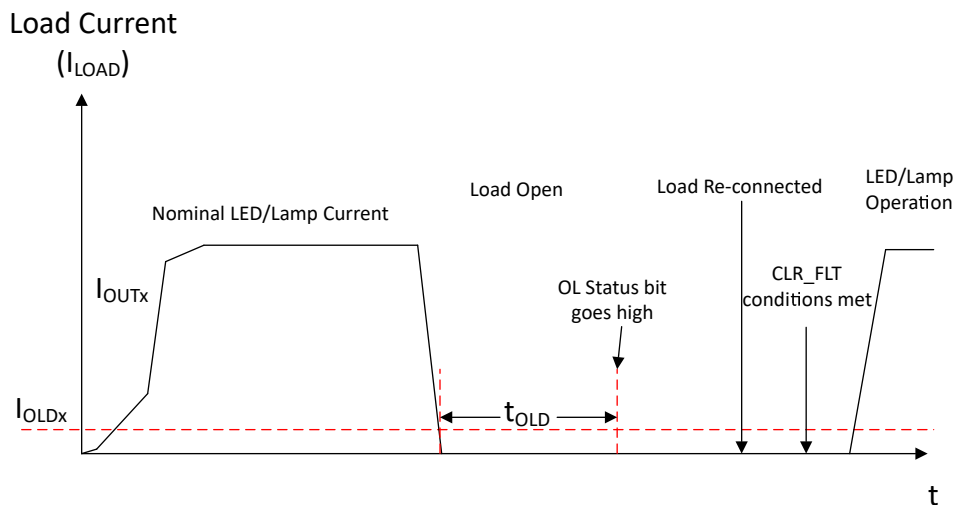


图 7-7. 高侧驱动器的开路负载检测

每个高侧驱动器的开路负载检测测试时间为 $200 \mu s$ 。在使能输出之前，计时器不会启动。一旦遍历了所有已使能的驱动器，检测电路就会停止。高侧驱动器 OLA 电路需要 CLR_FLT 来重新启动开路负载检测周期。

高侧驱动器必须至少导通 $200 \mu s$ 才能使 OLA 检测完成。否则，器件会等待下一个 PWM 周期。用于 OLA 检测的关断计数器在高侧驱动器关断时启动，如果检测到驱动器关断超过 $10ms$ ，则结束 OLA 检测。

7.4.3 电致变色玻璃驱动器

表 7-18. EC 驱动器部分目录

EC 驱动器部分	部分的链接
返回特性部分的顶部	节 7.4
EC 驱动器控制	节 7.4.3.1
EC 驱动器保护	节 7.4.3.2

该器件具有集成的电致变色驱动器模块，可用于为后视镜的电致变色元件充电或放电。电致变色驱动器模块通过对外部 MOSFET 充电来控制元件的充电和放电电压。该驱动器配置可通过将高侧驱动器 OUT11 作为元件的受保护电源来运行，也可在不使用 OUT11 的情况下运行（独立的 OUT11 控制）。

7.4.3.1 电致变色驱动器控制

以下是电致变色驱动器的方框图：

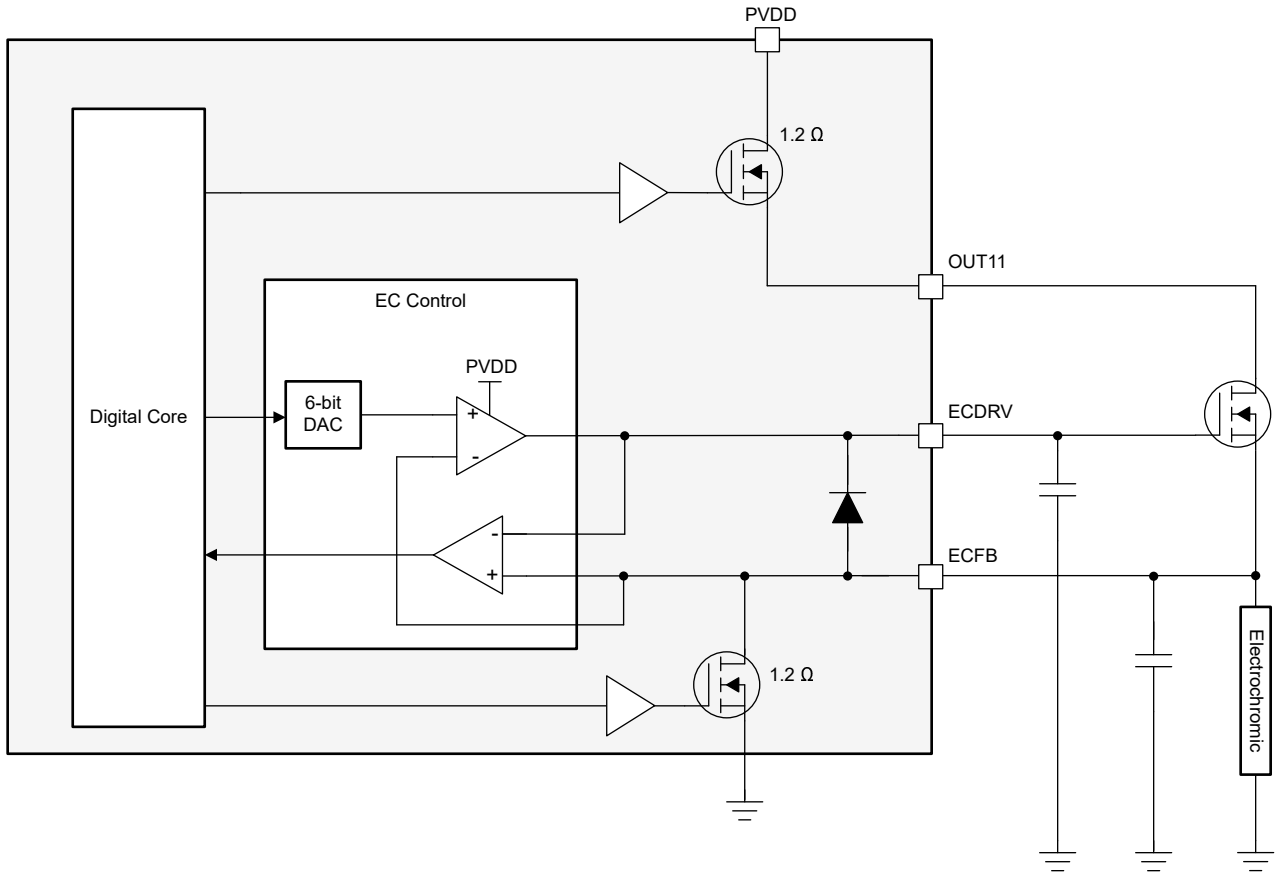


图 7-8. 电致变色驱动器方框图 - 默认配置

根据系统实施情况，器件的电子铬驱动器支持如下配置：电子铬高侧充电 MOSFET 的漏极可由高侧驱动器 OUT11 供电，也可直接由电源电压 (PVDD) 供电。EC 控制块可以独立于电源运行，无论在何种配置下，都具有独立的保护电路。如果需要额外的高侧驱动器来驱动另一个负载，这会很有用。该配置中的主要限制是，如果充电 MOSFET 发生短路故障，则无法像将 OUT11 用作 EC 电源一样切断与电源的连接。当 EC 直接由 PVDD 供电（OUT11 配置为独立模式）时，仍可以检测到短路和开路负载情况。

OUT11 用于为 EC 供电：该配置在寄存器 [HS_OC_CNFG](#) 的 [OUT11_EC_MODE](#) 位中设置。默认情况下，[OUT11_EC_MODE](#) = 1b，配置为 EC 驱动器的电源，如上面的方框图所示。在该配置下，寄存器

HS_HEAT_OUT_CNFG 中的 OUT11_CNFG 位被忽略 (ON/OFF、SPI/PWM)。在 EC 充电和放电状态期间, OUT11 和 1.5Ω ECFB 低侧放电 MOSFET 均分别激活了过流和开路负载检测功能。

PVDD 为 EC 供电, OUT11 独立: 要使用 OUT11 作为独立高侧驱动器 (独立于 EC 控制) 来驱动单独的负载, 其中 EC 充电 MOSFET 的漏极直接连接到电源电压, 请在寄存器 HS_OC_CNFG 中设置 OUT11_EC_MODE = 0b。在该配置中, ECFB 上具有电池短路、接地短路和开路负载检测功能, 这些功能可在 EC 充电状态期间独立使能, 从而取代 OUT11 的诊断功能。与之前一样, ECFB 低侧放电 MOSFET 保护电路在 EC 放电状态期间处于激活状态。下图显示了该配置:

要使能 EC 驱动器: 将寄存器 HS_EC_HEAT_CTRL 中的 EC_ON 和 EC_V_TAR 位设置为所需的目标电压, 以使能 EC 驱动器控制环路。这些位置位后, 将使能 EC 驱动器控制环路。

对于 EC 元件电压控制: EC 驱动器一旦使能, 驱动器的反馈回路即被激活, 并将 ECFB 引脚电压调节到寄存器 HS_EC_HEAT_CTRL 中的 EC_V_TAR 位中设置的目标电压。ECFB 引脚上的目标电压采用二进制编码, 满标量程为 1.5V 或 1.2V, 具体取决于寄存器 EC_CNFG 中的 ECFB_MAX 位设置为 1 还是 0。ECFB_MAX = 0b 是默认值 (1.2V)。

每当为 EC 电压设置新值时, 一旦控制回路开始调节到新的目标值, ECFB 的 ECFB_HI 或 ECFB_LO 状态指示就会有 250 μ s 的消隐时间 t_{BLK_ECFB} 。

该器件提供两种放电模式: 快速放电和 PWM 放电。

EC 元件快速放电: 要通过快速放电模式对 EC 元件完全放电, 目标输出电压 EC_V_TAR 必须设置为 “0b”, ECFB_LS_EN 位和 EC_ON 位必须设置为 “1b”。当满足这三个条件时, 通过将 ECFB 引脚上的内部 1.5Ω 低侧 MOSFET 拉至接地来对引脚 ECFB 上的电压进行放电。

1. 在寄存器 EC_CNFG 中配置 ECFB_LS_PWM = 0b
2. 设置寄存器 HS_EC_HEAT_CTRL 中的这些位: ECFB_LS_EN = 1b、EC_ON = 1b 和 EC_V_TAR = 0b。
3. ECFB LS MOSFET 被使能并执行 EC 镜像快速放电。

EC 元件 PWM 放电: 以下步骤概述了电子铬驱动器的 PWM 放电周期:

1. 在寄存器 EC_CNFG 中配置 ECFB_LS_PWM = 1b
2. 设置寄存器 HS_EC_HEAT_CTRL 中的这些位: ECFB_LS_EN = 1b、EC_ON = 1b、EC_V_TAR = 0b。
3. 如果调节环路检测到 V_{ECDRV} 小于 V_{ECFB} 的时间长于 $t_{RECHARGE}$ 或 3ms, ECDRV 稳压器将关闭, ECFB 上的 LS MOSFET 将激活约 300ms ($t_{DISCHARGE}$)。在此放电期间, ECDRV 输出被拉至低电平, 以防止击穿电流。
4. 在放电脉冲 $t_{DISCHARGE}$ 结束时, 放电 MOSFET 关闭, 并且会使用新的较低值再次激活调节环路。调节环路返回到步骤 2, 再次观察到超出稳压范围的情况 ($V_{ECDRV} - V_{ECFB}$)。

下图显示了电子铬驱动器的 PWM 放电周期:

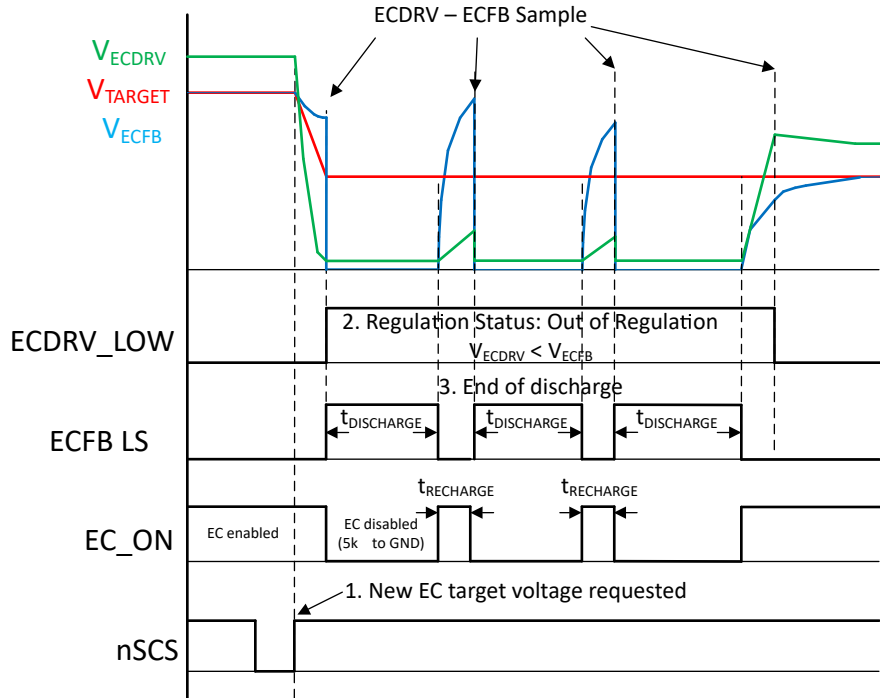


图 7-9. 采用 PWM 的电子铬放电

电压控制环路的状态通过 SPI 报告，TI 建议观察该报告以确定 EC 充电和放电控制时序。如果引脚 ECFB 上的电压高于目标值，则 **ECFB_HI** 位置位。如果引脚 ECFB 上的电压低于目标值，则 **ECFB_LO** 位置位。如果 ECFB 状态位 **ECFB_HI** 和 **ECFB_LO** 至少在滤波器时间 t_{FT_ECFB} 内保持稳定，则这些位均有效。这些位不会被锁存，也不会被分配为全局故障。

退出放电模式：要退出放电模式，必须将 **ECFB_LS_EN** 取消置位。如果在对新的目标电压进行编程时 **ECFB_LS_EN** 位保持高电平，则控制环路不会响应，因为内部逻辑会阻止 **OUT11** 和 **ECFB_LS** 同时导通。

必须在引脚 **ECDRV** 上添加一个至少 4.7nF 的电容器，并在 **ECFB** 和接地端之间添加 220nF 的电容器，以提高控制环路稳定性。出于防噪性能的原因，TI 建议将环路电容器尽可能靠近相应的引脚放置。

如果不使用 EC 驱动器，则将 **ECFB** 引脚接地。

7.4.3.2 电致变色驱动器保护

电致变色驱动器模块具有多个针对充电和放电状态的保护和检测电路。这些电路包括基于比较器的检测电路、在 EC 充电状态期间激活的 **OUT11** 保护电路（当采用 **OUT11** 供电配置时）以及 **ECFB** 低侧放电 MOSFET 上的保护电路。

EC 由 OUT11 供电：当电子铬驱动器配置为由集成式高侧驱动器 **OUT11** 供电时，可提供与其他高侧驱动器相同的保护和诊断功能（例如：在过流检测期间，控制环路会关闭）。当电子铬处于充电状态（电压斜升）时，这些高侧驱动器保护被激活。当处于 **OUT11 EC 模式** (**OUT11_EC_MODE** = 1b) 时，无法在 PWM 模式下控制 **OUT11**。

EC 充电期间 OUT11 上发生故障：如果在 **EC_ON** = 1b（使能 EC 控制）时 **OUT11** 上发生过热关断故障（区域 3 或 4）或过流故障：

- **OUT11** 关断（状态寄存器组）
- DAC 复位（**EC_V_TAR** 置为“00000”）
- **ECDRV** 引脚被拉至接地
- **EC_ON** 保持为“1”
- **ECFB_LS_EN** 保持为编程设置的状态

要在 OUT11 故障后重启 EC 控制，控制器必须读取并清除相应的故障，并将所需的值写入寄存器 HS_EC_HEAT_CTRL 中的 EC_V_TAR 位。

如果在 EC 充电期间检测到 OUT11 上存在开路负载，则寄存器 HS_STAT 中的 OUT11_OLA 位置位。

放电过流保护：如果放电期间流入 ECFB 引脚 LS MOSFET 的负载电流超过过流阈值 I_{OC_ECFB} 的持续时间长于 $t_{DG_OC_ECFB}$ ，则 LS MOSFET 为 Hi-Z (锁存) 或根据 OUT7 ITRIP 设置进入固定频率调节模式。过流状态位 ECFB_OC 置位，且 EC_HEAT 置位。过流故障响应可通过寄存器 EC_CNFG 中的 EC_FLT_MODE 位进行配置。ITRIP 设置与 OUT7 ITRIP 设置共享。

表 7-19. 放电过流保护

EC_FLT_MODE	故障响应
0b	锁存 (Hi-Z)
1b	ITRIP (OUT7 设置)

检测到放电开路负载：在对 EC 放电时，还可以检测到开路负载。寄存器 EC_CNFG 中的 EC_OLEN 位必须置位。如果 ECFB 上的负载电流低于 $I_{OL_ECFB_LS}$ 的持续时间超过 $t_{DG_OL_ECFB_LS}$ ，则开路负载状态位 ECFB_OL 会置位，且寄存器 IC_STAT1 中的 WARN 位会置位。

对于 EC 直接由 PVDD 供电的配置，当 EC 调节激活时，可使用三个基于比较器的检测电路来代替 OUT11 保护和检测电路。其中包括：

- ECFB 上的电池短路检测 (过压)
- ECFB 上的接地短路检测 (欠压)
- ECFB 上的开路负载检测

EC 直接由 PVDD 供电：当 EC 模块直接由 PVDD 供电时，可通过寄存器 **EC_CNFG** 中的 **ECFB_OV_MODE**、**ECFB_UV_MODE** 和 **ECDRV_OL_EN** 位独立使能电池短路、接地短路和开路负载检测电路。如果需要额外的诊断，无论 EC 电源配置如何，都可以使能这些检测电路。但是，如果不需要这些电路，TI 建议禁用寄存器中的电路。

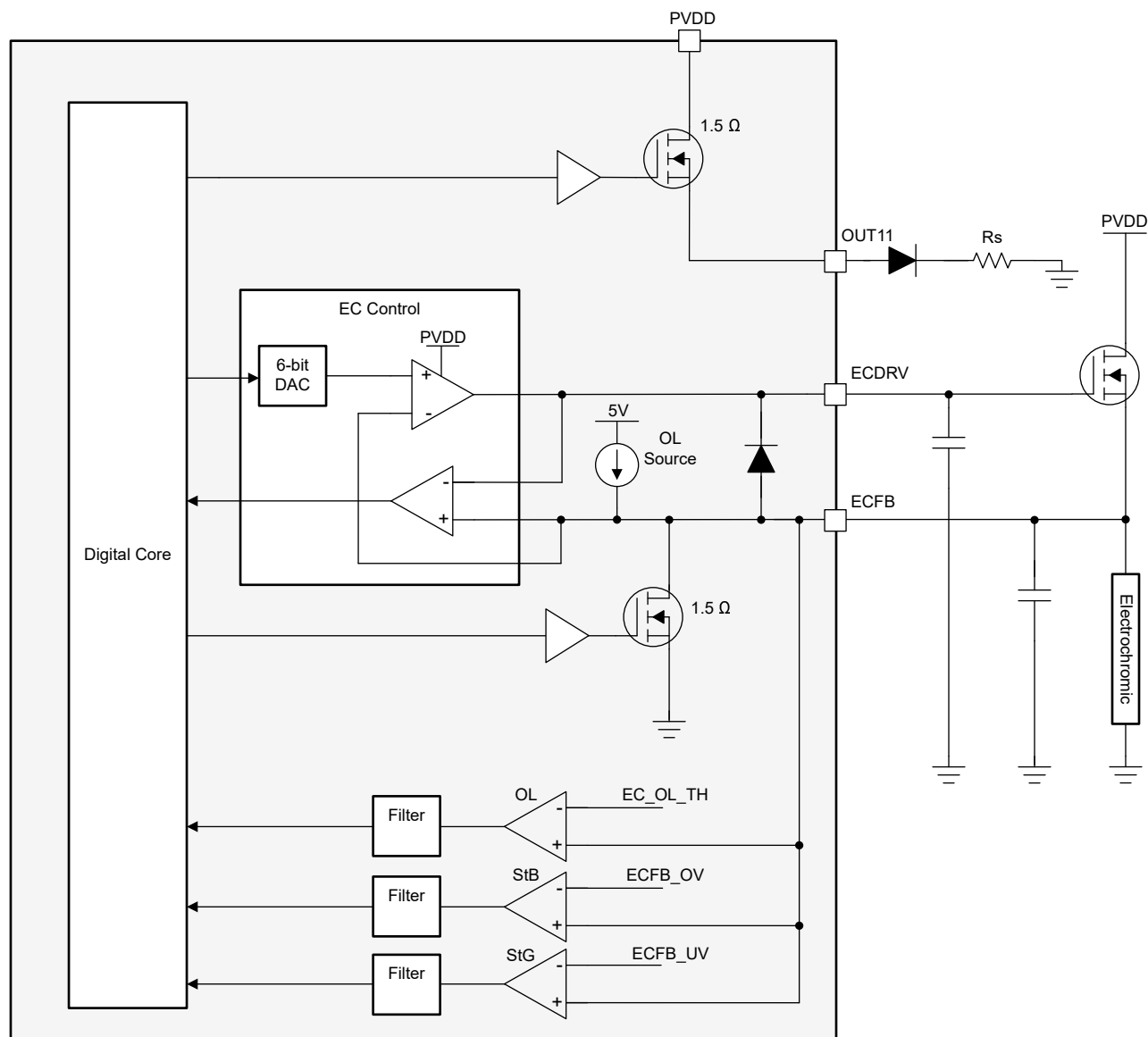


图 7-10. 电子铬直接由 PVDD 供电 (OUT11 独立)

电池短路/OV 检测：当 ECFB 电压超过 $PVDD - 1V$ 或阈值 V_{ECFB_OV} 的持续时间长于抗尖峰脉冲时间 $t_{ECFB_OV_DG}$ 时，检测到 ECFB 过压或电池短路。ECFB_OV_MODE 位决定了驱动器 ECFB 过压故障响应。EC 过压抗尖峰脉冲时间通过寄存器 EC_CNFG 中的 ECFB_OV_DG 位进行配置。

对于过压故障响应控制，可在寄存器 EC_CNFG 中配置 ECFB_OV_MODE 位。如果 ECFB_OV_MODE = 00b，则在该故障期间不会执行任何操作。对于 ECFB_OV_MODE = 10b，当 ECFB 电压超过 ECFB_OV 的时间长于编程的抗尖峰脉冲时间 $t_{ECFB_OV_DG}$ 时、则 EC_HEAT_ITRIP_STAT 寄存器中 ECFB_OV 位会置位，且寄存器 IC_STAT1 中的 EC_HEAT 故障位会置位。对于 ECFB_OV_MODE = 10b，当 ECFB 上发生 OV 时，ECDRV 引脚会被下拉，并且 ECFB LS FET 为 Hi-Z。故障在与 ECFB_OV_MODE = 01b 时相同的寄存器中报告。下表汇总了故障响应和位值：

表 7-20. 电子铬过压故障响应

ECFB_OV_MODE	故障响应
00b	无操作
01b	在寄存器中报告故障
10b	将 ECDRV 和 ECFB LS FET 下拉，在寄存器中报告故障

表 7-21. EC 过压抗尖峰脉冲时间

ECFB_OV_DG	抗尖峰脉冲时间
00b	20 μs
01b	50 μs
10b	100 μs
11b	200 μs

接地短路/UV 检测：当检测到 ECFB 电压低于编程的阈值 $V_{\text{ECFB_UV_TH}}$ 的持续时间超过编程的抗尖峰脉冲时间 $t_{\text{ECFB_UV_DG}}$ 时，会检测到 ECFB 欠压或对地短路。寄存器 **EC_CNFG** 中的 **ECFB_UV_TH** 和 **ECFB_UV_DG** 位置位。

表 7-22. 电子铬欠压阈值

ECFB_UV_TH	欠压阈值
0b	100mV
1b	200mV

备注

当使能接地短路/欠压检测时，如果 ECFB 目标电压设置为低于编程的阈值（分辨率的最低 4 位或 8 位，具体取决于 **ECFB_UV_TH**），则会检测到接地短路/欠压。如果需要进行接地短路/欠压检测，请避免设置这些目标电压值，以防止接地短路/欠压情况的误诊断。

对于欠压故障响应控制，可以在寄存器 **EC_CNFG** 中配置 **ECFB_UV_MODE** 位。如果 **ECFB_UV_MODE** = 00b，则当 ECFB 电压降至低于 **ECFB_UV** 时不会执行任何操作。对于 **ECFB_UV_MODE** = 10b，则 **EC_HEAT_ITRIP_STAT** 寄存器中的 **ECFB_UV** 位会置位，且 **IC_STAT1** 寄存器中的 **EC_HEAT** 故障位会置位。对于 **ECFB_UV_MODE** = 10b，当 ECFB 上发生 UV 时，ECDRV 引脚会被下拉，并且 ECFB LS FET 为 Hi-Z。故障在与 **ECFB_UV_MODE** = 01b 时相同的寄存器中报告。下表汇总了故障响应和位值：

表 7-23. 电子铬欠压故障响应

ECFB_UV_MODE	故障响应
00b	无操作
01b	在寄存器中报告故障
10b	将 ECDRV 和 ECFB LS FET 下拉，在寄存器中报告故障

表 7-24. EC 欠压抗尖峰脉冲时间

ECFB_UV_DG	抗尖峰脉冲时间
00b	20 μ s
01b	50 μ s
10b	100 μ s
11b	200 μ s

PVDD 供电的 EC 开路负载检测：如果 EC 模块未配置为使用 OUT11 供电，则可以使用寄存器 **EC_CNFG** 中的 **ECDRV_OL_EN** 位使能单独的 EC 开路负载检测电路。使能后，电流源会将小电流注入 ECFB 节点，然后 ECFB 电压将与开路负载阈值电压进行比较。如果超过开路负载阈值，则会检测到开路负载条件，且 **ECFB_OL** 位会置位。下面的真值表显示了开路负载和电池短路检测状态的可能值：

表 7-25. 开路负载和过压检测真值表

ECFB_OL	ECFB_OV	状态
1b	1b	电池短路/过压
1b	0b	开路负载
0b	1b	无法实现
0b	0b	正常运行

7.4.4 半桥驱动器

表 7-26. 半桥部分目录

半桥部分	部分的链接
返回特性部分的顶部	节 7.4
半桥控制	节 7.4.4.1
半桥调节	节 7.4.4.2
半桥保护	半桥保护和诊断

该器件集成了总共六个半桥高侧和低侧 FET，支持对多达五个电机进行双向驱动；其中包括两个 $1.5\ \Omega$ 的半桥、两个 $300\ \Omega$ 的半桥和两个 $100\ \Omega$ 的半桥。所有这些驱动器都可以通过 SPI 寄存器以及可来自 PWM1 引脚或 IPROPI/PWM2 引脚的 PWM 信号进行控制。每个驱动器还具有称为 ITRIP 的可配置电流调节功能。半桥保护电路包括过流保护、关断状态和有源开路负载诊断。

下图显示了支持多达五个后视镜和锁定电机以及所有后视镜电机的集成半桥的常见配置：

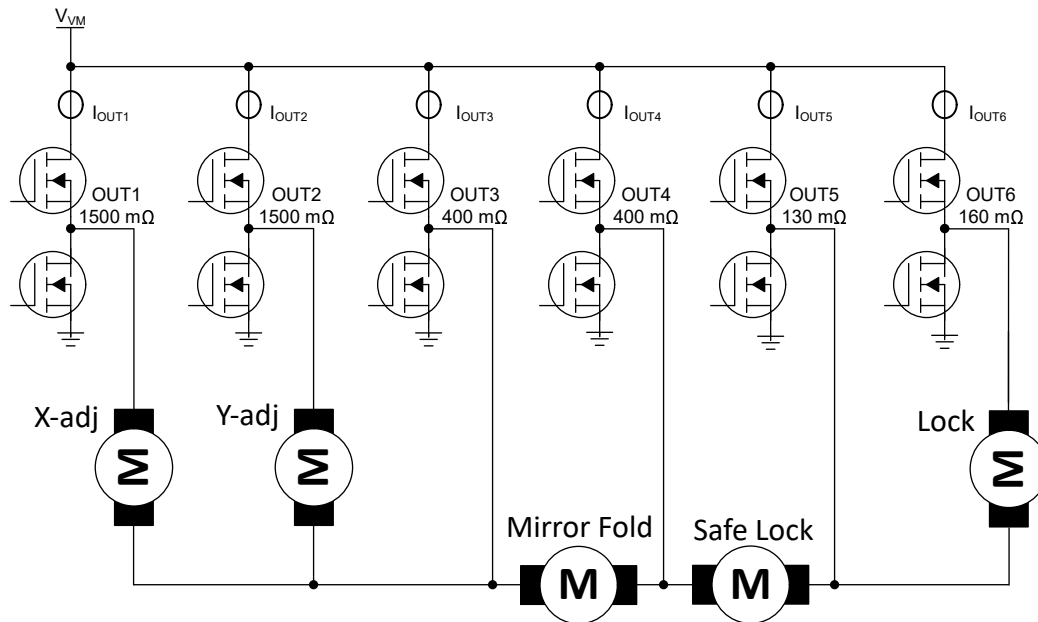


图 7-11. 适用于多达五个电机的半桥配置 (后视镜和锁定)

下图显示了仅后视镜负载的配置：

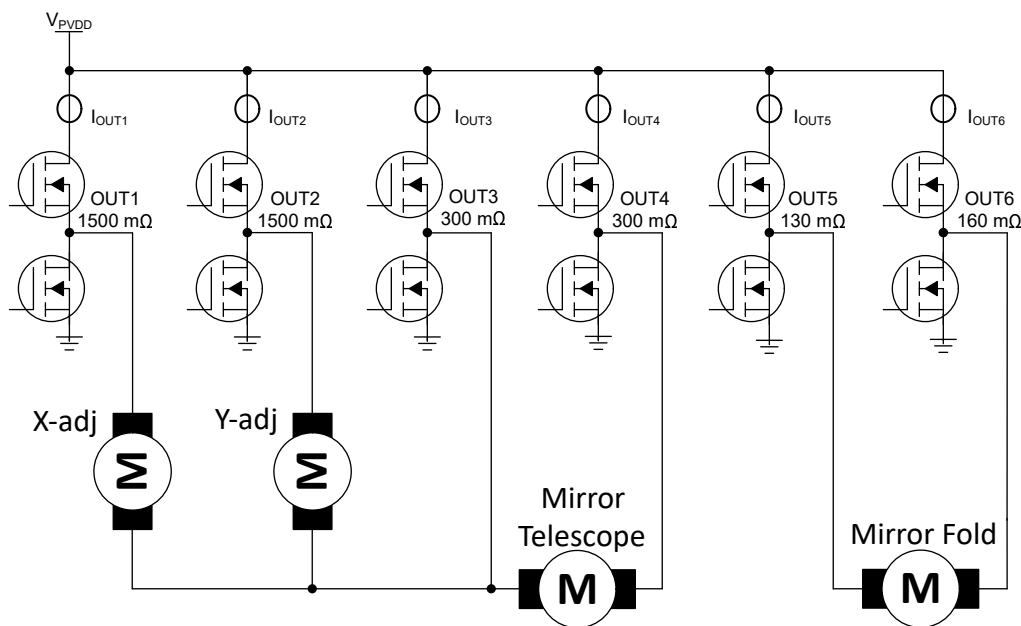


图 7-12. 适用于多达四个电机的半桥配置 (仅后视镜)

7.4.4.1 半桥控制

半桥驱动器可以在两种模式下进行控制，以支持通过 PWM 输入引脚或 SPI 寄存器控制的控制方案。半桥驱动器还具有配置寄存器 (HB_OUT_CNFG1 和 HB_OUT_CNFG2)，用于使能半桥控制并设置控制模式 (PWM 或 SPI)。

半桥可配置为由来自 PWM1 或 /PWM2 引脚的输入信号进行控制。输入到 PWM1 引脚的信号可以在内部多路复用器到半桥、高侧驱动器和加热器驱动器。来自 PWM2 引脚的 PWM 控制仅适用于半桥。

下面显示了配置表。请注意，OUT5 和 OUT6 在 HB_OUT_CNFG2 中配置，OUT1 至 OUT4 在 HB_OUT_CNFG1 中配置：

表 7-27. OUTX_CNFG 半桥配置：

OUTX_CNFG[2]	OUTX_CNFG[1]	OUTX_CNFG[0]	OUTx	HS 导通	LS 导通
0	0	0	关闭	关闭	关闭
0	0	1	SPI 寄存器控制	OUTX_CTRL	OUTX_CTRL
0	1	0	PWM 1 互补控制	~PWM1	PWM1
0	1	1	PWM 1 LS 控制	关闭	PWM1
1	0	0	PWM 1 HS 控制	PWM1	关闭
1	0	1	PWM 2 互补控制	~IPROPI/PWM2	IPROPI/PWM2
1	1	0	PWM 2 LS 控制	关闭	IPROPI/PWM2
1	1	1	PWM 2 HS 控制	IPROPI/PWM2	关闭

当半桥配置为 SPI 寄存器控制 (OUTx_CNFG = 01b) 时，半桥高侧和低侧 MOSFET 可以在寄存器 HB_CTRL 中通过位 OUTX_CTRL 单独控制。半桥输出的控制真值表如下所示：

表 7-28. 半桥驱动器控制

OUTX_CTRL (OUT1-6) 位	配置	说明
00	关闭	半桥控制关闭
01	HS 导通	高侧 MOSFET 导通

表 7-28. 半桥驱动器控制 (续)

OUTx_CTRL (OUT1-6) 位	配置	说明
10	LS 导通	低侧 MOSFET 导通
11	RSVD	保留。

只要 SPI 通信可用, 就可以通过写入这些位来更改半桥控制模式。此更改会立即反映出来。

当半桥配置为 PWM 运行 (OUTx_CNFG = 01Xb 或 10Xb) 时, 输入可接受用于 100% 或 PWM 驱动模式的静态或脉宽调制 (PWM) 电压信号。PWM 信号关断状态期间, 半桥的默认行为是将输出设置为 Hi-Z。

在开关半桥上的高侧和低侧 FET 之间转换时, 该器件会自动生成所需的死区时间。该时序基于内部 FET 栅源电压。无需外部时序。该方案提供最短的死区时间, 同时防止击穿电流。

7.4.4.2 半桥 ITRIP 调节

器件半桥具有称为 ITRIP 的可选固定频率负载电流调节功能。这是通过将有源输出电流与由 OUTX_ITRIP_LVL 确定的配置电流阈值进行比较来实现的。OUT1-2 有两个可能的 ITRIP 电流阈值, OUT3-6 也有三个电流阈值选项。ITRIP 阈值、使能和时序设置是在 HB_ITRIP_CONFIG、HB_ITRIP_FREQ 和 HB_ITRIP_DG 中为每个半桥单独设置的。

由于此器件具有多个可在任何给定时间使能的集成驱动器, 因此存在续流配置, 旨在减少 ITRIP 半桥调节期间的功耗。与异步整流 (二极管) 相比, 同步整流 (MOSFET) 的功耗更低。半桥续流可在非同步和同步整流 (有源和无源续流) 之间配置。续流设置在半桥对之间共享。ITRIP 调节期间半桥的同步整流通过设置配置寄存器 HB_OUT_CNFG1 中的 NSR_OUTX_DIS 位来使能。

ITRIP 检测在每个半桥的高侧和低侧 MOSFET 上完成。ITRIP 由内部过流保护电路动态消隐。

可配置的 ITRIP 时序参数为频率和抗尖峰脉冲。下表汇总了 ITRIP 配置选项。

表 7-29. 半桥 ITRIP 同步整流设置

NSR_OUTX_DIS	ITRIP 半桥关断时间响应
0b	高阻态
1b	互补 MOSFET 导通

表 7-30. 半桥的 ITRIP 电流阈值

半桥	典型 ITRIP 电流阈值	OUTX_ITRIP_LVL
OUT6	6.25A	10b
	5.5A	01b
	2.25A	00b
OUT5	7.5A	11b
	6.5A	01b
	2.75A	00b
OUT3 和 OUT4	3.5A	10b
	2.5A	01b
	1.25A	00b
OUT1 和 OUT2	0.875A	1b
	0.7A	0b

表 7-31. ITRIP 时序 - 抗尖峰脉冲选项

抗尖峰脉冲时间	OUTX_ITRIP_DG
2 μ s	00b
5 μ s	01b
10 μ s	10b
20 μ s	11b

表 7-32. ITRIP 时序 - 频率选项

ITRIP 频率	OUTX_ITRIP_FREQ
20kHz	00b
10kHz	01b
5kHz	10b
2.5kHz	11b

备注

如果需要 20kHz 的 ITRIP 频率，建议使用最短的抗尖峰脉冲时间 (2 μ s)。

ITRIP 调节的步骤如下：

- 使能半桥的低侧或高侧。使能半桥时，会出现第一个 ITRIP 时钟边沿。
- 如果在低侧或高侧超过 ITRIP 限制，则器件等待的时间超过抗尖峰脉冲时间 $t_{DG_ITRIP_HB}$ 。
- 如果在抗尖峰脉冲时间后仍然超过 ITRIP 限制，则半桥会进入 Hi-Z 状态或在 ITRIP 周期的剩余时间内导通相反 MOSFET，具体取决于 [NSR_OUTX_DIS](#) 位设置。ITRIP 状态位置位，且调节环路重新启动。
- 如果 [NSR_OUTX_DIS](#) = 1b (使能同步整流)，则会监控流经使能的 MOSFET 的电流是否发生电流反转。如果检测到电流反转，半桥输出在 ITRIP 周期的剩余时间内为 Hi-Z。

同步整流或续流功能通过设置配置寄存器 [HB_OUT_CNFG1](#) 中的 [NSR_OUTX_DIS](#) 位来使能。当 [NSR_OUTX_DIS](#) = 0b 时，如果任一 MOSFET 上发生 ITRIP，则半桥会进入 Hi-Z 状态。如果 [NSR_OUTX_DIS](#) = 1b，则当任一 MOSFET 上发生 ITRIP 时，都会使能相反的 MOSFET。

例如，[NSR_OUTX_DIS](#) = 1b 且 [OUTX_CNFG](#) = 100b 或 010b。如果 PWM 输入将 HS MOSFET 设置为导通，并且在 HS MOSFET 上达到 ITRIP，则 LS MOSFET 会在 ITRIP 周期的剩余时间内导通。HS MOSFET 在周期结束时导通。如果 PWM 输入在 ITRIP 周期内发生变化，则 ITRIP 计数器会复位，并且在 LS MOSFET 导通时，ITRIP 调节将激活。

如果使能了同步整流并且在发生 ITRIP 时 MOSFET 导通，则会监控电流以检测电流反转或过零情况。高侧和低侧 MOSFET 上都存在过零检测。如果在 ITRIP 调节期间检测到的负载电流达到 0A 的时间长于抗尖峰脉冲时间，则半桥输出会在 ITRIP 周期的剩余时间内变为 Hi-Z 状态。过零抗尖峰脉冲时间与 ITRIP 抗尖峰脉冲时间相同。

下图显示了半桥的 ITRIP 行为：

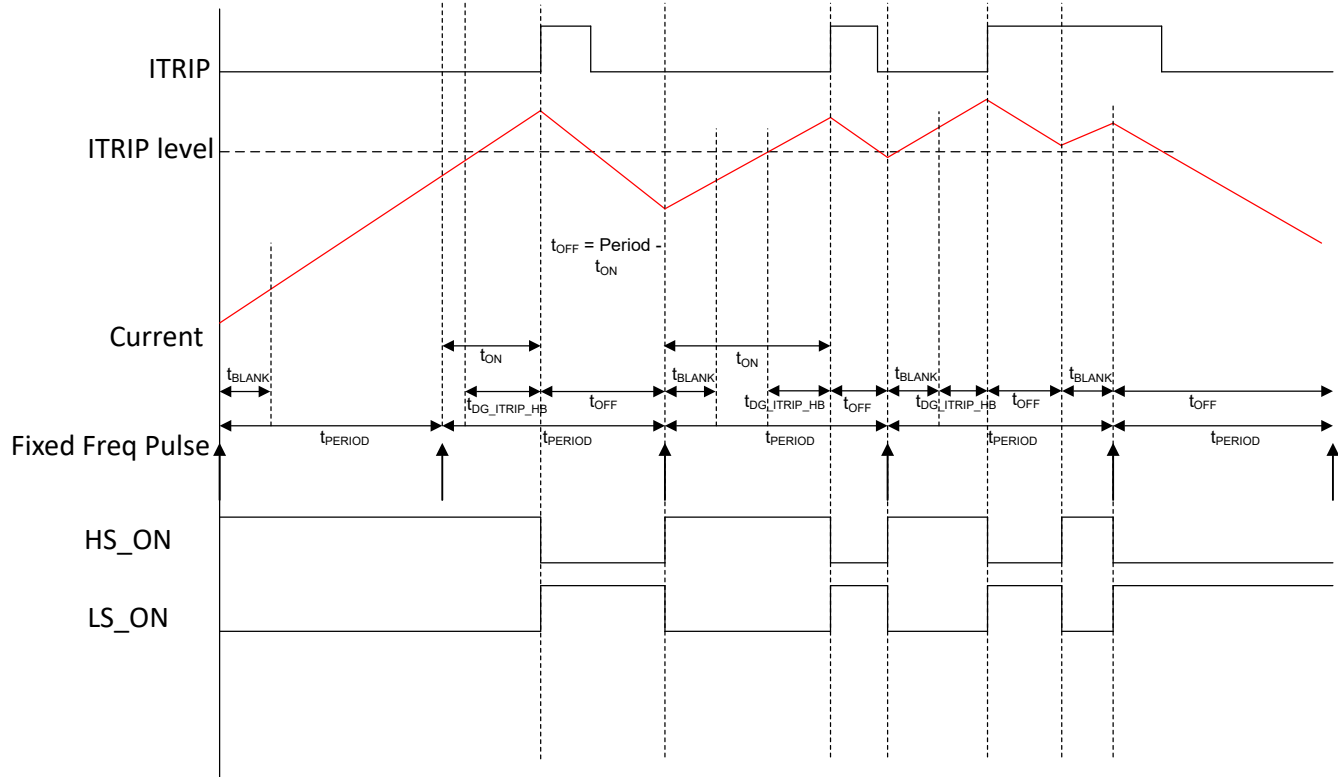


图 7-13. 半桥的固定频率 ITRIP 电流调节

只要 SPI 通信可用，就可以通过写入 `OUTX_ITRIP_LVL` 位随时更改 ITRIP 设置。此更改会立即反映在器件行为中。

如果半桥配置为 PWM 控制和 ITRIP，则在达到 ITRIP 时，行为与 SPI 寄存器控制相同，但现在的输入来自配置的 PWM 引脚。

7.4.4.3 半桥保护和诊断

半桥驱动器具有过流保护功能。该器件还提供导通状态和关断状态负载监控。故障信号通过寄存器 `HB_STATX` 进行传输。

7.4.4.3.1 半桥关断状态诊断 (OLP)

当在寄存器 `HB_OUT_CNFGx` 中禁用半桥时，用户可以使用关断状态诊断来确定一对半桥上的阻抗。此诊断被动检测以下故障情况：

- 输出对 VM 或 GND 短路 < 1000 Ω
- 对于高侧负载，开路负载 > 1.5K Ω，VM = 13.5V

备注

此诊断无法检测负载短路。然而，如果在输出被主动驱动时发生过流故障 (OCP)，用户可以从逻辑上推断出这一点，但在输出被禁用时，OLP 诊断不会报告任何故障。当输出被主动驱动时发生 OCP，而输出被禁用时发生 OLP，这两种情况的同时出现意味着终端短路（在选定的输出节点上存在短路）。

- 用户可以配置以下组合
 - OUTx 上的内部上拉电阻 (`R_OLP_PU`)
 - OUTx 上的内部下拉电阻 (`R_OLP_PD`)
 - 比较器基准电平
- 该组合由 `HB_OL_CNFG1` 寄存器中的 `HB_OLP_CNFG` 位决定。

- 要诊断的半桥对由 **HB_OL_CNFG1** 寄存器中的 **HB_OLP_SEL** 位决定。
- 关断状态诊断比较器输出在 **HB_STAT2** 寄存器中的 **HB_OLP_STAT** 位上可用。输出不会被锁存。
- 用户需要切换所有的组合并在比较器输出稳定后记录状态位输出。
- 根据输入组合和状态寄存器用户，可以判断输出是否有故障。

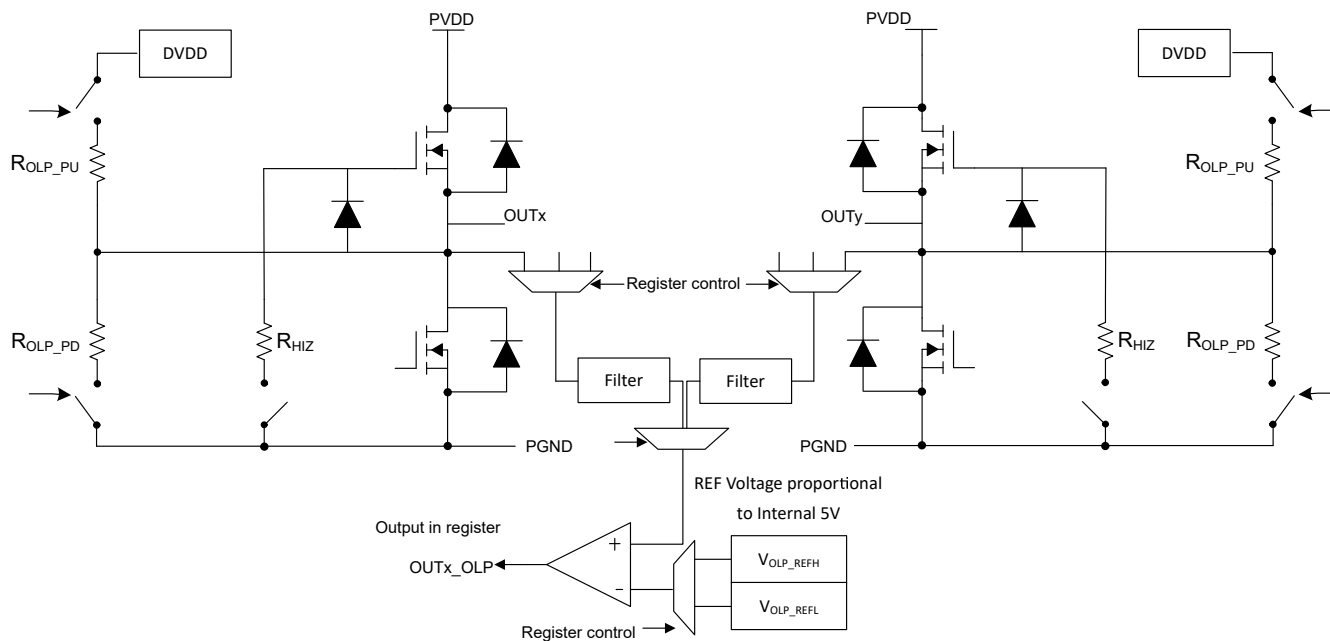


图 7-14. 关闭状态 (无源) 诊断

以下输出、下拉/上拉和 VREF 组合如下所示：

表 7-33. 关断状态输出上拉/下拉和 VREF 选项

HB_OLP_CNFG	说明
00b	OLP 关断
01b	使能 X 上拉, 使能输出 Y 下拉, 选择输出 Y, VREF 低电平
10b	使能 X 上拉, 使能输出 Y 下拉, 选择输出 X, VREF 高电平
11b	使能 X 上拉, 使能输出 Y 上拉, 选择输出 Y, VREF 低电平

低侧负载的无故障场景与故障场景的 OLP 组合和真值表如表 7-34 所示, 为了使诊断激活并有效, 寄存器 **HB_OUT_CNFGx** 中的 **OUTx_CNFG** 位中的所有半桥配置都必须为零 (禁用)。

表 7-34. 关断状态诊断控制表

用户输入		OLP 设置				HB_OLP_STAT			
HB_OLP_CNFG	nSLEEP	OUTX	OUTY	CMP REF	所选输出	正常	开路	短路	VM 短路
01b	1	ROLP_PU	ROLP_PD	VOLP_REFL	OUTY	1b	0b	0b	1b
10b	1	ROLP_PU	ROLP_PD	VOLP_REFH	OUTX	0b	1b	0b	1b
11b	1	ROLP_PD	ROLP_PU	VOLP_REFL	OUTY	1b	1b	0b	1b

以下半桥对关断状态组合和选择值如下所示。

备注

如果使能了任何半桥，则会禁用所有半桥 OLP 位 (0b)。

表 7-35. OUTx 和 OUTy 配置

HB_OLP_SEL	选择 OUTX 和 OUTY 对
0000b	无输出
0001b	OUT1 和 OUT2
0010b	OUT1 和 OUT3
0011b	OUT1 和 OUT4
0100b	OUT1 和 OUT5
0101b	OUT1 和 OUT6
0110b	OUT2 和 OUT3
0111b	OUT2 和 OUT4
1000b	OUT2 和 OUT5
1001b	OUT2 和 OUT6
1010b	OUT3 和 OUT4
1011b	OUT3 和 OUT5
1100b	OUT3 和 OUT6
1101b	OUT4 和 OUT5
1110b	OUT4 和 OUT6
1111b	OUT5 和 OUT6

7.4.4.3.2 半桥有源开路负载检测 (OLA)

当器件处于激活状态并等待驱动命令 (nSLEEP 为 HI) 时，半桥 OUT1 - OUT6 会存在开路负载检测环路。检测方案按顺序检查每个半桥输出的每个高侧和低侧的开路负载状态，并在寄存器 HB_STAT2 的 OUTx_OLA 位和寄存器 IC_STAT1 的 WARN 位中报告状态。

在待机或睡眠模式下，控制环路从 OUT1 开始检查开路负载状态。开路负载检测阈值可通过寄存器 HB_OL_CNFG2 中的 OUTx_OLA_TH 位配置为 32 或 128 个周期。如果仅使用 EN/DIS (无 PWM 开关) 驱动输出，则开路负载检测时间为 5ms。

如果检测到开路负载的时间长于周期计数阈值或在发生超时之前，则报告 OUTx_OLA 位。如果在 32 或 128 个周期后未检测到开路负载，则环路会移至下一个半桥。环路继续检查每个输出，直至 OUT6，然后返回到 OUT1 以重新启动 OLA 环路。为了使开路负载检查有效，必须使能半桥开路负载检测 (OUTx_OLA = 1b)，并且必须使能输出 (OUTx_CNFG = X1b)。下图显示了 OLA 方案：

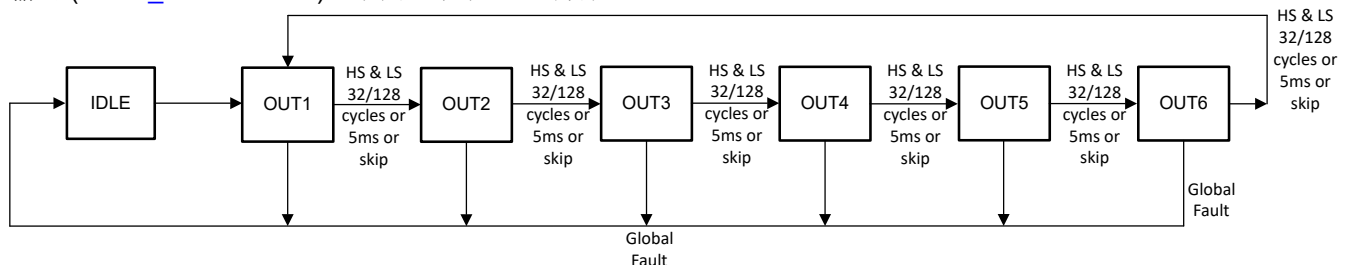


图 7-15. 半桥开路负载有源检测

如果满足以下三个条件中的任何一个，则会跳过任何给定的半桥：

1. OUTx 已禁用 (OUTx_CNFG = 00b)。

- 半桥的开路负载检测未使能 ($\text{OUTx_OLA} = 0\text{b}$)。
- OUTx 关断超过 5ms
- OLA 已被检测到并标记出来，或者 OUTx 上出现其他故障情况 (过流、过热)

在没有 PWM 的情况下使能所有半桥 OUTx 时，遍历所有半桥的总环路时间最多可能需要 46ms。当单独或按顺序驱动半桥时，环路会在 5ms 或更快的时间内检测到开路负载 (取决于 EN 或 PWM 控制)。如果使用低频外部 PWM 信号驱动半桥，则输出的关断时间会超过 5ms 的开路负载检测窗口，因此会跳过半桥。

7.4.4.3.3 半桥过流保护

当半桥处于激活状态时，每个 MOSFET 上的模拟电流保护电路会在硬短路事件期间关断 MOSFET。如果输出电流超过过流阈值 $I_{\text{OCP_OUTx}}$ 且持续时间超过 $t_{\text{DG_OCP_HB}}$ ，则会检测到过流故障。相应的输出为 Hi-Z (锁存行为)，故障被锁存到寄存器 (HB_STAT1) 中。

对于半桥驱动器的过流抗尖峰脉冲时间 $t_{\text{DG_OCP_HB}}$ ，下表汇总了四个过流抗尖峰脉冲选项。

表 7-36. 半桥过流抗尖峰脉冲

抗尖峰脉冲时间	OUTx_OCP_DG	电压限值
6 μs	00b	如果 $V_{\text{PVDD}} > 28\text{V}$ ，则为强制选项
10 μs	01b	< 28V
20 μs	10b	< 28V
60 μs	11b	< 20V

要重新激活驱动器，必须首先由 MCU 通过读取状态寄存器在寄存器中清除故障。下图显示了半桥的过流行为：

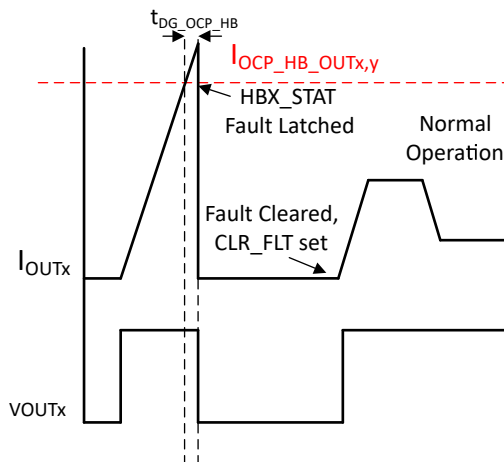


图 7-16. 半桥的过流行为

7.4.5 检测输出 (IPROPI)

该器件在 IPROPI 引脚上具有一个用于电流检测、电压节点监控和的芯片温度监控的输出。此信息可用于负载的状态或调节 (在 OUTx 引脚上)，检查芯片温度或提供本地电机电压。通过集成此类功能，无需使用多个外部检测电阻器或检测电路，有助于减小系统尺寸，降低系统的成本和复杂程度。

负载电流通过使用无分流器的高侧电流镜拓扑来检测。输出与已使能的驱动器 (OUTx) 的瞬时电流成固定比率。在打开驱动器后，输出 IPROPI 处的信号将在 $t_{\text{IPROPI_BLK}}$ 内消隐，以便让有时间电路稳定下来。位 IPROPI_SEL 定义了哪些输出将多路复用到 IPROPI 引脚，控制值如下表所示：

表 7-37. IPROPI_SEL 选项

IPROPI_SEL	输出
00000b	无输出
00001b	OUT1 电流检测
00010b	OUT2 电流检测
00011b	OUT3 电流检测
00100b	OUT4 电流检测
00101b	OUT5 电流检测
00110b	OUT6 电流检测
00111b	OUT7 电流检测
01000b	OUT8 电流检测
01001b	OUT9 电流检测
01010b	OUT10 电流检测
01011b	OUT11 电流检测
01100b	OUT12 电流检测
01101b	RSVD
01110b	RSVD
01111b	RSVD
10000b	PVDD 输出电压
10001b	热仪表组 1
10010	热仪表组 2
10011	热仪表组 3
10100	热仪表组 4

IPROPI 引脚是一个通用引脚，还可用作半桥的第二个 PWM 引脚控制输入选项，因此 IPROPI/PWM2 引脚模式通过寄存器 IC_CTRL 中的位 IPROPI_MODE 进行控制。

下图显示了可选 IPROPI 输出的简单方框图：

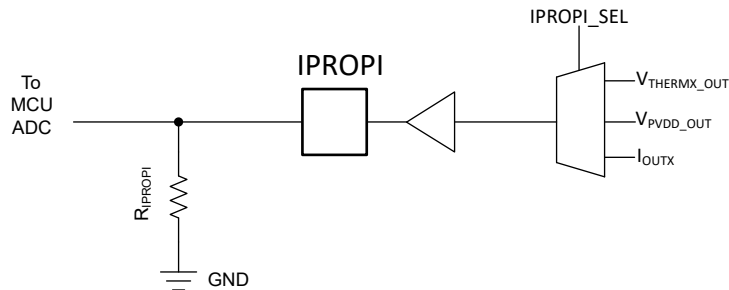


图 7-17. IPROPI 输出电路

对于电流输出，IPROPI 输出模拟电流根据 A_{IPROPI} 按比例调整，如下所示：

$$I_{IPROPI} = I_{OUTX} / A_{IPROPI} \quad (1)$$

对于 PVDD 的电压输出，电压按 32 的系数在 4.5V 至 40V 范围内降低。PVDD 电压输出如下：

$$V_{IPROPI} = V_{PVDD} / 32$$

例如：

- 为 PVDD 选择 IPROPI_SEL

- PVDD 为 13.5V
- $V_{IPROPI} = 0.422V$

IPROPI 输出还可以提供四个热仪表组温度中任意一个的模拟电压表示。该设计旨在用于测试和评估，但不支持在器件运行时使用。

对于热仪表组温度输出读数的电压转换，电压根据 $-40^{\circ}C$ 至 $185^{\circ}C$ 的温度范围和 0V 至 3V 的输出电压范围按比例调整。电压读数：

$$V_{IPROPI} = A + B \times \text{Cluster Temperature}$$

其中 A 为大致等于 980mV 的偏移量，B 为 $2mV/^{\circ}C$ 的斜率。

当仪表组温度为 $-40^{\circ}C$ 时，IPROPI 输出电压为 980mV。在 $185^{\circ}C$ 时，IPROPI 电压为 1.35V。

为了产生比例电压 V_{IPROPI} ，IPROPI 引脚必须连接到外部电阻器 (R_{IPROPI}) 并接地。这样即可将负载电流作为应用中的 R_{IPROPI} 电阻器上的压降进行测量，以利用控制器 ADC 的整个量程。

当输出关闭时，电流监控输出处于高阻抗模式。IPROPI 输出也有一个可选的采样保持电路，可通过寄存器 [HB_OUT_CNFG1](#) 中的 [IPROPI_SH_EN](#) 位使能。

7.4.6 保护电路

7.4.6.1 故障复位 (CLR_FLT)

DRV8001-Q1 提供了特定序列来清除驱动器的故障条件并恢复运行。此功能通过 [CLR_FLT](#) 寄存器位提供。若要清除故障报告，必须在故障条件消失后对 [CLR_FLT](#) 寄存器位进行置位。置位后，驱动器将清除故障并复位 [CLR_FLT](#) 寄存器位。

7.4.6.2 DVDD 逻辑电源上电复位 (DVDD_POR)

在任何时候，如果 DVDD 引脚上的输入逻辑电源电压低于 V_{DVDD_POR} 阈值的时间超过 $t_{DVDD_POR_DG}$ 时间，或 nSLEEP 引脚被置为低电平，则器件会进入其非运行状态，从而禁用栅极驱动器、电荷泵和保护监控器。当 DVDD 欠压条件消失或 nSLEEP 引脚被置位为高电平后，器件将恢复正常运行。在 DVDD 上电复位 (POR) 之后，[POR](#) 寄存器位会被置位，直到发出 [CLR_FLT](#)。

7.4.6.3 PVDD 电源欠压监测器 (PVDD_UV)

在任何时候，如果 PVDD 引脚上的电源电压低于 V_{PVDD_UV} 阈值的时间超过 $t_{PVDD_UV_DG}$ 时间，则 DRV8001-Q1 会检测到 PVDD 欠压条件。检测到欠压条件后，将使能栅极驱动器下拉电阻，禁用电荷泵，并且 [FAULT](#) 寄存器位和 [PVDD_UV](#) 寄存器位会被置位。

PVDD 欠压监控器可以在通过 [PVDD_UV_MODE](#) 寄存器设置进行设定的两种不同模式下执行恢复。

- **锁存故障模式：**欠压条件消失后，仍会锁存故障状态且电荷泵保持禁用状态，直到发出 [CLR_FLT](#)。
- **自动恢复模式：**欠压条件消失后，[FAULT](#) 寄存器位将自动清零，且电荷泵将自动重新使能。在发出 [CLR_FLT](#) 之前，[PVDD_UV](#) 寄存器位将保持锁存状态。

7.4.6.4 VCP 电荷泵欠压锁定 (VCP_UV)

在任何时候，如果 VCP 引脚上的电压低于 V_{VCP_UV} 阈值的时间超过 $t_{VCP_UV_DG}$ 时间，则 DRV8001-Q1 会检测到 VCP 欠压条件。检测到欠压条件后，将使能栅极驱动器下拉电阻，并且 [FAULT](#) 寄存器位和 [VCP_UV](#) 寄存器位会被置位。欠压阈值可通过 [VCP_UV_LVL](#) 寄存器设置进行调整。

VCP 欠压监控器可以在通过 [VCP_UV_MODE](#) 寄存器设置进行设定的两种不同模式下执行恢复。

- **锁存故障模式：**此外，会在锁存故障模式下禁用电荷泵。欠压条件消失后，仍会锁存故障状态且电荷泵保持禁用状态，直到发出 [CLR_FLT](#)。
- **自动恢复模式：**欠压条件消失后，[FAULT](#) 寄存器位将自动清零，且驱动器将自动重新使能。在发出 [CLR_FLT](#) 之前，[VCP_UV](#) 寄存器位将保持锁存状态。

7.4.6.5 热仪表组

由于该器件上有多个多种类型的驱动器，因此芯片上有多个专用热传感器用于监控芯片上的关键模块温度。这些称为热仪表组的传感器中的每一个都可以测量特定器件模块的本地裸片温度。这些测量值可以转换为 IPROPI 引脚上的输出电压，用于触发温度警告或关断超出可接受温度范围的特定仪表组或关断整个器件。

可以使用 IC_CNFG1 寄存器中的 OTSD_MODE 位来配置器件对热仪表组警告的响应：

- 默认模式 (OTSD_MODE = 0b)：如果任何热仪表组达到热关断阈值的时间超过 t_{OTSD_DG} ，则关断整个器件。
- 仪表组模式 (OTSD_MODE = 1b)：如果仪表组达到热关断阈值的时间超过 t_{OTSD_DG} ，则只关断该仪表组。

如下面的表和图中所示，有四个使用热仪表组定义的区域：

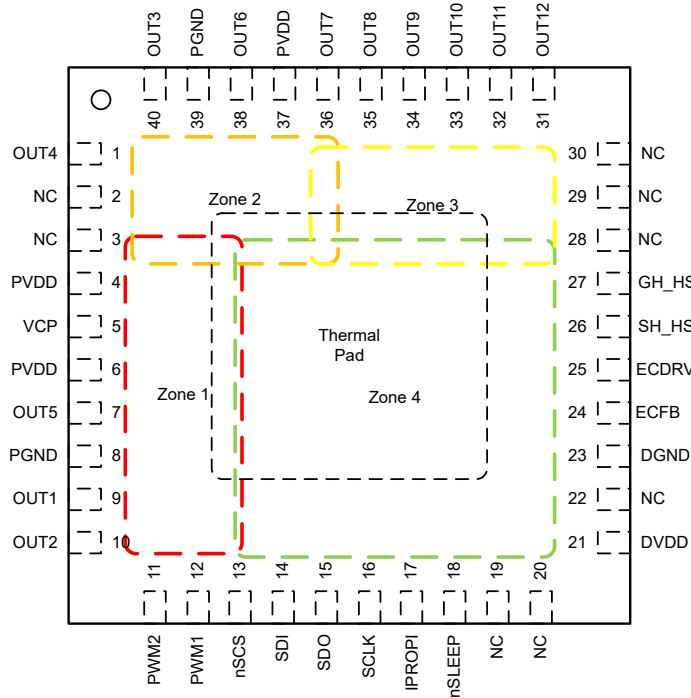


图 7-18. 热传感器区域

表 7-38. 热仪表组位置

热仪表组 1	热仪表组 2	热仪表组 3	热仪表组 4
半桥 OUT5、OUT1 和 OUT2	半桥 OUT3、OUT4 和 OUT6	所有高侧驱动器	全局驱动器和剩余驱动器

每个区域都有针对两个温度点的基于比较器的警告，即 115° (低温) 和 140°C (高温)。位 ZONEX_OTW_X (L 或 H) 会被锁存到寄存器 IC_STAT2 中。每个警告都可以通过寄存器 IC_CNFG2 中的 ZONEX_OTW_X_DIS 位单独禁用。如果发生过热关断，则 ZONEX_OTSD 位会被锁存到寄存器 IC_STAT2 中。

7.4.6.6 看门狗计时器

该器件集成了一个可编程窗口型 SPI 看门狗计时器，以验证外部控制器是否正在工作，以及 SPI 总线完整性是否受到监控。SPI 看门狗计时器可通过 WD_EN SPI 寄存器位使能。看门狗计时器默认处于禁用状态。看门狗计时器使能后，内部计时器开始递增计数。看门狗计时器通过将 WD_RST SPI 寄存器反转来进行复位。此 WD_RST 必须在下窗口时间和上窗口时间之间发出。如果检测到看门狗计时器故障，则器件响应可以配置为仅报告警告，或者报告故障并禁用所有驱动器。可以使用 CLR_FLT 命令清除看门狗故障。如果看门狗设置为禁用所有驱动器，则在发送 CLR_FLT 命令以消除看门狗故障条件后会使用驱动器。

7.4.6.7 故障检测和响应汇总表

表 7-39. 故障检测和响应汇总

名称	条件	SPI 位	模式	数字内核	电荷泵	驱动器	电流检测	响应
SPI 时钟故障	SPI 时钟帧无效	SCLK_FLT	锁存	激活	激活	激活	激活	SPI_ERR、SPI、拒绝帧
DVDD 上电复位	$DVDD < V_{DVDD_POR}$	POR	不适用	复位	禁用	半有源下拉	禁用	SPI
PVDD 欠压	$PVDD < V_{PVDD_UV}$	PVDD_UV	锁存	激活	禁用	半有源下拉	禁用	SPI
			自动	激活	禁用	半有源下拉	禁用	SPI
PVDD 过压	$PVDD > V_{PVDD_OV}$	PVDD_OV	锁存	激活	激活	下拉	激活	SPI
		PVDD_OV	自动	激活	激活	下拉	激活	SPI
		PVDD_OV	警告	激活	激活	激活	激活	WARN, SPI
		不适用	禁用	激活	激活	激活	激活	不适用
VCP 欠压	$VCP < V_{VCP_UV}$	VCP_UV	锁存	激活	禁用	半有源下拉	禁用	SPI
			自动	激活	激活	半有源下拉	禁用	SPI
半桥过流故障 (OUT1-OUT6)	$I_{OUTx} > I_{OCPx}$	HB、OUTx_HS_OCP、OUTx_LS_OCP	锁存	激活	激活	受影响的驱动器为 Hi-Z	激活	SPI
半桥有源开路负载故障 (OUT1-OUT6)	$I_{OUTx} < I_{OLP_OUTx}$	HB、OUTx_OLA	锁存	激活	激活	激活	激活	WARN
半桥无源开路负载故障 (OUT1-OUT6)	$I_{OUTx} < I_{OLP_OUTx}$	HB、HB_OLP_STAT	实时	激活	激活	不适用	激活	WARN
高侧驱动器过流故障 (OUT7-OUT12)	$I_{OUTx} > I_{OCPx}$	HS、OUTx_OCP	锁存	激活	激活	受影响的驱动器为 Hi-Z	激活	SPI
高侧驱动器 OUT7 ITRIP	$I_{OUT7} > I_{OC7}$	ITRIP、OUT7_ITRIP_STAT	警告	激活	激活	不适用	激活	WARN
	$t_{OUT7_ITRIP} > t_{OUT7_ITRIP_TO}$	HS、ITRIP、OUT7_ITRIP_TO、OUT7_ITRIP_STAT	锁存	激活	激活	超时后 OUT7 为 Hi-Z	激活	SPI
	$I_{OUT7} > I_{OC7}$	ITRIP、OUT7_ITRIP_STAT	警告	激活	激活	OUT7 ITRIP 调节未确定	激活	WARN
	$t_{OUT7_ITRIP} > t_{OUT7_ITRIP_TO}$	ITRIP、OUT7_ITRIP_TO、OUT7_ITRIP_STAT	警告	激活	激活	禁用 OUT7 ITRIP 调节；	激活	WARN
高侧驱动器开路负载故障 (OUT7-OUT12)	$I_{OUTx} < I_{OCPx}$	HS、OUTx_OLP	警告	激活	激活	激活	激活	WARN

表 7-39. 故障检测和响应汇 (续)

名称	条件	SPI 位	模式	数字内核	电荷泵	驱动器	电流检测	响应
ECFB 过压	$V_{ECFB} > V_{ECFB_OV}$	EC_HEAT、 ECFB_OV	禁用	激活	激活	不适用	激活	不适用
	$V_{ECFB} > V_{ECFB_OV}$	EC_HEAT、 ECFB_OV	锁存	激活	激活	不适用	激活	SPI
	$V_{ECFB} > V_{ECFB_OV}$	EC_HEAT、 ECFB_OV	锁存	激活	激活	ECDRV 下拉, ECFB LS FET Hi-Z	激活	SPI
ECFB 欠压	$V_{ECFB} > V_{ECFB_UV}$	EC_HEAT、 ECFB_UV	禁用	激活	激活	不适用	激活	不适用
	$V_{ECFB} > V_{ECFB_UV}$	EC_HEAT、 ECFB_UV	锁存	激活	激活	不适用	激活	SPI
	$V_{ECFB} > V_{ECFB_UV}$	EC_HEAT、 ECFB_UV	锁存	激活	激活	ECDRV 下拉, ECFB LS FET Hi-Z	激活	SPI
ECFB 高于目标电压	$V_{ECFB} > V_{EC_V_TAR}$	EC_HEAT、 ECFB_HI	实时	激活	激活	不适用	激活	WARN
ECFB 低于目标电压	$V_{ECFB} < V_{EC_V_TAR}$	EC_HEAT、 ECFB_LO	实时	激活	激活	不适用	激活	WARN
ECFB 过流 (放电)	$I_{ECFB} > I_{ECFB_OC}$	EC_HEAT、 ECFB_OC	锁存	激活	激活	ECFB Hi-Z	激活	SPI
ECFB 开路负载 (放电)	$I_{ECFB} < I_{OL_ECFB_LS}$	EC_HEAT、 ECFB_OL	锁存	激活	激活	不适用	激活	WARN, SPI
ECFB 开路负载 (激活/充电, OUT11 独立模式, ECDRV_OL_EN 使能)	$V_{ECFB} > V_{ECFB_OV}$	EC_HEAT、 ECFB_OL、 ECFB_OV	锁存	激活	激活	不适用	激活	WARN, SPI
加热器 VDS 过流故障	$V_{HEAT_VDS} > V_{HEAT_VDS_LVL}$	EC_HEAT、 HEAT_VDS	锁存	激活	激活	下拉	激活	SPI
			周期	激活	激活	下拉	激活	SPI
			警告	激活	激活	激活	激活	WARN, SPI
			禁用	激活	激活	激活	激活	不适用
加热器 VDS 开路负载故障	$V_{SH_HS} > V_{OL_HEAT}$	EC_HEAT、 HEAT_OL	锁存	激活	激活	下拉	激活	SPI
区域 X 热警告	$T_J > T_{OTW_X}$	OTW、 ZONE _x _OTW_X	自动	激活	激活	激活	激活	WARN, SPI
区域 X 热关断	$T_J > T_{OTS_D}$	OTSD、 ZONE _x _OTS_D	锁存	激活	禁用	半有源下拉、Hi-Z	禁用	SPI
看门狗	无效访问或到期	WD_FLT	警告	激活	激活	激活	激活	WARN, SPI
			锁存故障	激活	激活	下拉	激活	SPI

7.5 编程

7.5.1 串行外设接口 (SPI)

SPI 总线用于为 DRV8001-Q1 器件设置器件配置、工作参数, 以及读取诊断信息。SPI 在外设模式下运行, 并连接到控制器。SPI 输入数据 (SDI) 字中包含一个 24 位的字 (包括一条 8 位命令和 16 位数据)。用于读取命令的 SPI 输出数据 (SDO) 字中包含状态指示位, 然后是正在访问的用于读取命令的寄存器数据。用于写入命令的 SDO 字包含命令数据, 后跟写入寄存器中的现有数据。图 7-19 展示了 MCU 和 SPI 外设驱动器之间的数据序列。

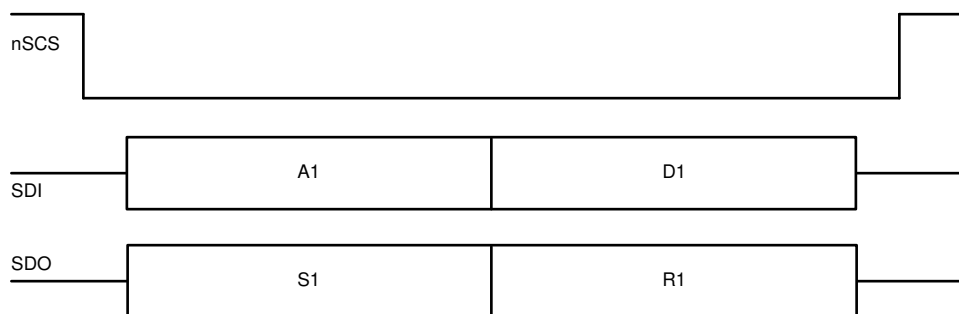


图 7-19. SPI 数据帧

有效帧必须满足以下条件：

- 当 nSCS 引脚从高电平转换为低电平，以及从低电平转换为高电平时，SCLK 引脚被拉至低电平。
- 在字之间，nSCS 引脚被拉至高电平。
- 当 nSCS 引脚被拉为高电平时，SCLK 和 SDI 引脚上的任何信号都将被忽略，并且 SDO 引脚处于高阻态。
- 数据会在 SCLK 下降沿被捕捉，并在 SCLK 上升沿传播。
- 最高有效位 (MSB) 最先移入和移出。
- 必须历经完整的 24 个 SCLK 周期，事务才有效。
- 如果发送到 SDI 引脚的数据字少于或多于 24 位，则会发生帧错误 (SCLK_FLT) 并且数据字会被忽略。
- 对于写命令，在 16 位命令数据之后，寄存器中要写入的现有数据会在 SDO 引脚上移出，先是故障状态字节，然后是 16 位数据。

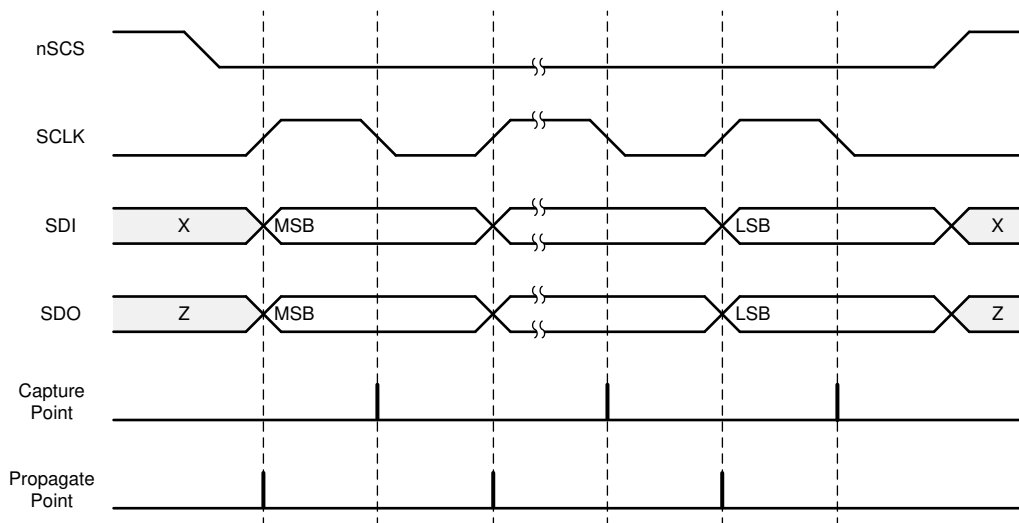


图 7-20. SPI 外设时序图

7.5.2 SPI 格式

SDI 输入数据的字长为 24 位，包含以下格式：

- MSB 位指示帧类型（对于标准帧，位 B23 = 0）。
- 1 个读取或写入位，W（位 B22，读取 = 0，写入 = 1）
- 6 个地址位，A（位 B21 至 B16）

- 16 个数据位，D (位 B15 到 B0)。对于读取操作，这些位通常设置为空值，而对于写入操作，这些位包含用于写入所寻址寄存器的数据值。

表 7-40. SDI 输入数据字格式

		R/W	地址						数据															
位	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
数据	0	W0	A5	A4	A3	A2	A1	A0	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

SDO 输出数据的字长为 24 位，IC 状态寄存器占前 8 位。报告字是所访问的寄存器的内容。

对于写命令 (W0 = 0)，响应字由故障状态指示位及随后寄存器中正在写入到的现有数据组成。

对于读命令 (W0 = 1)，响应字由故障状态指示位及随后寄存器中目前正在读取的数据组成。

表 7-41. SDO 输出数据字格式

	IC 状态								报告							
位	B23	B22	B21	B20	B19	B18	B17	B16	B15	B14	B13	B12	B11	B10	B9	B8
									B7	B6	B5	B4	B3	B2	B1	B0
数据	1	1	FAULT	WARN	OV_UV	DRV	OTSD	SPI_ERR	D15	D14	D13	D12	D11	D10	D9	D8
									D7	D6	D5	D4	D3	D2	D1	D0

- FAULT - 任何器件故障 (全局或驱动器) 的“或”关系
- WARN - 任何器件警告的“或”关系
- OV_UV - PVDD 过压和欠压状态的“或”关系
- DRV - 任何驱动器故障的“或”关系
- OTSD - 在发生过热关断时置位
- SPI_ERR - 当接收到错误数量的 SCLK 时置位

7.5.3 时序图

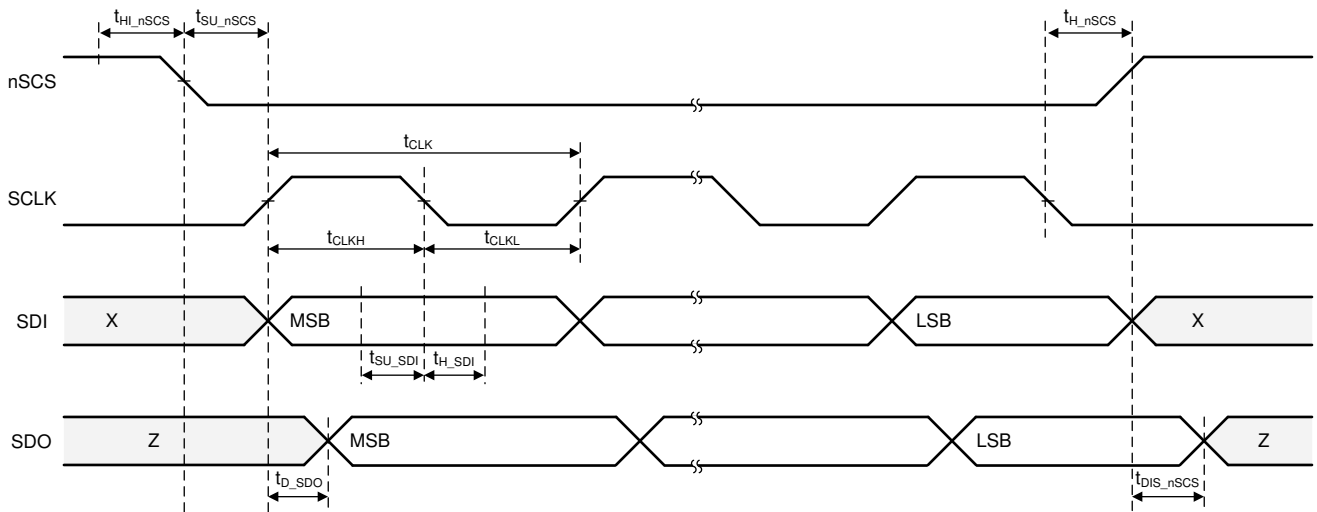


图 7-21. SPI 时序图

8 DRV8001-Q1 寄存器映射

DRV8001-Q1 寄存器映射列出了 DRV8001-Q1 的存储器映射寄存器。未列出的所有寄存器地址都被视为保留的存储单元，并且不会修改寄存器内容。关于保留的存储单元的说明仅供参考。器件 ID 表汇总了 DRV800x 器件的器件 ID。

表 8-1. 器件 ID 概要

器件	器件 ID
DRV8000-Q1	寄存器地址 0x8h, DEVICE_ID=0x01
DRV8001-Q1	寄存器地址 0x8h, DEVICE_ID=0x11
DRV8002-Q1	寄存器地址 0x8h, DEVICE_ID=0x01

表 8-2. DRV8001-Q1 寄存器映射

名称	15	14	13	12	11	10	9	8	类型	Addr
	7	6	5	4	3	2	1	0		
IC_STAT1	SPI_OK	POR	FAULT	WARN	RSVD	HB	EC_HEAT	HS	R	00h
	PVDD_UV	PVDD_OV	VCP_UV	OTW	OTSD	WD_FLT	ITRIP	OUT7_ITRIP_TO		
IC_STAT2	奇偶校验	RSVD	SCLK_FLT	RSVD	ZONE4_OTSD	ZONE3_OTSD	ZONE2_OTSD	ZONE1_OTSD	R	01h
	ZONE4_OTW_H	ZONE3_OTW_H	ZONE2_OTW_H	ZONE1_OTW_H	ZONE4_OTW_L	ZONE3_OTW_L	ZONE2_OTW_L	ZONE1_OTW_L		
RSVD	RSVD								R	02h
HB_STAT1	RSVD		OUT6_LS_OCP	OUT5_LS_OCP	OUT4_LS_OCP	OUT3_LS_OCP	OUT2_LS_OCP	OUT1_LS_OCP	R	03h
	RSVD		OUT6_HS_OCP	OUT5_HS_OCP	OUT4_HS_OCP	OUT3_HS_OCP	OUT2_HS_OCP	OUT1_HS_OCP		
HB_STAT2	RSVD		OUT6_OLP	OUT5_OLP	OUT4_OLP	OUT3_OLP	OUT2_OLP	OUT1_OLP	R	04h
	RSVD		OUT6_OLA	OUT5_OLA	OUT4_OLA	OUT3_OLA	OUT2_OLA	OUT1_OLA		
EC_HEAT_ITRIP_STAT	ECFB_UV	ECFB_OV	ECFB_OV	ECFB_UV	ECFB_OC	ECFB_OL	HEAT_OL	HEAT_VDS	R	05h
	OUT7_ITRIP_TO	OUT7_ITRIP_ST AT	OUT6_ITRIP_ST AT	OUT5_ITRIP_ST AT	OUT4_ITRIP_ST AT	OUT3_ITRIP_ST AT	OUT2_ITRIP_ST AT	OUT1_ITRIP_ST AT		
HS_STAT	RSVD		OUT12_OLA	OUT11_OLA	OUT10_OLA	OUT9_OLA	OUT8_OLA	OUT7_OLA	R	06h
	RSVD		OUT12_OCP	OUT11_OCP	OUT10_OCP	OUT9_OCP	OUT8_OCP	OUT7_OCP		
SPARE_STAT1	RSVD								R	07h
SPARE_STAT2	DEVICE_ID								R	08h
IC_CNFG1	OTSD_MODE	DIS_CP	PVDD_OV_MODE		PVDD_OV_DG		PVD_OV_LVL	VCP_UV_LVL	R/W	09h
	CP_MODE		VCP_UV_MODE	PVDD_UV_MOD E	WD_EN	WD_FLT_M	WD_WIN	EN_SSC		
IC_CNFG2	RSVD								R/W	0Ah
	ZONE4_OTW_H _DIS	ZONE3_OTW_H _DIS	ZONE2_OTW_H _DIS	ZONE1_OTW_H _DIS	ZONE4_OTW_L _DIS	ZONE3_OTW_L _DIS	ZONE2_OTW_L _DIS	ZONE1_OTW_L _DIS		
RSVD	从 0Bh 到 13h 为 RSVD								R	0Bh 13h
HB_ITRIP_DG	RSVD				OUT6_ITRIP_DG		OUT5_ITRIP_DG		R/W	14h
	OUT4_ITRIP_DG		OUT3_ITRIP_DG		OUT2_ITRIP_DG		OUT1_ITRIP_DG			
HB_OUT_CNFG1	RSVD	NSR_OUT6_DIS	NSR_OUT5_DIS	NSR_OUT4_DIS	NSR_OUT3_DIS	NSR_OUT2_DIS	NSR_OUT1_DIS	IPROPI_SH_EN	R/W	15h
	RSVD		OUT6_CNFG			OUT5_CNFG				
HB_OUT_CNFG2	RSVD		OUT3_CNFG			OUT4_CNFG			R/W	16h
	RSVD		OUT2_CNFG			OUT1_CNFG				
HB_OCP_CNFG	RSVD		OUT6_OCP_DG		OUT5_OCP_DG				R/W	17h
	OUT4_OCP_DG		OUT3_OCP_DG		OUT2_OCP_DG		OUT1_OCP_DG			
HB_OL_CNF G1	RSVD		OUT6_OLP_EN	OUT5_OLP_EN	OUT4_OLP_EN	OUT3_OLP_EN	OUT2_OLP_EN	OUT1_OLP_EN	R/W	18h
	RSVD		OUT6_OLA_EN	OUT5_OLA_EN	OUT4_OLA_EN	OUT3_OLA_EN	OUT2_OLA_EN	OUT1_OLA_EN		
HB_OL_CNF G2	RSVD		RSVD						R/W	19h
	RSVD		OUT6_OLA_TH	OUT5_OLA_TH	OUT4_OLA_TH	OUT3_OLA_TH	OUT2_OLA_TH	OUT1_OLA_TH		
HB_SR_CNF G	RSVD				OUT6_SR		OUT5_SR		R/W	1Ah
	OUT4_SR		OUT3_SR		OUT2_SR		OUT1_SR			
HB_ITRIP_CNFG	OUT6_ITRIP_EN	OUT5_ITRIP_EN	OUT4_ITRIP_EN	OUT3_ITRIP_EN	OUT2_ITRIP_EN	OUT1_ITRIP_EN	OUT6_ITRIP_LVL		R/W	1Bh
	OUT5_ITRIP_LVL		OUT4_ITRIP_LVL		OUT3_ITRIP_LVL		OUT2_ITRIP_LV L	OUT1_ITRIP_LV L		

表 8-2. DRV8001-Q1 寄存器映射 (续)

名称	15	14	13	12	11	10	9	8	类型	Addr	
	7	6	5	4	3	2	1	0			
HB_ITRIP_FREQ	RSVD				OUT6_ITRIP_FREQ		OUT5_ITRIP_FREQ		R/W	1Ch	
	OUT4_ITRIP_FREQ		OUT3_ITRIP_FREQ		OUT2_ITRIP_FREQ		OUT1_ITRIP_FREQ				
HS_HEAT_OUT_CNFG	HEAT_CNFG		RSVD		OUT12_CNFG		OUT11_CNFG		R/W	1Dh	
	OUT10_CNFG		OUT9_CNFG		OUT8_CNFG		OUT7_CNFG				
HS_OC_CFG	RSVD			OUT11_EC_MODE	RSVD				R/W	1Eh	
	RSVD		OUT12_OC_TH	OUT11_OC_TH	OUT10_OC_TH	OUT9_OC_TH	OUT8_OC_TH	OUT7_RDSON_MODE			
HS_OL_CFG	RSVD		OUT12_OLA_TH	OUT11_OLA_TH	OUT10_OLA_TH	OUT9_OLA_TH	OUT8_OLA_TH	OUT7_OLA_TH	R/W	1Fh	
	RSVD		OUT12_OLA_EN	OUT11_OLA_EN	OUT10_OLA_EN	OUT9_OLA_EN	OUT8_OLA_EN	OUT7_OLA_EN			
HS_REG_CFG1	RSVD					OUT7_OCP_DIS	ITRIP_TO_SEL		R/W	20h	
	OUT7_ITRIP_CNFG		OUT7_ITRIP_BLK		OUT7_ITRIP_FREQ		OUT7_ITRIP_DG				
HS_REG_CFG2	RSVD		OUT12_CCM_TO	OUT11_CCM_TO	OUT10_CCM_TO	OUT9_CCM_TO	OUT8_CCM_TO	OUT7_CCM_TO	R/W	21h	
	RSVD		OUT12_CCM_EN	OUT11_CCM_EN	OUT10_CCM_EN	OUT9_CCM_EN	OUT8_CCM_EN	OUT7_CCM_EN			
HS_PWM_FREQ_CNFG	RSVD				PWM_OUT12_FREQ		PWM_OUT11_FREQ		R/W	22h	
	PWM_OUT10_FREQ		PWM_OUT9_FREQ		PWM_OUT8_FREQ		PWM_OUT7_FREQ				
HEAT_CNFG	RSVD				HEAT_VDS_LVL				R/W	23h	
	HS_VDS_MODE		HEAT_VDS_BLK		HEAT_VDS_DG		HEAT_OLP_EN	RSVD			
EC_CNFG	ECDRV_OL_EN	ECFB_UV_TH	RSVD		ECFB_UV_DG		ECFB_OV_DG		R/W	24h	
	RSVD		EC_OV_MODE		EC_FLT_MODE	ECFB_LS_PWM	EC_OLEN	ECFB_MAX			
HS_OCP_DG	RSVD				OUT12_OCP_DG		OUT11_OCP_DG		R/W	25h	
	OUT10_OCP_DG		OUT9_OCP_DG		OUT8_OCP_DG		OUT7_OCP_DG				
SPARE_CFG2	RSVD								R/W	26h	
SPARE_CFG3	RSVD								R/W	27h	
SPARE_CFG4	RSVD								R/W	28h	
IC_CTRL	RSVD		IPROPI_MODE	IPROPI_SEL						R/W	29h
	CTRL_LOCK			CNFG_LOCK			RSVD	CLR_FLT			
HB_CTRL	RSVD				OUT6_CTRL		OUT5_CTRL		R/W	2Ah	
	OUT4_CTRL		OUT3_CTRL		OUT2_CTRL		OUT1_CTRL				
HS_EC_HEAT_CTRL	ECFB_LS_EN	EC_ON	EC_V_TAR						R/W	2Bh	
	HEAT_EN	RSVD	OUT12_EN	OUT11_EN	OUT10_EN	OUT9_EN	OUT8_EN	OUT7_EN			
OUT7_PWM_DC	RSVD						OUT7_DC		R/W	2Ch	
	OUT7_DC										
OUT8_PWM_DC	RSVD						OUT8_DC		R/W	2Dh	
	OUT8_DC										
OUT9_PWM_DC	RSVD						OUT9_DC		R/W	2Eh	
	OUT9_DC										
OUT10_PWM_DC	RSVD						OUT10_DC		R/W	2Fh	
	OUT10_DC										
OUT11_PWM_DC	RSVD						OUT11_DC		R/W	30h	
	OUT11_DC										
OUT12_PWM_DC	RSVD						OUT12_DC		R/W	31h	
	OUT12_DC										

8.1 DRV8000-Q1_STATUS 寄存器

表 8-3 列出了 DRV8000-Q1_STATUS 寄存器的存储器映射寄存器。表 8-3 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-3. DRV8000-Q1_STATUS 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	IC_STAT1	器件状态汇总 1。	节 8.1.1
1h	IC_STAT2	器件状态汇总 2。	节 8.1.2
2h	GD_STAT	栅极驱动器状态。	节 8.1.3
3h	HB_STAT1	半桥过流状态。	节 8.1.4
4h	HB_STAT2	半桥开路负载状态。	节 8.1.5
5h	EC_HEAT_ITRIP_STAT	电子铬、加热器和 ITRIP 状态。	节 8.1.6
6h	HS_STAT	高侧驱动器状态。	节 8.1.7
7h	SPARE_STAT1	备用状态 1。	节 8.1.8
8h	SPARE_STAT2	备用状态 2。	节 8.1.9

复杂的位访问类型经过编码可适应小型表单元。表 8-4 展示了适用于此部分中访问类型的代码。

表 8-4. DRV8000-Q1_STATUS 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

8.1.1 IC_STAT1 寄存器 (偏移 = 0h) [复位 = C000h]

表 8-5 展示了 IC_STAT1。

返回到[汇总表](#)。

用于驱动器、电源和过热故障状态的主器件状态寄存器。还包括看门狗和 ITRIP 调节故障状态。

表 8-5. IC_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	SPI_OK	R	1h	指示是否检测到 SPI 通信故障。 0b = 前面的帧中有一个或多个 SCLK_FLT。 1b = 未检测到 SPI 故障。
14	POR	R	1h	表明存在上电复位条件。 0b = 未检测到上电复位条件。 1b = 检测到上电复位条件。
13	FAULT	R	0h	一般故障指示器。 表示发生了器件或驱动器故障。 0b = 无故障。 1b = 检测到故障。
12	WARN	R	0h	通用警告指示器。 表示存在警告。 0b = 无警告。 1b = 存在警告。
11	GD	R	0h	栅极驱动器 VDS 和 VGS 故障指示器的逻辑“或”。
10	HB	R	0h	半桥过流和开路负载故障指示器的逻辑“或”。
9	EC_HEAT	R	0h	EC 和加热器 EC OV/UV、过流、开路负载故障指示器的逻辑“或”。
8	HS	R	0h	高侧驱动器过流和开路负载故障指示器的逻辑“或”。
7	PVDD_UV	R	0h	表明 PVDD 引脚上存在欠压故障。
6	PVDD_OV	R	0h	表明 PVDD 引脚上存在过压故障。
5	VCP_UV	R	0h	表明 VCP 引脚上存在欠压故障。
4	OTW	R	0h	表明过热警告。
3	OTSD	R	0h	指示过热关断
2	WD_FLT	R	0h	表示看门狗计时器故障。
1	ITRIP	R	0h	在任何 OUTx 进入 ITRIP 时表示 ITRIP 调节警告。
0	OUT7_ITRIP_TO	R	0h	置位时表示发生了 OUT7 ITRIP 超时。

8.1.2 IC_STAT2 寄存器 (偏移 = 1h) [复位 = 0000h]

表 8-6 展示了 IC_STAT2。

返回到[汇总表](#)。

具有 SPI 故障和特定热仪表组故障/警告状态的第二个器件状态寄存器。

表 8-6. IC_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	SCLK_FLT	R	0h	当事务帧中的 SCLK 脉冲数不等于 16 时，表示 SPI 时钟 (帧) 故障。 在 SPI_ERR 位上报告。
12	RESERVED	R	0h	保留
11	ZONE4_OTSD	R	0h	表示区域 4 中发生了过热关断。
10	ZONE3_OTSD	R	0h	表示区域 3 中发生了过热关断。
9	ZONE2_OTSD	R	0h	表示区域 2 中发生了过热关断。
8	ZONE1_OTSD	R	0h	表示区域 1 中发生了过热关断。
7	ZONE4_OTW_H	R	0h	表示区域 4 中发生了高温警告 (高于 125°C)。
6	ZONE3_OTW_H	R	0h	表示区域 3 中发生了高温警告 (高于 125°C)。
5	ZONE2_OTW_H	R	0h	表示区域 2 中发生了高温警告 (高于 125°C)。
4	ZONE1_OTW_H	R	0h	表示区域 1 中发生了高温警告 (高于 125°C)。
3	ZONE4_OTW_L	R	0h	指示区域 4 中发生了低温警告 (高于 105°C)。
2	ZONE3_OTW_L	R	0h	指示区域 3 中发生了低温警告 (高于 105°C)。
1	ZONE2_OTW_L	R	0h	指示区域 2 中发生了低温警告 (高于 105°C)。
0	ZONE1_OTW_L	R	0h	指示区域 1 中发生了低温警告 (高于 105°C)。

8.1.3 GD_STAT 寄存器 (偏移 = 2h) [复位 = 0000h]

表 8-7 展示了 GD_STAT。

返回到[汇总表](#)。

具有所有栅极驱动器故障和警告 (包括智能栅极驱动器故障和警告) 的栅极驱动器状态寄存器。

表 8-7. GD_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	DRVOFF_STAT	R	0h	指示 DRVOFF 引脚的状态 (高电平或低电平)。 如果 DRVOFF 引脚被置位, 则 DRVOFF_STAT = 1b。 如果 DRVOFF 引脚被取消置位, 则 DRVOFF_STAT = 0b。
14	RESERVED	R	0h	保留
13	STC_WARN_R	R	0h	指示半桥 1 和 2 的上升压摆时间 TDRV 溢出。
12	STC_WARN_F	R	0h	表示半桥 1 和 2 的下降压摆时间 TDRV 溢出。
11	PCHR_WARN	R	0h	指示半桥 1 和 2 的预充电下溢或溢出故障。
10	PDCHR_WARN	R	0h	指示半桥 1 和 2 的预放电下溢或溢出故障。
9	IDIR_WARN	R	0h	指示半桥 1 和 2 的电流方向未知
8	IDIR	R	0h	指示半桥 1 和 2 的电流方向。
7	VGS_L2	R	0h	表明低侧 2 MOSFET 上存在 VGS 栅极故障。
6	VGS_H2	R	0h	表明高侧 2 MOSFET 上存在 VGS 栅极故障。
5	VGS_L1	R	0h	表明低侧 1 MOSFET 上存在 VGS 栅极故障。
4	VGS_H1	R	0h	表明高侧 1 MOSFET 上存在 VGS 栅极故障。
3	VDS_L2	R	0h	表明低侧 2 MOSFET 上存在 VDS 过流故障。
2	VDS_H2	R	0h	表明高侧 2 MOSFET 上存在 VDS 过流故障。
1	VDS_L1	R	0h	表明低侧 1 MOSFET 上存在 VDS 过流故障。
0	VDS_H1	R	0h	表明高侧 1 MOSFET 上存在 VDS 过流故障。

8.1.4 HB_STAT1 寄存器 (偏移 = 3h) [复位 = 0000h]

表 8-8 展示了 HB_STAT1。

返回到[汇总表](#)。

每个半桥的高侧或低侧的半桥过流故障。

表 8-8. HB_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT6_LS_OCP	R	0h	表示半桥 OUT6 的低侧上存在过流故障。
12	OUT5_LS_OCP	R	0h	表示半桥 OUT5 的低侧上存在过流故障。
11	OUT4_LS_OCP	R	0h	表示半桥 OUT4 的低侧上存在过流故障。
10	OUT3_LS_OCP	R	0h	表示半桥 OUT3 的低侧上存在过流故障。
9	OUT2_LS_OCP	R	0h	表示半桥 OUT2 的低侧上存在过流故障。
8	OUT1_LS_OCP	R	0h	表示半桥 OUT1 的低侧上存在过流故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT6_HS_OCP	R	0h	表示半桥 OUT6 的高侧上存在过流故障。
4	OUT5_HS_OCP	R	0h	表示半桥 OUT5 的高侧上存在过流故障。
3	OUT4_HS_OCP	R	0h	表示半桥 OUT4 的高侧上存在过流故障。
2	OUT3_HS_OCP	R	0h	表示半桥 OUT3 的高侧上存在过流故障。
1	OUT2_HS_OCP	R	0h	表示半桥 OUT2 的高侧上存在过流故障。
0	OUT1_HS_OCP	R	0h	表示半桥 OUT1 的高侧上存在过流故障。

8.1.5 HB_STAT2 寄存器 (偏移 = 4h) [复位 = 0000h]

表 8-9 展示了 HB_STAT2。

返回到[汇总表](#)。

半桥有源和关断状态开路负载故障。

表 8-9. HB_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	HB_OLP_STAT	R	0h	根据 HB_OLP_CNFG 位 (OUTX 或 OUTY) 表示所选半桥输出上的关断状态开路负载故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT6_OLA	R	0h	表示半桥 OUT6 上存在有源开路负载故障。
4	OUT5_OLA	R	0h	表示半桥 OUT5 上存在有源开路负载故障。
3	OUT4_OLA	R	0h	表示半桥 OUT4 上存在有源开路负载故障。
2	OUT3_OLA	R	0h	表示半桥 OUT3 上存在有源开路负载故障。
1	OUT2_OLA	R	0h	表示半桥 OUT2 上存在有源开路负载故障。
0	OUT1_OLA	R	0h	表示半桥 OUT1 上存在有源开路负载故障。

8.1.6 EC_HEAT_ITRIP_STAT 寄存器 (偏移 = 5h) [复位 = 0000h]

表 8-10 展示了 EC_HEAT_ITRIP_STAT。

返回到[汇总表](#)。

包括所有电子铬和加热器驱动器故障和警告。还包括 ITRIP 调节状态警告。

表 8-10. EC_HEAT_ITRIP_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_UV	R	0h	表示 ECFB 引脚上存在欠压 (接地短路) 故障。
14	ECFB_OV	R	0h	表示 ECFB 引脚上存在过压 (电池短路) 故障。
13	ECFB_HI	R	0h	表示 ECFB 引脚上存在调节过压故障。
12	ECFB_LO	R	0h	表示 ECFB 引脚上存在调节欠压故障。
11	ECFB_OC	R	0h	表示 ECFB 引脚上存在过流故障。
10	ECFB_OL	R	0h	表示 ECFB 引脚上存在开路负载故障。
9	HEAT_OL	R	0h	表示 SH_HS 引脚上存在开路负载故障。
8	HEAT_VDS	R	0h	表示加热器 MOSFET 上存在过流故障。
7	OUT7_ITRIP_TO	R	0h	表示 OUT7 上发生了 ITRIP 超时。
6	OUT7_ITRIP_STAT	R	0h	表示 OUT7 上的 ITRIP 调节警告。
5	OUT6_ITRIP_STAT	R	0h	表示 OUT6 上的 ITRIP 调节警告。
4	OUT5_ITRIP_STAT	R	0h	表示 OUT5 上的 ITRIP 调节警告。
3	OUT4_ITRIP_STAT	R	0h	表示 OUT4 上的 ITRIP 调节警告。
2	OUT3_ITRIP_STAT	R	0h	表示 OUT3 上的 ITRIP 调节警告。
1	OUT2_ITRIP_STAT	R	0h	表示 OUT2 上的 ITRIP 调节警告。
0	OUT1_ITRIP_STAT	R	0h	表示 OUT1 上的 ITRIP 调节警告。

8.1.7 HS_STAT 寄存器 (偏移 = 6h) [复位 = 0000h]

表 8-11 展示了 HS_STAT。

返回到[汇总表](#)。

高侧驱动器过流和开路负载故障状态。

表 8-11. HS_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT12_OLA	R	0h	表示 OUT12 上存在开路负载故障。
12	OUT11_OLA	R	0h	表示 OUT11 上存在开路负载故障。
11	OUT10_OLA	R	0h	表示 OUT10 上存在开路负载故障。
10	OUT9_OLA	R	0h	表示 OUT9 上存在开路负载故障。
9	OUT8_OLA	R	0h	表示 OUT8 上存在开路负载故障。
8	OUT7_OLA	R	0h	表示 OUT7 上存在开路负载故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT12_OCP	R	0h	表示 OUT12 上存在过流故障。
4	OUT11_OCP	R	0h	表示 OUT11 上存在过流故障。
3	OUT10_OCP	R	0h	表示 OUT10 上存在过流故障。
2	OUT9_OCP	R	0h	表示 OUT9 上存在过流故障。
1	OUT8_OCP	R	0h	表示 OUT8 上存在过流故障。
0	OUT7_OCP	R	0h	表示 OUT7 上存在过流故障。

8.1.8 SPARE_STAT1 寄存器 (偏移 = 7h) [复位 = 0000h]

表 8-12 展示了 SPARE_STAT1。

返回到[汇总表](#)。

备用状态寄存器。

表 8-12. SPARE_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.1.9 SPARE_STAT2 寄存器 (偏移 = 8h) [复位 = 0001h]

表 8-13 展示了 SPARE_STAT2。

返回到[汇总表](#)。

备用状态寄存器。

表 8-13. SPARE_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	DEVICE_ID_7	R	0h	器件 ID 位字段 7。
6	DEVICE_ID_6	R	0h	器件 ID 位字段 6。
5	DEVICE_ID_5	R	0h	器件 ID 位字段 5。
4	DEVICE_ID_4	R	0h	器件 ID 位字段 4。
3	DEVICE_ID_3	R	0h	器件 ID 位字段 3。
2	DEVICE_ID_2	R	0h	器件 ID 位字段 2。
1	DEVICE_ID_1	R	0h	器件 ID 位字段 1。
0	DEVICE_ID_0	R	1h	器件 ID 位字段 0。 DRV8000-Q1 地址为 0x01。

8.2 DRV8000-Q1_CNFG 寄存器

表 8-14 列出了 DRV8000-Q1_CNFG 寄存器的存储器映射寄存器。表 8-14 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-14. DRV8000-Q1_CNFG 寄存器

偏移	首字母缩写词	寄存器名称	部分
9h	IC_CNFG1	IC 配置寄存器 1。	节 8.2.1
Ah	IC_CNFG2	IC 配置寄存器 2。	节 8.2.2
Bh	GD_CNFG	栅极驱动器配置寄存器。	节 8.2.3
Ch	GD_IDRV_CNFG	IDRIVE 设置配置寄存器。	节 8.2.4
Dh	GD_VGS_CNFG	VGS 检测配置寄存器。	节 8.2.5
Eh	GD_VDS_CNFG	VDS 监控配置寄存器。	节 8.2.6
Fh	GD_CSA_CNFG	CSA 配置寄存器。	节 8.2.7
10h	GD_AGD_CNFG	高级智能栅极驱动器配置寄存器。	节 8.2.8
11h	GD_PDR_CNFG	传播延迟降低配置寄存器。	节 8.2.9
12h	GD_STC_CNFG	压摆时间控制配置寄存器。	节 8.2.10
13h	GD_SPARE_CNFG1	备用栅极驱动器配置寄存器 1。	节 8.2.11
14h	HB_ITRIP_DG	半桥 ITRIP 抗尖峰脉冲配置寄存器 2。	节 8.2.12
15h	HB_OUT_CNFG1	半桥输出 5 和 6 配置寄存器。	节 8.2.13
16h	HB_OUT_CNFG2	半桥输出 1-4 配置寄存器。	节 8.2.14
17h	HB_OCP_CNFG	半桥过流抗尖峰脉冲配置寄存器。	节 8.2.15
18h	HB_OL_CNFG1	半桥有源和无源开路负载使能寄存器	节 8.2.16
19h	HB_OL_CNFG2	半桥有源开路负载阈值选择寄存器。	节 8.2.17
1Ah	HB_SR_CNFG	半桥转换率配置寄存器。	节 8.2.18
1Bh	HB_ITRIP_CNFG	半桥 ITRIP 配置寄存器 1。	节 8.2.19
1Ch	HB_ITRIP_FREQ	半桥 ITRIP 频率配置寄存器 2。	节 8.2.20
1Dh	HS_HEAT_OUT_CNFG	高侧和加热器驱动器输出配置寄存器。	节 8.2.21
1Eh	HS_OC_CNFG	高侧驱动器过流阈值配置寄存器。	节 8.2.22
1Fh	HS_OL_CNFG	高侧驱动器开路负载阈值配置寄存器。	节 8.2.23
20h	HS_REG_CNFG1	高侧驱动器调节配置寄存器。	节 8.2.24
21h	HS_REG_CNFG2	高侧驱动器调节配置寄存器。	节 8.2.25
22h	HS_PWM_FREQ_CNFG	高侧驱动器 PWM 发生器频率配置寄存器。	节 8.2.26
23h	HEAT_CNFG	加热器配置寄存器。	节 8.2.27
24h	EC_CNFG	电子铬配置寄存器。	节 8.2.28
25h	HS_OCP_DG	高侧驱动器调节配置寄存器。	节 8.2.29
26h	SPARE_CNFG2	备用配置 2。	节 8.2.30
27h	SPARE_CNFG3	备用配置 3。	节 8.2.31
28h	SPARE_CNFG4	备用配置 4。	节 8.2.32

复杂的位访问类型经过编码可适应小型表单元。表 8-15 展示了适用于此部分中访问类型的代码。

表 8-15. DRV8000-Q1_CNFG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取

表 8-15. DRV8000-Q1_CNFG 访问类型代码 (续)

访问类型	代码	说明
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.2.1 IC_CNFG1 寄存器 (偏移 = 9h) [复位 = 0002h]

表 8-16 展示了 IC_CNFG1。

返回到[汇总表](#)。

包括电荷泵和看门狗的配置，以及针对电源、电荷泵、热故障和看门狗故障的故障级别和反应。

表 8-16. IC_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	OTSD_MODE	R/W	0h	设置过热关断行为。 如果任何热仪表组达到 OT，器件要么关闭所有驱动器，要么仅关闭受影响的驱动器（例如区域 3 中的驱动器）。 0b = 全局关断。 1b = 仅关断受影响的驱动器。
14	DIS_CP	R/W	0h	当 EN_GD = 0 时，可以禁用电荷泵，将器件置于仅通信模式。 0b = 使能电荷泵。 1b = 禁用电荷泵。
13-12	PVDD_OV_MODE	R/W	0h	PVDD 电源过压监控模式。 00b = 锁存故障。 01b = 自动恢复。 10b = 仅警告报告。 11b = 禁用。
11-10	PVDD_OV_DG	R/W	0h	PVDD 电源过压监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
9	PVDD_OV_LVL	R/W	0h	PVDD 电源过压监控阈值。 0b = 21.5V 1b = 28.5V
8	VCP_UV_LVL	R/W	0h	VCP 电荷泵欠压监控阈值。 0b = 4.75V 1b = 6.25V
7-6	CP_MODE	R/W	0h	电荷泵工作模式。 00b = 三倍器和倍频器模式之间自动切换。 01b = 始终为倍频器模式。 10b = 始终为三倍器模式。 11b = RSVD
5	VCP_UV_MODE	R/W	0h	VCP 电荷泵欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
4	PVDD_UV_MODE	R/W	0h	PVDD 电源欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
3	WD_EN	R/W	0h	看门狗计时器使能。 0b = 看门狗计时器已禁用。 1b = 看门狗计时器已使能。
2	WD_FLT_M	R/W	0h	看门狗故障模式。 看门狗故障由 CLR_FLT 清除。 0b = 向 WD_FLT 和 WARN 寄存器位报告看门狗故障。 驱动器保持使能状态，并且 FAULT 位不会置位。 1b = 向 WD_FLT 和 FAULT 寄存器位报告看门狗故障。 所有驱动器都被禁用以响应看门狗故障。
1	WD_WIN	R/W	1h	看门狗计时器窗口。 0b = 4 至 40ms 1b = 10 至 100ms

表 8-16. IC_CNFG1 寄存器字段说明 (续)

位	字段	类型	复位	说明
0	EN_SSC	R/W	0h	扩频时钟。 0b = 禁用。 1b = 使能。

8.2.2 IC_CNFG2 寄存器 (偏移 = Ah) [复位 = 0000h]

表 8-17 展示了 IC_CNFG2。

返回到[汇总表](#)。

包括热仪表组警告禁用位。

表 8-17. IC_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	ZONE4_OTW_H_DIS	R/W	0h	禁用区域 4 的高温过热警告。 使能 = 0b 禁用 = 1b
6	ZONE3_OTW_H_DIS	R/W	0h	禁用区域 3 的高温过热警告。 使能 = 0b 禁用 = 1b
5	ZONE2_OTW_H_DIS	R/W	0h	禁用区域 2 的高温过热警告。 使能 = 0b 禁用 = 1b
4	ZONE1_OTW_H_DIS	R/W	0h	禁用区域 1 的高温过热警告。 使能 = 0b 禁用 = 1b
3	ZONE4_OTW_L_DIS	R/W	0h	禁用区域 4 的低温过热警告。 使能 = 0b 禁用 = 1b
2	ZONE3_OTW_L_DIS	R/W	0h	禁用区域 3 的低温过热警告。 使能 = 0b 禁用 = 1b
1	ZONE2_OTW_L_DIS	R/W	0h	禁用区域 2 的低温过热警告。 使能 = 0b 禁用 = 1b
0	ZONE1_OTW_L_DIS	R/W	0h	禁用区域 1 的低温过热警告。 使能 = 0b 禁用 = 1b

8.2.3 GD_CNFG 寄存器 (偏移 = Bh) [复位 = 0000h]

表 8-18 展示了 GD_CNFG。

返回到[汇总表](#)。

通用栅极驱动器控制。包括栅极驱动器使能、桥配置、输入引脚模式和开路负载使能。

表 8-18. GD_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	IDRV_LO1	R/W	0h	为半桥 1 使能低电流 IDRVN 和 IDRVP 模式。 0b = IDRVP_1 和 IDRVN_1 使用标准值。 1b = IDRVP_1 和 IDRVN_1 使用低电流值。
12	IDRV_LO2	R/W	0h	为半桥 2 使能低电流 IDRVN 和 IDRVP 模式。 0b = IDRVP_2 和 IDRVN_2 使用标准值。 1b = IDRVP_2 和 IDRVN_2 使用低电流值。
11	PU_SH_1	R/W	0h	栅极驱动器 1 上拉诊断电流源。 设置 EN_OLSC = 1b 以使用。 0b = 禁用。 1b = 使能。
10	PD_SH_1	R/W	0h	栅极驱动器 1 下拉诊断电流源。 设置 EN_OLSC = 1b 以使用。 0b = 禁用。 1b = 使能。
9	PU_SH_2	R/W	0h	栅极驱动器 2 上拉诊断电流源。 设置 EN_OLSC = 1b 以使用。 0b = 禁用。 1b = 使能。
8	PD_SH_2	R/W	0h	栅极驱动器 2 下拉诊断电流源。 设置 EN_OLSC = 1b 以使用。 0b = 禁用。 1b = 使能。
7	RESERVED	R	0h	保留
6	IN2_MODE	R/W	0h	设置栅极驱动器 2 控制源。 0b = 输入引脚 IN2。 1b = SPI 控制位 S_IN2。
5	IN1_MODE	R/W	0h	设置栅极驱动器 1 控制源。 0b = 输入引脚 IN1。 1b = SPI 控制位 S_IN1。
4	BRG_FW	R/W	0h	栅极驱动器 1 和 2 控制续流设置。 在半桥 1 和 2 之间共享的设置。 0b = 低侧续流。 1b = 高侧续流。
3-2	BRG_MODE	R/W	0h	栅极驱动器 1 和 2 输入控制模式。 00b = 独立半桥输入控制。 01b = PH/EN H 桥输入控制。 10b = PWM H 桥输入控制。
1	EN_OLSC	R/W	0h	启用离线路负载和短路诊断。 0b = 禁用。 1b = VDS 监控器设置为实时电压监控模式并使能诊断电流源。
0	EN_GD	R/W	0h	使能栅极驱动器位 0b = 忽略驱动器输入，使能栅极驱动器无源下拉电阻。 1b = 栅极驱动器输出由数字输入使能和控制。

8.2.4 GD_IDRV_CNFG 寄存器 (偏移 = Ch) [复位 = FFFFh]

表 8-19 展示了 GD_IDRV_CNFG。

返回到[汇总表](#)。

包括每个半桥栅极驱动器的 IDRIVE 驱动电流电平。

表 8-19. GD_IDRV_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-12	IDRVP_1	R/W	Fh	栅极驱动器 1 峰值供电上拉电流。 括号中为备用低电流值 (IDRV_LO1)。 0000b = 0.5mA (50μA) 0001b = 1mA (110μA) 0010b = 2mA (170μA) 0011b = 3mA (230μA) 0100b = 4mA (290μA) 0101b = 5mA (350μA) 0110b = 6mA (410μA) 0111b = 7mA (600μA) 1000b = 8mA (725μA) 1001b = 12mA (850μA) 1010b = 16mA (1mA) 1011b = 20mA (1.2mA) 1100b = 24mA (1.4mA) 1101b = 31mA (1.6mA) 1110b = 48mA (1.8mA) 1111b = 62mA (2.3mA)
11-8	IDRVN_1	R/W	Fh	栅极驱动器 1 峰值受电下拉电流。 括号中为备用低电流值 (IDRV_LO1)。 0000b = 0.5mA (50μA) 0001b = 1mA (110μA) 0010b = 2mA (170μA) 0011b = 3mA (230μA) 0100b = 4mA (290μA) 0101b = 5mA (350μA) 0110b = 6mA (410μA) 0111b = 7mA (600μA) 1000b = 8mA (725μA) 1001b = 12mA (850μA) 1010b = 16mA (1mA) 1011b = 20mA (1.2mA) 1100b = 24mA (1.4mA) 1101b = 31mA (1.6mA) 1110b = 48mA (1.8mA) 1111b = 62mA (2.3mA)
7-4	IDRVP_2	R/W	Fh	栅极驱动器 2 峰值供电上拉电流。 括号中为备用低电流值 (IDRV_LO2)。 0000b = 0.5mA (50μA) 0001b = 1mA (110μA) 0010b = 2mA (170μA) 0011b = 3mA (230μA) 0100b = 4mA (290μA) 0101b = 5mA (350μA) 0110b = 6mA (410μA) 0111b = 7mA (600μA) 1000b = 8mA (725μA) 1001b = 12mA (850μA) 1010b = 16mA (1mA) 1011b = 20mA (1.2mA) 1100b = 24mA (1.4mA) 1101b = 31mA (1.6mA) 1110b = 48mA (1.8mA) 1111b = 62mA (2.3mA)

表 8-19. GD_IDRV_CNFG 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	IDRVN_2	R/W	Fh	栅极驱动器 2 峰值受电下拉电流。 括号中为备用低电流值 (IDRV_LO2)。 0000b = 0.5mA (50μA) 0001b = 1mA (110μA) 0010b = 2mA (170μA) 0011b = 3mA (230μA) 0100b = 4mA (290μA) 0101b = 5mA (350μA) 0110b = 6mA (410μA) 0111b = 7mA (600μA) 1000b = 8mA (725μA) 1001b = 12mA (850μA) 1010b = 16mA (1mA) 1011b = 20mA (1.2mA) 1100b = 24mA (1.4mA) 1101b = 31mA (1.6mA) 1110b = 48mA (1.8mA) 1111b = 62mA (2.3mA)

8.2.5 GD_VGS_CNFG 寄存器 (偏移 = Dh) [复位 = 0030h]

表 8-20 展示了 GD_VGS_CNFG。

返回到[汇总表](#)。

VGS 故障检测配置。

表 8-20. GD_VGS_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	VGS_IND	R/W	0h	启用 VGS 独立关断模式。 BRG_MODE = 00b、11b 时有效。 0b = 禁用。 1b = 使能。 VGS 栅极故障只会将相关的半桥关断。
10-9	VGS_TDEAD	R/W	0h	可插入的数字死区时间。 00b = 0ns 01b = 2μs 10b = 4μs 11b = 8μs
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6-4	VGS_TDRV	R/W	3h	VGS 驱动时间和 VDS 监控消隐时间。 000b = 2μs 001b = 4μs 010b = 8μs 011b = 12μs 100b = 16μs 101b = 24μs 110b = 32μs 111b = 96μs
3	VGS_HS_DIS	R/W	0h	基于 VGS 监控器的死区时间握手。 0b = 使能。 1b = 禁用。 基于 tDRIVE 和 tDEAD 持续时间的栅极驱动转换
2	VGS_LVL	R/W	0h	用于死区时间握手和栅极故障检测的 VGS 监控阈值。 0b = 1.4V。 1b = 1.0V
1-0	VGS_MODE	R/W	0h	VGS 栅极故障监控模式。 00b = 锁存故障。 01b = 逐周期。 10b = 仅警告报告。 11b = 禁用。

8.2.6 GD_VDS_CNFG 寄存器 (偏移 = Eh) [复位 = 0D2Dh]

表 8-21 展示了 GD_VDS_CNFG。

返回到[汇总表](#)。

VDS 监控或短路检测配置寄存器。

表 8-21. GD_VDS_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD	R/W	0h	保留。
14	VDS_IND	R/W	0h	VDS 故障独立关断模式配置。 0b = 禁用。 VDS 故障会关断所有栅极驱动器。 1b = 使能。 VDS 栅极故障只会将相关的栅极驱动器关断。
13-12	VDS_IDRVN	R/W	0h	栅极驱动器 1 和 2 的 VDS_OCP 故障之后的 IDRVN 栅极下拉电流。 00b = 已编程 IDRVN 01b = 8mA 10b = 31mA 11b = 62mA
11-8	VDS_LVL_1	R/W	Dh	栅极驱动器 1 HS 和 LS VDS 过流监控阈值。 0000b = 0.06V 00001b = 0.08V 0010b = 0.10V 0011b = 0.12V 0100b = 0.14V 0101b = 0.16V 0110b = 0.18V 0111b = 0.2V 1000b = 0.3V 1001b = 0.4V 1010b = 0.5V 1011b = 0.6V 1100b = 0.7V 1101b = 1V 1110b = 1.4V 1111b = 2V
7-6	VDS_MODE	R/W	0h	VDS 过流监控模式。 00b = 锁存故障。 01b = 逐周期。 10b = 仅警告报告。 11b = 禁用。
5-4	VDS_DG	R/W	2h	VDS 过流监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs

表 8-21. GD_VDS_CNFG 寄存器字段说明 (续)

位	字段	类型	复位	说明
3-0	VDS_LVL_2	R/W	Dh	栅极驱动器 2 HS 和 LS VDS 过流监控阈值。 0000b = 0.06V 0001b = 0.08V 0010b = 0.10V 0011b = 0.12V 0100b = 0.14V 0101b = 0.16V 0110b = 0.18V 0111b = 0.2V 1000b = 0.3V 1001b = 0.4V 1010b = 0.5V 1011b = 0.6V 1100b = 0.7V 1101b = 1V 1110b = 1.4V 1111b = 2V

8.2.7 GD_CSA_CNFG 寄存器 (偏移 = Fh) [复位 = 0004h]

表 8-22 展示了 GD_CSA_CNFG。

返回到[汇总表](#)。

CSA 配置和控制。

表 8-22. GD_CSA_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7-5	CSA_BLK	R/W	0h	电流分流放大器消隐时间。 tDRV 的百分比。 000b = 0%，禁用 001b = 25% 010b = 37.5% 011b = 50% 100b = 62.5% 101b = 75% 110b = 87.5% 111b = 100%
4	CSA_BLK_SEL	R/W	0h	电流分流放大器消隐触发源。 0b = 栅极驱动器 1 1b = 栅极驱动器 2
3-2	CSA_GAIN	R/W	1h	电流分流放大器增益设置。 00b = 10V/V 01b = 20V/V 10b = 40V/V 11b = 80V/V
1	CSA_DIV	R/W	0h	电流分流放大器内部基准电压分压器。 0b = VREF / 2 1b = VREF / 8
0	RESERVED	R	0h	保留

8.2.8 GD_AGD_CNFG 寄存器 (偏移 = 10h) [复位 = 0402h]

表 8-23 展示了 GD_AGD_CNFG。

返回到[汇总表](#)。

包括高级智能栅极驱动器配置，为 DCC 和 PDR、后充电设置使能。

表 8-23. GD_AGD_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	PDR_ERR	R/W	0h	栅极驱动器 1 和 2 的 PDR 环路误差限制。 0b = 1 位误差 1b = 实际误差
13-12	AGD_ISTRONG	R/W	0h	自适应栅极驱动器 ISTRONG 配置。 00b = ISTRONG 下拉电阻从初始 IDRVP_x 寄存器设置解码。 01b = 62mA 10b = 124mA 11b = RSVD
11-10	AGD_THR	R/W	1h	自适应栅极驱动器 VSH 阈值配置。 00b = 1V, VPVDD - 0.5V 01b = 1V, VPVDD - 1V 10b = 2V, VPVDD - 1.5V 11b = 2V, VPVDD - 2V
9	SET_AGD	R/W	0h	为自适应栅极驱动控制环路设置有源半桥。 0b = 栅极驱动器 1 1b = 栅极驱动器 2
8	FW_MAX	R/W	0h	用于栅极驱动器 1 和 2 续流 MOSFET 的栅极驱动电流。 0b = PRE_CHR_MAX_12 [1:0] 1b = 64mA
7	EN_DCC	R/W	0h	使能半桥 1 和 2 的占空比补偿。
6	IDIR_MAN	R/W	0h	半桥 1 和 2 的电流极性检测模式。 0b = 自动 1b = 手动 (由 HBx_HL 设置)
5-4	KP_PST	R/W	0h	半桥 1 和 2 的后充电比例控制增益设置。 00b = 禁用 01b = 2 10b = 4 11b = 15
3	EN_PST_DLY	R/W	0h	使能后充电延时时间。 延时时间等于 T_DON_DOFF_12 - T_PRE_CHR_12。
2-1	KP_PDR	R/W	1h	半桥 1 和 2 的 PDR 比例控制器增益设置。 00b = 1 01b = 2 10b = 3 11b = 4
0	EN_PDR	R/W	0h	使能半桥 1 和 2 的 PDR 环路控制。

8.2.9 GD_PDR_CNFG 寄存器 (偏移 = 11h) [复位 = 0AF6h]

表 8-24 展示了 GD_PDR_CNFG。

返回到[汇总表](#)。

包括其余 PDR 控制、预充电设置和计时。

表 8-24. GD_PDR_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-14	PRE_MAX	R/W	0h	半桥 1 和 2 的预充电和预放电的最大栅极驱动电流限制。 00b = 64mA 01b = 32mA 10b = 16mA 11b = 8mA
13-8	T_DON_DOFF	R/W	Ah	半桥 1 和 2 的导通和关断延时时间。 140ns x T_DON_DOFF [3:0] 默认时间 : 001010b (1.4us)
7-6	T_PRE_CHR	R/W	3h	半桥 1 和 2 的 PDR 控制环路预充电时间。 设置为 T_DON_DOFF_12 [5:0] 的比率 00b = 1/8 01b = 1/4 10b = 3/8 11b = 1/2
5-4	T_PRE_DCHR	R/W	3h	半桥 1 和 2 的 PDR 控制环路预放电时间。 设置为 T_DON_DOFF_12 [5:0] 的比率 00b = 1/8 01b = 1/4 10b = 3/8 11b = 1/2
3-2	PRE_CHR_INIT	R/W	1h	半桥 1 和 2 的 PDR 控制环路初始预充电电流设置。 00b = 4mA 01b = 8mA 10b = 16mA 11b = 32mA
1-0	PRE_DCHR_INIT	R/W	2h	半桥 1 和 2 的 PDR 控制环路初始预放电电流设置。 00b = 4mA 01b = 8mA 10b = 16mA 11b = 32mA

8.2.10 GD_STC_CNFG 寄存器 (偏移 = 12h) [复位 = 0026h]

表 8-25 展示了 GD_STC_CNFG。

返回到[汇总表](#)。

包括压摆时间控制的配置和使能。

表 8-25. GD_STC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7-4	T_RISE_FALL	R/W	2h	设置半桥 1 和 2 的开关节点 VSH 上升和下降时间。 0000b = 0.35us 0001b = 0.56us 0010b = 0.77us 0011b = 0.98us 0100b = 1.33us 0101b = 1.68us 0110b = 2.03us 0111b = 2.45us 1000b = 2.94us 1001b = 3.99us 1010b = 4.97us 1011b = 5.95us 1100b = 7.98us 1101b = 9.94us 1110b = 11.97us 1111b = 15.96us
3	STC_ERR	R/W	0h	半桥 1 和 2 的 STC 环路误差限制 0b = 1 位误差 1b = 实际误差
2-1	KP_STC	R/W	3h	半桥 1 和 2 的 STC 比例控制器增益设置。 00b = 1 01b = 2 10b = 3 11b = 4
0	EN_STC	R/W	0h	使能半桥 1 和 2 的 STC 环路控制。

8.2.11 GD_SPARE_CNFG1 寄存器 (偏移 = 13h) [复位 = 0000h]

表 8-26 展示了 GD_SPARE_CNFG1。

返回到[汇总表](#)。

用于栅极驱动器的备用配置寄存器。

表 8-26. GD_SPARE_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.2.12 HB_ITRIP_DG 寄存器 (偏移 = 14h) [复位 = 0000h]

表 8-27 展示了 HB_ITRIP_DG。

返回到[汇总表](#)。

为每个半桥配置 ITRIP 抗尖峰脉冲。ITRIP 定时在半桥对之间共享。

表 8-27. HB_ITRIP_DG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-10	OUT6_ITRIP_DG	R/W	0h	配置半桥 6 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
9-8	OUT5_ITRIP_DG	R/W	0h	配置半桥 5 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
7-6	OUT4_ITRIP_DG	R/W	0h	配置半桥 4 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
5-4	OUT3_ITRIP_DG	R/W	0h	配置半桥 3 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
3-2	OUT2_ITRIP_DG	R/W	0h	配置半桥 2 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
1-0	OUT1_ITRIP_DG	R/W	0h	配置半桥 1 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s

8.2.13 HB_OUT_CNFG1 寄存器 (偏移 = 15h) [复位 = 0000h]

表 8-28 展示了 HB_OUT_CNFG1。

返回到[汇总表](#)。

为每个半桥配置输出模式，设置 IPROPI 采样保持电路和半桥对续流。

表 8-28. HB_OUT_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD	R/W	0h	保留。
14	NSR_OUT6_DIS	R/W	0h	在半桥 6 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
13	NSR_OUT5_DIS	R/W	0h	在半桥 5 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
12	NSR_OUT4_DIS	R/W	0h	在半桥 4 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
11	NSR_OUT3_DIS	R/W	0h	在半桥 3 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
10	NSR_OUT2_DIS	R/W	0h	在半桥 2 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
9	NSR_OUT1_DIS	R/W	0h	在半桥 1 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
8	IPROPI_SH_EN	R/W	0h	使能 IPROPI 采样保持电路。
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5-3	OUT6_CNFG	R/W	0h	半桥 6 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
2-0	OUT5_CNFG	R/W	0h	半桥 5 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制

8.2.14 HB_OUT_CNFG2 寄存器 (偏移 = 16h) [复位 = 0000h]

表 8-29 展示了 HB_OUT_CNFG2。

返回到[汇总表](#)。

为每个半桥配置输出模式。

表 8-29. HB_OUT_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13-11	OUT4_CNFG	R/W	0h	半桥 4 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
10-8	OUT3_CNFG	R/W	0h	半桥 3 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5-3	OUT2_CNFG	R/W	0h	半桥 2 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
2-0	OUT1_CNFG	R/W	0h	半桥 1 的配置。 使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制

8.2.15 HB_OCP_CNFG 寄存器 (偏移 = 17h) [复位 = 0000h]

表 8-30 展示了 HB_OCP_CNFG。

返回到[汇总表](#)。

半桥配置寄存器的过流抗尖峰脉冲。

表 8-30. HB_OCP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD	R/W	0h	保留。
14	RSVD	R/W	0h	保留。
13	RSVD	R/W	0h	保留。
12	RSVD	R/W	0h	保留。
11-10	OUT6_OCP_DG	R/W	0h	半桥 6 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
9-8	OUT5_OCP_DG	R/W	0h	半桥 5 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
7-6	OUT4_OCP_DG	R/W	0h	半桥 4 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
5-4	OUT3_OCP_DG	R/W	0h	半桥 3 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
3-2	OUT2_OCP_DG	R/W	0h	半桥 2 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
1-0	OUT1_OCP_DG	R/W	0h	半桥 1 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs

8.2.16 HB_OL_CNFG1 寄存器 (偏移 = 18h) [复位 = 0000h]

表 8-31 展示了 HB_OL_CNFG1。

返回到[汇总表](#)。

配置半桥的有源和关断状态开路负载检测电路。

表 8-31. HB_OL_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13-12	HB_OLP_CNFG	R/W	0h	关断状态诊断配置。 00b = 禁用关断状态 01b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT Y, VREF 低电平 10b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT X, VREF 高电平 11b = 使能 OUT X 下拉, 使能 OUT Y 上拉, 选择 OUT Y, VREF 低电平
11-8	HB_OLP_SEL	R/W	0h	半桥 5 的关断状态开路负载诊断使能。 0000b = 禁用 0001b = OUT1 和 OUT2 0010b = OUT1 和 OUT3 0011b = OUT1 和 OUT4 0100b = OUT1 和 OUT5 0101b = OUT1 和 OUT6 0110b = OUT2 和 OUT3 0111b = OUT2 和 OUT4 1000b = OUT2 和 OUT5 1001b = OUT2 和 OUT6 1010b = OUT3 和 OUT4 1011b = OUT3 和 OUT5 1100b = OUT3 和 OUT6 1101b = OUT4 和 OUT5 1110b = OUT4 和 OUT6 1111b = OUT5 和 OUT6
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT6_OLA_EN	R/W	0h	半桥 6 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
4	OUT5_OLA_EN	R/W	0h	半桥 5 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
3	OUT4_OLA_EN	R/W	0h	半桥 4 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
2	OUT3_OLA_EN	R/W	0h	半桥 3 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
1	OUT2_OLA_EN	R/W	0h	半桥 2 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
0	OUT1_OLA_EN	R/W	0h	半桥 1 的有源开路负载诊断使能。 0b = 使能 1b = 禁用

8.2.17 HB_OL_CNFG2 寄存器 (偏移 = 19h) [复位 = 0000h]

表 8-32 展示了 HB_OL_CNFG2。

返回到[汇总表](#)。

配置半桥有源开路负载检测电路的周期计数阈值。

表 8-32. HB_OL_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11	RSVD_11	R/W	0h	保留。
10	RSVD_10	R/W	0h	保留。
9	RSVD_9	R/W	0h	保留。
8	RSVD_8	R/W	0h	保留。
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT6_OLA_TH	R/W	0h	设置半桥 6 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
4	OUT5_OLA_TH	R/W	0h	设置半桥 5 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
3	OUT4_OLA_TH	R/W	0h	设置半桥 4 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
2	OUT3_OLA_TH	R/W	0h	设置半桥 3 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
1	OUT2_OLA_TH	R/W	0h	设置半桥 2 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
0	OUT1_OLA_TH	R/W	0h	设置半桥 1 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期

8.2.18 HB_SR_CNFG 寄存器 (偏移 = 1Ah) [复位 = 0000h]

表 8-33 展示了 HB_SR_CNFG。

返回到[汇总表](#)。

为每个半桥配置转换率时序。

表 8-33. HB_SR_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT6_SR	R/W	0h	配置半桥 6 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
9-8	OUT5_SR	R/W	0h	配置半桥 5 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
7-6	OUT4_SR	R/W	0h	配置半桥 4 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
5-4	OUT3_SR	R/W	0h	配置半桥 3 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
3-2	OUT2_SR	R/W	0h	配置半桥 2 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
1-0	OUT1_SR	R/W	0h	配置半桥 1 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs

8.2.19 HB_ITRIP_CNFG 寄存器 (偏移 = 1Bh) [复位 = 0000h]

表 8-34 展示了 HB_ITRIP_CNFG。

返回到[汇总表](#)。

配置 ITRIP 电平并为每个半桥使能 ITRIP。ITRIP 电平在半桥对之间共享。

表 8-34. HB_ITRIP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	OUT6_ITRIP_EN	R/W	0h	使能半桥 6 的 ITRIP 调节。
14	OUT5_ITRIP_EN	R/W	0h	使能半桥 5 的 ITRIP 调节。
13	OUT4_ITRIP_EN	R/W	0h	使能半桥 4 的 ITRIP 调节。
12	OUT3_ITRIP_EN	R/W	0h	使能半桥 3 的 ITRIP 调节。
11	OUT2_ITRIP_EN	R/W	0h	使能半桥 2 的 ITRIP 调节。
10	OUT1_ITRIP_EN	R/W	0h	使能半桥 1 的 ITRIP 调节。
9-8	OUT6_ITRIP_LVL	R/W	0h	配置半桥 6 的 ITRIP 电流阈值。 00b = 2.25A 01b = 5.5A 10b = 6.25A 11b = 保留。
7-6	OUT5_ITRIP_LVL	R/W	0h	配置半桥 5 的 ITRIP 电流阈值。 00b = 2.75A 01b = 6.5A 10b = 7.5A 11b = 保留。
5-4	OUT4_ITRIP_LVL	R/W	0h	配置半桥 4 的 ITRIP 电流阈值。 00b = 1.25A 01b = 2.75A 10b = 3.5A 11b = 保留。
3-2	OUT3_ITRIP_LVL	R/W	0h	配置半桥 3 的 ITRIP 电流阈值。 00b = 1.25A 01b = 2.5A 10b = 3.5A 11b = 保留。
1	OUT2_ITRIP_LVL	R/W	0h	配置半桥 2 的 ITRIP 电流阈值。 0b = 0.7A 1b = 0.875A
0	OUT1_ITRIP_LVL	R/W	0h	配置半桥 1 的 ITRIP 电流阈值。 0b = 0.7A 1b = 0.875A

8.2.20 HB_ITRIP_FREQ 寄存器 (偏移 = 1Ch) [复位 = 0000h]

表 8-35 展示了 HB_ITRIP_FREQ。

返回到[汇总表](#)。

为每个半桥配置 ITRIP 频率和抗尖峰脉冲。ITRIP 定时在半桥对之间共享。

表 8-35. HB_ITRIP_FREQ 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT6_ITRIP_FREQ	R/W	0h	配置半桥 6 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
9-8	OUT5_ITRIP_FREQ	R/W	0h	配置半桥 5 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
7-6	OUT4_ITRIP_FREQ	R/W	0h	配置半桥 4 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
5-4	OUT3_ITRIP_FREQ	R/W	0h	配置半桥 3 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
3-2	OUT2_ITRIP_FREQ	R/W	0h	配置半桥 2 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
1-0	OUT1_ITRIP_FREQ	R/W	0h	配置半桥 1 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz

8.2.21 HS_HEAT_OUT_CNFG 寄存器 (偏移 = 1Dh) [复位 = 0000h]

表 8-36 展示了 HS_HEAT_OUT_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器和加热器配置输出模式。

表 8-36. HS_HEAT_OUT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-14	HEAT_OUT_CNFG	R/W	0h	加热器驱动器的配置。 使能或禁用加热器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = 保留
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT12_CNFG	R/W	0h	高侧驱动器 12 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
9-8	OUT11_CNFG	R/W	0h	高侧驱动器 11 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
7-6	OUT10_CNFG	R/W	0h	高侧驱动器 10 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
5-4	OUT9_CNFG	R/W	0h	高侧驱动器 9 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
3-2	OUT8_CNFG	R/W	0h	高侧驱动器 8 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
1-0	OUT7_CNFG	R/W	0h	高侧驱动器 7 的配置。 使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器

8.2.22 HS_OC_CNFG 寄存器 (偏移 = 1Eh) [复位 = 1000h]

表 8-37 展示了 HS_OC_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器配置过流阈值。

表 8-37. HS_OC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	OUT11_EC_MODE	R/W	1h	该位设置高侧 OUT11 以通过 OUT11_CNFG 位进行独立控制或用于 EC 模式。 默认配置适用于 EC 模式。 OUT11_CNFG 模式 = 0b EC 模式 = 1b
11	RSVD_12	R/W	0h	保留。
10	RSVD_11	R/W	0h	保留。
9	RSVD_10	R/W	0h	保留。
8	RSVD_9	R/W	0h	保留。
7	RSVD_8	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT12_OC_TH	R/W	0h	为高侧驱动器 12 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
4	OUT11_OC_TH	R/W	0h	为高侧驱动器 11 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
3	OUT10_OC_TH	R/W	0h	为高侧驱动器 10 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
2	OUT9_OC_TH	R/W	0h	为高侧驱动器 9 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
1	OUT8_OC_TH	R/W	0h	为高侧驱动器 8 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
0	OUT7_RDSON_MODE	R/W	0h	为高侧驱动器 7 配置高 RDSON 模式或低 RDSON 模式 (适用于灯泡/灯负载)。 0b = 高 RDSON 模式 (LED 驱动器模式) 1b = 低 RDSON 模式 (灯泡/灯驱动器模式)

8.2.23 HS_OL_CNFG 寄存器 (偏移 = 1Fh) [复位 = 0000h]

表 8-38 展示了 HS_OL_CNFG。

返回到[汇总表](#)。

为每个高侧驱动器配置开路负载阈值。

表 8-38. HS_OL_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	OUT12_OLA_TH	R/W	0h	配置高侧驱动器 12 开路负载阈值。 0b = 低阈值 1b = 高阈值
12	OUT11_OLA_TH	R/W	0h	配置高侧驱动器 11 开路负载阈值。 0b = 低阈值 1b = 高阈值
11	OUT10_OLA_TH	R/W	0h	配置高侧驱动器 10 开路负载阈值。 0b = 低阈值 1b = 高阈值
10	OUT9_OLA_TH	R/W	0h	配置高侧驱动器 9 开路负载阈值。 0b = 低阈值 1b = 高阈值
9	OUT8_OLA_TH	R/W	0h	配置高侧驱动器 8 开路负载阈值。 0b = 低阈值 1b = 高阈值
8	OUT7_OLA_TH	R/W	0h	配置高侧驱动器 7 开路负载阈值。 0b = 低阈值 1b = 高阈值
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT12_OLA_EN	R/W	0h	为高侧驱动器 12 使能开路负载检测电路。
4	OUT11_OLA_EN	R/W	0h	为高侧驱动器 11 使能开路负载检测电路。
3	OUT10_OLA_EN	R/W	0h	为高侧驱动器 10 使能开路负载检测电路。
2	OUT9_OLA_EN	R/W	0h	为高侧驱动器 9 使能开路负载检测电路。
1	OUT8_OLA_EN	R/W	0h	为高侧驱动器 8 使能开路负载检测电路。
0	OUT7_OLA_EN	R/W	0h	为高侧驱动器 7 使能开路负载检测电路。

8.2.24 HS_REG_CNFG1 寄存器 (偏移 = 20h) [复位 = 0000h]

表 8-39 展示了 HS_REG_CNFG1。

返回到[汇总表](#)。

配置 OUT7 ITRIP 设置。

表 8-39. HS_REG_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	OUT7_OCP_DIS	R/W	0h	在低 RDSON 模式下禁用 OUT7 上 2.5A 的第二电流限制。 0b = OUT7 OCP 使能 1b = OUT7 OCP 禁用
9-8	ITRIP_TO_SEL	R/W	0h	选择 OUT7 ITRIP 调节的超时限制。 00b = 100ms 01b = 200ms 10b = 400ms 11b = 800ms
7-6	OUT7_ITRIP_CNFG	R/W	0h	配置 OUT7 ITRIP 行为、故障清除和锁存。 00b = 仅进行 ITRIP 故障报告 01b = ITRIP 调节，带超时和驱动器禁用 10b = 始终进行 ITRIP 调节 11b = ITRIP 调节，带超时和调节禁用
5-4	OUT7_ITRIP_BLK	R/W	0h	配置 OUT7 ITRIP 消隐时间。 00b = 保留。 01b = 0μs 10b = 20μs 11b = 40μs
3-2	OUT7_ITRIP_FREQ	R/W	0h	配置 OUT7 ITRIP 调节频率。 00b = 1.7kHz 01b = 2.2kHz 10b = 3kHz 11b = 4.4kHz
1-0	OUT7_ITRIP_DG	R/W	0h	配置 OUT7 ITRIP 抗尖峰脉冲时间。 00b = 48μs 01b = 40μs 10b = 32μs 11b = 24μs

8.2.25 HS_REG_CNFG2 寄存器 (偏移 = 21h) [复位 = 0000h]

表 8-40 展示了 HS_REG_CNFG2。

返回到[汇总表](#)。

为每个高侧驱动器配置恒流模式。

表 8-40. HS_REG_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT12_CCM_TO	R/W	0h	配置高侧输出 12 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
12	OUT11_CCM_TO	R/W	0h	配置高侧输出 11 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
11	OUT10_CCM_TO	R/W	0h	配置高侧输出 10 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
10	OUT9_CCM_TO	R/W	0h	配置高侧输出 9 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
9	OUT8_CCM_TO	R/W	0h	配置高侧输出 8 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
8	OUT7_CCM_TO	R/W	0h	配置高侧输出 7 的恒流模式时序和电流限制选项。 200mA 持续 20ms = 0b 390mA 持续 10ms = 1b
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT12_CCM_EN	R/W	0h	为高侧驱动器 12 使能恒流模式电路。
4	OUT11_CCM_EN	R/W	0h	为高侧驱动器 11 使能恒流模式电路。
3	OUT10_CCM_EN	R/W	0h	为高侧驱动器 10 使能恒流模式电路。
2	OUT9_CCM_EN	R/W	0h	为高侧驱动器 9 使能恒流模式电路。
1	OUT8_CCM_EN	R/W	0h	为高侧驱动器 8 使能恒流模式电路。
0	OUT7_CCM_EN	R/W	0h	为高侧驱动器 7 使能恒流模式电路。

8.2.26 HS_PWM_FREQ_CNFG 寄存器 (偏移 = 22h) [复位 = 0000h]

表 8-41 展示了 HS_PWM_FREQ_CNFG。

返回到[汇总表](#)。

配置每个专用 PWM 发生器的频率。

表 8-41. HS_PWM_FREQ_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-10	PWM_OUT12_FREQ	R/W	0h	为高侧驱动器 12 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
9-8	PWM_OUT11_FREQ	R/W	0h	为高侧驱动器 11 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
7-6	PWM_OUT10_FREQ	R/W	0h	为高侧驱动器 10 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
5-4	PWM_OUT9_FREQ	R/W	0h	为高侧驱动器 9 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
3-2	PWM_OUT8_FREQ	R/W	0h	为高侧驱动器 8 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
1-0	PWM_OUT7_FREQ	R/W	0h	为高侧驱动器 7 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留

8.2.27 HEAT_CNFG 寄存器 (偏移 = 23h) [复位 = 0A3Ch]

表 8-42 展示了 HEAT_CNFG。

返回到[汇总表](#)。

配置加热器驱动器和故障响应。

表 8-42. HEAT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-8	HEAT_VDS_LVL	R/W	Ah	加热器 MOSFET VDS 监控保护阈值。 0000b = 0.06V 00001b = 0.08V 0010b = 0.10V 0011b = 0.12V 0100b = 0.14V 0101b = 0.16V 0110b = 0.18V 0111b = 0.2V 1000b = 0.24V 1001b = 0.28V 1010b = 0.32V 1011b = 0.36V 1100b = 0.4V 1101b = 0.44V 1110b = 0.56V 1111b = 1V
7-6	HEAT_VDS_MODE	R/W	0h	加热器 MOSFET VDS 过流监控故障模式。 00b = 锁存故障。 01b = 逐周期。 10b = 仅警告报告。 11b = 禁用。
5-4	HEAT_VDS_BLK	R/W	3h	加热器 MOSFET VDS 监控消隐时间。 00b = 4μs 01b = 8μs 10b = 16μs 11b = 32μs
3-2	HEAT_VDS_DG	R/W	3h	加热器 MOSFET VDS 过流监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
1	HEAT_OLP_EN	R/W	0h	使能加热器离线路负载检测电路。
0	RESERVED	R	0h	保留

8.2.28 EC_CNFG 寄存器 (偏移 = 24h) [复位 = 0000h]

表 8-43 展示了 EC_CNFG。

返回到[汇总表](#)。

配置电子铬驱动器和故障响应。

表 8-43. EC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	ECDRV_OL_EN	R/W	0h	当 EC 驱动器处于 PVDD 电源/OUT11 独立 EC 模式 (OUT11_EC_MODE = 0b) 时, 该位使能电流源, 以在 ECFB 上进行开路负载检测。 如果使用 EC 的默认配置 (OUT11_EC_MODE = 1b), 则可以忽略该位。 0b = 禁用 EC 开路负载电流源 1b = 使能 EC 开路负载电流源
14	ECFB_UV_TH	R/W	0h	设置 ECFB 欠压 (接地短路) 阈值。 0b = 100mV 1b = 200mV
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	ECFB_UV_DG	R/W	0h	配置欠压故障抗尖峰脉冲时间。 00b = 20μs 01b = 50μs 10b = 100μs 11b = 200μs
9-8	ECFB_OV_DG	R/W	0h	配置过压故障抗尖峰脉冲时间。 00b = 20μs 01b = 50μs 10b = 100μs 11b = 200μs
7-6	ECFB_UV_MODE	R/W	0h	配置 EC 驱动器的 ECFB UV 故障响应。 0b = 无操作 01b = 报告 ECFB 电压 < ECFB_UV_TH 10b = 报告 ECFB 电压 < ECFB_UV_TH 并禁用 EC 驱动器。
5-4	ECFB_OV_MODE	R/W	0h	配置 EC 驱动器的 ECFB OV 故障响应。 0b = 无操作 01b = 报告 ECFB 电压 < ECFB_OV_TH 10b = 报告 ECFB 电压 < ECFB_OV_TH 并禁用 EC 驱动器。
3	EC_FLT_MODE	R/W	0h	配置 EC 驱动器的过流故障响应。 0b = Hi-Z EC 驱动器 1b = 使用 OUT7 ITRIP 设置重试
2	ECFB_LS_PWM	R/W	0h	使能 EC 负载的 LS PWM 放电。 0b = 无 PWM 放电 (快速放电) 1b = 使能 PWM 放电
1	EC_OLEN	R/W	0h	该位在 EC 放电期间使能开路负载检测电路。 0b = 在 EC 放电期间禁用开路负载检测 1b = 在 EC 放电期间使能开路负载检测
0	ECFB_MAX	R/W	0h	配置 EC 的最大目标电压。 0b = 1.2V 1b = 1.5V

8.2.29 HS_OCP_DG 寄存器 (偏移 = 25h) [复位 = 0000h]

表 8-44 展示了 HS_OCP_DG。

返回到[汇总表](#)。

高侧驱动器过流抗尖峰脉冲配置调节寄存器。

表 8-44. HS_OCP_DG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-10	OUT12_OCP_DG	R/W	0h	高侧驱动器 12 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
9-8	OUT11_OCP_DG	R/W	0h	高侧驱动器 11 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
7-6	OUT10_OCP_DG	R/W	0h	高侧驱动器 10 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
5-4	OUT9_OCP_DG	R/W	0h	高侧驱动器 9 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
3-2	OUT8_OCP_DG	R/W	0h	高侧驱动器 8 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
1-0	OUT7_OCP_DG	R/W	0h	高侧驱动器 7 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs

8.2.30 SPARE_CNFG2 寄存器 (偏移 = 26h) [复位 = 0000h]

表 8-45 展示了 SPARE_CNFG2。

返回到[汇总表](#)。

备用配置 2。

表 8-45. SPARE_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.2.31 SPARE_CNFG3 寄存器 (偏移 = 27h) [复位 = 0000h]

表 8-46 展示了 SPARE_CNFG3。

返回到[汇总表](#)。

备用配置 3。

表 8-46. SPARE_CNFG3 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.2.32 SPARE_CNFG4 寄存器 (偏移 = 28h) [复位 = 0000h]

表 8-47 展示了 SPARE_CNFG4。

返回到[汇总表](#)。

备用配置 4。

表 8-47. SPARE_CNFG4 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.3 DRV8000-Q1_CTRL 寄存器

表 8-48 列出了 DRV8000-Q1_CTRL 寄存器的存储器映射寄存器。表 8-48 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-48. DRV8000-Q1_CTRL 寄存器

偏移	首字母缩写词	寄存器名称	部分
29h	IC_CTRL	IC 控制寄存器。	节 8.3.1
2Ah	GD_HB_CTRL	栅极驱动器和半桥控制寄存器。	节 8.3.2
2Bh	HS_EC_HEAT_CTRL	高侧驱动器、EC 和加热器驱动器控制寄存器。	节 8.3.3
2Ch	OUT7_PWM_DC	OUT7 PWM 占空比控制寄存器。	节 8.3.4
2Dh	OUT8_PWM_DC	OUT8 PWM 占空比控制寄存器。	节 8.3.5
2Eh	OUT9_PWM_DC	OUT9 PWM 占空比控制寄存器。	节 8.3.6
2Fh	OUT10_PWM_DC	OUT10 PWM 占空比控制寄存器。	节 8.3.7
30h	OUT11_PWM_DC	OUT11 PWM 占空比控制寄存器。	节 8.3.8
31h	OUT12_PWM_DC	OUT12 PWM 占空比控制寄存器。	节 8.3.9

复杂的位访问类型经过编码可适应小型表单元。表 8-49 展示了适用于此部分中访问类型的代码。

表 8-49. DRV8000-Q1_CTRL 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.3.1 IC_CTRL 寄存器 (偏移 = 29h) [复位 = 006Ch]

IC_CTRL 如表 8-50 所示。

返回到[汇总表](#)。

用于锁定和解锁配置或控制寄存器以及清除故障的控制寄存器。

表 8-50. IC_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	IPROPI_MODE	R/W	0h	在输入模式和输出模式之间选择 IPROPI/PWM2 引脚模式。 0b = 输出 (IPROPI 模式) 1b = 输入 (PWM 模式)
12-8	IPROPI_SEL	R/W	0h	控制电流、电压和温度检测输出之间的 IPROPI MUX 输出。 00000b = 无输出 00001b = OUT1 电流检测输出 00010b = OUT2 电流检测输出 00011b = OUT3 电流检测输出 00100b = OUT4 电流检测输出 00101b = OUT5 电流检测输出 00110b = OUT6 电流检测输出 00111b = OUT7 电流检测输出 01000b = OUT8 电流检测输出 01001b = OUT9 电流检测输出 01010b = OUT10 电流检测输出 01011b = OUT11 电流检测输出 01100b = OUT12 电流检测输出 01101b - 01111b = 保留。 10000b = PVDD 电压检测输出 10001b = 热仪表组 1 输出 10010b = 热仪表组 2 输出 10011b = 热仪表组 3 输出 10100b = 热仪表组 4 输出
7-5	CTRL_LOCK	R/W	3h	锁定和解锁控制寄存器。 未列出的位设置无效。 011b = 解锁所有控制寄存器。 110b = 通过忽略除 IC_CTRL 寄存器之外的后续写入来锁定控制寄存器。
4-2	CNFG_LOCK	R/W	3h	锁定和解锁配置寄存器。 未列出的位设置无效。 011b = 解锁所有配置寄存器。 110b = 通过忽略除 IC_CTRL 寄存器之外的后续写入来锁定配置寄存器。
1	WD_RST	R/W	0h	看门狗计时器重启。 上电后默认为 0b。 将该位反转以重启看门狗计时器。 写入后, 该位反映新的取反值。
0	CLR_FLT	R/W	0h	清除锁存故障状态信息。 0b = 默认状态。 1b = 清除锁存故障位, 完成后复位为 0b。 还会清除 SPI 故障和看门狗故障状态。

8.3.2 GD_HB_CTRL 寄存器 (偏移 = 2Ah) [复位 = 0000h]

表 8-51 展示了 GD_HB_CTRL。

返回到[汇总表](#)。

栅极驱动器和半桥输出控制寄存器。

表 8-51. GD_HB_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	S_HIZ2	R/W	0h	栅极驱动器 2 Hi-Z 控制位。 仅在半桥输入控制模式下有效。 0b = 输出跟随 IN1/EN 信号。 1b = 使能栅极驱动器下拉电阻。 半桥 1 Hi-Z
14	S_HIZ1	R/W	0h	栅极驱动器 1 Hi-Z 控制位。 仅在半桥输入控制模式下有效。 0b = 输出跟随 IN1/EN 信号。 1b = 使能栅极驱动器下拉电阻。 半桥 1 Hi-Z
13	S_IN2	R/W	0h	用于 IN1 输入信号的控制位。 通过 IN1_MODE 位使能。
12	S_IN1	R/W	0h	用于 IN2 输入信号的控制位。 通过 IN2_MODE 位使能。
11-10	OUT6_CTRL	R/W	0h	集成半桥输出 6 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
9-8	OUT5_CTRL	R/W	0h	集成半桥输出 5 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
7-6	OUT4_CTRL	R/W	0h	集成半桥输出 4 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
5-4	OUT3_CTRL	R/W	0h	集成半桥输出 3 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
3-2	OUT2_CTRL	R/W	0h	集成半桥输出 2 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
1-0	OUT1_CTRL	R/W	0h	集成半桥输出 1 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD

8.3.3 HS_EC_HEAT_CTRL 寄存器 (偏移 = 2Bh) [复位 = 0000h]

表 8-52 展示了 HS_EC_HEAT_CTRL。

返回到[汇总表](#)。

高侧驱动器、EC 和加热器驱动器输出控制寄存器。

表 8-52. HS_EC_HEAT_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_LS_EN	R/W	0h	当 EC 调节激活时，通过 ECFB 上的 LS MOSFET 使能 EC 放电。
14	EC_ON	R/W	0h	使能 EC 输出。
13-8	EC_V_TAR	R/W	0h	用于控制 ECFB 上的目标电压的 6 位分辨率。 0V 至 ECFB 最大值 (1.2 或 1.5V) 。
7	HEAT_EN	R/W	0h	使能加热器输出。
6	RSVD_6	R/W	0h	保留。
5	OUT12_EN	R/W	0h	使能高侧驱动器 12。
4	OUT11_EN	R/W	0h	使能高侧驱动器 11。
3	OUT10_EN	R/W	0h	使能高侧驱动器 10。
2	OUT9_EN	R/W	0h	使能高侧驱动器 9。
1	OUT8_EN	R/W	0h	使能高侧驱动器 8。
0	OUT7_EN	R/W	0h	使能高侧驱动器 7。

8.3.4 OUT7_PWM_DC 寄存器 (偏移 = 2Ch) [复位 = 0000h]

表 8-53 展示了 OUT7_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 7 的 10 位占空比控制。

表 8-53. OUT7_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT7_DC	R/W	0h	高侧驱动器 7 专用 PWM 发生器占空比的 10 位分辨率控制。

8.3.5 OUT8_PWM_DC 寄存器 (偏移 = 2Dh) [复位 = 0000h]

表 8-54 展示了 OUT8_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 8 的 10 位占空比控制。

表 8-54. OUT8_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT8_DC	R/W	0h	高侧驱动器 8 专用 PWM 发生器占空比的 10 位分辨率控制。

8.3.6 OUT9_PWM_DC 寄存器 (偏移 = 2Eh) [复位 = 0000h]

表 8-55 展示了 OUT9_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 9 的 10 位占空比控制。

表 8-55. OUT9_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT9_DC	R/W	0h	高侧驱动器 9 专用 PWM 发生器占空比的 10 位分辨率控制。

8.3.7 OUT10_PWM_DC 寄存器 (偏移 = 2Fh) [复位 = 0000h]

表 8-56 展示了 OUT10_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 10 的 10 位占空比控制。

表 8-56. OUT10_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT10_DC	R/W	0h	高侧驱动器 10 专用 PWM 发生器占空比的 10 位分辨率控制。

8.3.8 OUT11_PWM_DC 寄存器 (偏移 = 30h) [复位 = 0000h]

表 8-57 展示了 OUT11_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 11 的 10 位占空比控制。

表 8-57. OUT11_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT11_DC	R/W	0h	高侧驱动器 11 专用 PWM 发生器占空比的 10 位分辨率控制。

8.3.9 OUT12_PWM_DC 寄存器 (偏移 = 31h) [复位 = 0000h]

表 8-58 展示了 OUT12_PWM_DC。

返回到[汇总表](#)。

高侧驱动器 12 的 10 位占空比控制。

表 8-58. OUT12_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9-0	OUT12_DC	R/W	0h	高侧驱动器 12 专用 PWM 发生器占空比的 10 位分辨率控制。

8.4 DRV8001-Q1_STATUS 寄存器

表 8-59 列出了 DRV8001-Q1_STATUS 寄存器的存储器映射寄存器。表 8-59 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-59. DRV8001-Q1_STATUS 寄存器

偏移	首字母缩写词	寄存器名称	部分
0h	IC_STAT1		节 8.4.1
1h	IC_STAT2		节 8.4.2
2h	RSVD_REG_2		节 8.4.3
3h	HB_STAT1		节 8.4.4
4h	HB_STAT2		节 8.4.5
5h	EC_HEAT_ITRIP_STAT		节 8.4.6
6h	HS_STAT		节 8.4.7
7h	SPARE_STAT1		节 8.4.8
8h	SPARE_STAT2		节 8.4.9

复杂的位访问类型经过编码可适应小型表单元。表 8-60 展示了适用于此部分中访问类型的代码。

表 8-60. DRV8001-Q1_STATUS 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
复位或默认值		
-n		复位后的值或默认值

8.4.1 IC_STAT1 寄存器 (偏移 = 0h) [复位 = C000h]

表 8-61 展示了 IC_STAT1。

返回到[汇总表](#)。

表 8-61. IC_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	SPI_OK	R	1h	指示是否检测到 SPI 通信故障。 0b = 前面的帧中有一个或多个 SCLK_FLT。 1b = 未检测到 SPI 故障。
14	POR	R	1h	表明存在上电复位条件。 0b = 未检测到上电复位条件。 1b = 检测到上电复位条件。
13	FAULT	R	0h	一般故障指示器。表示发生了器件或驱动器故障。 0b = 无故障。 1b = 检测到故障。
12	WARN	R	0h	通用警告指示器。表示存在警告。 0b = 无警告。 1b = 存在警告。
11	GD	R	0h	栅极驱动器 VDS 和 VGS 故障指示器的逻辑“或”。
10	HB	R	0h	半桥过流和开路负载故障指示器的逻辑“或”。
9	EC_HEAT	R	0h	EC 和加热器 EC OV/UV、过流、开路负载故障指示器的逻辑“或”。
8	HS	R	0h	高侧驱动器过流和开路负载故障指示器的逻辑“或”。
7	PVDD_UV	R	0h	表明 PVDD 引脚上存在欠压故障。
6	PVDD_OV	R	0h	表明 PVDD 引脚上存在过压故障。
5	VCP_UV	R	0h	表明 VCP 引脚上存在欠压故障。
4	OTW	R	0h	表明过热警告。
3	OTSD	R	0h	指示过热关断
2	WD_FLT	R	0h	表示看门狗计时器故障。
1	ITRIP	R	0h	在任何 OUTx 进入 ITRIP 时表示 ITRIP 调节警告。
0	OUT7_ITRIP_TO	R	0h	置位时表示发生了 OUT7 ITRIP 超时。

8.4.2 IC_STAT2 寄存器 (偏移 = 1h) [复位 = 0000h]

表 8-62 展示了 IC_STAT2。

返回到[汇总表](#)。

表 8-62. IC_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	SCLK_FLT	R	0h	当事务帧中的 SCLK 脉冲数不等于 16 时，表示 SPI 时钟 (帧) 故障。在 SPI_ERR 位上报告。
12	RESERVED	R	0h	保留
11	ZONE4_OTSD	R	0h	表示区域 4 中发生了过热关断。
10	ZONE3_OTSD	R	0h	表示区域 3 中发生了过热关断。
9	ZONE2_OTSD	R	0h	表示区域 2 中发生了过热关断。
8	ZONE1_OTSD	R	0h	表示区域 1 中发生了过热关断。
7	ZONE4_OTW_H	R	0h	表示区域 4 中发生了高温警告 (高于 125°C)。
6	ZONE3_OTW_H	R	0h	表示区域 3 中发生了高温警告 (高于 125°C)。
5	ZONE2_OTW_H	R	0h	表示区域 2 中发生了高温警告 (高于 125°C)。
4	ZONE1_OTW_H	R	0h	表示区域 1 中发生了高温警告 (高于 125°C)。
3	ZONE4_OTW_L	R	0h	指示区域 4 中发生了低温警告 (高于 105°C)。
2	ZONE3_OTW_L	R	0h	指示区域 3 中发生了低温警告 (高于 105°C)。
1	ZONE2_OTW_L	R	0h	指示区域 2 中发生了低温警告 (高于 105°C)。
0	ZONE1_OTW_L	R	0h	指示区域 1 中发生了低温警告 (高于 105°C)。

8.4.3 RSVD_REG_2 寄存器 (偏移 = 2h) [复位 = 0000h]

表 8-63 展示了 RSVD_REG_2。

返回到[汇总表](#)。

表 8-63. RSVD_REG_2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.4.4 HB_STAT1 寄存器 (偏移 = 3h) [复位 = 0000h]

表 8-64 展示了 HB_STAT1。

返回到[汇总表](#)。

表 8-64. HB_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT6_LS_OCP	R	0h	表示半桥 OUT6 的低侧上存在过流故障。
12	OUT5_LS_OCP	R	0h	表示半桥 OUT5 的低侧上存在过流故障。
11	OUT4_LS_OCP	R	0h	表示半桥 OUT4 的低侧上存在过流故障。
10	OUT3_LS_OCP	R	0h	表示半桥 OUT3 的低侧上存在过流故障。
9	OUT2_LS_OCP	R	0h	表示半桥 OUT2 的低侧上存在过流故障。
8	OUT1_LS_OCP	R	0h	表示半桥 OUT1 的低侧上存在过流故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT6_HS_OCP	R	0h	表示半桥 OUT6 的高侧上存在过流故障。
4	OUT5_HS_OCP	R	0h	表示半桥 OUT5 的高侧上存在过流故障。
3	OUT4_HS_OCP	R	0h	表示半桥 OUT4 的高侧上存在过流故障。
2	OUT3_HS_OCP	R	0h	表示半桥 OUT3 的高侧上存在过流故障。
1	OUT2_HS_OCP	R	0h	表示半桥 OUT2 的高侧上存在过流故障。
0	OUT1_HS_OCP	R	0h	表示半桥 OUT1 的高侧上存在过流故障。

8.4.5 HB_STAT2 寄存器 (偏移 = 4h) [复位 = 0000h]

表 8-65 展示了 HB_STAT2。

返回到[汇总表](#)。

表 8-65. HB_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	HB_OLP_STAT	R	0h	根据 HB_OLP_CNFG 位 (OUTX 或 OUTY) 表示所选半桥输出上的关断状态开路负载故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT6_OLA	R	0h	表示半桥 OUT6 上存在有源开路负载故障。
4	OUT5_OLA	R	0h	表示半桥 OUT5 上存在有源开路负载故障。
3	OUT4_OLA	R	0h	表示半桥 OUT4 上存在有源开路负载故障。
2	OUT3_OLA	R	0h	表示半桥 OUT3 上存在有源开路负载故障。
1	OUT2_OLA	R	0h	表示半桥 OUT2 上存在有源开路负载故障。
0	OUT1_OLA	R	0h	表示半桥 OUT1 上存在有源开路负载故障。

8.4.6 EC_HEAT_ITRIP_STAT 寄存器 (偏移 = 5h) [复位 = 0000h]

表 8-66 展示了 EC_HEAT_ITRIP_STAT。

返回到[汇总表](#)。

表 8-66. EC_HEAT_ITRIP_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_UV	R	0h	表示 ECFB 引脚上存在欠压 (接地短路) 故障。
14	ECFB_OV	R	0h	表示 ECFB 引脚上存在过压 (电池短路) 故障。
13	ECFB_HI	R	0h	表示 ECFB 引脚上存在调节过压故障。
12	ECFB_LO	R	0h	表示 ECFB 引脚上存在调节欠压故障。
11	ECFB_OC	R	0h	表示 ECFB 引脚上存在过流故障。
10	ECFB_OL	R	0h	表示 ECFB 引脚上存在开路负载故障。
9	HEAT_OL	R	0h	表示 SH_HS 引脚上存在开路负载故障。
8	HEAT_VDS	R	0h	表示加热器 MOSFET 上存在过流故障。
7	OUT7_ITRIP_TO	R	0h	表示 OUT7 上发生了 ITRIP 超时。
6	OUT7_ITRIP_STAT	R	0h	表示 OUT7 上的 ITRIP 调节警告。
5	OUT6_ITRIP_STAT	R	0h	表示 OUT6 上的 ITRIP 调节警告。
4	OUT5_ITRIP_STAT	R	0h	表示 OUT5 上的 ITRIP 调节警告。
3	OUT4_ITRIP_STAT	R	0h	表示 OUT4 上的 ITRIP 调节警告。
2	OUT3_ITRIP_STAT	R	0h	表示 OUT3 上的 ITRIP 调节警告。
1	OUT2_ITRIP_STAT	R	0h	表示 OUT2 上的 ITRIP 调节警告。
0	OUT1_ITRIP_STAT	R	0h	表示 OUT1 上的 ITRIP 调节警告。

8.4.7 HS_STAT 寄存器 (偏移 = 6h) [复位 = 0000h]

表 8-67 展示了 HS_STAT。

返回到[汇总表](#)。

表 8-67. HS_STAT 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	OUT12_OLA	R	0h	表示 OUT12 上存在开路负载故障。
12	OUT11_OLA	R	0h	表示 OUT11 上存在开路负载故障。
11	OUT10_OLA	R	0h	表示 OUT10 上存在开路负载故障。
10	OUT9_OLA	R	0h	表示 OUT9 上存在开路负载故障。
9	OUT8_OLA	R	0h	表示 OUT8 上存在开路负载故障。
8	OUT7_OLA	R	0h	表示 OUT7 上存在开路负载故障。
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	OUT12_OCP	R	0h	表示 OUT12 上存在过流故障。
4	OUT11_OCP	R	0h	表示 OUT11 上存在过流故障。
3	OUT10_OCP	R	0h	表示 OUT10 上存在过流故障。
2	OUT9_OCP	R	0h	表示 OUT9 上存在过流故障。
1	OUT8_OCP	R	0h	表示 OUT8 上存在过流故障。
0	OUT7_OCP	R	0h	表示 OUT7 上存在过流故障。

8.4.8 SPARE_STAT1 寄存器 (偏移 = 7h) [复位 = 0000h]

表 8-68 展示了 SPARE_STAT1。

返回到[汇总表](#)。

表 8-68. SPARE_STAT1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.4.9 SPARE_STAT2 寄存器 (偏移 = 8h) [复位 = 0001h]

表 8-69 展示了 SPARE_STAT2。

返回到[汇总表](#)。

表 8-69. SPARE_STAT2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	DEVICE_ID_7	R	0h	器件 ID 位字段 7。
6	DEVICE_ID_6	R	0h	器件 ID 位字段 6。
5	DEVICE_ID_5	R	0h	器件 ID 位字段 5。
4	DEVICE_ID_4	R	0h	器件 ID 位字段 4。
3	DEVICE_ID_3	R	0h	器件 ID 位字段 3。
2	DEVICE_ID_2	R	0h	器件 ID 位字段 2。
1	DEVICE_ID_1	R	0h	器件 ID 位字段 1。
0	DEVICE_ID_0	R	1h	器件 ID 位字段 0。DRV8001-Q1 地址为 0x11。

8.5 DRV8001-Q1_CNFG 寄存器

表 8-70 列出了 DRV8001-Q1_CNFG 寄存器的存储器映射寄存器。表 8-70 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-70. DRV8001-Q1_CNFG 寄存器

偏移	首字母缩写词	寄存器名称	部分
9h	IC_CNFG1		节 8.5.1
Ah	IC_CNFG2		节 8.5.2
Bh	RSVD_REG_B		节 8.5.3
Ch	RSVD_REG_C		节 8.5.4
Dh	RSVD_REG_D		节 8.5.5
Eh	RSVD_REG_E		节 8.5.6
Fh	RSVD_REG_F		节 8.5.7
10h	RSVD_REG_10		节 8.5.8
11h	RSVD_REG_11		节 8.5.9
12h	RSVD_REG_12		节 8.5.10
13h	RSVD_REG_13		节 8.5.11
14h	HB_ITRIP_DG		节 8.5.12
15h	HB_OUT_CNFG1		节 8.5.13
16h	HB_OUT_CNFG2		节 8.5.14
17h	HB_OCP_CNFG		节 8.5.15
18h	HB_OL_CNFG1		节 8.5.16
19h	HB_OL_CNFG2		节 8.5.17
1Ah	HB_SR_CNFG		节 8.5.18
1Bh	HB_ITRIP_CNFG		节 8.5.19
1Ch	HB_ITRIP_FREQ		节 8.5.20
1Dh	HS_HEAT_OUT_CNFG		节 8.5.21
1Eh	HS_OC_CNFG		节 8.5.22
1Fh	HS_OL_CNFG		节 8.5.23
20h	HS_REG_CNFG1		节 8.5.24
21h	HS_REG_CNFG2		节 8.5.25
22h	HS_PWM_FREQ_CNFG		节 8.5.26
23h	HEAT_CNFG		节 8.5.27
24h	EC_CNFG		节 8.5.28
25h	HS_OCP_DG		节 8.5.29
26h	SPARE_CNFG2		节 8.5.30
27h	SPARE_CNFG3		节 8.5.31
28h	SPARE_CNFG4		节 8.5.32

复杂的位访问类型经过编码可适应小型表单元。表 8-71 展示了适用于此部分中访问类型的代码。

表 8-71. DRV8001-Q1_CNFG 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取

表 8-71. DRV8001-Q1_CNFG 访问类型代码 (续)

访问类型	代码	说明
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.5.1 IC_CNFG1 寄存器 (偏移 = 9h) [复位 = 0002h]

表 8-72 展示了 IC_CNFG1。

返回到[汇总表](#)。

表 8-72. IC_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	OTSD_MODE	R/W	0h	设置过热关断行为。如果任何热仪表组达到 OT，器件要么关闭所有驱动器，要么仅关闭受影响的驱动器（例如区域 3 中的驱动器）。 0b = 全局关断。 1b = 仅关断受影响的驱动器。
14	DIS_CP	R/W	0h	当 EN_GD = 0 时，可以禁用电荷泵，将器件置于仅通信模式。 0b = 使能电荷泵。 1b = 禁用电荷泵。
13-12	PVDD_OV_MODE	R/W	0h	PVDD 电源过压监控模式。 00b = 锁存故障。 01b = 自动恢复。 10b = 仅警告报告。 11b = 禁用。
11-10	PVDD_OV_DG	R/W	0h	PVDD 电源过压监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
9	PVDD_OV_LVL	R/W	0h	PVDD 电源过压监控阈值。 0b = 21.5V 1b = 28.5V
8	VCP_UV_LVL	R/W	0h	VCP 电荷泵欠压监控阈值。 0b = 4.75V 1b = 6.25V
7-6	CP_MODE	R/W	0h	电荷泵工作模式。 00b = 三倍器和倍频器模式之间自动切换。 01b = 始终为倍频器模式。 10b = 始终为三倍器模式。 11b = RSVD
5	VCP_UV_MODE	R/W	0h	VCP 电荷泵欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
4	PVDD_UV_MODE	R/W	0h	PVDD 电源欠压监控模式。 0b = 锁存故障。 1b = 自动恢复。
3	WD_EN	R/W	0h	看门狗计时器使能。 0b = 看门狗计时器已禁用。 1b = 看门狗计时器已使能。
2	WD_FLT_M	R/W	0h	看门狗故障模式。看门狗故障由 CLR_FLT 清除。 0b = 向 WD_FLT 和 WARN 寄存器位报告看门狗故障。驱动器保持使能状态，并且 FAULT 位不会置位。 1b = 向 WD_FLT 和 FAULT 寄存器位报告看门狗故障。所有驱动器都被禁用以响应看门狗故障。
1	WD_WIN	R/W	1h	看门狗计时器窗口。 0b = 4 至 40ms 1b = 10 至 100ms
0	EN_SSC	R/W	0h	扩频时钟。 0b = 禁用。 1b = 使能。

8.5.2 IC_CNFG2 寄存器 (偏移 = Ah) [复位 = 0000h]

表 8-73 展示了 IC_CNFG2。

返回到[汇总表](#)。

表 8-73. IC_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	ZONE4_OTW_H_DIS	R/W	0h	禁用区域 4 的高温过热警告。 使能 = 0b 禁用 = 1b
6	ZONE3_OTW_H_DIS	R/W	0h	禁用区域 3 的高温过热警告。 使能 = 0b 禁用 = 1b
5	ZONE2_OTW_H_DIS	R/W	0h	禁用区域 2 的高温过热警告。 使能 = 0b 禁用 = 1b
4	ZONE1_OTW_H_DIS	R/W	0h	禁用区域 1 的高温过热警告。 使能 = 0b 禁用 = 1b
3	ZONE4_OTW_L_DIS	R/W	0h	禁用区域 4 的低温过热警告。 使能 = 0b 禁用 = 1b
2	ZONE3_OTW_L_DIS	R/W	0h	禁用区域 3 的低温过热警告。 使能 = 0b 禁用 = 1b
1	ZONE2_OTW_L_DIS	R/W	0h	禁用区域 2 的低温过热警告。 使能 = 0b 禁用 = 1b
0	ZONE1_OTW_L_DIS	R/W	0h	禁用区域 1 的低温过热警告。 使能 = 0b 禁用 = 1b

8.5.3 RSVD_REG_B 寄存器 (偏移 = Bh) [复位 = 0000h]

表 8-74 展示了 RSVD_REG_B。

返回到[汇总表](#)。

表 8-74. RSVD_REG_B 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.4 RSVD_REG_C 寄存器 (偏移 = Ch) [复位 = 0000h]

表 8-75 展示了 RSVD_REG_C。

返回到[汇总表](#)。

表 8-75. RSVD_REG_C 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.5 RSVD_REG_D 寄存器 (偏移 = Dh) [复位 = 0000h]

表 8-76 展示了 RSVD_REG_D。

返回到[汇总表](#)。

表 8-76. RSVD_REG_D 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.6 RSVD_REG_E 寄存器 (偏移 = Eh) [复位 = 0000h]

表 8-77 展示了 RSVD_REG_E。

返回到[汇总表](#)。

表 8-77. RSVD_REG_E 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.7 RSVD_REG_F 寄存器 (偏移 = Fh) [复位 = 0000h]

表 8-78 展示了 RSVD_REG_F。

返回到[汇总表](#)。

表 8-78. RSVD_REG_F 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.8 RSVD_REG_10 寄存器 (偏移 = 10h) [复位 = 0000h]

表 8-79 展示了 RSVD_REG_10。

返回到[汇总表](#)。

表 8-79. RSVD_REG_10 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.9 RSVD_REG_11 寄存器 (偏移 = 11h) [复位 = 0000h]

表 8-80 展示了 RSVD_REG_11。

返回到[汇总表](#)。

表 8-80. RSVD_REG_11 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.10 RSVD_REG_12 寄存器 (偏移 = 12h) [复位 = 0000h]

表 8-81 展示了 RSVD_REG_12。

返回到[汇总表](#)。

表 8-81. RSVD_REG_12 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.11 RSVD_REG_13 寄存器 (偏移 = 13h) [复位 = 0000h]

表 8-82 展示了 RSVD_REG_13。

返回到[汇总表](#)。

表 8-82. RSVD_REG_13 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11	RESERVED	R	0h	保留
10	RESERVED	R	0h	保留
9	RESERVED	R	0h	保留
8	RESERVED	R	0h	保留
7	RESERVED	R	0h	保留
6	RESERVED	R	0h	保留
5	RESERVED	R	0h	保留
4	RESERVED	R	0h	保留
3	RESERVED	R	0h	保留
2	RESERVED	R	0h	保留
1	RESERVED	R	0h	保留
0	RESERVED	R	0h	保留

8.5.12 HB_ITRIP_DG 寄存器 (偏移 = 14h) [复位 = 0000h]

表 8-83 展示了 HB_ITRIP_DG。

返回到[汇总表](#)。

表 8-83. HB_ITRIP_DG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT6_ITRIP_DG	R/W	0h	配置半桥 6 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
9-8	OUT5_ITRIP_DG	R/W	0h	配置半桥 5 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
7-6	OUT4_ITRIP_DG	R/W	0h	配置半桥 4 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
5-4	OUT3_ITRIP_DG	R/W	0h	配置半桥 3 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
3-2	OUT2_ITRIP_DG	R/W	0h	配置半桥 2 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s
1-0	OUT1_ITRIP_DG	R/W	0h	配置半桥 1 的 ITRIP 抗尖峰脉冲时间。 00b = 2 μ s 01b = 5 μ s 10b = 10 μ s 11b = 20 μ s

8.5.13 HB_OUT_CNFG1 寄存器 (偏移 = 15h) [复位 = 0000h]

表 8-84 展示了 HB_OUT_CNFG1。

返回到[汇总表](#)。

表 8-84. HB_OUT_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD	R/W	0h	保留。
14	NSR_OUT6_DIS	R/W	0h	在半桥 6 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
13	NSR_OUT5_DIS	R/W	0h	在半桥 5 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
12	NSR_OUT4_DIS	R/W	0h	在半桥 4 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
11	NSR_OUT3_DIS	R/W	0h	在半桥 3 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
10	NSR_OUT2_DIS	R/W	0h	在半桥 2 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
9	NSR_OUT1_DIS	R/W	0h	在半桥 1 的 ITRIP 调节期间禁用非同步整流 (设置有源续流)。 无源续流 = 0b 有源续流 = 1b
8	IPROPI_SH_EN	R/W	0h	使能 IPROPI 采样保持电路。
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5-3	OUT6_CNFG	R/W	0h	半桥 6 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
2-0	OUT5_CNFG	R/W	0h	半桥 5 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制

8.5.14 HB_OUT_CNFG2 寄存器 (偏移 = 16h) [复位 = 0000h]

表 8-85 展示了 HB_OUT_CNFG2。

返回到[汇总表](#)。

表 8-85. HB_OUT_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13-11	OUT4_CNFG	R/W	0h	半桥 4 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
10-8	OUT3_CNFG	R/W	0h	半桥 3 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5-3	OUT2_CNFG	R/W	0h	半桥 2 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制
2-0	OUT1_CNFG	R/W	0h	半桥 1 的配置。使能或禁用半桥控制，并在 PWM 或 SPI 之间设置控制模式。 000b = 禁用 001b = 使能 (SPI 寄存器控制) 010b = PWM1 互补控制 011b = PWM1 LS 控制 100b = PWM1 HS 控制 101b = PWM2 互补控制 110b = PWM2 PWM LS 控制 111b = PWM2 HS 控制

8.5.15 HB_OCP_CNFG 寄存器 (偏移 = 17h) [复位 = 0000h]

表 8-86 展示了 HB_OCP_CNFG。

返回到[汇总表](#)。

表 8-86. HB_OCP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD	R/W	0h	保留。
14	RSVD	R/W	0h	保留。
13	RSVD	R/W	0h	保留。
12	RSVD	R/W	0h	保留。
11-10	OUT6_OCP_DG	R/W	0h	半桥 6 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
9-8	OUT5_OCP_DG	R/W	0h	半桥 5 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
7-6	OUT4_OCP_DG	R/W	0h	半桥 4 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
5-4	OUT3_OCP_DG	R/W	0h	半桥 3 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
3-2	OUT2_OCP_DG	R/W	0h	半桥 2 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
1-0	OUT1_OCP_DG	R/W	0h	半桥 1 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs

8.5.16 HB_OL_CNFG1 寄存器 (偏移 = 18h) [复位 = 0000h]

表 8-87 展示了 HB_OL_CNFG1。

返回到[汇总表](#)。

表 8-87. HB_OL_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13-12	HB_OLP_CNFG	R/W	0h	关断状态诊断配置。 00b = 禁用关断状态 01b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT Y, VREF 低电平 10b = 使能 OUT X 上拉, 使能 OUT Y 下拉, 选择 OUT X, VREF 高电平 11b = 使能 OUT X 下拉, 使能 OUT Y 上拉, 选择 OUT Y, VREF 低电平
11-8	HB_OLP_SEL	R/W	0h	半桥 5 的关断状态开路负载诊断使能。 0000b = 禁用 0001b = OUT1 和 OUT2 0010b = OUT1 和 OUT3 0011b = OUT1 和 OUT4 0100b = OUT1 和 OUT5 0101b = OUT1 和 OUT6 0110b = OUT2 和 OUT3 0111b = OUT2 和 OUT4 1000b = OUT2 和 OUT5 1001b = OUT2 和 OUT6 1010b = OUT3 和 OUT4 1011b = OUT3 和 OUT5 1100b = OUT3 和 OUT6 1101b = OUT4 和 OUT5 1110b = OUT4 和 OUT6 1111b = OUT5 和 OUT6
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT6_OLA_EN	R/W	0h	半桥 6 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
4	OUT5_OLA_EN	R/W	0h	半桥 5 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
3	OUT4_OLA_EN	R/W	0h	半桥 4 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
2	OUT3_OLA_EN	R/W	0h	半桥 3 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
1	OUT2_OLA_EN	R/W	0h	半桥 2 的有源开路负载诊断使能。 0b = 使能 1b = 禁用
0	OUT1_OLA_EN	R/W	0h	半桥 1 的有源开路负载诊断使能。 0b = 使能 1b = 禁用

8.5.17 HB_OL_CNFG2 寄存器 (偏移 = 19h) [复位 = 0000h]

表 8-88 展示了 HB_OL_CNFG2。

返回到[汇总表](#)。

表 8-88. HB_OL_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11	RSVD_11	R/W	0h	保留。
10	RSVD_10	R/W	0h	保留。
9	RSVD_9	R/W	0h	保留。
8	RSVD_8	R/W	0h	保留。
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT6_OLA_TH	R/W	0h	设置半桥 6 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
4	OUT5_OLA_TH	R/W	0h	设置半桥 5 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
3	OUT4_OLA_TH	R/W	0h	设置半桥 4 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
2	OUT3_OLA_TH	R/W	0h	设置半桥 3 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
1	OUT2_OLA_TH	R/W	0h	设置半桥 2 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期
0	OUT1_OLA_TH	R/W	0h	设置半桥 1 有源开路负载周期计数阈值。 0b = 32 个周期 1b = 128 个周期

8.5.18 HB_SR_CNFG 寄存器 (偏移 = 1Ah) [复位 = 0000h]

表 8-89 展示了 HB_SR_CNFG。

返回到[汇总表](#)。

表 8-89. HB_SR_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT6_SR	R/W	0h	配置半桥 6 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
9-8	OUT5_SR	R/W	0h	配置半桥 5 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
7-6	OUT4_SR	R/W	0h	配置半桥 4 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
5-4	OUT3_SR	R/W	0h	配置半桥 3 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
3-2	OUT2_SR	R/W	0h	配置半桥 2 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs
1-0	OUT1_SR	R/W	0h	配置半桥 1 的转换率。 00b = 1.6V/μs 01b = 10V/μs 10b = 20V/μs

8.5.19 HB_ITRIP_CNFG 寄存器 (偏移 = 1Bh) [复位 = 0000h]

表 8-90 展示了 HB_ITRIP_CNFG。

返回到[汇总表](#)。

表 8-90. HB_ITRIP_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	OUT6_ITRIP_EN	R/W	0h	使能半桥 6 的 ITRIP 调节。
14	OUT5_ITRIP_EN	R/W	0h	使能半桥 5 的 ITRIP 调节。
13	OUT4_ITRIP_EN	R/W	0h	使能半桥 4 的 ITRIP 调节。
12	OUT3_ITRIP_EN	R/W	0h	使能半桥 3 的 ITRIP 调节。
11	OUT2_ITRIP_EN	R/W	0h	使能半桥 2 的 ITRIP 调节。
10	OUT1_ITRIP_EN	R/W	0h	使能半桥 1 的 ITRIP 调节。
9-8	OUT6_ITRIP_LVL	R/W	0h	配置半桥 6 的 ITRIP 电流阈值。 00b = 2.25A 01b = 5.5A 10b = 6.25A 11b = 保留。
7-6	OUT5_ITRIP_LVL	R/W	0h	配置半桥 5 的 ITRIP 电流阈值。 00b = 2.75A 01b = 6.5A 10b = 7.5A 11b = 保留。
5-4	OUT4_ITRIP_LVL	R/W	0h	配置半桥 4 的 ITRIP 电流阈值。 00b = 1.25A 01b = 2.75A 10b = 3.5A 11b = 保留。
3-2	OUT3_ITRIP_LVL	R/W	0h	配置半桥 3 的 ITRIP 电流阈值。 00b = 1.25A 01b = 2.5A 10b = 3.5A 11b = 保留。
1	OUT2_ITRIP_LVL	R/W	0h	配置半桥 2 的 ITRIP 电流阈值。 0b = 0.7A 1b = 0.875A
0	OUT1_ITRIP_LVL	R/W	0h	配置半桥 1 的 ITRIP 电流阈值。 0b = 0.7A 1b = 0.875A

8.5.20 HB_ITRIP_FREQ 寄存器 (偏移 = 1Ch) [复位 = 0000h]

表 8-91 展示了 HB_ITRIP_FREQ。

返回到[汇总表](#)。

表 8-91. HB_ITRIP_FREQ 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT6_ITRIP_FREQ	R/W	0h	配置半桥 6 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
9-8	OUT5_ITRIP_FREQ	R/W	0h	配置半桥 5 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
7-6	OUT4_ITRIP_FREQ	R/W	0h	配置半桥 4 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
5-4	OUT3_ITRIP_FREQ	R/W	0h	配置半桥 3 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
3-2	OUT2_ITRIP_FREQ	R/W	0h	配置半桥 2 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz
1-0	OUT1_ITRIP_FREQ	R/W	0h	配置半桥 1 的 ITRIP 调节频率。 00b = 20kHz 01b = 10kHz 10b = 5kHz 11b = 2.5kHz

8.5.21 HS_HEAT_OUT_CNFG 寄存器 (偏移 = 1Dh) [复位 = 0000h]

表 8-92 展示了 HS_HEAT_OUT_CNFG。

返回到[汇总表](#)。

表 8-92. HS_HEAT_OUT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15-14	HEAT_OUT_CNFG	R/W	0h	加热器驱动器的配置。使能或禁用加热器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = 保留
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	OUT12_CNFG	R/W	0h	高侧驱动器 12 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
9-8	OUT11_CNFG	R/W	0h	高侧驱动器 11 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
7-6	OUT10_CNFG	R/W	0h	高侧驱动器 10 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
5-4	OUT9_CNFG	R/W	0h	高侧驱动器 9 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
3-2	OUT8_CNFG	R/W	0h	高侧驱动器 8 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器
1-0	OUT7_CNFG	R/W	0h	高侧驱动器 7 的配置。使能或禁用高侧驱动器控制，并在 PWM 或 SPI 之间设置控制模式。 00b = 禁用 01b = 使能 SPI 控制 10b = PWM 引脚控制 11b = PWM 发生器

8.5.22 HS_OC_CNFG 寄存器 (偏移 = 1Eh) [复位 = 1000h]

表 8-93 展示了 HS_OC_CNFG。

返回到[汇总表](#)。

表 8-93. HS_OC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	RSVD_13	R/W	0h	保留。
12	OUT11_EC_MODE	R/W	1h	该位设置高侧 OUT11 以通过 OUT11_CNFG 位进行独立控制或用于 EC 模式。默认配置适用于 EC 模式。 OUT11_CNFG 模式 = 0b EC 模式 = 1b
11	RSVD_12	R/W	0h	保留。
10	RSVD_11	R/W	0h	保留。
9	RSVD_10	R/W	0h	保留。
8	RSVD_9	R/W	0h	保留。
7	RSVD_8	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT12_OC_TH	R/W	0h	为高侧驱动器 12 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
4	OUT11_OC_TH	R/W	0h	为高侧驱动器 11 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
3	OUT10_OC_TH	R/W	0h	为高侧驱动器 10 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
2	OUT9_OC_TH	R/W	0h	为高侧驱动器 9 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
1	OUT8_OC_TH	R/W	0h	为高侧驱动器 8 配置高或低过流阈值。 0b = 低电流阈值 1b = 高电流阈值
0	OUT7_RDSON_MODE	R/W	0h	为高侧驱动器 7 配置高 RDSON 模式或低 RDSON 模式 (适用于灯泡/灯负载)。 0b = 高 RDSON 模式 (LED 驱动器模式) 1b = 低 RDSON 模式 (灯泡/灯驱动器模式)

8.5.23 HS_OL_CNFG 寄存器 (偏移 = 1Fh) [复位 = 0000h]

表 8-94 展示了 HS_OL_CNFG。

返回到[汇总表](#)。

表 8-94. HS_OL_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RSVD_15	R/W	0h	保留。
14	RSVD_14	R/W	0h	保留。
13	OUT12_OLA_TH	R/W	0h	配置高侧驱动器 12 开路负载阈值。 0b = 低阈值 1b = 高阈值
12	OUT11_OLA_TH	R/W	0h	配置高侧驱动器 11 开路负载阈值。 0b = 低阈值 1b = 高阈值
11	OUT10_OLA_TH	R/W	0h	配置高侧驱动器 10 开路负载阈值。 0b = 低阈值 1b = 高阈值
10	OUT9_OLA_TH	R/W	0h	配置高侧驱动器 9 开路负载阈值。 0b = 低阈值 1b = 高阈值
9	OUT8_OLA_TH	R/W	0h	配置高侧驱动器 8 开路负载阈值。 0b = 低阈值 1b = 高阈值
8	OUT7_OLA_TH	R/W	0h	配置高侧驱动器 7 开路负载阈值。 0b = 低阈值 1b = 高阈值
7	RSVD_7	R/W	0h	保留。
6	RSVD_6	R/W	0h	保留。
5	OUT12_OLA_EN	R/W	0h	为高侧驱动器 12 使能开路负载检测电路。
4	OUT11_OLA_EN	R/W	0h	为高侧驱动器 11 使能开路负载检测电路。
3	OUT10_OLA_EN	R/W	0h	为高侧驱动器 10 使能开路负载检测电路。
2	OUT9_OLA_EN	R/W	0h	为高侧驱动器 9 使能开路负载检测电路。
1	OUT8_OLA_EN	R/W	0h	为高侧驱动器 8 使能开路负载检测电路。
0	OUT7_OLA_EN	R/W	0h	为高侧驱动器 7 使能开路负载检测电路。

8.5.24 HS_REG_CNFG1 寄存器 (偏移 = 20h) [复位 = 0000h]

表 8-95 展示了 HS_REG_CNFG1。

返回到[汇总表](#)。

表 8-95. HS_REG_CNFG1 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	OUT7_OCP_DIS	R/W	0h	在低 RDSON 模式下禁用 OUT7 上 2.5A 的第二电流限制。 0b = OUT7 OCP 使能 1b = OUT7 OCP 禁用
9-8	ITRIP_TO_SEL	R/W	0h	选择 OUT7 ITRIP 调节的超时限制。 00b = 100ms 01b = 200ms 10b = 400ms 11b = 800ms
7-6	OUT7_ITRIP_CNFG	R/W	0h	配置 OUT7 ITRIP 行为、故障清除和锁存。 00b = 仅进行 ITRIP 故障报告 01b = ITRIP 调节，带超时和驱动器禁用 10b = 始终进行 ITRIP 调节 11b = ITRIP 调节，带超时和调节禁用
5-4	OUT7_ITRIP_BLK	R/W	0h	配置 OUT7 ITRIP 消隐时间。 00b = 保留。 01b = 0μs 10b = 20μs 11b = 40μs
3-2	OUT7_ITRIP_FREQ	R/W	0h	配置 OUT7 ITRIP 调节频率。 00b = 1.7kHz 01b = 2.2kHz 10b = 3kHz 11b = 4.4kHz
1-0	OUT7_ITRIP_DG	R/W	0h	配置 OUT7 ITRIP 抗尖峰脉冲时间。 00b = 48μs 01b = 40μs 10b = 32μs 11b = 24μs

8.5.25 HS_REG_CNFG2 寄存器 (偏移 = 21h) [复位 = 0000h]

表 8-96 展示了 HS_REG_CNFG2。

返回到[汇总表](#)。

表 8-96. HS_REG_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	OUT12_CCM_TO	R/W	0h	配置高侧输出 12 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 1ms = 1b
12	OUT11_CCM_TO	R/W	0h	配置高侧输出 11 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 10ms = 1b
11	OUT10_CCM_TO	R/W	0h	配置高侧输出 10 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 10ms = 1b
10	OUT9_CCM_TO	R/W	0h	配置高侧输出 9 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 10ms = 1b
9	OUT8_CCM_TO	R/W	0h	配置高侧输出 8 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 10ms = 1b
8	OUT7_CCM_TO	R/W	0h	配置高侧输出 7 的恒流模式时序和电流限制选项。 100mA 持续 20ms = 0b 200mA 持续 10ms = 1b
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	OUT12_CCM_EN	R/W	0h	为高侧驱动器 12 使能恒流模式电路。
4	OUT11_CCM_EN	R/W	0h	为高侧驱动器 11 使能恒流模式电路。
3	OUT10_CCM_EN	R/W	0h	为高侧驱动器 10 使能恒流模式电路。
2	OUT9_CCM_EN	R/W	0h	为高侧驱动器 9 使能恒流模式电路。
1	OUT8_CCM_EN	R/W	0h	为高侧驱动器 8 使能恒流模式电路。
0	OUT7_CCM_EN	R/W	0h	为高侧驱动器 7 使能恒流模式电路。

8.5.26 HS_PWM_FREQ_CNFG 寄存器 (偏移 = 22h) [复位 = 0000h]

表 8-97 展示了 HS_PWM_FREQ_CNFG。

返回到[汇总表](#)。

表 8-97. HS_PWM_FREQ_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	PWM_OUT12_FREQ	R/W	0h	为高侧驱动器 12 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
9-8	PWM_OUT11_FREQ	R/W	0h	为高侧驱动器 11 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
7-6	PWM_OUT10_FREQ	R/W	0h	为高侧驱动器 10 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
5-4	PWM_OUT9_FREQ	R/W	0h	为高侧驱动器 9 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
3-2	PWM_OUT8_FREQ	R/W	0h	为高侧驱动器 8 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留
1-0	PWM_OUT7_FREQ	R/W	0h	为高侧驱动器 7 配置专用 PWM 发生器的频率输出。 00b = 108Hz 01b = 217Hz 10b = 289Hz 11b = 保留

8.5.27 HEAT_CNFG 寄存器 (偏移 = 23h) [复位 = 0A3Ch]

表 8-98 展示了 HEAT_CNFG。

返回到[汇总表](#)。

表 8-98. HEAT_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-8	HEAT_VDS_LVL	R/W	Ah	加热器 MOSFET VDS 监控保护阈值。 0000b = 0.06V 00001b = 0.08V 0010b = 0.10V 0011b = 0.12V 0100b = 0.14V 0101b = 0.16V 0110b = 0.18V 0111b = 0.2V 1000b = 0.24V 1001b = 0.28V 1010b = 0.32V 1011b = 0.36V 1100b = 0.4V 1101b = 0.44V 1110b = 0.56V 1111b = 1V
7-6	HEAT_VDS_MODE	R/W	0h	加热器 MOSFET VDS 过流监控故障模式。 00b = 锁存故障。 01b = 逐周期。 10b = 仅警告报告。 11b = 禁用。
5-4	HEAT_VDS_BLK	R/W	3h	加热器 MOSFET VDS 监控消隐时间。 00b = 4μs 01b = 8μs 10b = 16μs 11b = 32μs
3-2	HEAT_VDS_DG	R/W	3h	加热器 MOSFET VDS 过流监控抗尖峰脉冲时间。 00b = 1μs 01b = 2μs 10b = 4μs 11b = 8μs
1	HEAT_OLP_EN	R/W	0h	使能加热器离线开路负载检测电路。
0	RESERVED	R/W	0h	保留

8.5.28 EC_CNFG 寄存器 (偏移 = 24h) [复位 = 0000h]

表 8-99 展示了 EC_CNFG。

返回到[汇总表](#)。

表 8-99. EC_CNFG 寄存器字段说明

位	字段	类型	复位	说明
15	ECDRV_OL_EN	R/W	0h	使能 ECFB 上的开路负载检测电路。
14	ECFB_UV_TH	R/W	0h	设置 ECFB 欠压 (接地短路) 阈值。 0b = 100mV 1b = 200mV
13	RSVD_13	R/W	0h	保留。
12	RSVD_12	R/W	0h	保留。
11-10	ECFB_UV_DG	R/W	0h	配置欠压故障抗尖峰脉冲时间。 00b = 20μs 01b = 50μs 10b = 100μs 11b = 200μs
9-8	ECFB_OV_DG	R/W	0h	配置过压故障抗尖峰脉冲时间。 00b = 20μs 01b = 50μs 10b = 100μs 11b = 200μs
7-6	ECFB_UV_MODE	R/W	0h	配置 EC 驱动器的 ECFB UV 故障响应。 0b = 无操作 01b = 报告 ECFB 电压 < ECFB_UV_TH 10b = 报告 ECFB 电压 < ECFB_UV_TH 并禁用 EC 驱动器。
5-4	ECFB_OV_MODE	R/W	0h	配置 EC 驱动器的 ECFB OV 故障响应。 0b = 无操作 01b = 报告 ECFB 电压 < ECFB_OV_TH 10b = 报告 ECFB 电压 < ECFB_OV_TH 并禁用 EC 驱动器。
3	EC_FLT_MODE	R/W	0h	配置 EC 驱动器的过流故障响应。 0b = Hi-Z EC 驱动器 1b = 使用 OUT7 ITRIP 设置重试
2	ECFB_LS_PWM	R/W	0h	使能 EC 负载的 LS PWM 放电。 0b = 无 PWM 放电 (快速放电) 1b = 使能 PWM 放电
1	EC_OLEN	R/W	0h	使能开路负载检测电路 ECFB。
0	ECFB_MAX	R/W	0h	配置 EC 的最大目标电压。 0b = 1.2V 1b = 1.5V

8.5.29 HS_OCP_DG 寄存器 (偏移 = 25h) [复位 = 0000h]

表 8-100 展示了 HS_OCP_DG。

返回到[汇总表](#)。

表 8-100. HS_OCP_DG 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11-10	OUT12_OCP_DG	R/W	0h	高侧驱动器 12 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
9-8	OUT11_OCP_DG	R/W	0h	高侧驱动器 11 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
7-6	OUT10_OCP_DG	R/W	0h	高侧驱动器 10 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
5-4	OUT9_OCP_DG	R/W	0h	高侧驱动器 9 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
3-2	OUT8_OCP_DG	R/W	0h	高侧驱动器 8 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs
1-0	OUT7_OCP_DG	R/W	0h	高侧驱动器 7 的过流抗尖峰脉冲时间。 00b = 6μs 01b = 10μs 10b = 20μs 11b = 60μs

8.5.30 SPARE_CNFG2 寄存器 (偏移 = 26h) [复位 = 0000h]

表 8-101 展示了 SPARE_CNFG2。

返回到[汇总表](#)。

表 8-101. SPARE_CNFG2 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	RESERVED	R/W	0h	保留
3	RESERVED	R/W	0h	保留
2	RESERVED	R/W	0h	保留
1	RESERVED	R/W	0h	保留
0	RESERVED	R/W	0h	保留

8.5.31 SPARE_CNFG3 寄存器 (偏移 = 27h) [复位 = 0000h]

表 8-102 展示了 SPARE_CNFG3。

返回到[汇总表](#)。

表 8-102. SPARE_CNFG3 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	RESERVED	R/W	0h	保留
3	RESERVED	R/W	0h	保留
2	RESERVED	R/W	0h	保留
1	RESERVED	R/W	0h	保留
0	RESERVED	R/W	0h	保留

8.5.32 SPARE_CNFG4 寄存器 (偏移 = 28h) [复位 = 0000h]

表 8-103 展示了 SPARE_CNFG4。

返回到[汇总表](#)。

表 8-103. SPARE_CNFG4 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9	RESERVED	R/W	0h	保留
8	RESERVED	R/W	0h	保留
7	RESERVED	R/W	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	RESERVED	R/W	0h	保留
3	RESERVED	R/W	0h	保留
2	RESERVED	R/W	0h	保留
1	RESERVED	R/W	0h	保留
0	RESERVED	R/W	0h	保留

8.6 DRV8001-Q1_CTRL 寄存器

表 8-104 列出了 DRV8001-Q1_CTRL 寄存器的存储器映射寄存器。表 8-104 中未列出的所有寄存器偏移地址都被视为保留的位置，并且不得修改寄存器内容。

表 8-104. DRV8001-Q1_CTRL 寄存器

偏移	首字母缩写词	寄存器名称	部分
29h	IC_CTRL		节 8.6.1
2Ah	HB_CTRL		节 8.6.2
2Bh	HS_EC_HEAT_CTRL		节 8.6.3
2Ch	OUT7_PWM_DC		节 8.6.4
2Dh	OUT8_PWM_DC		节 8.6.5
2Eh	OUT9_PWM_DC		节 8.6.6
2Fh	OUT10_PWM_DC		节 8.6.7
30h	OUT11_PWM_DC		节 8.6.8
31h	OUT12_PWM_DC		节 8.6.9

复杂的位访问类型经过编码可适应小型表单元。表 8-105 展示了适用于此部分中访问类型的代码。

表 8-105. DRV8001-Q1_CTRL 访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
写入类型		
W	W	写入
复位或默认值		
-n		复位后的值或默认值

8.6.1 IC_CTRL 寄存器 (偏移 = 29h) [复位 = 006Ch]

IC_CTRL 如表 8-106 所示。

返回到[汇总表](#)。

表 8-106. IC_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	IPROPI_MODE	R/W	0h	在输入模式和输出模式之间选择 IPROPI/PWM2 引脚模式。 0b = 输出 (IPROPI 模式) 1b = 输入 (PWM 模式)
12-8	IPROPI_SEL	R/W	0h	控制电流、电压和温度检测输出之间的 IPROPI MUX 输出。 00000b = 无输出 00001b = OUT1 电流检测输出 00010b = OUT2 电流检测输出 00011b = OUT3 电流检测输出 00100b = OUT4 电流检测输出 00101b = OUT5 电流检测输出 00110b = OUT6 电流检测输出 00111b = OUT7 电流检测输出 01000b = OUT8 电流检测输出 01001b = OUT9 电流检测输出 01010b = OUT10 电流检测输出 01011b = OUT11 电流检测输出 01100b = OUT12 电流检测输出 01101b - 01111b = 保留。 10000b = PVDD 电压检测输出 10001b = 热仪表组 1 输出 10010b = 热仪表组 2 输出 10011b = 热仪表组 3 输出 10100b = 热仪表组 4 输出
7-5	CTRL_LOCK	R/W	3h	锁定和解锁控制寄存器。未列出的位设置无效。 011b = 解锁所有控制寄存器。 110b = 通过忽略除 IC_CTRL 寄存器之外的后续写入来锁定控制寄存器。
4-2	CNFG_LOCK	R/W	3h	锁定和解锁配置寄存器。未列出的位设置无效。 011b = 解锁所有配置寄存器。 110b = 通过忽略除 IC_CTRL 寄存器之外的后续写入来锁定配置寄存器。
1	WD_RST	R/W	0h	看门狗计时器重启。上电后默认为 0b。将该位反转以重启看门狗计时器。写入后，该位反映新的取反值。
0	CLR_FLT	R/W	0h	清除锁存故障状态信息。 0b = 默认状态。 1b = 清除锁存故障位，完成后复位为 0b。还会清除 SPI 故障和看门狗故障状态。

8.6.2 HB_CTRL 寄存器 (偏移 = 2Ah) [复位 = 0000h]

表 8-107 展示了 HB_CTRL。

返回到[汇总表](#)。

表 8-107. HB_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R	0h	保留
14	RESERVED	R	0h	保留
13	RESERVED	R	0h	保留
12	RESERVED	R	0h	保留
11-10	OUT6_CTRL	R/W	0h	集成半桥输出 6 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
9-8	OUT5_CTRL	R/W	0h	集成半桥输出 5 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
7-6	OUT4_CTRL	R/W	0h	集成半桥输出 4 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
5-4	OUT3_CTRL	R/W	0h	集成半桥输出 3 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
3-2	OUT2_CTRL	R/W	0h	集成半桥输出 2 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD
1-0	OUT1_CTRL	R/W	0h	集成半桥输出 1 控制。 00b = 关闭 01b = HS 开启 10b = LS 开启 11b = RSVD

8.6.3 HS_EC_HEAT_CTRL 寄存器 (偏移 = 2Bh) [复位 = 0000h]

表 8-108 展示了 HS_EC_HEAT_CTRL。

返回到[汇总表](#)。

表 8-108. HS_EC_HEAT_CTRL 寄存器字段说明

位	字段	类型	复位	说明
15	ECFB_LS_EN	R/W	0h	当 EC 调节激活时，通过 ECFB 上的 LS MOSFET 使能 EC 放电。
14	EC_ON	R/W	0h	使能 EC 输出。
13-8	EC_V_TAR	R/W	0h	用于控制 ECFB 上的目标电压的 6 位分辨率。0V 至 ECFB 最大值 (1.2 或 1.5V)。
7	HEAT_EN	R/W	0h	使能加热器输出。
6	RSVD_6	R/W	0h	保留。
5	OUT12_EN	R/W	0h	使能高侧驱动器 12。
4	OUT11_EN	R/W	0h	使能高侧驱动器 11。
3	OUT10_EN	R/W	0h	使能高侧驱动器 10。
2	OUT9_EN	R/W	0h	使能高侧驱动器 9。
1	OUT8_EN	R/W	0h	使能高侧驱动器 8。
0	OUT7_EN	R/W	0h	使能高侧驱动器 7。

8.6.4 OUT7_PWM_DC 寄存器 (偏移 = 2Ch) [复位 = 0000h]

表 8-109 展示了 OUT7_PWM_DC。

返回到[汇总表](#)。

表 8-109. OUT7_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT7_DC	R/W	0h	高侧驱动器 7 专用 PWM 发生器占空比的 10 位分辨率控制。

8.6.5 OUT8_PWM_DC 寄存器 (偏移 = 2Dh) [复位 = 0000h]

表 8-110 展示了 OUT8_PWM_DC。

返回到[汇总表](#)。

表 8-110. OUT8_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT8_DC	R/W	0h	高侧驱动器 8 专用 PWM 发生器占空比的 10 位分辨率控制。

8.6.6 OUT9_PWM_DC 寄存器 (偏移 = 2Eh) [复位 = 0000h]

表 8-111 展示了 OUT9_PWM_DC。

返回到[汇总表](#)。

表 8-111. OUT9_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT9_DC	R/W	0h	高侧驱动器 9 专用 PWM 发生器占空比的 10 位分辨率控制。

8.6.7 OUT10_PWM_DC 寄存器 (偏移 = 2Fh) [复位 = 0000h]

表 8-112 展示了 OUT10_PWM_DC。

返回到[汇总表](#)。

表 8-112. OUT10_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT10_DC	R/W	0h	高侧驱动器 10 专用 PWM 发生器占空比的 10 位分辨率控制。

8.6.8 OUT11_PWM_DC 寄存器 (偏移 = 30h) [复位 = 0000h]

表 8-113 展示了 OUT11_PWM_DC。

返回到[汇总表](#)。

表 8-113. OUT11_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT11_DC	R/W	0h	高侧驱动器 11 专用 PWM 发生器占空比的 10 位分辨率控制。

8.6.9 OUT12_PWM_DC 寄存器 (偏移 = 31h) [复位 = 0000h]

表 8-114 展示了 OUT12_PWM_DC。

返回到[汇总表](#)。

表 8-114. OUT12_PWM_DC 寄存器字段说明

位	字段	类型	复位	说明
15	RESERVED	R/W	0h	保留
14	RESERVED	R/W	0h	保留
13	RESERVED	R/W	0h	保留
12	RESERVED	R/W	0h	保留
11	RESERVED	R/W	0h	保留
10	RESERVED	R/W	0h	保留
9-0	OUT12_DC	R/W	0h	高侧驱动器 12 专用 PWM 发生器占空比的 10 位分辨率控制。

9 应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

9.1 应用信息

DRV800x-Q1 是一款高度可配置的多通道集成 H 桥半桥 MOSFET 栅极驱动器，可用于驱动各种不同的输出负载。以下设计示例将重点说明如何针对不同的应用用例来使用和配置该器件。

9.2 典型应用

DRV8001-Q1 的典型应用是控制典型汽车门中的多个负载。其中包括多个集成半桥和高侧驱动器、一个电致变色后视镜驱动器和用于加热元件的外部高侧 MOSFET 驱动器。下面的 [DRV8001-Q1 典型应用](#) 中显示了一个概要原理图示例。

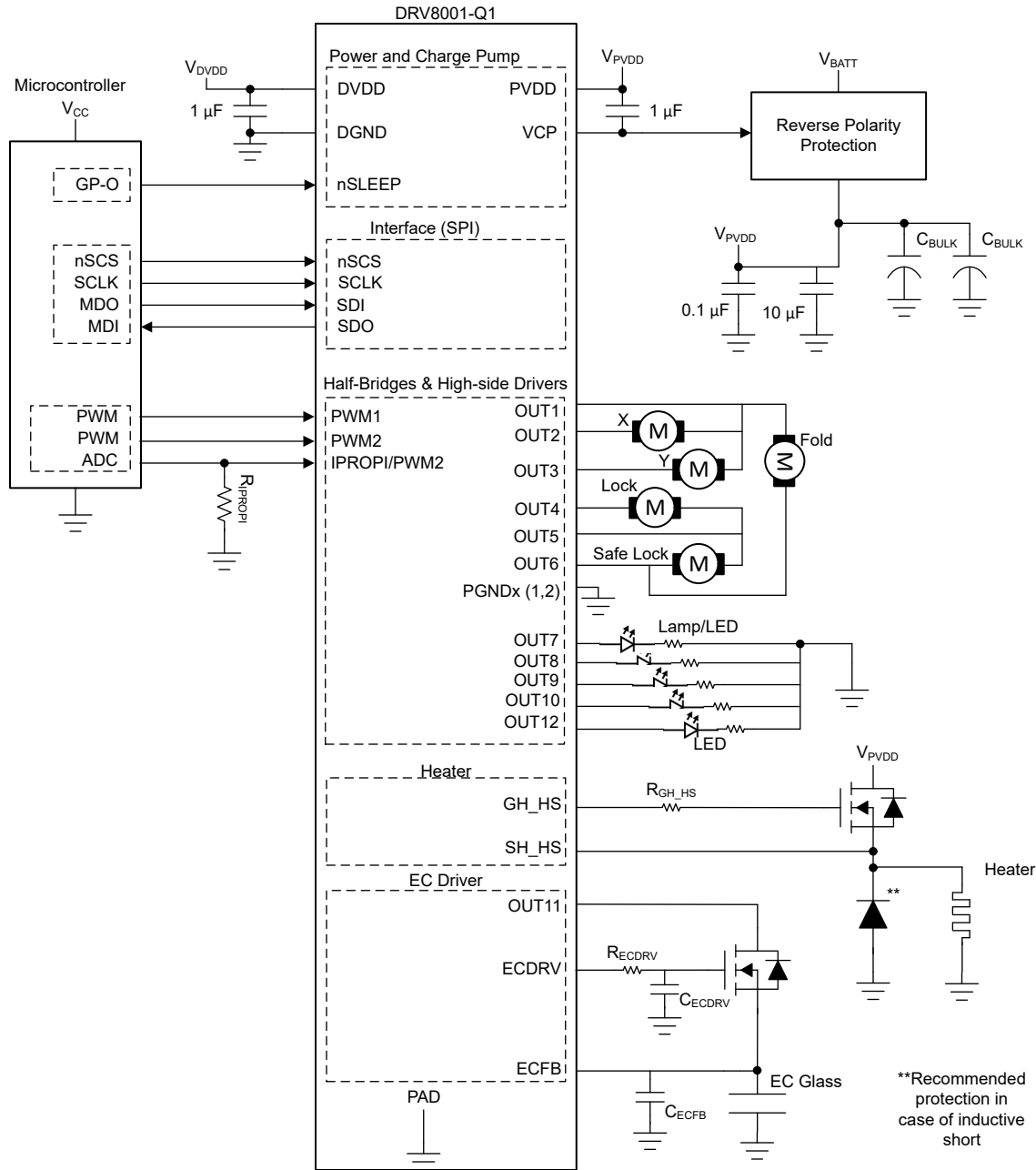


图 9-1. DRV8001-Q1 典型应用

9.2.1 设计要求

下表列出了用于系统设计的一组示例输入参数。

表 9-1. 设计参数

参数	值
PVDD 电源电压范围	9 至 18V
PVDD 标称电源电压	13.5V
DVDD 逻辑电源电压范围	3.3V
I _{PROPI} 电阻	1k Ω
PWM 频率	20kHz

9.3 初始化设置

9.4 电源相关建议

9.4.1 确定大容量电容器的大小

配备合适的局部大容量电容是电机驱动系统设计中的一项重要因素。使用更多的大容量电容通常是有益的，但缺点在于这会增加成本和物理尺寸。所需的局部电容量取决于多种因素，包括：

- 电机系统所需的最高电流
- 电源的类型、电容和拉电流的能力
- 电源和电机系统之间的寄生电感量
- 可接受的电源电压纹波
- 电机类型（有刷直流、无刷直流、步进电机）
- 电机启动和制动方法

电源和电机驱动系统之间的电感会限制电源的电流速率。如果局部大容量电容太小，系统会响应电机电压变化带来的过大的电流需求或转储。当使用足够大的大容量电容时，电机电压保持稳定，并且可以快速提供大电流。

数据表给出了建议的最小值，但需要进行系统级测试来确定大小适中的大容量电容器。

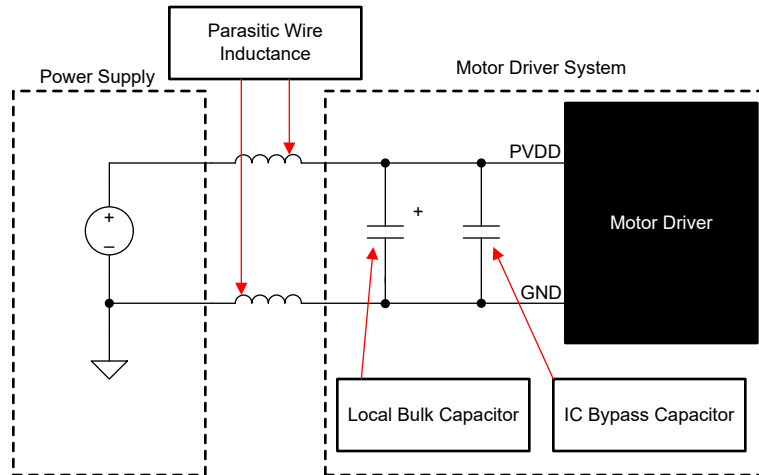


图 9-2. 电机驱动器电源寄生效应示例

9.5 布局

9.5.1 布局指南

使用低 ESR 陶瓷旁路电容器 C_{PVDD1} 将 PVDD 引脚旁路至 GND 引脚。将该电容器放置在尽可能靠近 PVDD 引脚的位置，并通过较宽的引线或通过接地平面连接到 GND 引脚。此外，使用额定电压为 PVDD 的大容量电容器 C_{PVDD2} 旁路 PVDD 引脚。该元件可以是电解电容器。其容值必须至少为 $10\mu\text{F}$ 。如果该电容与外部功率 MOSFET 的大容量电容共享，也是可接受的。

需要额外的大容量电容来旁路掉 H 桥驱动器外部功率 MOSFET 上的大电流路径。放置此大容量电容时应做到尽可能缩短通过外部 MOSFET 的大电流路径的长度。连接金属走线尽可能宽，并具有许多连接 PCB 层的过孔。这些做法可更大限度地减少电感并允许大容量电容器提供大电流。

对于 H 桥驱动器外部 MOSFET，请使用具有适当额定电压的低 ESR 陶瓷旁路电容器将漏极引脚旁路至 GND 平面。将该电容器放置在尽可能靠近 MOSFET 漏极和源极引脚的位置，并通过粗走线或通过平面连接与 GND 平面相连。将串联栅极电阻器尽可能靠近 MOSFET 栅极引脚放置。

使用 C_{DVDD} 将 DVDD 引脚旁路至 DGND 引脚。将此电容器尽可能靠近引脚放置，并尽量缩短从电容器到 DGND 引脚的路径。如果这些电源上已经存在靠近器件的本地旁路电容器以更大限度地减少噪声，则无需为 DVDD 使用这些额外元件。

对于 EC 驱动器，将 C_{ECDRV} 和 C_{ECFB} 旁路电容器尽可能靠近各自的引脚放置，并连接到 GND。

尽可能地缩短高侧和低侧栅极驱动器的回路长度。高侧环路是从器件的 GHx 引脚到高侧功率 MOSFET 栅极，然后沿着高侧 MOSFET 源极返回到 SHx 引脚。低侧环路是从器件的 GLx 引脚到低侧功率 MOSFET 栅极，然后沿着低侧 MOSFET 源极返回到 SL 引脚。

9.5.2 布局示例

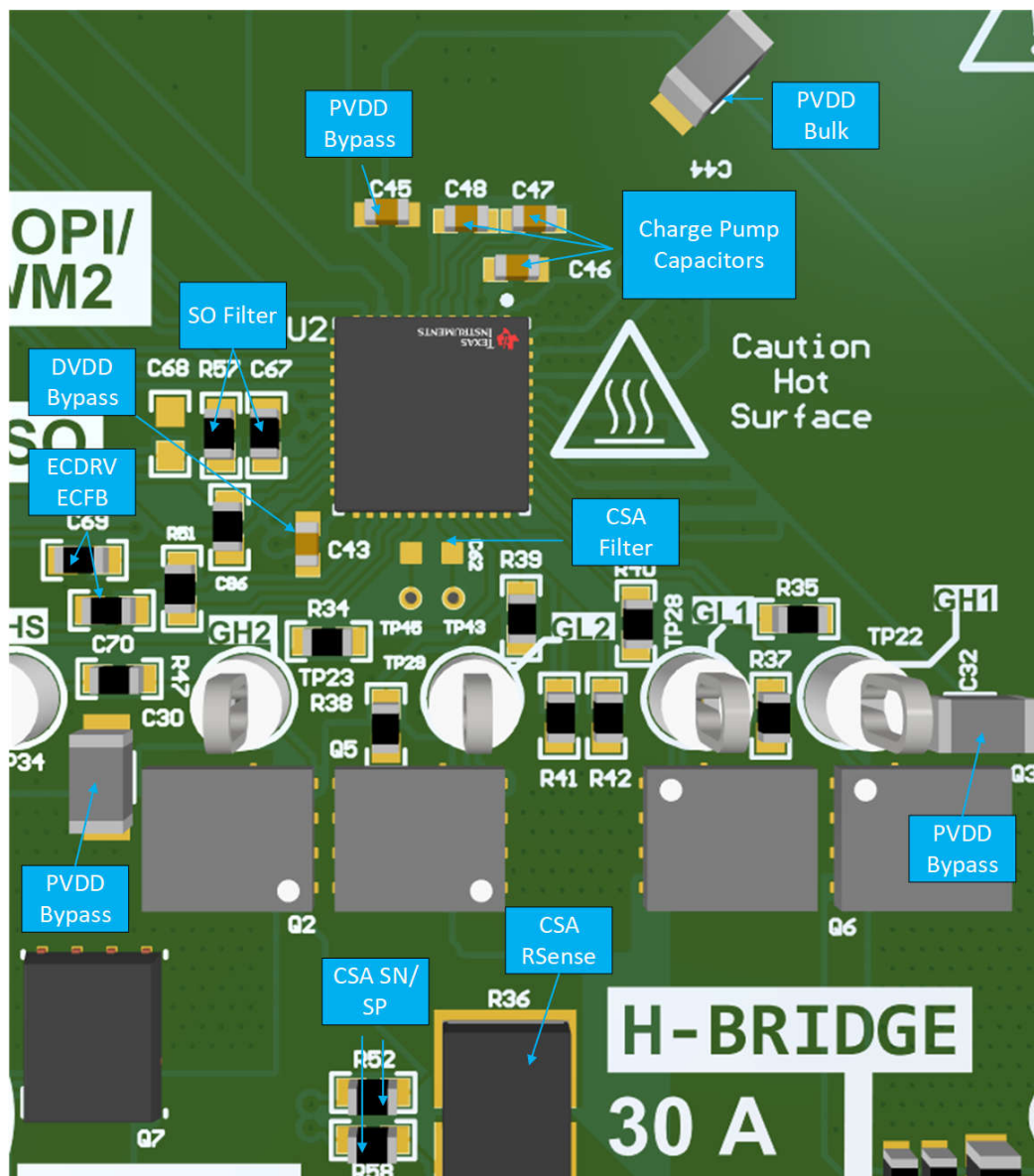


图 9-3. DRV8001-Q1 元件放置和布局

上面的布局屏幕截图显示了器件的元件以及相对于器件的布局。此布局屏幕截图来自器件评估模块。请注意，所有电源去耦电容器（尤其是较小值的电容器）和电荷泵电容器都尽可能靠近引脚放置，并放置在器件的同一层。评估模块布局设计尽可能遵循了上一节中概述的所有通用指南。

10 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发设计的工具和软件。

10.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击 [通知](#) 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

10.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

10.3 商标

TI E2E™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

10.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

10.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

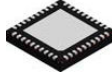
11 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

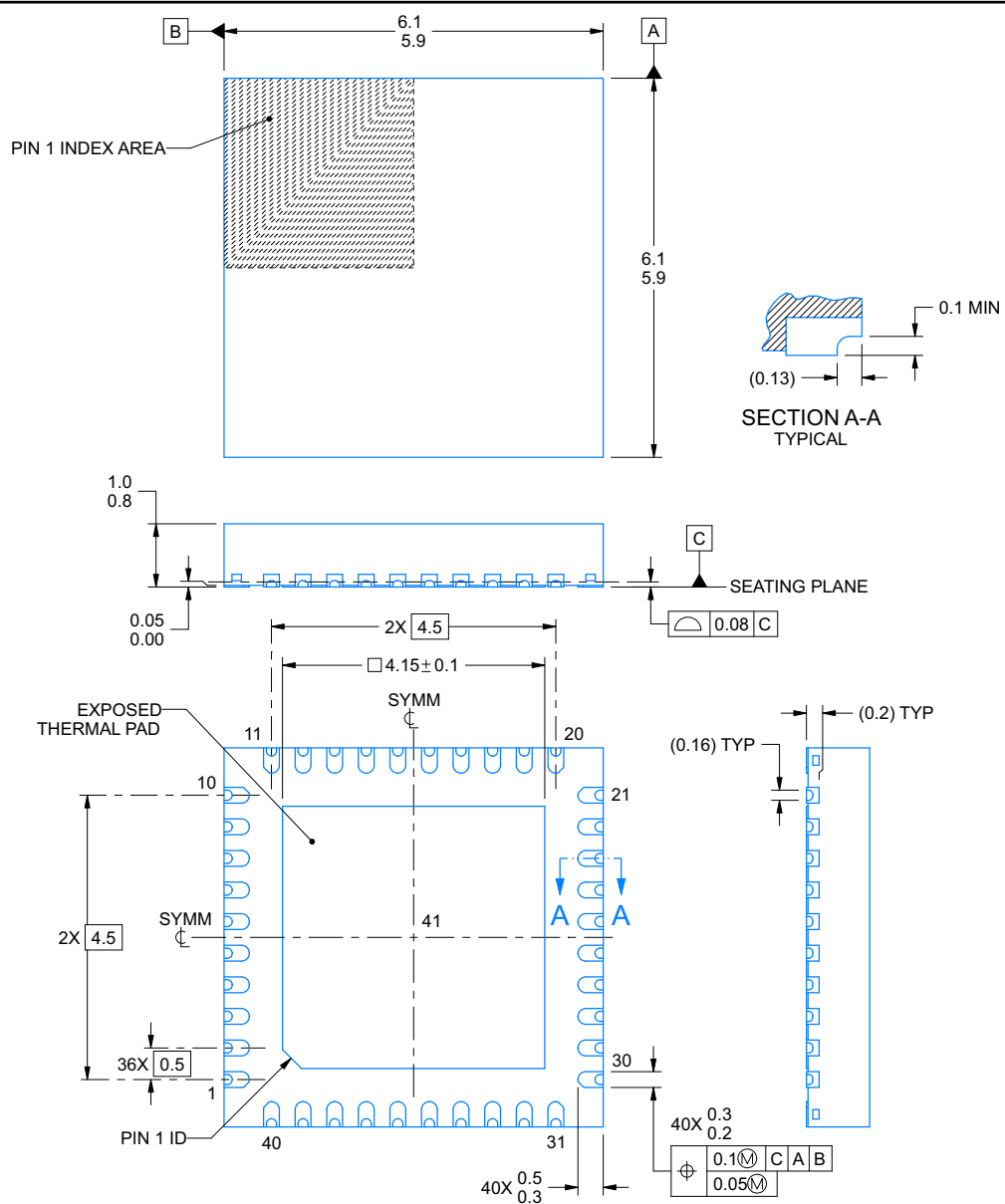
日期	修订版本	注释
March 2025	*	初始发行版。

12 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**RHA0040M****PACKAGE OUTLINE****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



4226110/A 07/2020

NOTES:

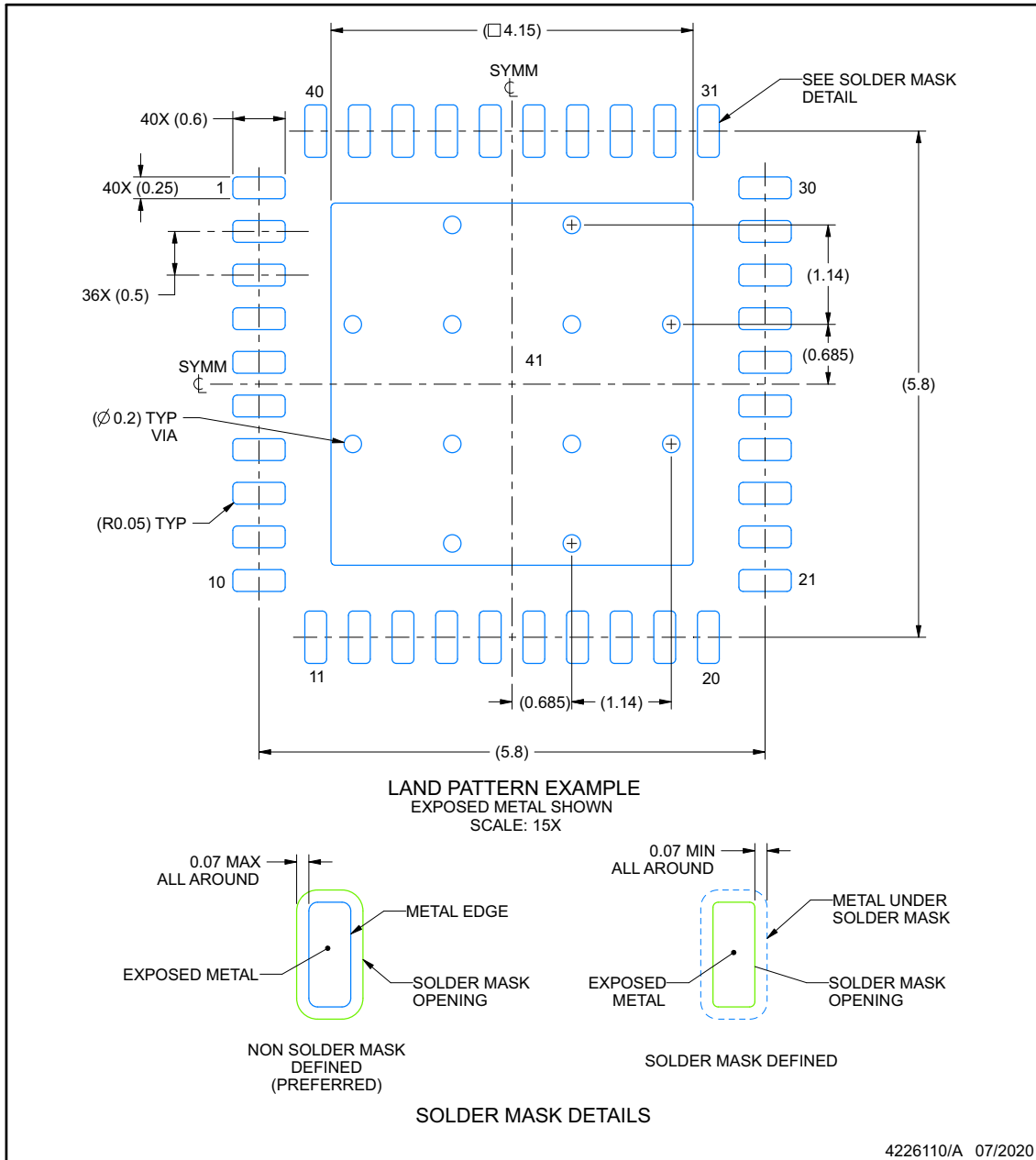
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RHA0040M

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD

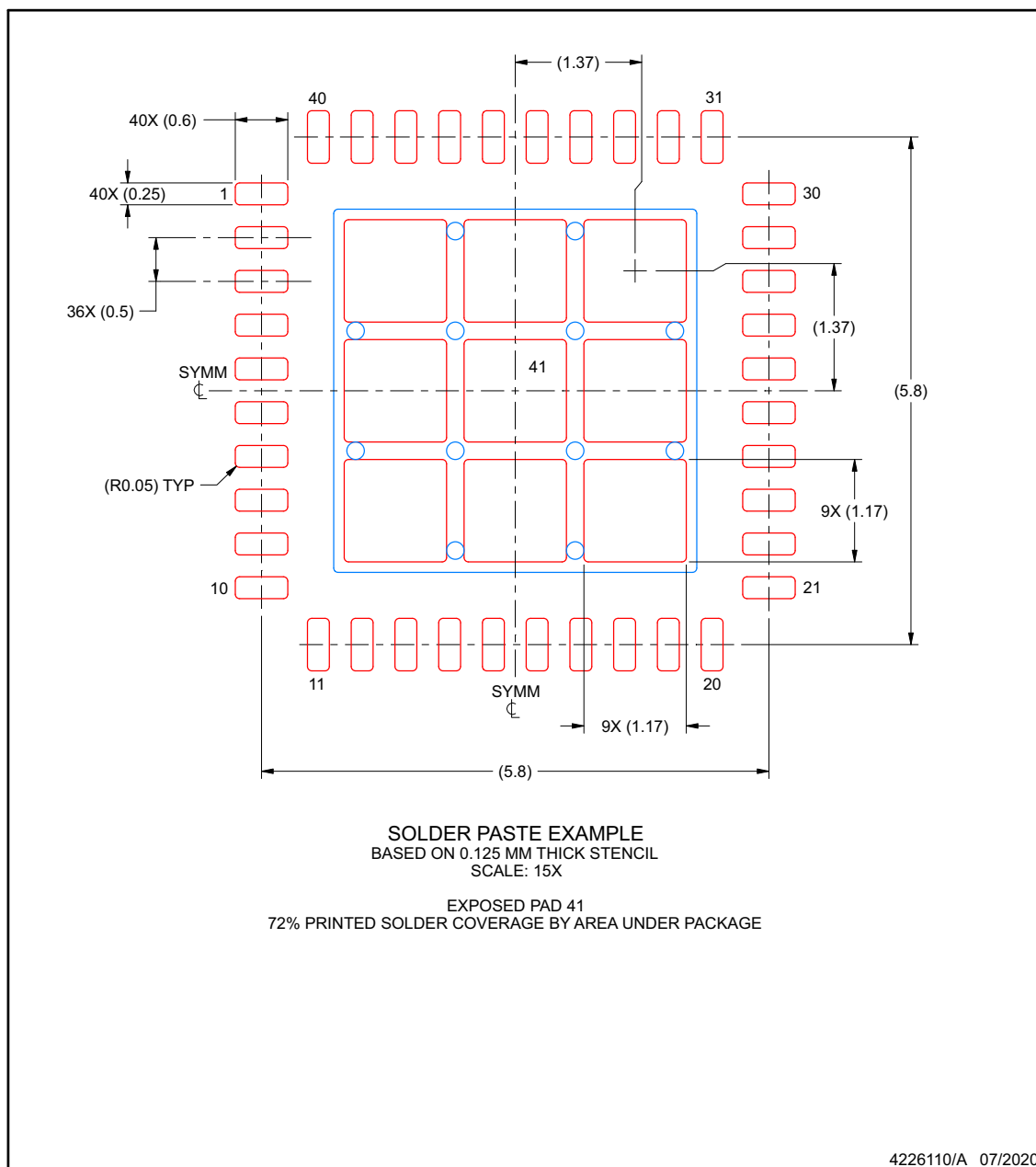


NOTES: (continued)

- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN**RHA0040M****VQFN - 1 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

12.1 封装选项附录

封装信息

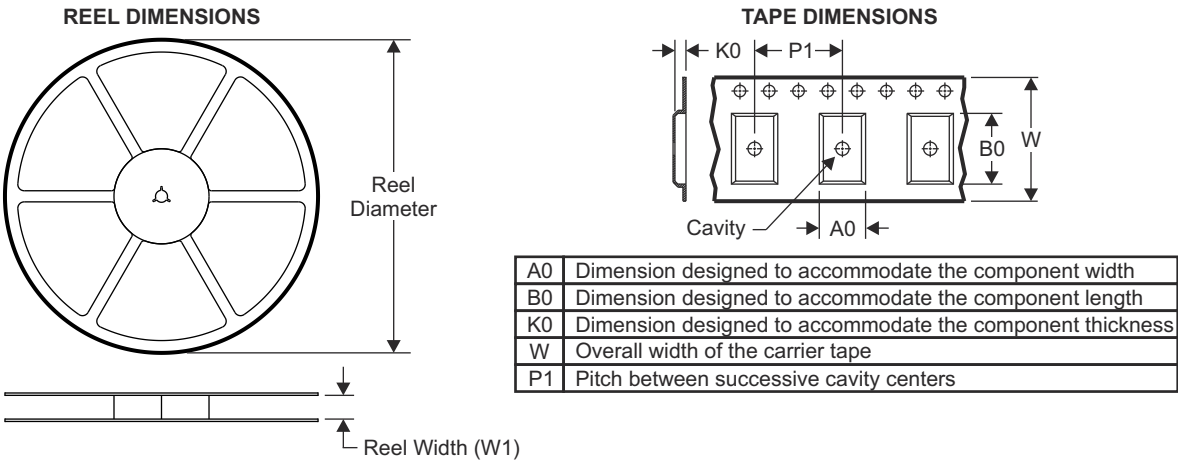
可订购器件	状态	封装类型 ⁽¹⁾	封装图	引脚	包装数量	环保计划 ⁽²⁾	铅/焊球镀层 ⁽⁶⁾	MSL 峰值温度 ⁽³⁾	工作温度 (°C)	器件标识 ^{(4) (5)}
DRV8001QWR HARQ1	预发布	VQFN	RHA	40	2500	RoHS 和绿色环保	NIPDAU	2 级-260C-1 年	-40 至 125	PDRV8001-Q1

- (1) 销售状态值定义如下：
正在供货：建议用于新设计的产品器件。
限期购买：TI 已宣布器件即将停产，但仍在购买期限内。
NRND：不推荐用于新设计。为支持现有客户，器件仍在生产，但 TI 不建议在新设计中使用此器件。
PRE_PROD：器件未发布，尚未量产，未向大众市场供货，也未在网络上供应，未提供样片。
预发布：器件已发布，但未量产。可能提供样片，也可能无法提供样片。
已停产：TI 已停止生产该器件。
- (2) 环保计划 - 规划的环保分级包括：无铅 (RoHS)，无铅 (RoHS 豁免) 或绿色 (RoHS，无镉/溴) - 如需了解最新供货信息及更多产品内容详情，请访问 www.ti.com.cn/productcontent。
特定：无铅/绿色环保转换计划尚未确定。
无铅 (RoHS)：TI 所说的“无铅”或“无 Pb”是指半导体产品符合针对所有 6 种物质的现行 RoHS 要求，包括要求铅的重量不超过同质材料总重量的 0.1%。因在设计时就考虑到了高温焊接要求，因此 TI 的无铅产品适用于指定的无铅作业。
无铅 (RoHS 豁免)：该元件在以下两种情况下可享受 RoHS 豁免：1) 芯片和封装之间使用铅基倒装芯片焊接凸点；2) 芯片和引线框之间使用铅基芯片粘合剂。否则，元件将根据上述规定视为无铅 (符合 RoHS)。
绿色环保 (RoHS，无镉/溴)：TI 定义的“绿色环保”表示无铅 (符合 RoHS 标准)、无溴 (Br) 和无镉 (Sb) 系阻燃剂 (均质材料中 Br 或 Sb 的质量不超过总质量的 0.1%)。
- (3) MSL，峰值温度-- 湿敏等级额定值 (符合 JEDEC 工业标准分级) 和峰值焊接温度。
- (4) 器件上可能还有与标识、批次跟踪代码信息或环境分类相关的其他标志。
- (5) 如有多个器件标识，将用括号括起来。不过，器件上仅显示括号中以“~”隔开的其中一个器件标识。如果某一行缩进，说明该行续接上一行，这两行合在一起表示该器件的完整器件标识。
- (6) 铅/焊球镀层 - 可订购器件可能有多种镀层材料选项。各镀层选项用垂直线隔开。如果铅/焊球镀层值超出最大列宽，则会折为两行。

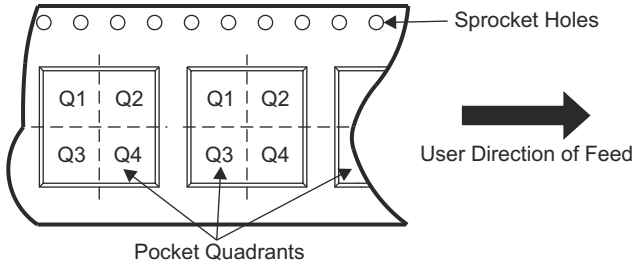
重要信息和免责声明：本页面上提供的信息代表 TI 在提供该信息之日的认知和观点。TI 的认知和观点基于第三方提供的信息，TI 不对此类信息的正确性做任何声明或保证。TI 正在致力于更好地整合第三方信息。TI 已经并将继续采取合理的措施来提供有代表性且准确的信息，但是可能尚未对引入的原料和化学制品进行破坏性测试或化学分析。TI 和 TI 供应商认为某些信息属于专有信息，因此可能不会公布其 CAS 编号及其他受限制的信息。

在任何情况下，TI 因此类信息产生的责任决不超过 TI 每年向客户销售的本文档所述 TI 器件的总购买价。

12.2 卷带包装信息

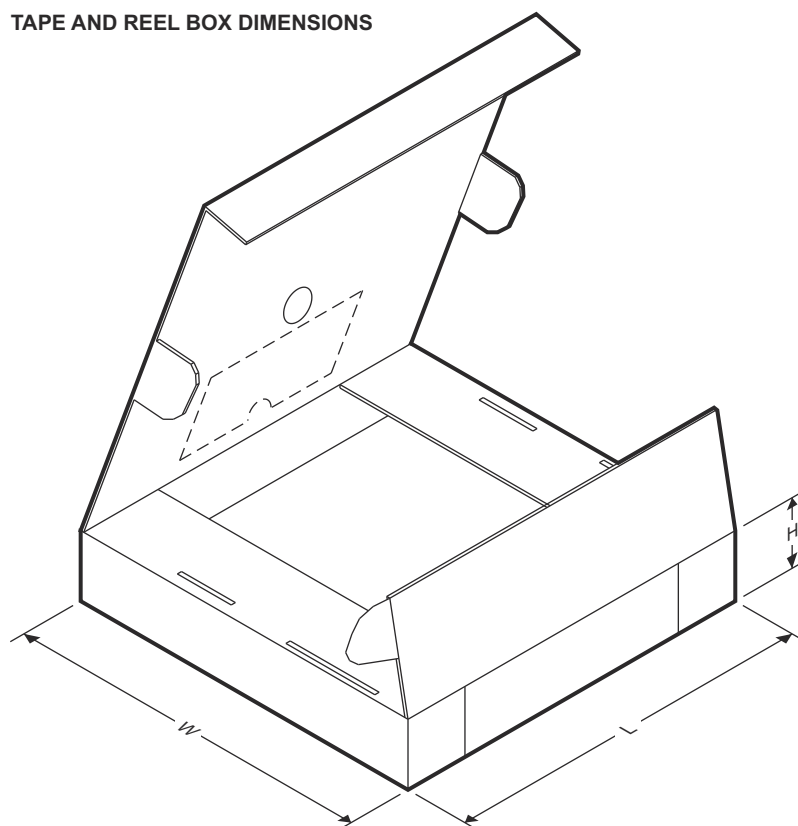


QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



器件	封装类型	封装图	引脚	SPQ	卷带直径 (mm)	卷带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
DRV8001QWRHARQ1	VQFN	RHA	40	2500	330.0	16.4	6.3	6.3	1.1	12	16	Q2

TAPE AND REEL BOX DIMENSIONS



器件	封装类型	封装图	引脚	SPQ	长度 (mm)	宽度 (mm)	高度 (mm)
DRV8001QWRHARQ1	VQFN	RHA	40	2500	367	367	35

ADVANCE INFORMATION

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PDRV8001QWRHARQ1	Active	Preproduction	VQFN (RHA) 40	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	
PDRV8001QWRHARQ1.A	Active	Preproduction	VQFN (RHA) 40	2500 LARGE T&R	-	Call TI	Call TI	-40 to 125	

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

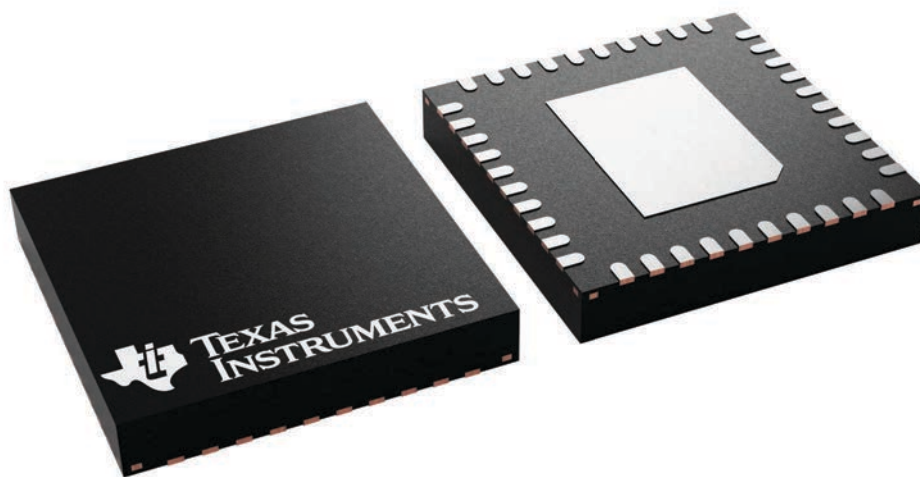
RHA 40

VQFN - 1 mm max height

6 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4225870/A

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司