

带有内部存储器的 DRV2624 超低功耗闭环 LRA/ERM 触觉驱动器

1 特性

- 超低功耗关断模式
- 低功耗待机模式
- 基于电阻的执行器诊断
- 简单驱动单线振动方案
- 自动共振跟踪和报告
- 自动过驱和制动
- 自动电平校准
- 电池放电时的驱动补偿
- 可配置电池监测器 (带节能功能)
- 具有自动制动功能的非共振驱动
- LRA 波形形状选择
- 带可循环波形序列发生器的集成 RAM
- 实时播放 (RTP) 模式
- I²C 控制的数字播放引擎
- 硬件和软件触发选项
- 通过自动制动功能自动切换到待机状态
- 可选中断引脚
- 1.8V 兼容、VDD 耐压数字接口 ¹

2 应用

- 手机和平板电脑
- 健身手环和可穿戴器件
- 遥控器、鼠标和外设器件
- 支持触控的器件
- 人机界面

3 说明

DRV2624 器件是一款触觉驱动器，依赖于专有闭环架构提供清晰、强大且一致的触觉效果，同时优化功耗。

内部存储器和可循环波形序列发生器，连同自动过驱以及制动功能简化了生成清晰和最佳触觉效果的过程，减轻了处理单元的负担。

DRV2624 器件提供自动进入待机状态和电池保护功能，可帮助降低功耗而无需用户干预。NRST 引脚允许器件进入完全关断状态，从而进一步节能。

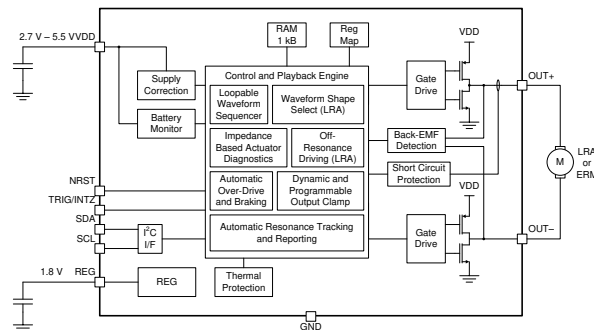
通过波形形状选择可以实现正弦波和方波驱动，从而自定义触感和可听性能。具有自动制动功能的非共振驱动简化了非共振触觉设计的实现。

器件信息 (1)

器件名称	封装	封装尺寸 (标称值) (2)
DRV2624	DSBGA (9)	1.498mm × 1.361mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

(2) 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。



简化版原理图

¹ 已获专利的控制算法



内容

1 特性	1	8.17 地址 : 0x10.....	47
2 应用	1	8.18 地址 : 0x11.....	47
3 说明	1	8.19 地址 : 0x12.....	48
4 引脚配置和功能	3	8.20 地址 : 0x13.....	48
5 规格	4	8.21 地址 : 0x14.....	49
5.1 绝对最大额定值.....	4	8.22 地址 : 0x15.....	49
5.2 ESD 等级.....	4	8.23 地址 : 0x16.....	50
5.3 建议运行条件.....	4	8.24 地址 : 0x17.....	50
5.4 热性能信息.....	4	8.25 地址 : 0x18.....	51
5.5 电气特性.....	5	8.26 地址 : 0x19.....	52
5.6 时序要求.....	5	8.27 地址 : 0x1A.....	52
5.7 开关特性.....	5	8.28 地址 : 0x1B.....	52
5.8 典型特性.....	7	8.29 地址 : 0x1C.....	53
6 参数测量信息	9	8.30 地址 : 0x1D.....	53
6.1 图表测试设置.....	9	8.31 地址 : 0x1F.....	53
7 详细说明	10	8.32 地址 : 0x20.....	54
7.1 概述.....	10	8.33 地址 : 0x21.....	54
7.2 功能方框图.....	10	8.34 地址 : 0x22.....	54
7.3 特性说明.....	10	8.35 地址 : 0x23.....	55
7.4 器件功能模式.....	19	8.36 地址 : 0x24.....	55
7.5 异常情况下的运行.....	21	8.37 地址 : 0x25.....	57
7.6 编程.....	23	8.38 地址 : 0x26.....	57
8 寄存器映射	36	8.39 地址 : 0x27.....	57
8.1 地址 : 0x00.....	38	8.40 地址 : 0x28.....	58
8.2 地址 : 0x01.....	38	8.41 地址 : 0x29.....	60
8.3 地址 : 0x02.....	40	8.42 地址 : 0x2A.....	60
8.4 地址 : 0x03.....	40	8.43 地址 : 0x2C.....	61
8.5 地址 : 0x04.....	40	8.44 地址 : 0x2E.....	61
8.6 地址 : 0x05.....	41	8.45 地址 : 0x2F.....	61
8.7 地址 : 0x06.....	41	8.46 地址 : 0x30.....	63
8.8 地址 : 0x07.....	42	8.47 地址 : 0xFD.....	63
8.9 地址 : 0x08.....	43	8.48 地址 : 0xFE.....	63
8.10 Address: 0x09.....	44	8.49 地址 : 0xFF.....	63
8.11 地址 : 0x0A.....	44	9 器件和文档支持	70
8.12 地址 : 0x0B.....	44	9.1 器件支持.....	70
8.13 地址 : 0x0C.....	45	9.2 商标.....	70
8.14 地址 : 0x0D.....	45	10 修订历史记录	70
8.15 地址 : 0x0E.....	46	11 机械、封装和可订购信息	71
8.16 地址 : 0x0F.....	46		

4 引脚配置和功能

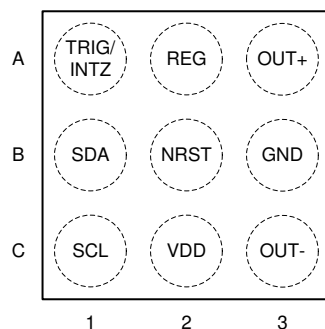


图 4-1. YFF 封装 9 引脚 DSBGA 顶视图

表 4-1. 引脚功能

引脚		I/O	说明
名称	编号		
VDD	C2	P	电源输入 (2.7V 至 5.5V)。需要 0.1μF 电容器。
GND	B3	P	电源接地
REG	A2	O	1.8V 稳压器输出。需要 0.1μF 电容器
OUT-	C3	O	负触觉驱动器差分输出
OUT+	A3	O	正触觉驱动器差分输出
SDA	B1	I/O	I ² C 数据
SCL	C1	I	I ² C 时钟
TRIG/INTZ	A1	I/O	多模式引脚。可选择作为输入触发器 (脉冲)、输入使能或输出中断。此引脚具有内部下拉电阻。 如果引脚未使用，则将其接地。
NRST	B2	I	器件会复位引脚 (关断模式)。如果引脚未使用，则将其连接到 VDD (无内部上拉或下拉电阻)。

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）⁽¹⁾

		最小值	最大值	单位
电源电压	V_{DD}	-0.3	6	V
输入电压	NRST	-0.3	6	V
	SDA	-0.3	6	V
	SCL	-0.3	6	V
	TRIG/INTZ	-0.3	6	V
自然通风条件下的工作温度范围, T_A		-40	85	°C
工作结温范围, T_J		-40	150	°C
贮存温度, T_{stg}		-65	150	°C

(1) 在绝对最大额定值范围外运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议的工作条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

5.2 ESD 等级

		最小值	最大值	单位
$V_{(ESD)}$ 静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准, 所有引脚 ⁽¹⁾	-1500	1500	V
	充电器件模型 (CDM), 符合 JEDEC 规范 JESD22-C101, 所有引脚 ⁽²⁾	-500	500	

(1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。

(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
V_{DD}	电源电压	2.7		5.5	V
R_L	负载阻抗	8			Ω
C_L	负载电容			100	pF
$f_{(LRA)}$	LRA 频率	45		300	Hz

5.4 热性能信息

热指标 ⁽¹⁾		DRV2625	单位
		DSBGA	
		9 引脚	
$R_{\theta JA}$	结至环境热阻	107	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	0.9	°C/W
$R_{\theta JB}$	结至电路板热阻	18.1	°C/W
ψ_{JT}	结至顶部特征参数	3.8	°C/W
ψ_{JB}	结至电路板特征参数	18.1	°C/W
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	—	°C/W

(1) 有关新旧热指标的更多信息，请参阅《半导体和 IC 封装热指标》应用报告 SPRA953。

5.5 电气特性

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.6\text{V}$ (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$V_{(\text{REG})}$	REG 引脚上的电压		1.84		V
I_{IL}	数字低电平输入电流 NRST、TRIG/INTZ、SDA、SCL $V_{DD} = 5.5\text{V}$ 、 $V_I = 0\text{V}$			100	nA
I_{IH}	SDA、SCL $V_{DD} = 5.5\text{V}$ 、 $V_I = V_{DD}$			0.1	μA
	NRST $V_{DD} = 5.5\text{V}$ 、 $V_I = V_{DD}$			1	
	TRIG/INTZ $V_{DD} = 5.5\text{V}$ 、 $V_I = V_{DD}$		2.7	3.5	
V_{IL}	数字低电平输入电压			0.4	V
V_{IH}	数字高电平输入电压	1.41			V
V_{OL}	数字低电平输出电压 TRIG/INTZ、SDA 3mA 灌电流			0.4	V
$R_{\text{DS(on)}}$	漏源导通状态电阻 (LS + HS)		0.75		Ω
$I_{(\text{SD})}$	关断电流 $V_{(\text{NRST})} = 0\text{V}$		105	180	nA
$I_{(\text{STBY})}$	待机电流 $V_{(\text{NRST})} = V_{DD}$ (待机模式下)		1.55	2	μA
$I_{(\text{Q})}$	静态电流 $V_{(\text{NRST})} = V_{DD}$ (空闲模式下 - 无信号)		2.5		mA
$Z_{\text{O(SD)}}$	关断时的输出阻抗 OUT+ 至 GND、OUT- 至 GND		15		k Ω
$Z_{\text{O(STBY)}}$	待机时的输出阻抗 OUT+ 至 GND、OUT- 至 GND		15		k Ω
$Z_{\text{LOAD(th)}}$	过流检测的负载阻抗阈值 OUT+ 至 GND、OUT- 至 GND		4		Ω

5.6 时序要求

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.6\text{V}$ (除非另有说明)

	最小值	标称值	最大值	单位
$f_{(\text{SCL})}$			400	kHz
$t_{\text{w(H)}}$	0.6			μs
$t_{\text{w(L)}}$	1.3			μs
$t_{\text{su(1)}}$	100			ns
$t_{\text{h(1)}}$	10			ns
$t_{\text{(BUF)}}$	1.3			μs
$t_{\text{su(2)}}$	0.6			μs
$t_{\text{h(2)}}$	0.6			μs
$t_{\text{su(3)}}$	0.6			μs

5.7 开关特性

$T_A = 25^\circ\text{C}$, $V_{DD} = 3.6\text{V}$ (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$t_{(\text{on})}$	器件启动时间 从关断待机模式		1		ms
$t_{(\text{start})}$	波形启动时间 从触发到输出信号		1		ms

$T_A = 25^{\circ}\text{C}$, $V_{DD} = 3.6\text{V}$ (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
$f_{O(PWM)}$	PWM 输出频率 (在 OUT+ 和 OUT- 中)		20.5		kHz

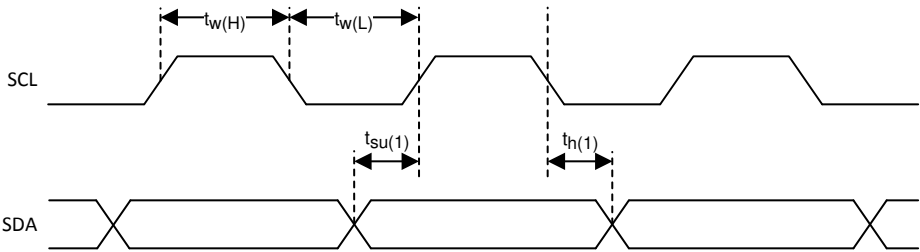


图 5-1. SCL 和 SDA 时序

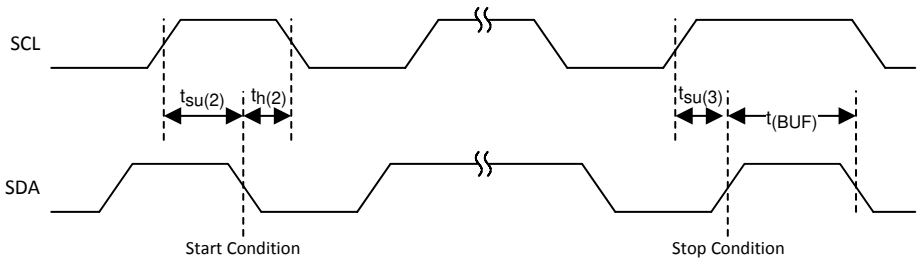


图 5-2. 启动和停止条件的时序

5.8 典型特性

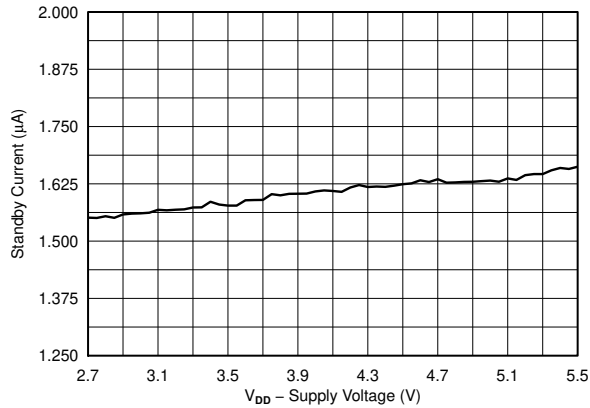
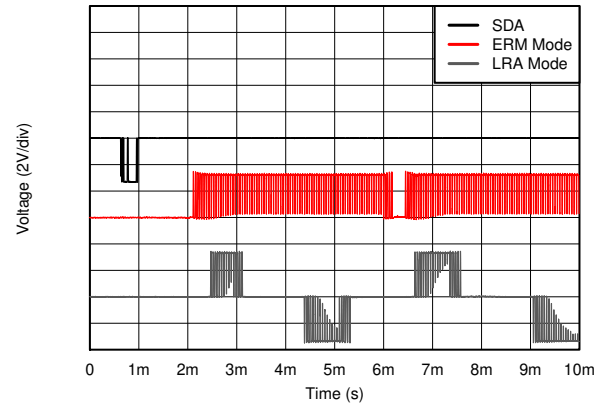
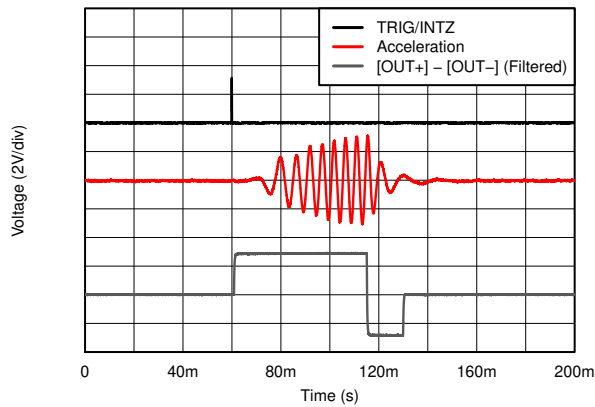


图 5-3. 待机电流与电源电压之间的关系



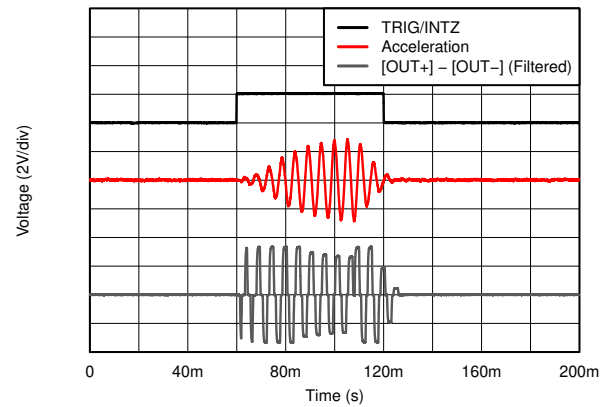
$V_{DD} = 3.6V$

图 5-4. ERM 和 LRA 的启动延迟



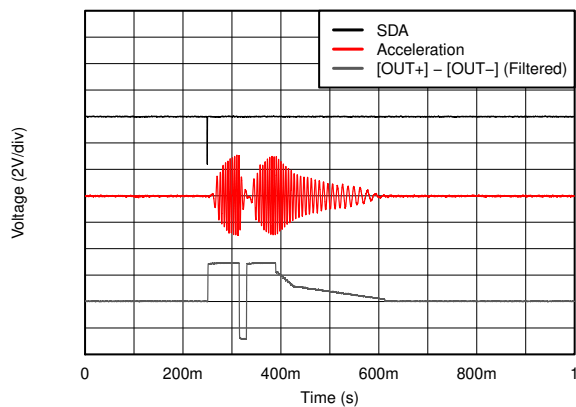
$V_{DD} = 3.6V$

图 5-5. 带外部脉冲触发器的 ERM 点击 (开环)



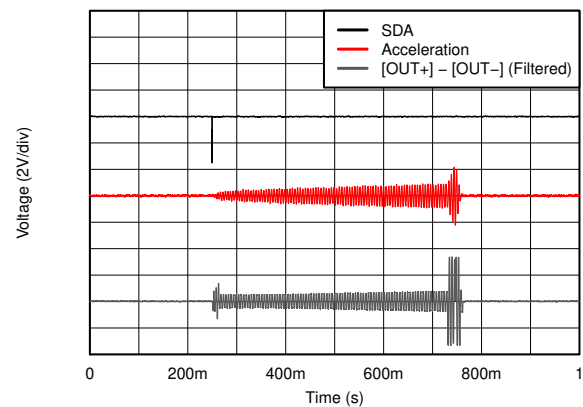
$V_{DD} = 3.6V$

图 5-6. 带外部电平触发器的 LRA 强点击 (闭环)



$V_{DD} = 3.6V$

图 5-7. 带内部触发器的 ERM 点击弹跳 (开环)



$V_{DD} = 3.6V$

图 5-8. 带内部触发器的 LRA 切换点击 (闭环)

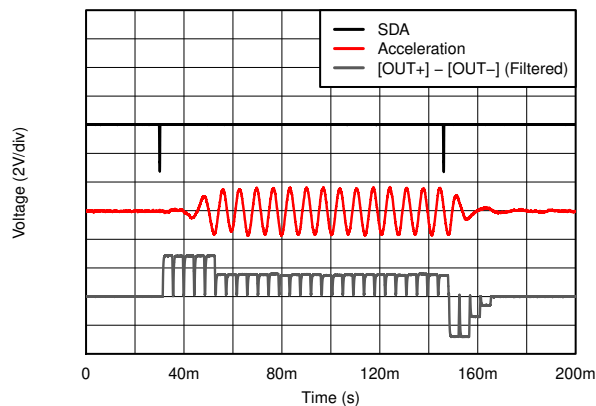
 $V_{DD} = 3.6V$

图 5-9. 带脉冲触发器的 ERM RTP 蜂鸣 (闭环)

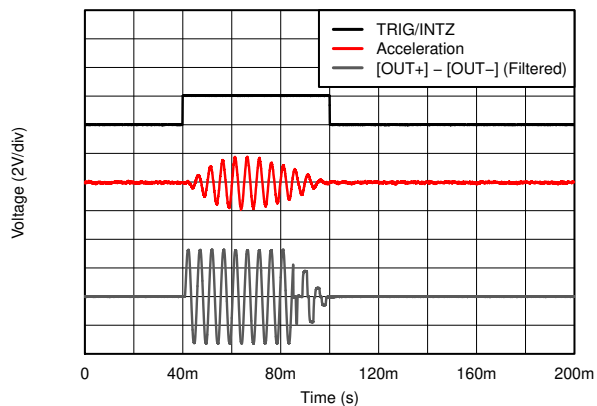
 $V_{DD} = 3.6V$

图 5-10. 带自动制动功能的 LRA 正弦波点击 (开环)

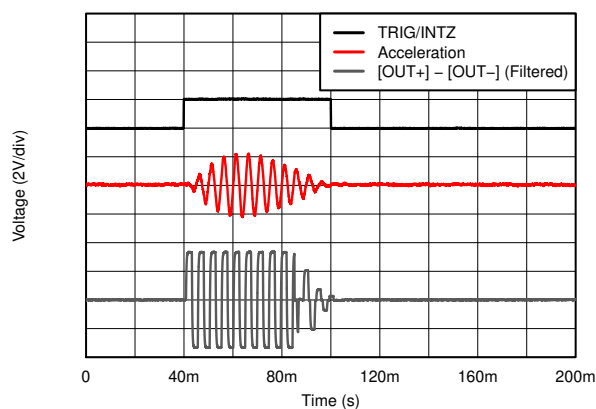
 $V_{DD} = 3.6V$

图 5-11. 带自动制动功能的 LRA 方波点击 (开环)

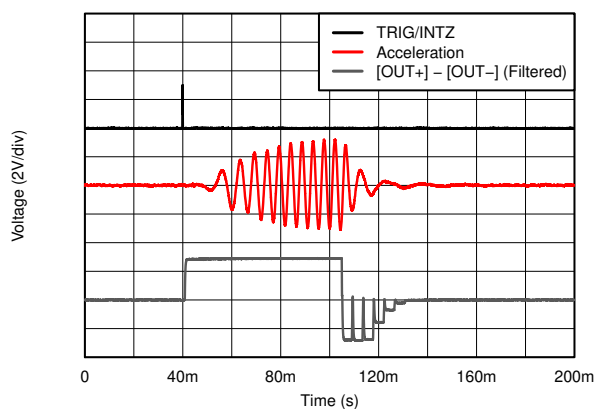
 $V_{DD} = 3.6V$

图 5-12. 带自动制动功能的 ERM 点击 (开环)

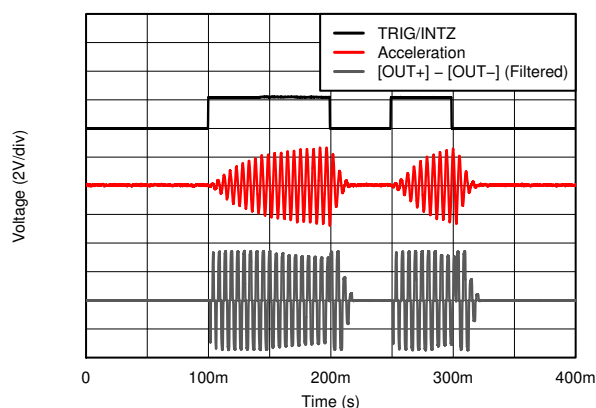
 $V_{DD} = 3.6V$

图 5-13. 带闭环的 LRA 简单驱动

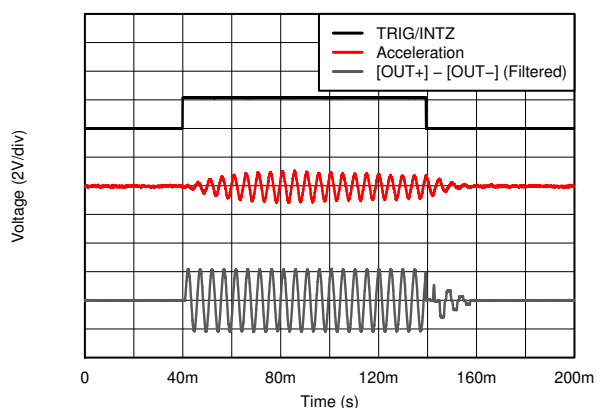
 $V_{DD} = 3.6V$

图 5-14. 带正弦波的 LRA 简单驱动

6 参数测量信息

6.1 图表测试设置

为了采集典型特性部分中显示的图表，使用了以下一阶 RC 滤波器设置，但图 6-1 中的波形除外，采集该波形未使用任何输出滤波器。由于在所有模式下都存在输出 PWM 调制，因此在示波器上查看输出信号时需要使用滤波器。保持滤波器的有效阻抗不得过低，否则可能会影响闭环和自动共振跟踪功能。因此，TI 建议将此滤波器用于输出测量。大多数示波器的每条通道上都有 $1\text{M}\Omega$ 的输入阻抗，因此，在测量振幅时由于滤波器的分压器效应会产生约 1% 的损耗。

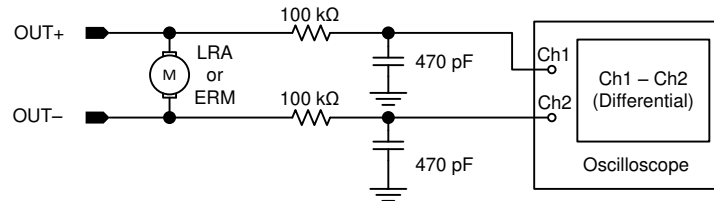


图 6-1. 测试设置

6.1.1 默认测试条件

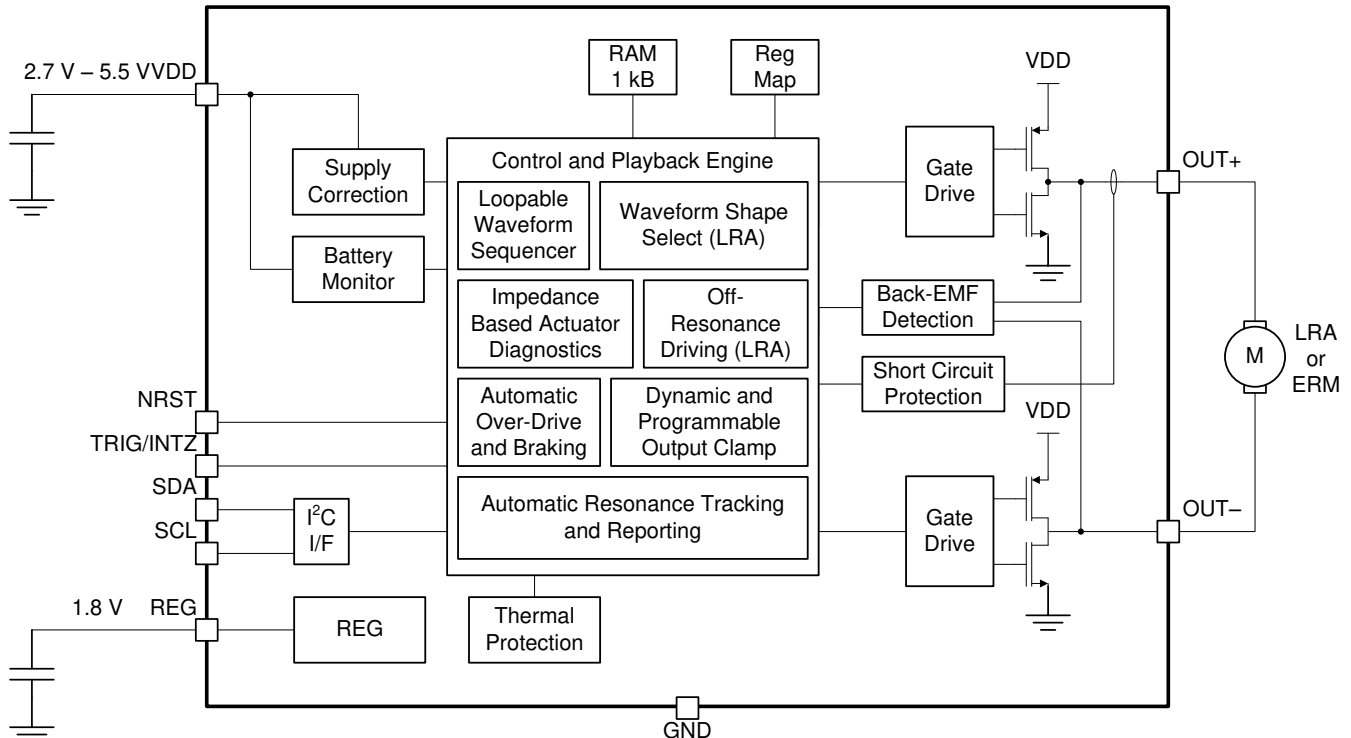
- 除非另有说明，否则 $V_{DD} = 3.6\text{V}$ 。
- 除非另有说明，ERM 和 LRA 模式下均使用真实执行器（而非模型执行器）作为负载。

7 详细说明

7.1 概述

DRV2624 器件是一款触觉驱动器，依赖于专有闭环架构提供清晰、强大且一致的触觉效果，同时优化功耗。内部存储器和可循环波形序列发生器、自动过驱以及制动功能简化了生成清晰和最佳触觉效果的过程，减轻了处理单元的负担。DRV2624 器件具有自动进入待机状态和电池保护功能，可帮助降低功耗而无需用户干预。NRST 引脚允许器件进入完全关断状态，从而进一步节能。通过波形形状选择可以实现正弦波和方波驱动，从而自定义触感和可听性能。具有自动制动功能的非共振驱动简化了非共振触觉设计的实现。

7.2 功能方框图



7.3 特性说明

7.3.1 支持 ERM 和 LRA 执行器

DRV2624 器件支持 ERM 和 LRA 执行器。必须配置 LRA_ERM 位，以选择器件使用的执行器类型。

7.3.2 智能环路架构

智能环路架构是一种先进的闭环系统，可优化执行器的性能并进行故障检测。该架构包含自动共振跟踪和报告（用于 LRA）、自动电平校准、加速启动和制动、基于电阻的诊断例程以及其他专有算法。

7.3.2.1 LRA 的自动共振引擎

DRV2624 自动共振引擎实时跟踪 LRA 的共振频率，在半个周期后有效锁定共振频率。如果共振频率出于任何原因从波形中间偏移，引擎会逐周期地跟踪该频率。自动共振引擎通过持续监测执行器的反 EMF 来实现跟踪。请注意，自动共振引擎不受自动校准过程的影响，该过程仅用于电平校准。自动共振引擎无需校准。

7.3.2.2 LRA 的实时共振频率报告

智能环路架构可通过 I²C 提供 LRA 的共振频率由于频率报告是实时发生的，因此必须在 DRV2624 器件与 LRA 同步时轮询频率记录。执行器空闲或制动时，不会对轮询数据进行轮询。

7.3.2.3 LRA 自动切换至开环

如果 LRA 产生无效的反 EMF 信号，DRV2624 器件会自动切换到开环运行，并以默认和可配置的频率在过驱模式下继续向执行器提供能量。如果 LRA 开始产生有效的反 EMF 信号，自动共振引擎会自动进行控制并继续实时跟踪共振频率。同步时，此模式会利用智能环路架构的所有优势。

$$f_{(LRA_NO-BEMF)} \approx \frac{1}{2 \times (t_{(DRIVE_TIME[4:0])} - t_{(ZC_DET_TIME[1:0])})} \quad (1)$$

DRV2624 器件可自动切换到开环模式，而无需重新同步选项。通过设置 LRA_AUTO_OPEN_LOOP 位可启用此功能。仅当驱动器无法与 LRA 同步时，才会切换到开环模式。可以调整 AUTO_OL_CNT[1:0] 参数，以设置切换到开环模式之前允许的非同步周期数。请注意，开环模式无法享受智能环路架构的优势，例如自动过驱和制动。

$$f_{(LRA_OL)} = \frac{1}{OL_LRA_PERIOD[6:0] \times 97.56 \times 10^{-6}} \quad (2)$$

7.3.2.4 自动过驱和制动

DRV2624 的一个关键特性是智能环路架构，该架构采用执行器反馈控制 ERM 和 LRA。反馈控制通过提供自动过驱和自动制动，降低了输入波形对电机响应行为的灵敏度。

开环触觉系统通常在启动时驱动高于执行器稳态额定电压的过驱电压，用于减少执行器的启动延迟。同样，必须采用制动算法来实现有效制动。使用开环驱动器时，这些行为必须包含在输入波形数据中。以电机 A 的 ERM 执行器和电机 B 的另一个 ERM 执行器为例。开环中的输入波形不同（请参阅图 7-1）。相比之下，通过使用具有自动过驱和制动的智能环路技术，同一输入波形适用于两个执行器（请参阅图 7-2）。智能环路架构同样也适用于具有反馈控制与自动共振引擎组合的 LRA。

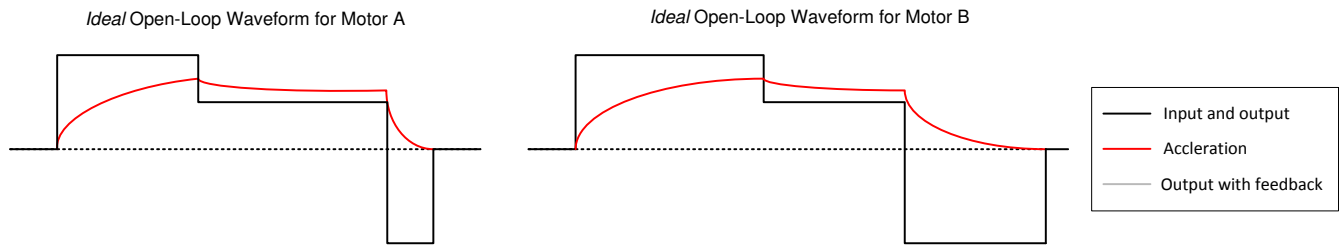


图 7-1. 典型开环波形

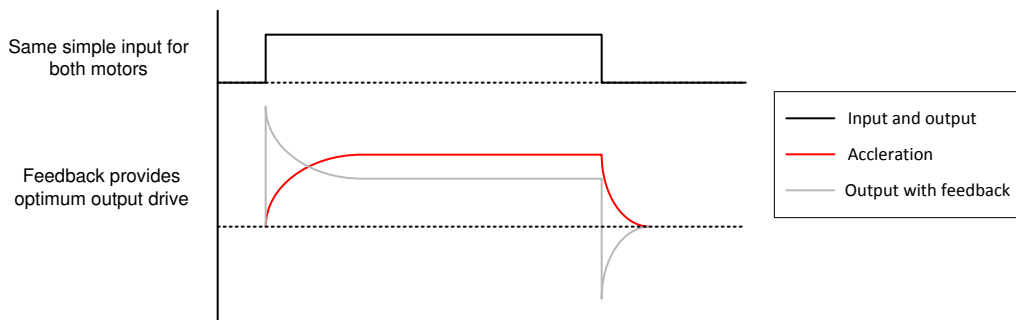


图 7-2. 使用智能环路简化波形

7.3.2.4.1 启动升压

为了降低执行器启动时间性能，DRV2624 器件具有过驱升压功能，可对执行器的瞬态响应应用更高的环路增益。

7.3.2.4.2 制动系数

为了优化执行器制动时间性能，DRV2624 器件提供了一种提高制动增益与驱动增益之间增益比的方法。较高的反馈增益比可缩短制动时间，但同时也会降低闭环系统的稳定性。可以调整 `FB_BRAKE_FACTOR` 参数以设置制动系数。

7.3.2.5 自动电平校准

智能环路架构通过监测执行器的反 EMF 行为来使用执行器反馈。由于执行器的特定结构，不同执行器制造商的反 EMF 电压水平可能会有所不同。自动校准会补偿这种变化，还会根据指定的额定电压和过驱钳位寄存器设置对所需的执行器进行调节。执行自动校准时，任何 DRV2624 输入接口的 100% 信号电平都会在稳态下为执行器提供额定电压。反馈允许输出电平上升到高于自动过驱和制动的额定电压电平，但输出电平不得超过可编程过驱钳位电压。

7.3.2.5.1 电阻损耗的自动补偿

DRV2624 器件自动补偿驱动器中的电阻损耗。在自动电平校准例程期间，会检查执行器的电阻、确定补偿系数并将其存储在 `A_CAL_COMP` 参数中。

7.3.2.5.2 自动反 EMF 归一化

DRV2624 器件自动补偿执行器之间反 EMF 幅度的差异。补偿系数在自动电平校准例程期间确定，且存储在 `A_CAL_BEMF` 参数中。

7.3.2.5.3 校准时间调整

自动电平校准例程的持续时间会影响精度。该影响在很大程度上取决于执行器的启动时间特性。自动校准例程预期执行器在计算校准系数之前达到稳定加速度。由于每个执行器的启动时间特性可能不同，因此 `AUTO_CAL_TIME` 参数可以改变自动电平校准例程的持续时间，从而优化校准性能。或者，通过选择 `AUTO_CAL_TIME` 参数中的选项，可以通过触发器调整校准例程的持续时间。

7.3.2.5.4 环路增益控制

DRV2624 器件允许用户控制驱动器尝试匹配反 EMF（以及由此产生的电机速度）和输入信号电平的速度。较高的环路增益（或较快的稳定速度）选项会导致运行稳定性低于较低的环路增益（或较慢的稳定速度）。`LOOP_GAIN` 参数控制环路增益。

7.3.2.5.5 反 EMF 增益控制

`BEMF_GAIN` 参数设置反 EMF 放大器的模拟增益。自动校准例程为 `BEMF_GAIN` 位自动填充执行器最合适的值。

修改 `SAMPLE_TIME` 参数也会调整反 EMF 增益。采样时间越长，增益越高。

7.3.2.6 执行器诊断

DRV2624 器件能够确定执行器是不存在（开路）还是短路。如果在诊断过程中检测到故障，则 `DIAG_RESULT` 位会置为有效。

DRV2624 器件还具有执行器电阻测量功能，该功能在 `DIAG_Z_RESULT` 参数中提供。

$$R_{(\text{act})} = 478.43 \cdot \frac{\text{DIAG_Z_RESULT}[7:0]}{719 + 4 \cdot \text{CURRENT_K}[7:0]} \quad (3)$$

7.3.2.7 自动重新同步

对于 LRA 执行器，DRV2624 器件具有自动重新同步功能，如果执行器运动时波形开始播放，该功能会自动将执行器推向正确的方向。如果在波形开始时执行器处于静止状态，则 DRV2624 器件将按默认方向驱动。

7.3.3 开环运行

如果需要开环运行，DRV2624 器件可包含开环驱动模式，该模式会覆盖任何闭环参数，并可通过数字接口使用。

激活后，数字开环模式可用于预存储波形以及 RTP 模式。

开环运行的动态范围由 OD_CLAMP[7:0] 设置，其可设置最大峰值。振幅代码（通过 RTP 或内部存储器）相应地缩放输出。

对于 LRA 执行器，OL_LRA_PERIOD 参数会编程运行频率，该频率从 PWM 输出频率 $f_{O(PWM)}$ 得出。

7.3.3.1 LRA 的波形形状选择

在开环模式下，DRV2624 提供两种波形形状选择：正弦波或方波。WAVE_SHAPE_LRA 参数选择要使用的形状。在 ERM 模式和闭环模式下，将忽略 WAVE_SHAPE_LRA 参数。

7.3.3.2 开环自动制动

DRV2624 为 ERM 和 LRA 提供开环自动制动。为实现自动制动，DRV2624 在制动期间切换至闭环，因此会采用闭环波形形状。AUTO_BRK_OL 参数可用于启用或禁用自动制动功能。要使用自动制动功能，必须对器件进行适当配置以实现闭环运行。

7.3.4 灵活的前端接口

DRV2624 器件提供多种启动和控制触觉效果的方法。MODE 参数可选择使用波形序列发生器（并因此通过内部或外部触发器触发波形）或使用 RTP 模式。多用途 TRIG/INTZ 引脚提供了额外的灵活性，可以使用 TRIG_PIN_FUNC 参数进行配置。

7.3.4.1 内部存储器接口

DRV2624 器件设计为采用 1kB 集成 RAM，用于存储播放引擎使用的波形。数据以高效的方式（电压时间对）存储，从而更大幅度地增加可承载的波形数量。播放引擎还能够依靠波形起点和波形终点，以及利用线性插值技术生成平缓的斜坡（上升或下降）。

在 DRV2624 而不是主机处理器上存储波形具有多项优势，包括：

- 卸载处理要求，如数字流 (RTP)。
- 通过将波形存储在 DRV2624 上并仅需触发信号即可改善延迟。
- 不再需要传输波形数据，从而减少 I²C 流量

7.3.4.1.1 库参数化

通过时间偏移参数增强内部存储器中存储的波形。此增强仅适用于内部存储器中存储的波形，不适用于 RTP 模式。此功能的目的是向波形添加时间拉伸（或时间收缩）。此功能对自定义整个波形库用于特定执行器的上升时间和下降时间非常有用。

可拉伸或收缩的时间参数包括：

ODT	过驱时间
SPT	持续为正时间
SNT	持续为负时间
BRT	制动时间

时间值是加法偏移，为 8 位有符号值。这些值的默认偏移为 0。正值会增加而负值则会减少当前播放效果的时间值。波形中最大的正值会自动解读为过驱时间，而波形中最大的负值会自动解读为制动时间。这些时间偏移参数适用于电压时间对和线性斜坡。对于线性斜坡，线性插值在该周期的两个作用点范围内拉伸（或收缩）。

$$t_{(final)} = t_{(orig)} + t_{(ofs)} \quad (4)$$

7.3.4.1.2 播放间隔

默认情况下，内部存储器刻度解读为 5ms 间隔。如果需要额外的粒度，则可以使用 PLAYBACK_INTERVAL 位选择 1ms 间隔。

7.3.4.1.3 波形序列发生器

波形序列发生器将波形标识符排队以进行播放。八个序列寄存器最多可将八个波形排队等待顺序播放。波形标识符是一个整数值，指向内部库中波形的索引位置。用户在 **MODE[1:0]** 参数中选择波形播放作为要运行的进程后，用户触发该进程时（使用 **GO** 位或外部触发，如已进行相应配置）将从 **WAV_FRM_SEQ1** 开始播放。该波形的播放结束后，如果下一个波形非零，波形序列发生器会播放 **WAV_FRM_SEQ2** 中保存的标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符，以先达到的情况为准。

波形标识符范围为 1 到 127。每个序列寄存器的 **MSB** 可实现序列波形之间的延迟。**MSB** 为高电平时，位 **[6:0]** 指示等待时长。然后，该步骤的等待时间变为 **WAV_FRM_SEQ[6:0] × 10ms**。

DRV2624 允许在继续下一个波形标识符之前多次循环每个波形。可以通过 **WAV_SEQ_LOOP** 参数配置波形循环功能。

DRV2624 还允许通过配置 **WAV_SEQ_MAIN** 参数来循环整个波形序列发生器。在这种情况下，波形序列发生器根据 **WAV_SEQ_MAIN** 中指定的数字循环所有有效的 **WAV_FRM_SEQn** 标识符。例如，如果第一个和第二个标识符有效（例如 1 和 2），第三个标识符为 0（表示停止），且 **WAV_SEQ_MAIN** 配置为循环一次（播放波形序列两次），则 DRV2624 器件会依次播放波形 1、波形 2、波形 1、波形 2，然后进入待机模式。

7.3.4.2 实时播放 (RTP) 接口

实时播放模式是一个简单的单个 8 位寄存器接口，此接口保存一个振幅值。启用实时播放时，代表振幅值的 **RTP_INPUT** 参数会直接发送到播放引擎。触发后，将播放该值，直到用户发送停止触发信号或将器件从 **RTP** 模式中移除。**RTP** 模式是一种数字式传输模式，用户通过 **I²C** 输入寄存器值。由于 **RTP** 模式与传统 **PWM** 模式相似，任何设计用于与主机处理器中的 **PWM** 发生器搭配使用的 **API**（应用程序编程接口）都可以通过 **I²C** 写入数据值，而不是将数据值写入主机计时器。此功能释放了主机中的计时器，同时保持与原始软件的兼容性。

对于 **LRA**，除非将 **CONTROL_LOOP** 位设置为开环运行，否则 DRV2624 器件会自动跟踪共振频率。如果 **CONTROL_LOOP** 位设置为开环，则根据 **OL_LRA_PERIOD** 参数中设置的开环频率驱动 **LRA**。

7.3.4.3 进程触发器

DRV2624 器件中的所有进程（**RTP**、波形序列发生器、校准和诊断）均为触发进程，这意味着用户必须在进程开始之前触发该进程。触发可通过软件（使用 **GO** 位）或硬件（使用 **TRIG/INTZ** 引脚）实现。进程在完成或发送停止触发信号后停止。有关外部触发器功能的信息，请参阅节 7.3.16。

典型进程（**RTP**、波形序列发生器、校准或诊断）的开始和结束如图 7-3 中所示。

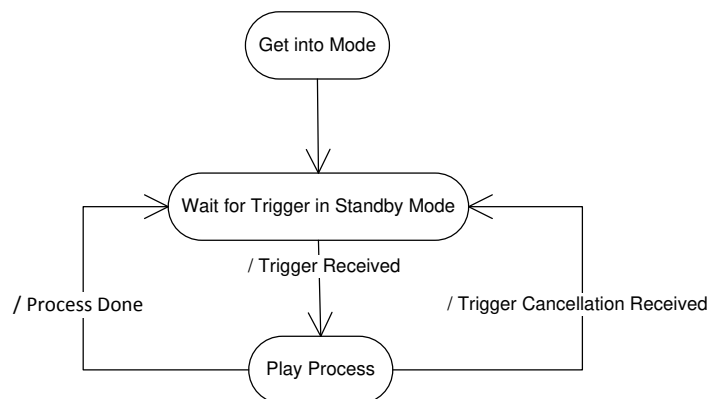


图 7-3. 典型进程执行

7.3.5 噪声门控制

DRV2624 器件具有噪声门，可滤除任何小于特定阈值的电压，以防止意外振动。**NG_THRESH** 位控制该阈值。

7.3.6 边沿速率控制

DRV2624 输出驱动器可实现边沿速率控制 (ERC)。此控制保持输出驱动器的上升和下降特性不会产生可能干扰移动和便携式平台中其他常见电路的辐射水平。由于 ERC，大多数系统不需要外部输出滤波器、电容器或铁氧体磁珠。

7.3.7 恒定振动强度

DRV2624 器件具有电源反馈功能。如果电源电压随时间漂移（例如，由于电池放电），只要有足够的电源电压来维持所需的输出电压，振动强度就会保持不变。

7.3.8 电池电压报告

在播放期间，DRV2624 器件会逐周期测量 V_{DD} 引脚的电压。VBAT[7:0] 将参数提供此信息。使用 [方程式 5](#) 根据 VBAT[7:0] 计算电压。

$$\text{Voltage Level (V)} = \frac{\text{VBAT}[7:0]}{255} \times 5.6 \quad (5)$$

7.3.9 超低功耗关断

通过使用 NRST 引脚将器件设置为关断状态，可将功耗降至超低水平，使系统在不需触觉时节能。在该状态下，不会保留寄存器内容。

7.3.10 自动进入待机状态 (低功耗)

DRV2624 不使用时自动进入低功耗待机状态。在这种状态下，寄存器内容被保留，且 I²C 通信可用。在请求播放波形时，DRV2624 具有从待机状态快速开启时间的功能。以下说明介绍 DRV2624 无法完全恢复待机状态并卡在伪待机状态的极端情况。使用额外的 I2C 事务可清除伪待机状态并完全恢复待机模式。

备注

此情况适用于使用以下设置时：AUTO_BRK_INT0_STBY = 1（启用）、TRIG_PIN_FUNC = 2（使用 I2C 的内部触发模式）和 MODE = 0 或 1（RTP 或波形序列发生器模式）。通过向 GO 位写入 0 来停止 RTP 模式时，器件将完成自动制动时间段并恢复伪待机状态。在编程的波形持续时间结束之前通过向 GO 位写入 0 来停止波形时，器件会完成自动制动时间段并恢复伪待机状态。此伪待机状态比待机状态消耗更多的电流。在 RTP 或波形序列发生器模式两种情况下，在自动制动时间清除伪待机状态后，对任何寄存器进行额外的 I2C 写入或读取。自动制动时间为 (PLAYBACK_INTERVAL*10)；增加 1ms。使用 1ms 缓冲器来确保自动制动时间段已结束。

7.3.11 I²C 看门狗计时器

如果 I²C 意外停止，I²C 协议可能会保持挂起状态。为了在不对器件进行电源循环的情况下恢复通信，DRV2624 器件包含一个自动看门狗计时器，可在 4.33ms 后复位 I²C 协议而无需用户干预。

7.3.12 器件保护

DRV2624 器件具有用于过热和过流保护以及 UVLO 的集成保护电路。当出现此类情况时，DRV2624 器件会立即停止播放并进入待机状态。相应的状态位在寄存器 0x01 中设置，在寄存器读取后清除。如果 DRV2624 器件配置为触发中断，则可以触发中断。

如果危急情况消失（过流情况消失），DRV2624 器件将继续正常运行，但由于状态位具有粘滞性，因此这些位仍置为有效，直到读取状态寄存器。

7.3.12.1 热传感器

DRV2624 包含一个热保护电路，在过热情况下可立即将器件置于待机状态并设置 OVER_TEMP 位。

如果在 TRIG_PIN_FUNC 参数中选择了中断功能并且中断未屏蔽，则会触发中断以提醒主机处理器出现危急情况。

7.3.12.2 过流保护

在波形播放期间，如果 DRV2624 器件输出引脚处的阻抗过低，则 DRV2624 器件会立即进入待机状态并锁存过流标志（OC_DETECT 位）。

如果在 TRIG_PIN_FUNC 参数中选择了中断功能并且中断未屏蔽，则会触发中断以提醒主机处理器出现紧急情况。

7.3.12.3 VDD UVLO 保护

DRV2624 器件具有一个电池监测器，可监测 VDD 电平以确保该电平高于可配置的阈值（使用 UVLO_THRES[2:0] 参数）。

如果 VDD 下降，DRV2624 器件会立即进入待机状态以降低电流消耗并锁存 UVLO 标志（UVLO 位）。

如果在 TRIG_PIN_FUNC 参数中选择了中断功能并且中断未屏蔽，则会触发中断以提醒主机处理器出现紧急情况。

7.3.12.4 欠压保护

DRV2624 器件提供片上过压保护。激活后，会发出复位信号，使 DRV2624 器件恢复初始默认状态。如果稳压器电压 $V_{(REG)}$ 低于欠压保护阈值 ($V_{(BOT)}$)，DRV2624 器件将自动关断。当 $V_{(REG)}$ 恢复为典型输出电压 (1.8V) 时，DRV2624 器件恢复初始器件状态。欠压保护阈值 ($V_{(BOT)}$) 通常为 1.6V。

7.3.13 POR

POR 电路旨在仅当 VDD 和 REG 电压均处于正常水平时才启用器件。如果 REG 电压电平降至低于复位阈值，器件会自动中止任何过程并关断，直到相应的功率级别可用；VDD 和 REG 节点中均存在有效电压后，器件就会继续执行上电序列并恢复默认状态。如果 VDD 降至低于 UVLO 且 VREG 仍处于正常水平，器件会立即进入待机状态。

7.3.14 器件版本控制

DRV2624 在 CHIPID[3:0] 和 REV[3:0] 参数（位于寄存器 0x00 中）中实现了版本控制。此功能允许外部控制器确定哪个器件连接到外部控制器，并选择适当的固件来控制该器件，从而使固件开发更易于从一个平台移植到另一个平台。

7.3.15 支持 LRA 和 ERM 执行器

DRV2624 器件支持 LRA 和 ERM 执行器。默认状态为 LRA 模式，但可以使用 LRA_ERM 位进行更改。

7.3.16 通用引脚功能

为了提高 DRV2624 的灵活性，TRIG/INTZ 引脚是一个可配置的通用引脚，根据运行模式提供不同的功能。该引脚可以用作输入触发脉冲引脚、输入触发电平（使能）引脚和输出中断引脚。请注意，TRIG/INTZ 引脚一次只能执行一项功能（触发边沿、触发电平（使能）或中断功能），因此，如果选择了特定功能（例如，TRIG/INTZ 配置为输入触发边沿），则其他功能不可用（例如，中断）。

7.3.16.1 触发脉冲功能

触发脉冲功能允许外部处理器通过向 TRIG/INTZ 引脚发送脉冲来启动进程（波形序列发生器、RTP、诊断或校准）。进程会一直启动和播放，直到进程完成，此时器件会恢复待机模式以节能。如果在例程完成之前收到停止触发信号（另一个触发脉冲），则例程停止并且器件恢复待机状态。如果是诊断模式，停止触发信号会导致诊断例程中止，并且不会报告任何结果。如果是自动电平校准例程，停止触发信号会导致校准中止，除非 AUTO_CAL_TIME[2:0] 设置为触发控制；在这种情况下，完成校准需要停止触发信号，校准将顺利完成并提供预期的输出。另请注意，停止触发信号也可以通过向 GO 位写入 0 来实现。

最小脉冲宽度持续时间为 1 μ s，典型脉冲噪声持续时间较短。如果脉冲过长，则可能会出现以下说明中的极端情况。

备注

此情况适用于使用以下设置时：AUTO_BRK_INT0_STBY = 1 (启用)、TRIG_PIN_FUNC = 0 (外部脉冲触发器) 和 MODE = 1 (波形序列发生器模式)。如果 TRIG 引脚在自动制动期间未恢复低电平，则可能会错过 TRIG 上的后续高电平信号。这意味着 TRIG 高电平信号无法播放波形序列。自动制动时间为 (PLAYBACK_INTERVAL*10)。

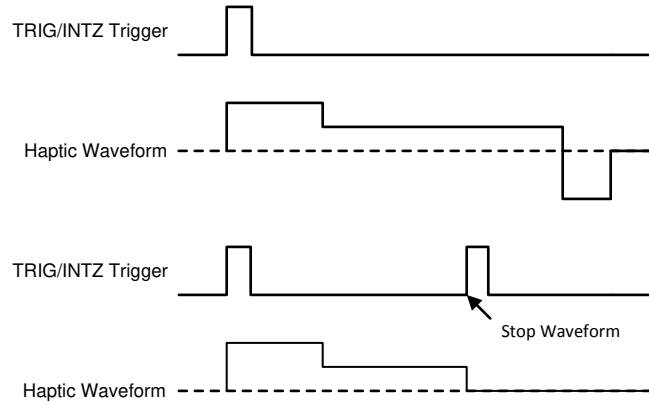


图 7-4. 触发脉冲模式下的 TRIG/INTZ 功能

7.3.16.2 触发电平 (使能) 功能

触发电平 (使能) 功能允许外部微控制器通过将 TRIG/INTZ 引脚置为有效 (高电平) 来唤醒 DRV2624，从而立即开始播放进程 (波形序列发生器、RTP 值、诊断或自动校准)。TRIG/INTZ 引脚置为无效 (低电平) 后，器件会恢复待机状态以节能。如果在进入待机状态之前需要制动，可以设置 AUTO_BRK_INT0_STBY 位以允许自动制动。请参阅以下有关使用自动制动进入待机功能的说明。请注意，校准期间会忽略自动制动。

备注

此情况适用于使用以下设置时：AUTO_BRK_INT0_STBY = 1 (启用)、TRIG_PIN_FUNC = 1 (外部电平触发器) 和 MODE = 1 (波形序列发生器模式)。如果 TRIG 引脚在自动制动期间未恢复低电平，则可能会错过 TRIG 上的后续高电平信号。这意味着 TRIG 高电平信号不会播放波形序列。自动制动时间为 (PLAYBACK_INTERVAL*10)。

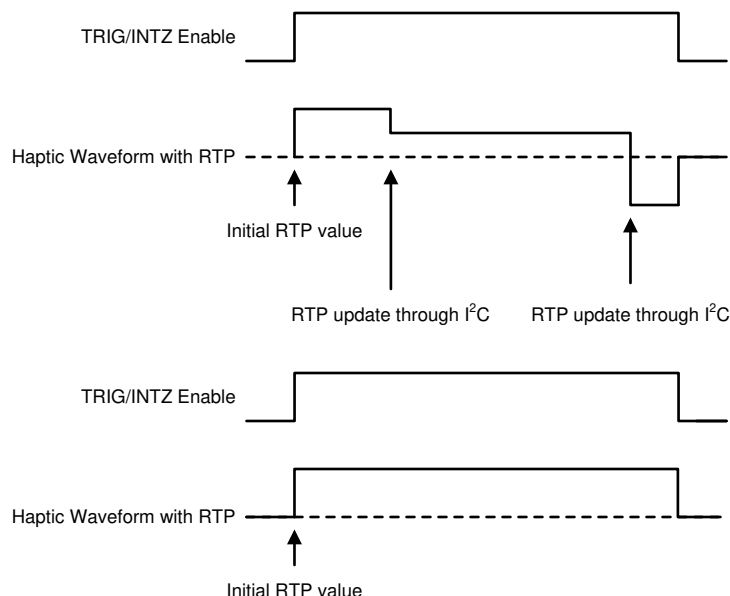


图 7-5. 触发电平（使能）模式下的 TRIG/INTZ 功能

7.3.16.3 中断功能

中断功能允许 DRV2624 与发生特定条件的外部处理器进行通信。配置为中断时，TRIG/INTZ 引脚变为开漏配置中的输出。此模式需要一个外部上拉电阻器。置为有效时，TRIG/INTZ 引脚将下拉该节点，直到中断被清除（通过读取状态寄存器来完成）。所有中断均可屏蔽。有关低功耗应用，请参阅下面的说明。所支持中断的说明如下：

备注

在尝试检测中断时，TI 不建议在低功耗应用中将 TRIG/INTZ 拉至高电平。上拉可能导致从 VDD 额外消耗约 500 μ A 的电流。使用 I2C 状态寄存器来监测中断。

如果在进程执行（例如波形播放或自动校准）期间输出级发生过流事件，则会标记 OC_DETECT。

如果在进程执行（例如波形播放、诊断或自动校准）期间结温高于热阈值，则会标记 OVER_TEMP。

如果在进程执行（例如波形播放、诊断或自动校准）期间 VDD 降至低于 VDD_THRES 电压，则会标记 UVLO。

当进程（波形序列发生器、诊断或校准）完成时，会标记 PROCESS_DONE。如果进程中断（例如使用停止触发信号或危急情况），则 PROCESS_DONE 位不会置为有效。请注意，RTP 永远不会导致 PROCESS_DONE 置为有效，因为 RTP 永远不会自行完成。有关恢复 PROCESS_DONE 的特定波形，请参阅说明。

备注

如果 AUTO_BRK_INTX_STBY = 1，播放多点击或多模式波形时，可多次重复 PROCESS_DONE 触发器。TI 不建议在启用使用自动制动进入待机模式位的情况下使用 PROCESS_DONE 功能。

如果在 RAM 中读取的数据损坏，则会标记 PRG_ERROR。

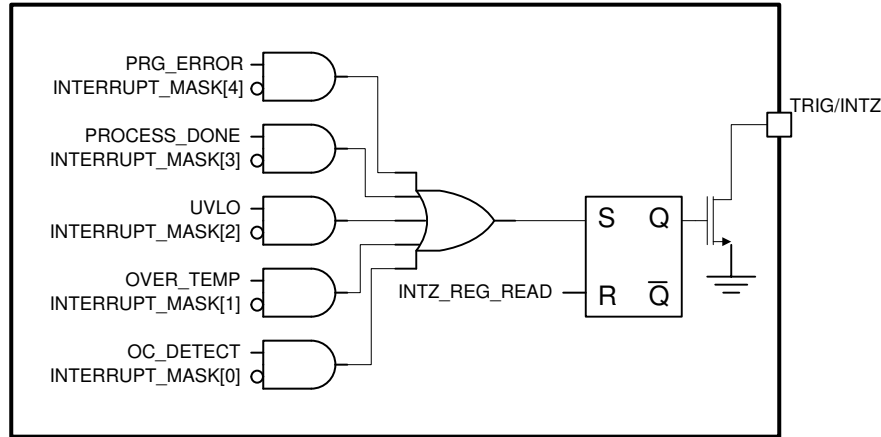


图 7-6. 中断模式下的 TRIG/INTZ 功能

器件处于待机状态时，不会监测 UVLO、过热或过流等危急情况。但是，即使器件处于待机状态，I²C 通信期间也会在监测 UVLO 和过热情况。

7.3.17 自动切换到待机状态

DRV2624 允许自动切换到待机状态以节能。如果器件进入待机模式并触发新的波形，则 DRV2624 会唤醒并立即播放请求的波形。

7.3.18 自动制动进入待机模式

DRV2624 允许在进入待机模式之前自动制动。如果 AUTO_BRK_INT0_STBY 置为有效，则器件会在进入待机模式之前制动执行器（如有必要）。在出现危急情况（例如过热、过流、UVLO 和 NRST 置为有效）时，将旁路此功能。

7.3.19 电池监测与节能

DRV2624 器件持续监测 VDD 电压。如果 VDD 电压干扰低于 UVLO_THRES[2:0] 电压，DRV2624 会立即停止任何播放并进入待机状态。将 UVLO 状态位置为有效，并（如已配置）将 TRIG/INTZ 引脚置为有效。请注意，即使已启用 AUTO_BRK_INT0_STBY，由于 VDD 干扰而进入待机状态也会绕过任何制动。如果发生 UVLO 情况，则不会中断 I²C 通信。但是，由于 UVLO 情况可能会破坏此类通信，因此 TI 建议在 I²C 事务之后检查 UVLO 标志，以此验证该进程中内容未损坏。

DRV2624 还具有可监测电池的电池保护模式；如果 VDD 电压降至低于指定的阈值（请参阅 BAT_LIFE_EXT_LVL1[7:0] 和 BAT_LIFE_EXT_LVL2[7:0] 参数），则会根据用户指定自动钳位最大输出电压（请参阅 OD_CLAMP_LVL1[7:0] 和 OD_CLAMP_LVL2[7:0] 参数）。

7.4 器件功能模式

7.4.1 电源状态

DRV2624 器件具有多种电源状态，可优化功耗。如果发生危急情况，DRV2624 器件会立即进入待机状态。图 7-7 显示进入和退出每种状态的切换。

对于特定的极端情况，DRV2624 可能会卡在伪待机状态，而无法完全恢复到低功耗待机状态。请参阅[自动进入待机状态（低功耗）](#)中的说明。要退出此伪待机状态，可以使用简单的 I²C 事务。清除伪待机状态的逻辑遵循图 7-7 中的“I²C 事务完成”路径。

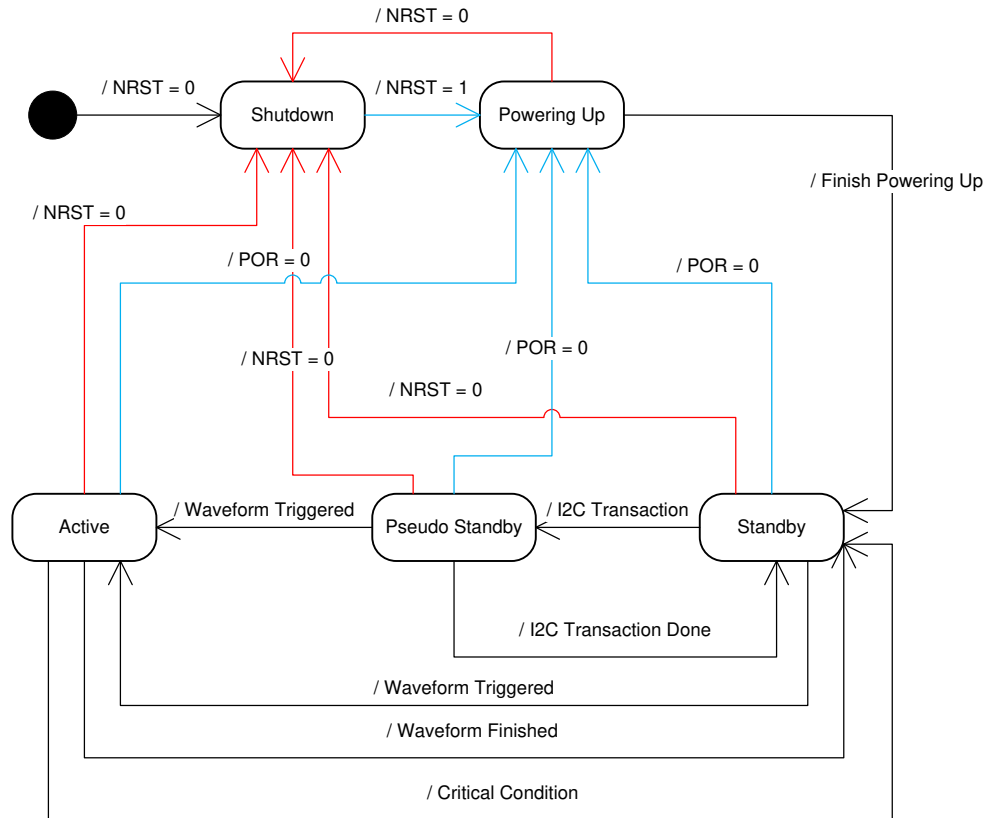


图 7-7. 功耗状态图

7.4.2 在 $V_{DD} < 2.5V$ (最小 V_{DD}) 的情况下运行

在 V_{DD} 值低于 2.5V 情况下不建议运行该器件。

7.4.3 在 $V_{DD} > 6V$ (绝对最大值 V_{DD}) 的情况下运行

DRV2624 器件设计为在高达 5.5V 的电压下运行，绝对最大电压为 6V。如果暴露在高于 6V 的电压下，该器件可能会受到永久性损坏。

7.4.4 在关断状态下运行

DRV2624 器件的 NRST 引脚控制器件的上电。NRST 置为有效 (逻辑低电平) 时，器件的所有内部块 (包括 I²C 控制器) 都将关闭，以实现超低功耗。

NRST 引脚置为无效 (逻辑高电平) 时，DRV2624 器件将上电，加载所有默认条件，并进入待机状态以节能。

将 NRST 引脚置为有效会立即生效。任何正在执行的进程都会立即中止，并且器件进入关断状态。

DRV2624 器件允许 NRST 永久直接绑定至 VDD；在这种情况下，关断状态将被旁路。

7.4.5 在待机状态下运行

DRV2624 进行了节能优化，因此器件在不使用时自动进入待机模式。

在待机状态下，可进行 I²C 通信并保留寄存器内容。

待机状态会关闭所有非必要模块以节能，但提供快速开启时间，允许在此模式下实现低延迟触觉播放。

如果主机控制器想要强制 DRV2624 器件进入待机状态，其可以通过发送停止触发信号来实现此功能 (可通过向 GO 位写入 0 来完成)；如果使用外部触发器，则可以按照节 7.3.4.3 中所述的适当机制来实现。

DRV2624 提供自动制动选项，可使驱动器在进入待机状态前制动执行器。每次器件进入待机状态时都会执行自动制动功能，但危急情况（如过流、热关断或 UVLO）除外。可以使用 AUTO_BRK_INT0_STBY 位启用或禁用自动制动功能。

7.4.6 在活动状态下运行

DRV2624 仅当器件必须运行进程（波形播放、校准或诊断）时才会进入活动模式。

器件进入活动模式时，首先要检查是否存在危急情况（如过流、热关断或 UVLO）。如果存在危急情况，DRV2624 器件会设置相应的标志（并在进行相应配置时触发中断），然后立即进入待机模式。如果不存在危急情况，DRV2624 器件将运行该例程，并在完成后恢复待机状态。

如果在例程执行期间出现危急情况，则会立即中止该例程，并且器件会设置相应的标志（并在进行相应配置时触发中断），然后立即进入待机状态。

如果在执行例程时收到停止触发信号，该例程将停止，并且器件将进入待机状态。如果启用了自动制动选项（AUTO_BRK_INT0_STBY 位），则 DRV2624 器件会在进入待机状态之前制动执行器。

7.4.7 更改运行模式

DRV2624 器件具有 8 个参数，用于控制运行模式的不同方面，即：LRA_ERM、MODE[1:0]、CONTROL_LOOP、TRIG_PIN_FUNC、AUTO_BRK_INT0_STBY、AUTO_BRK_OL 和 LRA_WAVE_SHAPE。如果这些参数中的任何一个在进程执行（波形播放、诊断或校准）过程中发生更改，则 DRV2624 会将更改解读为中止并进入待机状态。

LRA_ERM 参数选择执行器类型。

MODE[1:0] 在 4 个可运行的进程中进行选择：即 RTP 以及用于波形播放、诊断和校准的波形序列发生器。DRV2624 器件处于待机状态，直至收到触发信号。此时该器件执行 MODE[1:0] 参数中选择的进程。完成后，DRV2624 器件会恢复待机状态。

CONTROL_LOOP 在开环和闭环之间做出选择。

TRIG_PIN_FUNC 参数从 3 种可能的情况中选择 TRIG/INTZ 引脚的功能：脉冲触发、电平触发和中断。

AUTO_BRK_INT0_STBY 参数在进入待机模式时启用自动制动。DRV2624 器件在进入待机模式之前监测执行器的反 EMF，如果反 EMF 移动，执行器会进行制动，然后进入待机模式。请注意，要在开环中执行此功能，必须启用 AUTO_BRK_OL 引脚。

AUTO_BRK_OL 参数为开环模式启用自动制动。如果启用，则每次波形配置为负振幅时，DRV2624 器件都会制动执行器。此特性假设执行器已校准并且在闭环条件下工作。

LRA_WAVE_SHAPE 参数（仅适用于 LRA）允许选择在开环中驱动 LRA 时要使用的波形。在闭环中，此参数会被忽略。

7.5 异常情况下的运行

本节列出了不同的异常情况以及 DRV2624 器件在这些情况下的运行方式。本节还介绍了器件如何进入和退出这些状态。

7.5.1 不连接执行器运行

在开环模式下，DRV2624 器件会按照用户的预期驱动波形。

在 LRA 闭环模式下，如果在没有执行器连接到 OUT+ 和 OUT- 引脚的情况下播放波形，则输出引脚切换，但切换频率无法预测。

在 ERM 闭环模式下，输出引脚会尝试驱动，但幅度无法预测。

7.5.2 连接非移动执行器运行

在 ERM 情况下，DRV2624 器件会尝试过驱执行器，直到检测到运动。

非移动执行器的模型可以简化为电阻器。如果在 OUT+ 与 OUT- 引脚之间连接一个电阻器（具有与 LRA 类似的负载，例如 $25\ \Omega$ ），并且 DRV2624 器件处于 LRA 闭环模式，则输出引脚在默认频率处切换。在 LRA 开环模式下，输出引脚在指定的开环频率处切换。

7.5.3 REG 引脚短路时的操作

如果 REG 引脚短接至 GND，器件将关闭。短路消除后，器件以默认条件启动。

7.5.4 在 OUT+ 和/或 OUT- 短路时运行

在播放期间，如果任何输出引脚（OUT+ 或 OUT-）短接至 V_{DD} 、GND 或相互短路，电流保护电路会自动启用以关断输出级，OC_DETECT 位将置为有效（并触发中断（如果启用）），且 DRV2624 器件进入待机状态。

DRV2624 器件仅在运行进程（RTP、波形序列发生器、诊断或校准）时检查短路。如果在器件空闲时发生短路，则器件尝试运行进程之前不会检测到短路。

7.6 编程

7.6.1 LRA 的自动共振引擎编程

7.6.1.1 驱动时间编程

每个 LRA 执行器的共振频率因诸多因素而异，通常主要由机械特性决定。通过提供关于执行器共振频率的信息，可对自动共振引擎跟踪系统进行优化。DRIVE_TIME[4:0] 位用作 LRA 半周期的初始猜测值。自动快速调整驱动时间，以获得最佳驱动。例如，如果 LRA 的共振频率为 200Hz，则驱动时间设置为 2.5ms。

对于 ERM 执行器，DRIVE_TIME[4:0] 位控制反 EMF 采样率。较短的驱动时间意味着较高的反 EMF 采样频率，这会导致输出信号中的峰均比更高，并需要更多的电源余量。较长的驱动时间意味着较低的反 EMF 采样频率，这将导致反馈以较慢的速率做出反应。

7.6.1.2 电流耗散时间编程

为了感测执行器的反 EMF，DRV2624 器件会进入高阻抗模式。但是，在器件进入此模式之前，该器件必须耗散执行器中的电流。DRV2624 器件通过 IDISS_TIME[3:0] 参数控制分配给耗散电流的时间。

7.6.1.3 消隐时间编程

在执行器中的电流耗散后，DRV2624 器件会等待信号消隐时间稳定下来，然后再进行反 EMF 模数 (AD) 转换。BLANKING_TIME[3:0] 参数控制此时间。

7.6.1.4 过零检测时间编程

当消隐时间到期时，反 EMF AD 会监测过零。ZC_DET_TIME[1:0] 参数控制检测过零的允许最短时间。

7.6.2 自动电平校准编程

7.6.2.1 额定电压编程

额定电压是驱动器在稳态期间输出的驱动电压。但是，在闭环驱动模式下，可能会暂时使输出电压高于额定电压。

RATED_VOLTAGE[7:0] 参数设置闭环驱动模式的额定电压。

$$V_{(ERM-CL_AV)} = 21.88 \times 10^{-3} \text{ RATED_VOLTAGE}[7:0] \quad (6)$$

$$V_{(LRA-CL_RMS)} = \frac{20.58 \times 10^{-3} \times \text{RATED_VOLTAGE}[7:0]}{\sqrt{1 - (4 \times t_{(SAMPLE_TIME)} + 300 \times 10^{-6}) \times f_{(LRA)}}} \quad (7)$$

在开环模式下，会忽略 RATED_VOLTAGE[7:0] 参数。相反，使用 OD_CLAMP[7:0] 参数设置开环驱动模式的满量程电压。

$$V_{(ERM-OL_AV)} = 21.59 \times 10^{-3} \text{ OD_CLAMP}[7:0] \quad (8)$$

$$V_{(LRA-OL_RMS)} = 21.32 \times 10^{-3} \times \text{OD_CLAMP}[7:0] \times \sqrt{1 - f_{(LRA)} \times 800 \times 10^{-6}} \quad (9)$$

自动校准例程使用 RATED_VOLTAGE[7:0] 和 OD_CLAMP[7:0] 位作为输入，因此必须在执行校准之前写入这些寄存器。对此寄存器值进行任何修改后都会进行校准，以适当地设置 A_CAL_BEMF[7:0]。

7.6.2.2 过驱电压钳位编程

在闭环运行期间，执行器反馈允许输出电压在自动过驱和自动制动期间高于额定电压。OD_CLAMP[7:0] 参数设置了钳位，以使自动过驱有边界。OD_CLAMP[7:0] 参数还用作开环运行的满量程基准电压。无论模式如何，OD_CLAMP[7:0] 参数始终表示允许的最大峰值电压。

备注

如果电源电压 (V_{DD}) 小于过驱钳位电压, 则输出驱动器无法达到钳位电压值, 原因是输出电压不能超过电源电压。如果额定电压超过过驱钳位电压, 则过驱钳位电压优先于额定电压。

$$V_{(ERM_clamp)} = \frac{21.64 \times 10^{-3} \times OD_CLAMP[7:0] \times (t_{(DRIVE_TIME)} - 300 \times 10^{-6})}{t_{(DRIVE_TIME)} + t_{(IDISS_TIME)} + t_{(BLANKING_TIME)}} \quad (10)$$

$$V_{(LRA_clamp)} = 21.22 \times 10^{-3} \times OD_CLAMP[7:0] \quad (11)$$

7.6.3 I²C 接口

7.6.3.1 TI 触觉广播模式

DRV2624 器件具有 TI 触觉广播模式, 如果使用 I²C_BCAST_EN 位启用, 则使器件响应外设地址 0x58 (7 位) 或 1011000 (二进制)。如果系统中安装了多个触觉驱动器来实现 TI 触觉广播模式, 则此模式非常有用。在这种情况下, 将 GO 位写入 0x58 外设地址将使所有触觉驱动器同时触发该进程。

7.6.3.2 I²C 通信可用性

I²C 协议可用于待机、和活动状态期间的读取/写入操作。

7.6.3.3 常规 I²C 运行

I²C 总线采用 SDA (数据) 和 SCL (时钟) 这两个信号在系统中的集成电路之间进行通信。总线以串行方式传输数据, 一次传输一位。8 位地址和数据格式的传输方式是最高有效位 (MSB) 优先。此外, 总线上传送的每个字节都由接收器件通过一个响应位进行响应。每次传输操作从控制器器件在总线上驱动启动条件开始, 到控制器器件在总线上驱动停止条件结束。当时钟处于逻辑高电平时, 总线使用数据引脚 (SDA) 上的转换来指示启动和停止条件。SDA 信号从高电平转换到低电平表示启动, 而从低电平转换到高电平表示停止。正常的数据位转换必须发生在时钟周期的低电平时间内。图 7-8 展示了一个典型的序列。控制器器件生成 7 位外设地址和读写 (R/W) 位, 以开始与外设器件通信。然后, 控制器器件等待确认条件。外设器件会在确认时钟周期期间将 SDA 信号保持为低电平以指示确认。进行确认时, 控制器会传输序列的下一个字节。每个器件都通过一个唯一的 7 位外设地址加上 R/W 位 (1 个字节) 进行寻址。所有兼容器件均使用线与连接, 通过双向总线共享相同的信号。

在启动和停止条件之间可以传输的字节数没有限制。在传输最后一个字时, 控制器会生成一个停止条件以释放总线。图 7-8 显示了一般的数据传输序列。

为 SDA 和 SCL 信号使用外部上拉电阻, 以便为总线设置逻辑高电平。建议使用阻值在 660 Ω 和 4.7k Ω 之间的上拉电阻器。请勿让 SDA 和 SCL 电压超出 DRV2624 电源电压 V_{DD} 。

备注

DRV2624 外设地址为 0x5A (7 位) 或 1011010 (二进制)。

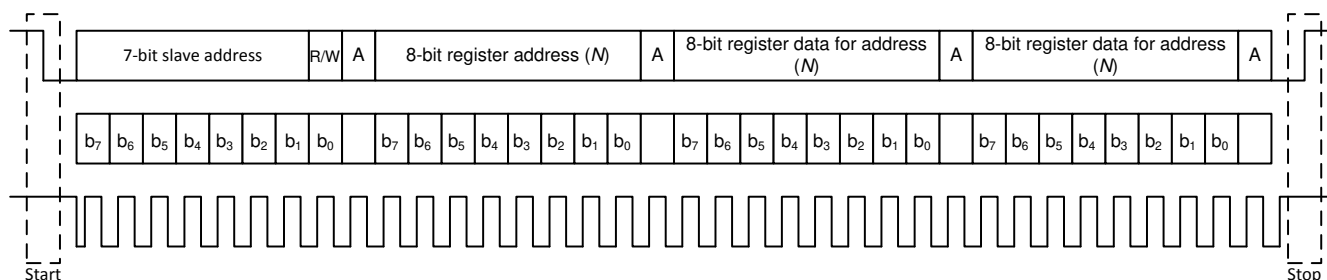


图 7-8. 典型的 I²C 序列

DRV2624 器件作为 I²C 外设 1.8V 逻辑阈值运行，但可以在高达 V_{DD} 电压下运行。器件地址为 0x5A (7 位) 或 1011010 (二进制)，相当于 0xB4 (8 位) 用于写入，0xB5 (8 位) 用于读取。

7.6.3.4 单字节和多字节传输

串行控制接口支持所有寄存器的单字节和多字节读/写操作。

在多字节读取操作期间，DRV2624 器件一次响应一个字节的的数据，并从有符号的寄存器开始。只要主器件继续应答响应，该器件就会响应。

DRV2624 支持顺序 I²C 寻址。对于写入事务，如果发出一个寄存器，然后发出该寄存器及其后续剩余寄存器的数据，则会发生顺序 I²C 写入事务。对于 I²C 顺序写入事务，发出的寄存器作为起始点，随后在传输停止或开始之前传输的数据量决定了写入的寄存器数量。

7.6.3.5 单字节写入

如图 7-9 所示，单字节数据写入传输开始时，控制器器件会发送一个启动条件，随后是 I²C 器件地址和读写位。读写位决定数据传输的方向。对于写入数据传输，读写位必须设置为 0。在接收到正确的 I²C 器件地址和读写位后，DRV2624 会使用响应位进行响应。接下来，控制器传输对应于所访问 DRV2624 内部存储器地址的寄存器字节。收到寄存器字节之后，器件会再次使用响应位进行响应。最后，控制器器件发送停止条件以完成单字节数据写入传输。

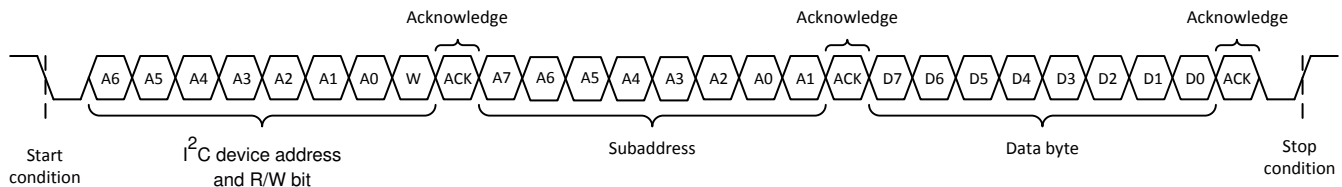


图 7-9. 单字节写入传输

7.6.3.6 多字节写入和增量多字节写入

多字节数据写入传输与单字节数据写入传输完全相同，唯一的例外是控制器器件将多个数据字节传输到 DRV2624 器件，如图 7-10 所示。收到每个数据字节之后，DRV2624 器件会用一个响应位进行响应。

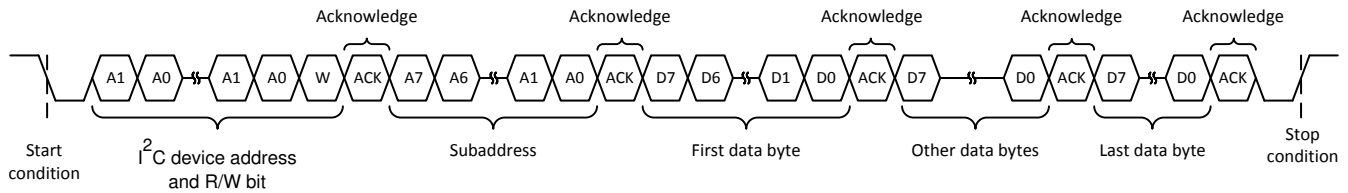


图 7-10. 多字节写入传输

7.6.3.7 单字节读取

图 7-11 表明，单字节数据读取传输始于控制器器件发送启动条件，后跟 I²C 器件地址和读写位。对于数据读取传输，实际上会先进行写入，然后进行读取。最初，进行写入以传输要读取的内部存储器地址的地址字节。因此，将读写位设置为 0。

在接收 DRV2624 地址和读写位后，DRV2624 器件会以响应位进行响应。然后，控制器器件发送内部存储器地址字节，之后该器件发出一个响应位。控制器器件再次发送另一个启动条件，然后发送 DRV2624 地址和读写位。此时，将读写位设置为 1，指示读取传输。接下来，DRV2624 器件从读取的存储器地址传输数据字节。收到数据字节后，控制器器件会发送一个无应答信号，然后是一个停止条件，以完成单字节数据读取传输。请参阅 [7.6.3.3](#) 部分中的说明。

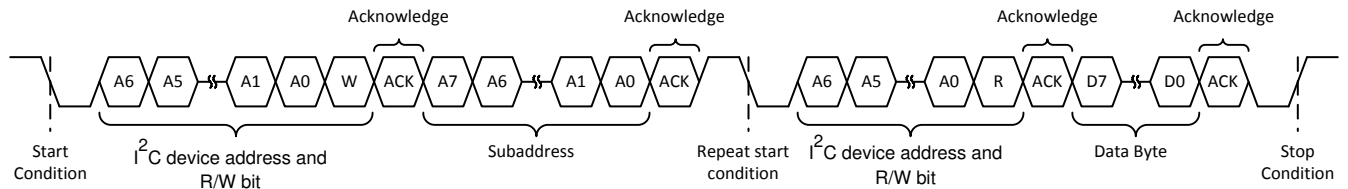


图 7-11. 单字节读取传输

7.6.3.8 多字节读取

多字节数据读取传输与单字节数据读取传输完全相同，唯一的例外是 DRV2624 器件将多个数据字节传输到控制器器件，如图 7-12 所示。除最后一个数据字节外，控制器器件在收到每个数据字节后都会用一个响应位进行响应。

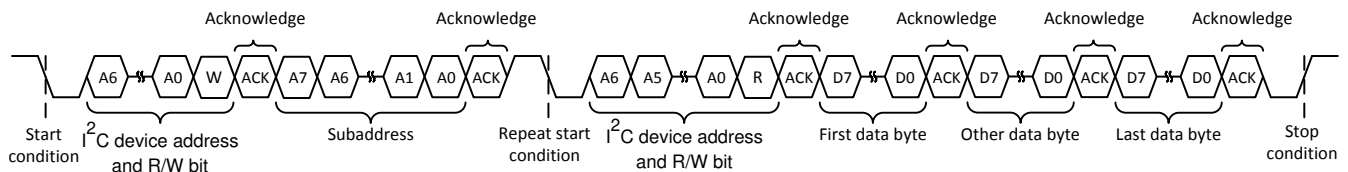


图 7-12. 多字节读取传输

7.6.4 开环运行编程

DRV2624 器件可用于开环模式和闭环模式。如果需要开环运行，第一步是确定要使用哪种执行器类型：ERM 还是 LRA。

7.6.4.1 ERM 开环运行编程

要将 DRV2624 器件配置为 ERM 开环运行，必须通过将 LRA_ERM 位写入 0 并将 CONTROL_LOOP 位写入 1 来选择 ERM。

7.6.4.2 LRA 开环运行编程

要将 DRV2624 器件配置为 LRA 开环运行，必须通过将 LRA_ERM 位写入 1 并将 CONTROL_LOOP 位写入 1 来选择 LRA。此外，OL_LRA_PERIOD 参数必须使用适当的 LRA 频率进行配置。

7.6.5 闭环运行编程

对于闭环运行，必须根据执行器选择校准器件。进行相应的校准时，用户只需提供所需的波形。DRV2624 器件会自动调整电平；对于 LRA，器件会自动调整驱动频率。

7.6.6 诊断例程

DRV2624 具有可通过 MODE[1:0] 参数进行选择的诊断例程。此例程的目的是确定是否可以安全正确地驱动执行器。如果诊断例程检测到问题，则 DIAG_RESULT 位将置为有效（高电平）。运行诊断例程后，将查看 DIAG_RESULT 以评估诊断例程的结果。如果诊断例程由于 UVLO、过热或过流等危急情况而未完成，则该诊断例程中止，并且 DIAG_RESULT 设置为 1。

诊断例程包含两个子例程：电阻测量例程和功能例程。

电阻测量子例程报告从差分输出引脚（OUT+ 和 OUT-）看到执行器的电阻，并置于 DIAG_Z_RESULT 参数上。电阻测量子例程始终在诊断例程期间执行，并且会在 DIAG_Z_RESULT 中报告输出。唯一的例外是在过热或 UVLO 情况下，这类情况下，诊断例程将立即中止，并且器件将进入待机状态。

备注

在此子例程中绝不会发生过流情况，即使存在短路也是如此，因为电阻测量会注入过流检测电路未检测到的小电流。电阻测量子例程优先执行。此外，该子例程不会使 DIAG_RESULT 位置为有效。

测量电阻后，诊断例程会播放诊断波形，以确定是否可以成功驱动执行器。短路或开路情况以及未能检测到有效 BEMF 会导致将 DIAG_RESULT 位置为有效。请注意，如果在诊断例程期间遇到严重问题（例如过流情况），则可以中止该例程，并将 DIAG_RESULT 置为有效。

7.6.7 校准例程

DRV2624 具有校准例程，可自动填充在闭环中成功驱动特定执行器（已连接并正在校准的执行器）所需的所有关键参数。即使执行器是同一类型，不同执行器之间也会存在差异。为了保持所需的结果，TI 建议对每个执行器至少运行一次校准例程。

校准引擎需要输入多个参数，然后才能执行校准。配置输入后，可以执行校准例程。执行校准后，输出参数将写入指定的寄存器位置。图 7-13 显示了所有所需的输入和生成的输出。为了维持正确的自动共振运行，LRA 执行器类型需要比 ERM 更多的输入参数。当器件处于 ERM 模式时，LRA 参数会被忽略。

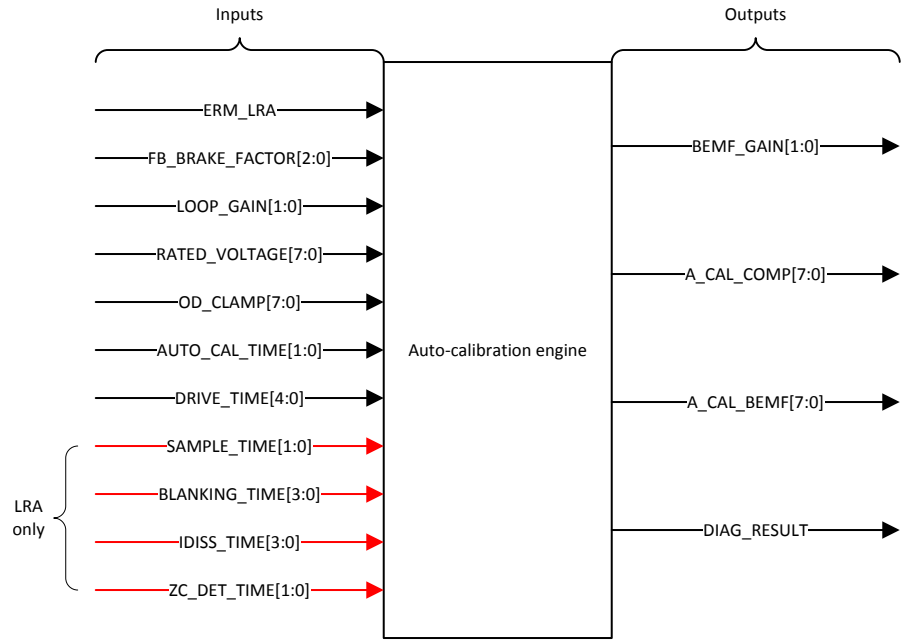


图 7-13. 校准引擎功能图

为了获得正确的校准结果，校准波形的执行时间必须足够长，以实现稳定的加速度。因此，DRV2624 器件具有可配置的校准波形时间量，可通过 `AUTO_CAL_TIME[1:0]` 参数进行选择。此外，还提供使用触发器控制校准时间的选项，以适应需要比 `AUTO_CAL_TIME` 参数允许时间更长的时间的情况。在触发控制选项下，校准在初始触发后开始执行，然后在收到停止触发信号后停止执行。此时会填充校准的输出值。请注意校准正常工作所需的最短持续时间。

表 7-1. 不同 `AUTO_CAL_TIME` 选择下的校准例程行为

<code>AUTO_CAL_TIME[1:0]</code>	操作	注释
0	250ms 校准波形	
1	500ms 校准波形	
2	1s 校准波形	
3	触发控制	可以使用 <code>GO</code> 位或从外部触发。要使用外部触发器，必须适当配置 <code>TRIG_PIN_FUNC</code> 参数。 在这种情况下，最短持续时间为 1s ，否则校准结果可能会损坏。

以下说明列出了自动校准的分步寄存器配置。

1. 向 DRV2624 器件施加有效的电源电压，然后将 NRST 引脚拉至高电平。电源电压可为所选执行器提供足够的驱动电压。
2. 将值 0x03 写入 MODE 参数以设置自动校准例程。
3. 填充自动校准引擎所需的输入参数：
 - a. LRA_ERM — 选择取决于所需的执行器。
 - b. FB_BRAKE_FACTOR[2:0] — 值为 3 适用于大多数执行器。
 - c. LOOP_GAIN[1:0] — 值为 2 适用于大多数执行器。
 - d. RATED_VOLTAGE[7:0] — 请参阅 [节 7.6.2.1](#) 部分以了解如何计算正确的寄存器值。
 - e. OD_CLAMP[7:0] — 请参阅 [节 7.6.2.2](#) 部分以了解如何计算正确的寄存器值。
 - f. AUTO_CAL_TIME[1:0] — 值为 3 适用于大多数执行器。
 - g. DRIVE_TIME[3:0] — 请参阅 [节 7.6.1.1](#) 以了解如何计算正确的寄存器值。
 - h. SAMPLE_TIME[1:0] — 值为 3 适用于大多数执行器。
 - i. BLANKING_TIME[3:0] — 值为 1 适用于大多数执行器。
 - j. IDISS_TIME[3:0] — 值为 1 适用于大多数执行器。
 - k. ZC_DET_TIME[1:0] — 值为 0 适用于大多数执行器。
4. 将 1 写入 GO 位以启动自动校准进程。自动校准完成后，GO 位自动清除。自动校准结果会写入相应的寄存器中，如 [图 7-13](#) 所示。
5. 检查 DIAG_RESULT 位的状态，确保自动校准例程已完成且没有故障。
6. 使用自动校准设置评估系统性能。请注意，评估在器件的最终组装期间进行，因为自动校准进程可能会影响执行器的性能和行为。如果需要进行任何调整，则可以修改输入并重复此序列。如果对性能感到满意，用户可以执行以下任一操作：
 - a. 在后续上电时重复校准进程。
 - b. 将自动校准结果存储在主机处理器存储器中，并在后续上电时将其重写到 DRV2624 器件中。在待机模式下或 EN 引脚为低电平时，器件会保留这些设置。

7.6.8 波形播放编程

7.6.8.1 波形播放的数据格式

DRV2624 使用有符号数据格式 (二进制补码) 来指定驱动的幅度和方向。执行器可以在闭环或开环模式下驱动。在闭环中, 正数表示所需的驱动幅度。负数解读为闭环中自动产生的制动信号。在开环中, 需要正数和负数来指定驱动和制动的振幅。如果为开环选择自动制动, 则任何负数都将解读为制动信号。

7.6.8.2 开环模式

在开环模式下, 满量程驱动的基准电平通过 `OD_CLAMP[7:0]` 参数设置。输入中间值不产生驱动信号, 而小于中间值则会产生负驱动值。对于 **ERM**, 负驱动值会导致反向旋转或制动。对于 **LRA**, 负驱动值会导致换向时发生 180 度相移。

7.6.8.3 闭环模式

在闭环模式下, DRV2624 器件为 **ERM** 和 **LRA** 器件提供自动过驱和制动。正值表示需要加速度。负值和 0 表示需要制动。

稳态满量程驱动的基准电平通过 `RATED_VOLTAGE[7:0]` 位设置 (执行自动校准时)。输出电压可能会瞬间超出自动过驱和制动的额定电压, 但不会超出 `OD_CLAMP[7:0]` 电压。当反 **EMF** 反馈确定需要制动时, 会根据输入信号自动进行制动。

如果用户担心特定执行器的过驱时间可能过长, 可使用 `OD_CLAMP_TIME[1:0]` 限制在过驱模式 (电压高于额定电压) 下花费的时间量。如果超出过驱时间且 DRV2624 器件仍在尝试过驱执行器, 则会强制执行新的钳位, 该钳位在 `RATED_VOLTAGE_CLAMP[7:0]` 参数中指定, 会强制执行直至收到制动信号。在制动期间, 允许器件在 `OD_CLAMP_TIME[1:0]` 中指定的时间内过驱, 如果超出该时间, 则强制执行 `RATED_VOLTAGE_CLAMP[7:0]`。此功能可保证执行器不会持续过驱超出预期的时间。

7.6.9 波形设置和播放

触觉效果可在 RTP 模式下或通过使用波形序列发生器进行播放。通过向 GO 位写入 1，或者在触发器脉冲或触发器电平配置中使用外部触发器，可以触发该进程（RTP 或者波形序列发生器）。通过向 GO 位写入 0，或者通过外部 TRIG/INTZ 引脚发送停止触发信号，可以提前终止波形。

7.6.9.1 使用 RTP 模式播放波形

用户可以通过写入 MODE[1:0] 参数来进入 RTP 模式。在 RTP 模式下，当 DRV2624 器件收到触发信号时，该器件会以 RTP_INPUT[7:0] 参数中指定的振幅连续驱动执行器。由于振幅跟踪 RTP_INPUT[7:0] 参数中指定的值，因此 I²C 总线可以流式传输波形。要停止驱动，用户可以更改模式或发送停止触发信号（向 GO 位写入 0 或使用外部触发器）。

7.6.9.2 将数据加载到 RAM 中

DRV2624 器件包含 1kB 的集成 RAM 用来存储客户波形。波形表示为振幅时间对。使用波形序列发生器，可以通过 I²C 或外部 GPIO 触发器回调、排序和播放波形。

库由修订字节（应设置为 0）、标头部分和波形数据内容组成。库标头定义数据字段中每个效果 ID 的数据边界，波形数据包含定义效果的振幅时间对序列。

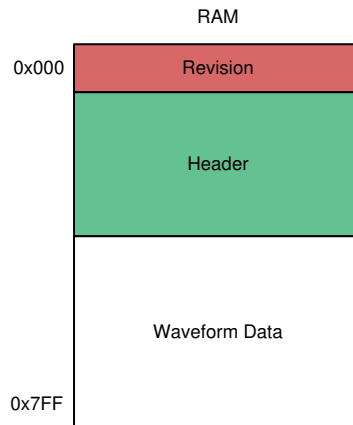


图 7-14. RAM 存储器结构

7.6.9.2.1 标头格式

标头块由 N 个边界定义块组成，每个定义块 3 个字节。 N 是存储在 RAM 中的效果数量（ N 不能超过 127）。每个边界定义块包含起始地址（2 个字节）和一个配置字节。

起始地址包含与此效果关联的波形数据在存储器中开始的位置。标头中效果指针的位置将成为效果 ID。第一个效果边界定义指向效果 1 的 ID，第二个定义指向效果 2 的 ID，依此类推。生成的效果 ID 是波形序列发生器中使用的效果 ID。

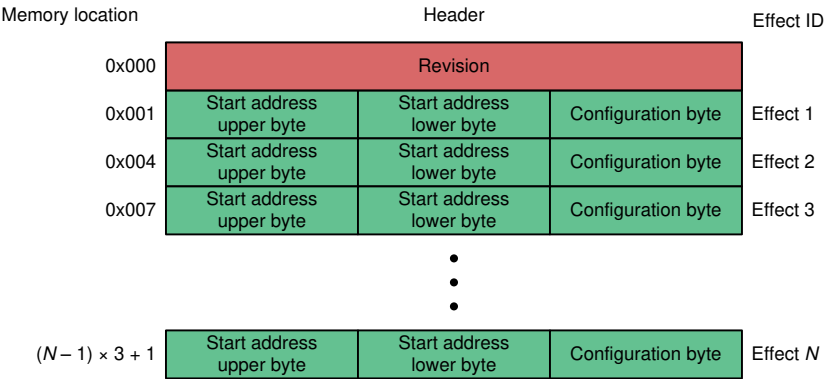


图 7-15. 标头结构

配置字节包含以下两个参数：

- 效果大小包含定义波形数据的字节数。效果大小为 0 是一种错误状态。任何奇数效果大小均为错误状态，因为波形数据定义为时间值（2 个字节）。因此，效果大小必须是介于 2 到 30 之间的偶数。
- **WAVEFORM_REPEATS[2:0]** 位用于选择波形序列发生器调用该位时播放完整波形的次数。值为 0 表示不重复，波形播放一次。值为 1 表示重复 1 次，波形播放两次。值为 7 表示无限重复，直到 GO 位被清除。

在波形设计期间，请确保波形末端零振幅处具有适当的驱动时间，以便存储在 RAM 中的波形可以平滑地重复。

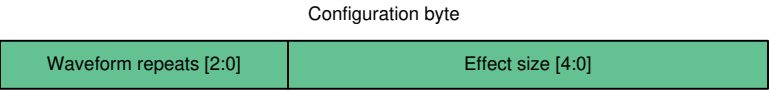


图 7-16. 标头配置字节结构

7.6.9.2.2 RAM 波形数据格式

库数据内容可以采用两种形式，即电压时间对和线性斜坡。电压时间对方法实现 *设置并等待* 协议，这是一种适用于大多数波形类型的高效执行器控制方法。当需要斜坡波形时，*设置并等待* 方法会变得效率低下，因此还支持线性斜坡方法，该方法在两个振幅值之间线性插值一组电压。这两种方法中，每个设定点都只需要两个字节的的数据。线性斜坡方法使用至少四个字节，以便可对下一个设定点进行线性插值。将保留电压值的最高有效位以指示线性斜坡模式。

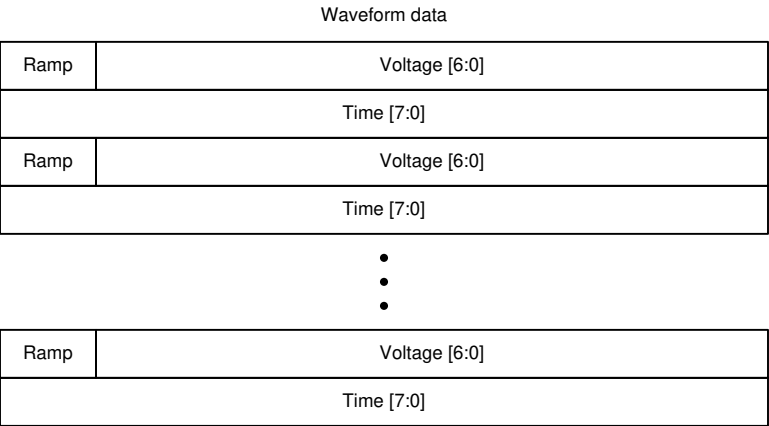


图 7-17. 波形数据结构

数据以交错电压时间对的形式存储。电压时间对中的 *电压* 是一个 7 位有符号数字（采用有符号数据格式时，范围为 -63 至 63）；以及一个 7 位无符号数字（采用无符号数据格式时，范围为 0 至 127）。将保留电压字节的 MSB 用于线性斜坡模式。

时间 值是电压持续的时钟周期数。时钟周期的大小取决于 **PLAYBACK_INTERVAL** 位。如果 **PLAYBACK_INTERVAL = 0**，则绝对时间为时钟周期数 $\times 5\text{ms}$ 。如果 **PLAYBACK_INTERVAL = 1**，则绝对时间为时钟周期数 $\times 1\text{ms}$ 。

当电压字节的最高有效位为高电平时，引擎会解读该电压与以下电压点之间的线性插值。以下电压点可以是常规电压时间对的一部分，也可以是后续斜坡。下面列出了字节序列：

1. Byte1 - Voltage1 (MSB 高电平)
2. Byte2 - Time1
3. Byte3 - Voltage2
4. Byte4 - Time2

引擎在时间周期 **Time1** 内的 **Voltage1** 和 **Voltage2** 之间创建线性插值，其中 **Time1** 是 **5ms** 的时钟周期数。斜坡的起始值是 **Voltage1** 中包含的 7 位值。结束振幅是 **Voltage2** 中包含的 7 位值。**Voltage2** 中的 MSB 可指示以下电压时间对或后续斜坡中的起点。

7.6.9.3 波形序列发生器

要从内部存储器播放触觉效果，必须首先将效果加载到波形序列发生器中，然后可以使用任何触发器选项启动效果。

波形序列发生器将波形库标识符排队以进行播放。八个序列寄存器最多可将八个库波形排队等待顺序播放。波形标识符是一个整数值，指向内部存储器中波形的索引位置。用户触发波形序列发生器后，从 **WAV_FRM_SEQ1** 开始播放。该波形的播放结束后，波形序列发生器会播放 **WAV_FRM_SEQ2** 中保存的下一个波形标识符（如果非零）。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符，以先到者为准。

波形标识符是一个 7 位数字。每个序列寄存器的 MSB 可用于实现序列波形之间的延迟。MSB 为高电平时，位 6-0 指示等待时长。然后，该步骤的等待时间变为 **WAV_FRM_SEQ[6:0] $\times 10\text{ms}$** 。

DRV2624 器件允许使用 **WAVn_SEQ_LOOP** 参数循环各个波形。使用时，状态机在移至下一个波形之前按关联 **WAVn_SEQ_LOOP** 参数中指定的次数循环特定波形。此外，整个波形序列发生器可循环运行 **WAV_SEQ_MAIN_LOOP** 参数指定的次数。波形循环功能对于自定义的长触觉播放（例如触觉铃声）非常有用。

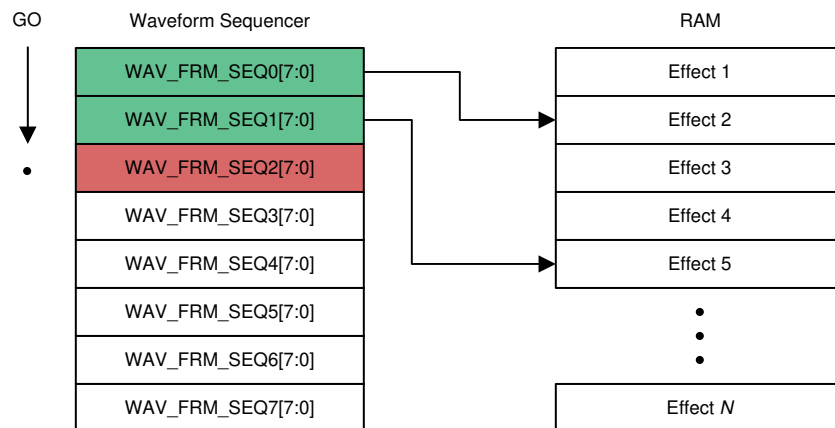


图 7-18. 波形序列发生器编程

7.6.9.4 波形播放触发器

DRV2624 器件有两种波形播放模式：波形序列发生器和 **RTP**。两种模式都可以使用 **TRIG/INTZ** 引脚在外部触发，也可以使用 **GO** 位在内部触发。如果使用外部触发器，则必须适当选择 **TRIG_PIN_FUNC**。

7.6.9.4.1 禁用自动制动进入待机模式的播放触发器

禁用自动制动进入待机模式 (`AUTO_BRK_INTX_STBY` 位设置为 0) 时, 在 RTP 和波形序列发生器模式下, 可以通过向 `GO` 位写入 1 使用内部触发器来触发播放, 以及通过向 `GO` 位写入 0 来停止播放。也可以通过外部触发器来触发播放, 方法是遵循触发脉冲或触发电平规范 (有关详细信息, 请参阅图 7-4 和图 7-5)。请注意, 如果外部触发器引脚设置为触发电平 (`TRIG_PIN_FUNC` = 1), 则内部触发器不可用

RTP 播放 (`MODE[1:0]` = 0) 触发后会无限期运行, 直到波形停止。如果没有收到取消触发信号, 波形序列发生器 (`MODE[1:0]` = 1) 会一直运行, 直到序列发生器到达终点并自动进入待机模式 (除非请求无限循环)。

7.6.9.4.1.1 带自动制动进入待机模式功能的播放触发器 (简单驱动)

如果启用了自动制动进入待机模式功能 (`AUTO_BRK_INTX_STBY` 位设置为 1), 则器件会在进入待机模式之前进入制动模式。此功能引入了新的时序要求, 如下图所示。

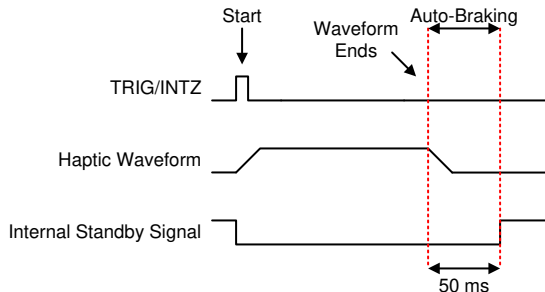


图 7-19. 具有触发脉冲的波形序列发生器

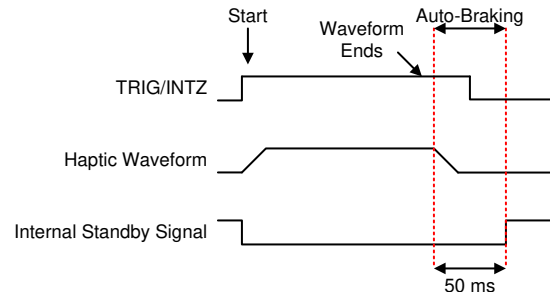


图 7-20. 具有触发电平的波形序列发生器

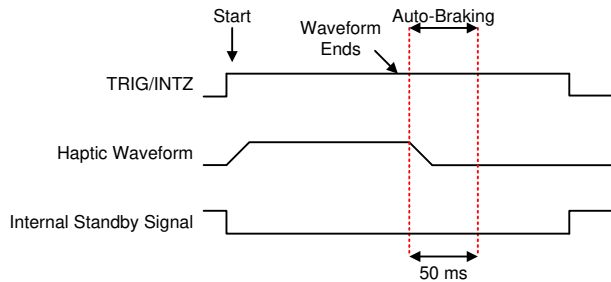


图 7-21. TRIG/INTZ 引脚保持高电平时具有触发电平行为的波形序列发生器

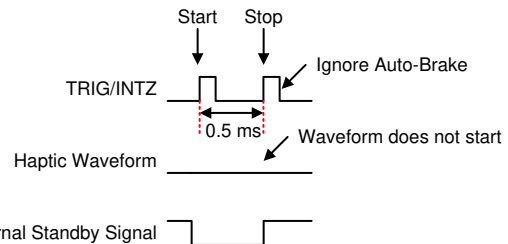


图 7-22. 具有触发脉冲的快速启动停止 (RTP 或波形序列发生器)

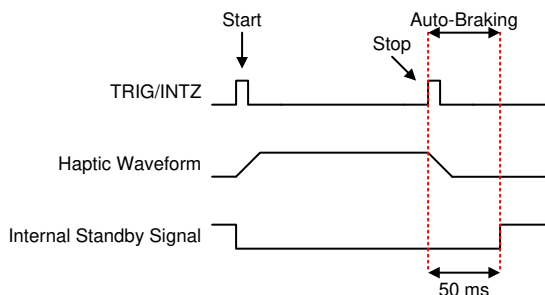


图 7-23. 播放启动和停止触发信号 (脉冲) (RTP 或波形序列发生器)

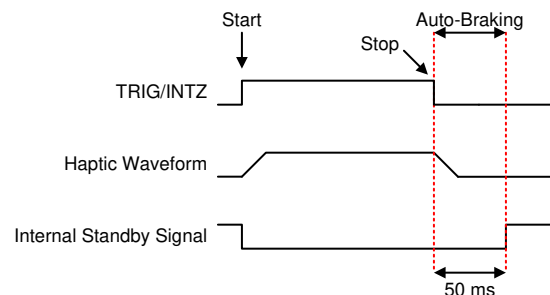


图 7-24. 播放启动和停止触发信号 (电平) (RTP 或波形序列发生器)

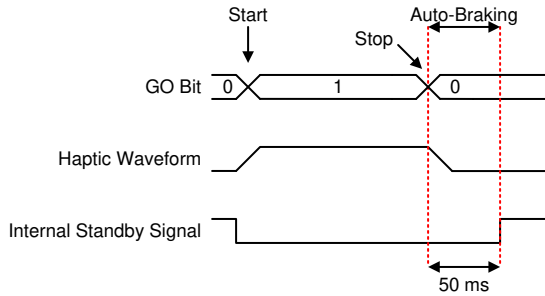


图 7-25. 播放启动和停止触发信号 (内部 GO 位) (RTP 或波形序列发生器)

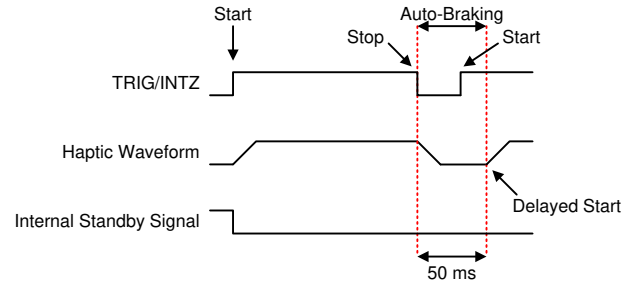


图 7-26. 具有延迟启动的触发电平 (RTP 或波形序列发生器)

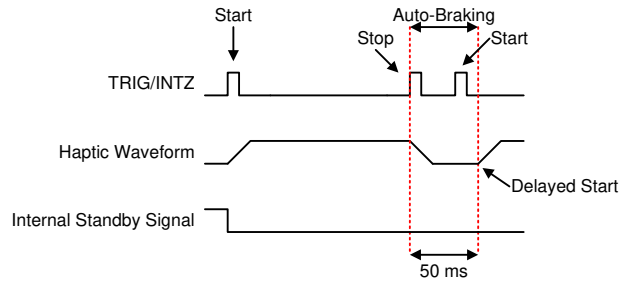


图 7-27. 触发脉冲和延迟启动 (RTP 或波形序列发生器)

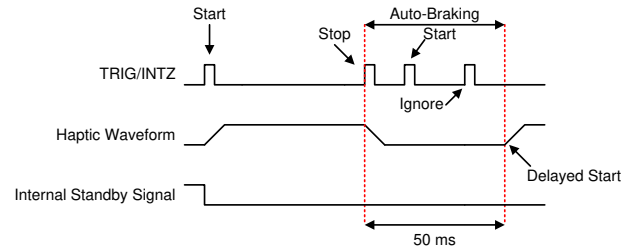


图 7-28. 触发脉冲和忽略脉冲的延迟启动 (RTP 或波形序列发生器)

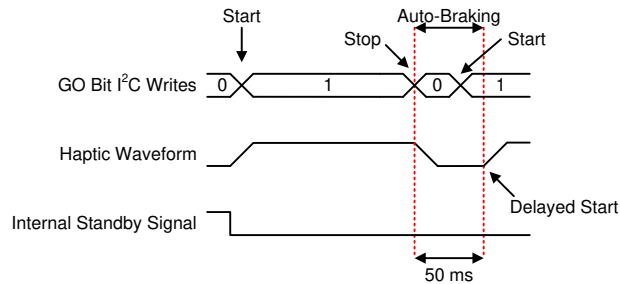


图 7-29. 具有延迟启动的 GO 位触发器 (RTP 或波形序列发生器)

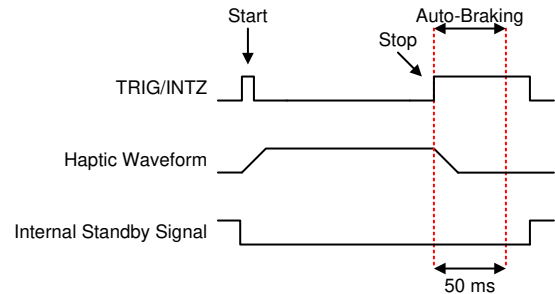


图 7-30. TRIG/INTZ 引脚保持高电平时的触发脉冲行为 (RTP 或波形序列发生器)

7.6.10

8 寄存器映射

表 8-1. 寄存器映射概述

寄存器编号	默认值	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x00	0x13	CHIPID[3:0]					REV[3:0]		
0x01	0x00	DIAG_RESULT	保留		PRG_ERROR	PROCESS_DONE	UVLO	OVER_TEMP	OC_DETECT
0x02	0x18	保留					INTZ_MASK[3:0]		
0x03	0x00	DIAG_Z_RESULT[7:0]							
0x04	0x00	VBAT[7:0]							
0x05	0x00	保留						LRA_PERIOD[9:8]	
0x06	0x00	LRA_PERIOD[7:0]							
0x07	0x44	I2C_BCAST_EN	LRA_PERIOD_AVG_DIS	LINEREG_COMP_SEL[1:0]		TRIG_PIN_FUNC[1:0]		MODE[1:0]	
0x08	0x88	LRA_ERM	CONTROL_LOOP	HYBRID_LOOP	AUTO_BRK_OL	AUTO_BRK_INT0_STBY	INPUT_SLOPE_CHECK	保留	
0x09	0x00	BAT_LIFE_EXT_LVL_EN[1:0]		保留			UVLO_THRES[2:0]		
0x0A	0x92	BAT_LIFE_EXT_LVL1[7:0]							
0x0B	0x8D	BAT_LIFE_EXT_LVL2[7:0]							
0x0C	0x00	保留							GO
0x0D	0x00	保留		PLAYBACK_INTERVAL	保留			DIG_MEM_GAIN[1:0]	
0x0E	0x7F	RTP_INPUT[7:0]							
0x0F	0x01	WAIT1	WAV_FRM_SEQ1[6:0]						
0x10	0x00	WAIT2	WAV_FRM_SEQ2[6:0]						
0x11	0x00	WAIT3	WAV_FRM_SEQ3[6:0]						
0x12	0x00	WAIT4	WAV_FRM_SEQ4[6:0]						
0x13	0x00	WAIT5	WAV_FRM_SEQ5[6:0]						
0x14	0x00	WAIT6	WAV_FRM_SEQ6[6:0]						
0x15	0x00	WAIT7	WAV_FRM_SEQ7[6:0]						
0x16	0x00	WAIT8	WAV_FRM_SEQ8[6:0]						
0x17	0x00	WAV4_SEQ_LOOP[1:0]		WAV3_SEQ_LOOP[1:0]		WAV2_SEQ_LOOP[1:0]		WAV1_SEQ_LOOP[1:0]	
0x18	0x00	WAV8_SEQ_LOOP[1:0]		WAV7_SEQ_LOOP[1:0]		WAV6_SEQ_LOOP[1:0]		WAV5_SEQ_LOOP[1:0]	
0x19	0x00	保留					WAV_SEQ_MAIN_LOOP[2:0]		
0x1A	0x00	ODT[7:0]							
0x1B	0x00	SPT[7:0]							
0x1C	0x00	SNT[7:0]							
0x1D	0x00	BRT[7:0]							
0x1F	0x3F	RATED_VOLTAGE[7:0]							
0x20	0x89	OD_CLAMP[7:0]							
0x21	0x0D	A_CAL_COMP[7:0]							
0x22	0x6D	A_CAL_BEMF[7:0]							
0x23	0x36	NG_THRESH	FB_BRAKE_FACTOR[2:0]			LOOP_GAIN[1:0]		BEMF_GAIN[1:0]	
0x24	0x64	RATED_VOLTAGE_CLAMP[7:0]							

表 8-1. 寄存器映射概述 (续)

寄存器编号	默认值	位 7	位 6	位 5	位 4	位 3	位 2	位 1	位 0
0x25	0x80	OD_CLAMP_LVL1[7:0]							
0x26	0x00	OD_CLAMP_LVL2[7:0]							
0x27	0x10	LRA_MIN_FREQ_SEL	LRA_RESYNC_FORMAT	保留	DRIVE_TIME[4:0]				
0x28	0x11	BLANKING_TIME[3:0]				IDISS_TIME[3:0]			
0x29	0x0C	保留	OD_CLAMP_TIME[1:0]			SAMPLE_TIME[1:0]		ZC_DET_TIME[1:0]	
0x2A	0x02	保留						AUTO_CAL_TIME[1:0]	
0x2C	0x00	LRA_AUTO_OPEN_LOOP	AUTO_OL_CNT[1:0]		保留				LRA_WAVE_SHAPE
0x2E	0x00	保留						OL_LRA_PERIOD[9:0]	
0x2F	0xC6	OL_LRA_PERIOD[9:0]							
0x30	0x00	CURRENT_K[7:0]							
FD	0x00	RAM_ADDR[15:8]							
FE	0x00	RAM_ADDR[7:0]							
FF	0x00	RAM_DATA[7:0]							

8.1 地址 : 0x00

图 8-1. 0x00

7	6	5	4	3	2	1	0
CHIPID[3:0]				REV[3:0]			
R-0	R-0	R-0	R-1	R-0	R-0	R-1	R-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-2. 地址 : 0x00

位	字段	类型	默认值	说明
7-4	CHIPID[3:0]	R	1	提供器件标识信息
				0 DRV2624
				1 DRV2625
3-0	REV[3:0]	R	3	提供了有关器件版本的信息 ⁽¹⁾

(1) 修订版 2 和 3 均已商业发布。

8.2 地址 : 0x01

表 8-3. 0x01

7	6	5	4	3	2	1	0
DIAG_RESULT[0]	保留		PRG_ERROR	PROCESS_DONE[0]	UVLO[0]	OVER_TEMP[0]	OC_DETECT[0]
R-0	R/W-0			R-0	R-0	R-0	R-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-4. 地址 : 0x01

位	字段	类型	默认值	说明
7	DIAG_RESULT	R	0	此位的含义根据运行模式而变化。在诊断模式下，如果执行器开路或接地短路、短接至 VDD，或者没有有效的 BEMF 信号，则将此位置为有效。对于阻抗测量模式，请参阅 DIAG_Z_RESULT[7:0]。对于校准模式，如果校准失败，则将此位置为有效。此位为粘滞位，在读取后清除。
				0 未发现任何问题。
				1 诊断或校准失败。
6-5	保留	R/W	0	保留
4	PRG_ERROR	R	0	如果 RAM 具有不符合所需格式的数据，则此位置为有效。此位为粘滞位，在读取后清除。
				0 读取 RAM 时未发现任何错误。
				1 读取 RAM 时发现错误。
3	PROCESS_DONE	R	0	显示执行的进程是否完成。此位为粘滞位，在读取后清除。
				0 进程未完成。
				1 进程已完成（波形序列发生器、诊断或自动校准）。此位在读取后清除。
2	UVLO	R	0	如果 VDD 降至低于 UVLO_THRES[2:0]，则将此位置为有效。此位为粘滞位，在读取后清除。
				0 未观察到任何 VDD 压降。
				1 观察到 VDD 压降。读取后清除。
1	OVER_TEMP	R	0	显示热保护的当前状态。此位为粘滞位，在读取后清除。
				0 温度低于过热阈值
				1 温度高于过热阈值。读取后清除。

表 8-4. 地址 : 0x01 (续)

位	字段	类型	默认值	说明
0	OC_DETECT	R	0	显示输出过流保护的当前状态。此位为粘滞位，在读取后清除。
				0 在 OUT+ 或 OUT- 中未检测到过流
				1 在 OUT+ 或 OUT- 中检测到过流。读取后清除。

8.3 地址：0x02

图 8-2. 0x02

7	6	5	4	3	2	1	0
保留				INTZ_MASK[3:0]			
R/W-0		R/W-1		R/W-1	R/W-0	R/W-0	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-5. 地址：0x02

位	字段	类型	默认值	说明
7-5	保留	R/W	0	保留
4-0	INTZ_MASK[4:0]	R/W	24	在中断模式下配置时，屏蔽状态位以配置 TRIG/INTZ 引脚的行为。否则忽略。
				0 INTZ_MASK[0] = 1 时，OC_DETECT 状态不会产生中断
				1 INTZ_MASK[1] = 1 时，OVER_TEMP 状态不会产生中断
				2 INTZ_MASK[2] = 1 时，UVLO 状态不会产生中断
				3 INTZ_MASK[3] = 1 时，PROCESS_DONE 状态不会产生中断

8.4 地址：0x03

图 8-3. 0x03

7	6	5	4	3	2	1	0
DIAG_Z_RESULT[7:0]							
R-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-6. 地址：0x03

位	字段	类型	默认值	说明
7-0	DIAG_Z_RESULT[7:0]	R	0	此参数显示运行诊断例程后执行器的阻抗测量值。

8.5 地址：0x04

图 8-4. 0x04

7	6	5	4	3	2	1	0
VBAT[7:0]							
R-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-7. 地址：0x04

位	字段	类型	默认值	说明
7-0	VBAT[7:0]	R	0	此参数提供 VDD 引脚处电源电压的实时读数。器件必须主动播放波形才能获取读数。

8.6 地址 : 0x05

图 8-5. 0x05

7	6	5	4	3	2	1	0
保留						LRA_PERIOD[9:8]	
R/W-0						RO-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-8. 地址 : 0x05

位	字段	类型	默认值	说明
7-2	保留	R/W	0	保留
1-0	LRA_PERIOD[9:0]	RO	0	此参数实时报告 LRA 的共振频率。由于此寄存器会持续更新，因此必须先读取 MSB 部分，LSB (和 MSB) 寄存器将保留，直到读取 LSB 部分为止，以保持一致性。如果波形播放完毕且尚未读取 LSB，该器件会自动解锁两个寄存器 (MSB 和 LSB)，并且寄存器将在下次播放时开始再次更新。因此，TI 建议在同一播放期间读取两个寄存器以获得准确的读数。LRA 周期 = LRA_PERIOD[9:0] × 24.39μs。制动期间不会验证所报告频率的准确性。

8.7 地址 : 0x06

图 8-6. 0x06

7	6	5	4	3	2	1	0
LRA_PERIOD[7:0]							
R-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-9. 地址 : 0x06

位	字段	类型	默认值	说明
7-0	LRA_PERIOD[9:0]	R	0	此参数实时报告 LRA 的共振频率。由于此寄存器会持续更新，因此必须先读取 MSB 部分，LSB (和 MSB) 寄存器将保留，直到读取 LSB 部分为止，以保持一致性。如果波形播放完毕且尚未读取 LSB，该器件会自动解锁两个寄存器 (MSB 和 LSB)，并在下次播放时开始再次更新。因此，在同一播放期间读取两个寄存器以获得准确读数非常重要。LRA 周期 = LRA_PERIOD[9:0] × 24.39μs。制动期间不会验证所报告频率的准确性。

8.8 地址：0x07

图 8-7. 0x07

7	6	5	4	3	2	1	0
I2C_BCAST_EN[0]	LRA_PERIOD_AVG_DIS[0]	LINEREG_COMP_SEL[1:0]		TRIG_PIN_FUNC[1:0]		MODE[1:0]	
R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-10. 地址：0x07

位	字段	类型	默认值	说明
7	I2C_BCAST_EN	R/W	0	启用后，该器件会响应外设地址 0x58 (或 1011000)。这对于同时触发多个驱动器非常有用。 0 触觉广播禁用。 1 触觉广播启用。
6	LRA_PERIOD_AVG_DIS	R/W	1	启用/禁用位于 LRA_PERIOD[9:0] 参数中的共振报告的平均值计算。 0 LRA_PERIOD[9:0] 报告最近 4 个周期的平均时间段。使用预加载为 0 的移位寄存器。 1 LRA_PERIOD[9:0] 会报告上一个周期。
5-4	LINEREG_COMP_SEL[1:0]	R/W	0	应用补偿系数以补偿 LDO 移位的变化。 0 0% 1 2% 2 4% 3 5%
3-2	TRIG_PIN_FUNC[1:0]	R/W	1	此参数选择 TRIG/INTZ 引脚的功能。如果在进程执行期间更改了此参数，则器件进入待机状态。 0 引脚用作外部脉冲触发器 (输入)。在此模式下，GO 位也可用于触发或取消进程。 1 引脚用作外部电平触发器 - 使能 (输入)。在此模式下，无法使用 GO 位。 2 引脚用作中断 (开漏输出)。在此模式下，GO 位是触发和取消进程的唯一机制。 3 保留
1-0	MODE[1:0]	R/W	0	此参数用于选择运行模式。如果在进程执行期间更改了模式，则器件立即进入待机状态。 0 RTP 模式 1 波形序列发生器模式 2 诊断例程 3 自动电平校准例程

8.9 地址 : 0x08

图 8-8. 0x08

7	6	5	4	3	2	1	0
LRA_ERM[0]	CONTROL_LOOP[0]	HYBRID_LOOP[0]	AUTO_BRK_OL[0]	AUTO_BRK_INT_O_STBY[0]	INPUT_SLOPE_CHECK[0]	保留	
R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-11. 地址 : 0x08

位	字段	类型	默认值	说明
7	LRA_ERM	R/W	1	选择执行器类型。此位在运行校准例程之前设置。
				0 ERM。
				1 LRA。
6	CONTROL_LOOP	R/W	0	选择闭环或开环模式。此项适用于 ERM 和 LRA 执行器。
				0 闭环。
				1 开环。
5	HYBRID_LOOP	R/W	0	在全闭环模式与混合闭环模式之间选择。
				0 全闭环模式。
				1 混合环路模式。
4	AUTO_BRK_OL	R/W	0	在开环中为 ERM 和 LRA 提供自动制动。为了实现此功能，当要播放的数据为 0 或更小时，DRV2625 器件会自动进入闭环模式，然后制动该执行器。请注意，当要播放的数据为正时，该器件在开环模式下播放。此特性假设执行器已经过校准，并且执行器在闭环条件下能够正常工作。此功能默认为禁用。
				0 在开环模式下无自动制动。
				1 启用开环模式的自动制动。进入闭环模式以在数据为 0 或更小时中断。
3	AUTO_BRK_INT_O_STBY	R/W	1	此位用于在器件进入待机模式时启用自动制动。如果此位已设置并且正在播放波形，则收到进入待机模式信号（来自计时器或 TRIG/INTZ 引脚的 EN 功能）时，器件会首先制动该执行器，然后切换到待机模式。
				0 立即进入待机模式（不带自动制动）。
				1 在进入待机模式之前，检查执行器是否在移动。如果执行器正在移动，请制动该执行器，然后进入待机模式。如果执行器未移动，则进入待机模式。
2	INPUT_SLOPE_CHECK	R/W	0	如果此位已设置，则驱动器在开环中运行，仅当请求的转换足够大时才会更改为闭环。如果禁用混合环路，则忽略此位。
				0 无输入斜率检查。
				1 启用输入斜率检查
1-0	保留	R/W	0	保留

8.10 Address: 0x09

图 8-9. 0x09

7	6	5	4	3	2	1	0
BAT_LIFE_EXT_LVL_EN[1:0]		Reserved			UVLO_THRES[2:0]		
R/W-0		R/W-0			R/W-0		

LEGEND: R/W = Read/Write; R = Read only; -n = value after reset

表 8-12. Address: 0x09

BIT	FIELD	TYPE	DEFAULT	DESCRIPTION
7-6	BAT_LIFE_EXT_LVL_EN[1:0]	R/W	0	Enables the BAT_LIFE_EXT functionality.
				0 BAT_LIFE_EXT functionality disabled.
				1 BAT_LIFE_EXT_LVL1 functionality enabled.
				2 BAT_LIFE_EXT_LVL1 and BAT_LIFE_EXT_LVL2 functionality enabled.
5-3	Reserved	R/W	0	Reserved
2-0	UVLO_THRES[2:0]	R/W	0	Configures the UVLO threshold. If VDD voltage goes below this threshold, the output stage is immediately turned off and the device is placed into stand-by mode.
				0 UVLO threshold = 2.5 V.
				1 UVLO threshold = 2.6 V.
				2 UVLO threshold = 2.7 V.
				3 UVLO threshold = 2.8 V.
				4 UVLO threshold = 2.9 V.
				5 UVLO threshold = 3 V.
				6 UVLO threshold = 3.1 V.
				7 UVLO threshold = 3.2 V.

8.11 地址：0x0A

图 8-10. 0x0A

7	6	5	4	3	2	1	0
BAT_LIFE_EXT_LVL1[7:0]							
R/W-1	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-1	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-13. 地址：0x0A

位	字段	类型	默认值	说明
7-0	BAT_LIFE_EXT_LVL1[7:0]	R/W	146	如果 VDD 低于此参数指定的阈值，则 OD_CLAMP_LVL1 将设置器件的过驱钳位。请注意，OD_CLAMP_LVL1 始终大于或等于 OD_CLAMP_LVL2。BAT_LIFE_EXT_LVL1 设置为高于 BAT_LIFE_EXT_LVL2。仅在效果开始时对 VDD 电压进行采样。

8.12 地址：0x0B

图 8-11. 0x0B

7	6	5	4	3	2	1	0
BAT_LIFE_EXT_LVL2[7:0]							
R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-14. 地址：0x0B

位	字段	类型	默认值	说明
7-0	BAT_LIFE_EXT_LVL2[7:0]	R/W	141	如果 VDD 低于此参数指定的阈值，则 OD_CLAMP_LVL2 将设置器件的过驱钳位。请注意，OD_CLAMP_LVL1 始终大于或等于 OD_CLAMP_LVL2。BAT_LIFE_EXT_LVL1 设置为高于 BAT_LIFE_EXT_LVL2。仅在效果开始时对 VDD 电压进行采样。

8.13 地址：0x0C

图 8-12. 0x0C

7	6	5	4	3	2	1	0
保留							GO[0]
R/W-0							R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-15. 地址：0x0C

位	字段	类型	默认值	说明
7-1	保留	R/W	0	保留
0	GO	R/W	0	此位用于进程。GO 位触发的进程由 MODE 参数选择。此位的主要功能是触发波形序列发生器（寄存器 0x0F 至 0x16）中波形标识符的播放，在这种情况下，此位可视为触觉波形的软件触发器。GO 位将保持高电平，直至进程完成。在波形播放期间清除 GO 位会立即取消该进程。使用外部触发器也会以类似写入有效位的方式将 GO 位置为有效。GO 位可用于使用波形序列发生器播放效果、运行自动校准和运行诊断。

8.14 地址：0x0D

表 8-16. 0x0D

7	6	5	4	3	2	1	0
保留		PLAYBACK_INTERVAL[0]		保留		DIG_MEM_GAIN[1:0]	
R-0	R/W-0	R/W-0		R/W-0		R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-17. 地址：0x0D

位	字段	类型	默认值	说明
7-6	保留	R/W	0	保留
5	PLAYBACK_INTERVAL	R/W	0	将内部存储器播放间隔设置为 5ms 或 1ms。 0 5ms. 1 1ms.
4-2	保留	R/W	0	保留
1-0	DIG_MEM_GAIN[1:0]	R/W	0	此参数允许按比例缩小（衰减）存储在内部库中的效果，以简化触觉的自定义。在 RTP 模式下会忽略此参数。 0 100% 强度的播放效果。 1 75% 强度的播放效果。 2 50% 强度的播放效果。 3 25% 强度的播放效果。

8.15 地址：0x0E

图 8-13. 0x0E

7	6	5	4	3	2	1	0
RTP_INPUT[7:0]							
R/W-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-18. 地址：0x0E

位	字段	类型	默认值	说明
7-0	RTP_INPUT[7:0]	R/W	127	此参数是实时播放 (RTP) 数据的入口点。MODE[1:0] 参数设置为 RTP 模式并触发 RTP 进程时，数字播放引擎将 RTP_INPUT[7:0] 值驱动至负载。RTP_INPUT[7:0] 值可由主机控制器实时更新，以创建触觉波形。TP_INPUT[7:0] 值被解读为 8 位有符号数字。

8.16 地址：0x0F

图 8-14. 0x0F

7	6	5	4	3	2	1	0
WAIT1[0]	WAV_FRM_SEQ1[6:0]						
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-19. 地址：0x0F

位	字段	类型	默认值	说明
7	WAIT1	R/W	0	设置此位后，WAV_FRM_SEQ1[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ1}[6:0]$ 。如果此位为 0，则 WAV_FRM_SEQ1[6:0] 解读为序列播放的波形标识符。
				0 WAV_FRM_SEQ1[6:0] 解读为序列播放的波形标识符。
				1 WAV_FRM_SEQ1[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ1[6:0]	R/W	1	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位（寄存器 0x0C）置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符（寄存器地址 0x0F 至 0x16），以先到者为准。如果 WAIT1 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ1}[6:0]$ 。
				0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.17 地址：0x10

图 8-15. 0x10

7	6	5	4	3	2	1	0
WAIT2[0]	WAV_FRM_SEQ2[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-20. 地址：0x10

位	字段	类型	默认值	说明
7	WAIT2	R/W	0	设置此位后，WAV_FRM_SEQ2[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ2}[6:0]$。如果此位为 0，则 WAV_FRM_SEQ2[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ2[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ2[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ2[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位（寄存器 0x0C）置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符（寄存器地址 0x0F 至 0x16），以先到者为准。如果 WAIT2 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ2}[6:0]$。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.18 地址：0x11

图 8-16. 0x11

7	6	5	4	3	2	1	0
WAIT3[0]	WAV_FRM_SEQ3[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-21. 地址：0x11

位	字段	类型	默认值	说明
7	WAIT3	R/W	0	设置此位后，WAV_FRM_SEQ3[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ3}[6:0]$。如果此位为 0，则 WAV_FRM_SEQ3[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ3[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ3[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ3[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位（寄存器 0x0C）置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符（寄存器地址 0x0F 至 0x16），以先到者为准。如果 WAIT3 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ3}[6:0]$。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.19 地址 : 0x12

图 8-17. 0x12

7	6	5	4	3	2	1	0
WAIT4[0]	WAV_FRM_SEQ4[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-22. 地址 : 0x12

位	字段	类型	默认值	说明
7	WAIT4	R/W	0	设置此位后，WAV_FRM_SEQ4[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = 10ms × WAV_FRM_SEQ4[6:0]。如果此位为 0，则 WAV_FRM_SEQ4[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ4[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ4[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ4[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位 (寄存器 0x0C) 置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符 (寄存器地址 0x0F 至 0x16)，以先到者为准。如果 WAIT4 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = 10ms × WAV_FRM_SEQ4[6:0]。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.20 地址 : 0x13

图 8-18. 0x13

7	6	5	4	3	2	1	0
WAIT5[0]	WAV_FRM_SEQ5[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-23. 地址 : 0x13

位	字段	类型	默认值	说明
7	WAIT5	R/W	0	设置此位后，WAV_FRM_SEQ5[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = 10ms × WAV_FRM_SEQ5[6:0]。如果此位为 0，则 WAV_FRM_SEQ5[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ5[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ5[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ5[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位 (寄存器 0x0C) 置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符 (寄存器地址 0x0F 至 0x16)，以先到者为准。如果 WAIT5 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = 10ms × WAV_FRM_SEQ5[6:0]。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.21 地址 : 0x14

图 8-19. 0x14

7	6	5	4	3	2	1	0
WAIT6[0]	WAV_FRM_SEQ6[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-24. 地址 : 0x14

位	字段	类型	默认值	说明
7	WAIT6	R/W	0	设置此位后，WAV_FRM_SEQ6[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ6[6:0]}$。如果此位为 0，则 WAV_FRM_SEQ6[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ6[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ6[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ6[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位 (寄存器 0x0C) 置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符 (寄存器地址 0x0F 至 0x16)，以先到者为准。如果 WAIT6 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ6[6:0]}$。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.22 地址 : 0x15

图 8-20. 0x15

7	6	5	4	3	2	1	0
WAIT7[0]	WAV_FRM_SEQ7[6:0]						
R/W-0	R/W-0						

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-25. 地址 : 0x15

位	字段	类型	默认值	说明
7	WAIT7	R/W	0	设置此位后，WAV_FRM_SEQ7[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ7[6:0]}$。如果此位为 0，则 WAV_FRM_SEQ7[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ7[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ7[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ7[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位 (寄存器 0x0C) 置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符 (寄存器地址 0x0F 至 0x16)，以先到者为准。如果 WAIT7 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = $10\text{ms} \times \text{WAV_FRM_SEQ7[6:0]}$。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.23 地址 : 0x16

图 8-21. 0x16

7	6	5	4	3	2	1	0
WAIT8[0]		WAV_FRM_SEQ8[6:0]					
R/W-0				R/W-0			

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-26. 地址 : 0x16

位	字段	类型	默认值	说明
7	WAIT8	R/W	0	设置此位后，WAV_FRM_SEQ8[6:0] 将解读为播放引擎空闲时的等待时间。此位用于插入顺序播放的波形之间的定时延迟。延迟时间 = 10ms × WAV_FRM_SEQ8[6:0]。如果此位为 0，则 WAV_FRM_SEQ8[6:0] 解读为序列播放的波形标识符。 0 WAV_FRM_SEQ8[6:0] 解读为序列播放的波形标识符。 1 WAV_FRM_SEQ8[6:0] 解读为延迟。
6-0	WAV_FRM_SEQ8[6:0]	R/W	0	此参数保存要播放的波形的波形标识符。波形标识符是一个整数值，指向库中波形的索引位置。用户将 GO 位 (寄存器 0x0C) 置为有效时，从寄存器地址 0x0F 开始播放。该波形的播放结束时，如果下一个波形标识符非零，波形序列发生器将播放保存在寄存器 0x10 中的外部波形标识符。波形序列发生器将以这种方式继续运行，直到序列发生器的标识符值为零，或直到播放所有八个标识符 (寄存器地址 0x0F 至 0x16)，以先到者为准。如果 WAIT8 设置为 1，则此参数用于插入延迟，计算公式为：延迟时间 = 10ms × WAV_FRM_SEQ8[6:0]。 0 波形序列发生器尝试播放此标识符时，发出信号让波形序列发生器停止。

8.24 地址 : 0x17

图 8-22. 0x17

7	6	5	4	3	2	1	0
WAV4_SEQ_LOOP[1:0]		WAV3_SEQ_LOOP[1:0]		WAV2_SEQ_LOOP[1:0]		WAV1_SEQ_LOOP[1:0]	
R/W-0		R/W-0		R/W-0		R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-27. 地址 : 0x17

位	字段	类型	默认值	说明
7-6	WAV4_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT4 + WAV_FRM_SEQ4[6:0] 中存储效果的播放次数。 0 无循环，仅播放一次。 1 循环一次 (播放两次)。 2 循环两次 (播放 3 次)。 3 循环 3 次 (播放 4 次)。
5-4	WAV3_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT2 + WAV_FRM_SEQ2[6:0] 中存储效果的播放次数。 0 无循环，仅播放一次。 1 循环一次 (播放两次)。 2 循环两次 (播放 3 次)。 3 循环 3 次 (播放 4 次)。

表 8-27. 地址 : 0x17 (续)

位	字段	类型	默认值	说明
3-2	WAV2_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT2 + WAV_FRM_SEQ2[6:0] 中存储效果的播放次数。
				0 无循环, 播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。
1-0	WAV1_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT1 + WAV_FRM_SEQ1[6:0] 中存储效果的播放次数。
				0 无循环, 仅播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。

8.25 地址 : 0x18

图 8-23. 0x18

7	6	5	4	3	2	1	0
WAV8_SEQ_LOOP[1:0]		WAV7_SEQ_LOOP[1:0]		WAV6_SEQ_LOOP[1:0]		WAV5_SEQ_LOOP[1:0]	
R/W-0		R/W-0		R/W-0		R/W-0	

说明 : R/W = 读取/写入 ; R = 只读 ; -n = 复位后的值

表 8-28. 地址 : 0x18

位	字段	类型	默认值	说明
7-6	WAV8_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT8 + WAV_FRM_SEQ8[6:0] 中存储效果的播放次数。
				0 无循环, 仅播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。
5-4	WAV7_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT7 + WAV_FRM_SEQ7[6:0] 中存储效果的播放次数。
				0 无循环, 仅播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。
3-2	WAV6_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT6 + WAV_FRM_SEQ6[6:0] 中存储效果的播放次数。
				0 无循环, 仅播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。
1-0	WAV5_SEQ_LOOP[1:0]	R/W	0	包含在继续下一个效果之前 WAIT5 + WAV_FRM_SEQ5[6:0] 中存储效果的播放次数。
				0 无循环, 仅播放一次。
				1 循环一次 (播放两次) 。
				2 循环两次 (播放 3 次) 。
				3 循环 3 次 (播放 4 次) 。

8.26 地址 : 0x19

图 8-24. 0x19

7	6	5	4	3	2	1	0
保留					WAV_SEQ_MAIN_LOOP[2:0]		
R/W-0					R/W-0		

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-29. 地址 : 0x19

位	字段	类型	默认值	说明
7-3	保留	R/W	0	保留
2-0	WAV_SEQ_MAIN_LOOP[2:0]	R/W	0	按此寄存器中指定的次数循环波形序列发生器。播放效果，直至达到标识符为 0，或所有 8 个标识符均已播放。这一系列的标识符即循环的那些标识符。
				0 无循环，标识符序列仅播放一次。
				1 循环一次。
				2 循环两次。
				3 循环 3 次。
				4 循环 4 次。
				5 循环 5 次。
				6 循环 6 次。
				7 无限循环。（使用触发器或 GO 位停止。）

8.27 地址 : 0x1A

图 8-25. 0x1A

7	6	5	4	3	2	1	0
ODT[7:0]							
R/W-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-30. 地址 : 0x1A

位	字段	类型	默认值	说明
7-0	ODT[7:0]	R/W	0	将时间偏移添加到库波形的过驱部分。某些电机需要比其他电机更多的过驱时间，因此该寄存器允许用户从库波形中增加或减少过驱时间。库波形中的最大电压值被自动确定为过驱部分。此寄存器仅在开环模式下有用。对于闭环模式，过驱是自动的。偏移被解读为二进制补码，因此时间偏移可以是正值，也可以是负值。过驱时间偏移 (ms) = ODT[7:0] × PLAYBACK_INTERVAL。

8.28 地址 : 0x1B

图 8-26. 0x1B

7	6	5	4	3	2	1	0
SPT[7:0]							
R/W-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-31. 地址 : 0x1B

位	字段	类型	默认值	说明
7-0	SPT[7:0]	R/W	0	将时间偏移添加到库波形的正持续部分。某些电机的响应时间比其他电机更快/更慢, 因此该寄存器允许用户从库波形中增加或减少正持续时间。除过驱部分之外的任何正电压值均被视为持续正值。偏移被解读为二进制补码, 因此时间偏移可以是正值, 也可以是负值。持续时间正偏移 (ms) = SPT[7:0] × PLAYBACK_INTERVAL。

8.29 地址 : 0x1C

图 8-27. 0x1C

7	6	5	4	3	2	1	0
SNT[7:0]							
R/W-0							

说明: R/W = 读取/写入; R = 只读; -n = 复位后的值

表 8-32. 地址 : 0x1C

位	字段	类型	默认值	说明
7-0	SNT[7:0]	R/W	0	将时间偏移添加到库波形的负持续部分。某些电机的响应时间比其他电机更快/更慢, 因此该寄存器允许用户从库波形中增加或减少负持续时间。除过驱部分之外的任何负电压值均被视为持续负值。偏移被解读为二进制补码, 因此时间偏移可以是正值, 也可以是负值。持续时间负偏移 (ms) = SNT[7:0] × PLAYBACK_INTERVAL。

8.30 地址 : 0x1D

图 8-28. 0x1D

7	6	5	4	3	2	1	0
BRT[7:0]							
R/W-0							

说明: R/W = 读取/写入; R = 只读; -n = 复位后的值

表 8-33. 地址 : 0x1D

位	字段	类型	默认值	说明
7-0	BRT[7:0]	R/W	0	将时间偏移添加到库波形的制动部分。某些电机需要比其他电机更多的制动时间, 因此该寄存器允许用户从库波形中增加或减少制动时间。库波形中的最大负电压值被自动确定为制动部分。此寄存器仅在开环模式下有用。对于闭环模式, 制动是自动的。偏移被解读为二进制补码, 因此时间偏移可以是正值, 也可以是负值。时间制动偏移 (ms) = BRT[7:0] × PLAYBACK_INTERVAL。

8.31 地址 : 0x1F

图 8-29. 0x1F

7	6	5	4	3	2	1	0
RATED_VOLTAGE[7:0]							
R/W-0	R/W-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1

说明: R/W = 读取/写入; R = 只读; -n = 复位后的值

表 8-34. 地址 : 0x1F

位	字段	类型	默认值	说明
7-0	RATED_VOLTAGE[7:0]	R/W	63	此位可在闭环运行期间设置满量程输出的基准电压。自动校准例程使用此寄存器作为输入, 因此在执行校准之前, 必须将此寄存器写入电机的额定电压值。修改此寄存器值后进行校准, 以适当地设置 A_CAL_BEMF。

8.32 地址 : 0x20

图 8-30. 0x20

7	6	5	4	3	2	1	0
OD_CLAMP[7:0]							
R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-35. 地址 : 0x20

位	字段	类型	默认值	说明
7-0	OD_CLAMP[7:0]	R/W	137	在闭环运行期间，执行器反馈允许输出电压在自动过驱和自动制动期间高于额定电压。器件将此电压限制为此参数中定义的最大电压。

8.33 地址 : 0x21

图 8-31. 0x21

7	6	5	4	3	2	1	0
A_CAL_COMP[7:0]							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-36. 地址 : 0x21

位	字段	类型	默认值	说明
7-0	A_CAL_COMP[7:0]	R/W	13	该寄存器包含执行校准例程后的电压补偿结果。A_CAL_COMP 位中存储的值可补偿驱动器中的任何电阻损耗。校准例程会检查执行器的阻抗以自动确定适当的值。

8.34 地址 : 0x22

图 8-32. 0x22

7	6	5	4	3	2	1	0
A_CAL_BEMF[7:0]							
R/W-0	R/W-1	R/W-1	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-37. 地址 : 0x22

位	字段	类型	默认值	说明
7-0	A_CAL_BEMF[7:0]	R/W	109	数字播放引擎使用该值自动确定闭环运行适当的反馈增益。

8.35 地址：0x23

图 8-33. 0x23

7	6	5	4	3	2	1	0
NG_THRESH[0]	FB_BRAKE_FACTOR[2:0]			LOOP_GAIN[1:0]		BEMF_GAIN[1:0]	
R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1	R/W-1	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-38. 地址：0x23

位	字段	类型	默认值	说明
7	NG_THRESH	R/W	0	输出噪声门控制。如果驱动器打算将幅度驱动至低于此位中选择的阈值，则输出驱动器会发送 0（无输出）。 0 VDD 的 4%。 1 VDD 的 8%。
6-4	FB_BRAKE_FACTOR[2:0]	R/W	3	选择制动增益与驱动增益之间的反馈增益比。通常，在制动时增加额外的反馈增益，以使执行器尽可能快地制动是比较理想的做法。较大比率的运行稳定性比较小比率差。高级用户可以选择优化此寄存器。否则，默认值可为大多数执行器提供良好的性能。该值在运行自动校准之前设置。 0 1。 1 2。 2 3。 3 4。 4 6。 5 8。 6 16。 7 在制动（禁用制动）期间消除反馈。
3-2	LOOP_GAIN[1:0]	R/W	1	选择反馈控制的环路增益。此项设置环路尝试使反 EMF（以及由此产生的电机速度）与输入信号电平匹配的速度。较高的环路增益（较快的稳定速度）选项提供的运行稳定性低于较低的环路增益（较慢的稳定速度）。高级用户可以选择优化此寄存器。否则，默认值可为大多数执行器提供良好的性能。该值在运行自动校准之前设置。 0 非常慢。 1 慢。 2 快。 3 非常快。
1-0	BEMF_GAIN[1:0]	R/W	2	设置反 EMF 放大器的模拟增益。ERM 模式与 LRA 模式对该值的解读不同。自动校准会为 BEMF_GAIN 自动填充执行器最合适的值。请注意，用户可以覆盖该值。 0 LRA 模式为 5 倍，ERM 模式为 0.34 倍。 1 LRA 模式为 10 倍，ERM 模式为 1.05 倍。 2 LRA 模式为 20 倍，ERM 模式为 1.82 倍。 3 LRA 模式为 30 倍，ERM 模式为 4 倍。

8.36 地址：0x24

图 8-34. 0x24

7	6	5	4	3	2	1	0
RATED_VOLTAGE_CLAMP[7:0]							
R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-39. 地址：0x24

位	字段	类型	默认值	说明
7-0	RATED_VOLTAGE_CLAMP[7:0]	R/W	100	此参数用于设置驱动器提供的稳态电压的钳位。在波形的过驱部分之后强制执行此钳位。请注意，如果 OD_CLAMP 低于此参数，则会施加更低的钳位。如果触发 BAT_LIFE_EXT_LVLx，则同样如此。

8.37 地址：0x25

图 8-35. 0x25

7	6	5	4	3	2	1	0
OD_CLAMP_LVL1[7:0]							
R/W-1							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-40. 地址：0x25

位	字段	类型	默认值	说明
7-0	OD_CLAMP_LVL1[7:0]	R/W	128	一旦 VBAT 低于 BAT_LIFE_EXT_LVL1 值，此参数就会覆盖 OD_CLAMP。自动校准和诊断期间将忽略此参数。

8.38 地址：0x26

图 8-36. 0x26

7	6	5	4	3	2	1	0
OD_CLAMP_LVL2[7:0]							
R/W-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-41. 地址：0x26

位	字段	类型	默认值	说明
7-0	OD_CLAMP_LVL2[7:0]	R/W	0	一旦 VBAT 低于 BAT_LIFE_EXT_LVL2 值，此参数就会覆盖 OD_CLAMP 和 OD_CLAMP_LVL1。自动校准和诊断期间将忽略此参数。

8.39 地址：0x27

图 8-37. 0x27

7	6	5	4	3	2	1	0
LRA_MIN_FREQ_SEL[0]	LRA_RESYNC_FORMAT[0]	保留	DRIVE_TIME[4:0]				
R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-42. 地址：0x27

位	字段	类型	默认值	说明
7	LRA_MIN_FREQ_SEL	R/W	0	选择器件支持的最低频率。
				0 125Hz。
				1 45Hz。
6	LRA_RESYNC_FORMAT	R/W	0	选择要运行重新同步模式的方法。
				0 基于 LRA_MIN_FREQ_SEL。
				1 基于 DRIVE_TIME × 1.25。
5	保留	R/W	0	保留

表 8-42. 地址：0x27 (续)

位	字段	类型	默认值	说明
4-0	DRIVE_TIME[4:0]	R/W	16	LRA 模式：设置 LRA 模式下 LRA 驱动时间的初始猜测值。驱动时间会自动调整，以实现最佳动态驱动；但此寄存器会针对近似 LRA 频率进行优化。如果 LRA 驱动时间设置过短，LRA 驱动时间可能会影响执行器启动时间。如果 LRA 驱动时间设置过长，LRA 驱动时间可能会导致不稳定。最佳驱动时间 (ms) $\approx 0.5 \times$ LRA 周期。如果 LRA 未显示有效的 BEMF，则此参数还会在 LRA 未连接或 BEMF 不存在时设置自由运行频率。ERM 模式：设置反 EMF 检测的采样率。较短的驱动时间会导致输出信号中的峰均比更高，从而需要更多的电源余量。较长的驱动时间会导致反馈以较慢的速率做出反应。
				0 LRA : 0.5ms ; ERM : 1ms.
				1 LRA : 0.6ms ; ERM : 1.2ms.
				2 LRA : 0.7ms ; ERM : 1.4ms.
				3 LRA : 0.8ms ; ERM : 1.6ms.
				4 LRA : 0.9ms ; ERM : 1.8ms.
				5 LRA : 1ms ; ERM : 2ms.
				6 LRA : 1.1ms ; ERM : 2.2ms.
				7 LRA : 1.2ms ; ERM : 2.4ms.
				8 LRA : 1.3ms ; ERM : 2.6ms.
				9 LRA : 1.4ms ; ERM : 2.8ms.
				10 LRA : 1.5ms ; ERM : 3ms.
				11 LRA : 1.6ms ; ERM : 3.2ms.
				12 LRA : 1.7ms ; ERM : 3.4ms.
				13 LRA : 1.8ms ; ERM : 3.6ms.
				14 LRA : 1.9ms ; ERM : 3.8ms.
				15 LRA : 2ms ; ERM : 4ms.
				16 LRA : 2.1ms ; ERM : 4.2ms.
				17 LRA : 2.2ms ; ERM : 4.4ms.
				18 LRA : 2.3ms ; ERM : 4.6ms.
				19 LRA : 2.4ms ; ERM : 4.8ms.
				20 LRA : 2.5ms ; ERM : 5ms.
				21 LRA : 2.6ms ; ERM : 5.2ms.
				22 LRA : 2.7ms ; ERM : 5.4ms.
				23 LRA : 2.8ms ; ERM : 5.6ms.
				24 LRA : 2.9ms ; ERM : 5.8ms.
				25 LRA : 3ms ; ERM : 6ms.
				26 LRA : 3.1ms ; ERM : 6.2ms.
				27 LRA : 3.2ms ; ERM : 6.4ms.
				28 LRA : 3.3ms ; ERM : 6.6ms.
				29 LRA : 3.4ms ; ERM : 6.8ms.
				30 LRA : 3.5ms ; ERM : 7ms.
				31 LRA : 3.6ms ; ERM : 7.2ms.

8.40 地址：0x28

图 8-38. 0x28

7	6	5	4	3	2	1	0
BLANKING_TIME[3:0]				IDISS_TIME[3:0]			
R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-1

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-43. 地址：0x28

位	字段	类型	默认值	说明
7-4	BLANKING_TIME[3:0]	R/W	1	等待 BEMF 稳定的时间。ADC 采样前。
				0 LRA : 15μs , ERM : 45μs.
				1 LRA : 25μs , ERM : 75μs.
				2 LRA : 50μs , ERM : 150μs.
				3 LRA : 75μs , ERM : 225μs.
				4 LRA : 90μs , ERM : 不适用。
				5 LRA : 105μs , ERM : 不适用。
				6 LRA : 120μs , ERM : 不适用。
				7 LRA : 135μs , ERM : 不适用。
				8 LRA : 150μs , ERM : 不适用。
				9 LRA : 165μs , ERM : 不适用。
				10 LRA : 180μs , ERM : 不适用。
				11 LRA : 195μs , ERM : 不适用。
				12 LRA : 210μs , ERM : 不适用。
				13 LRA : 235μs , ERM : 不适用。
				14 LRA : 260μs , ERM : 不适用。
				15 LRA : 285μs , ERM : 不适用。
3-0	IDISS_TIME[3:0]	R/W	1	等待电感器电流放电的时间
				0 LRA : 15μs , ERM : 45μs.
				1 LRA : 25μs , ERM : 75μs.
				2 LRA : 50μs , ERM : 150μs.
				3 LRA : 75μs , ERM : 225μs.
				4 LRA : 90μs , ERM : 不适用。
				5 LRA : 105μs , ERM : 不适用。
				6 LRA : 120μs , ERM : 不适用。
				7 LRA : 135μs , ERM : 不适用。
				8 LRA : 150μs , ERM : 不适用。
				9 LRA : 165μs , ERM : 不适用。
				10 LRA : 180μs , ERM : 不适用。
				11 LRA : 195μs , ERM : 不适用。
				12 LRA : 210μs , ERM : 不适用。
				13 LRA : 235μs , ERM : 不适用。
				14 LRA : 260μs , ERM : 不适用。
				15 LRA : 285μs , ERM : 不适用。

8.41 地址：0x29

图 8-39. 0x29

7	6	5	4	3	2	1	0
保留		OD_CLAMP_TIME[1:0]		SAMPLE_TIME[1:0]		ZC_DET_TIME[1:0]	
R/W-0		R/W-0		R/W-1		R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-44. 地址：0x29

位	字段	类型	默认值	说明
7-6	保留	R/W	0	保留
5-4	OD_CLAMP_TIME[1:0]	R/W	0	此参数允许用户选择过驱和制动期间允许的最长过冲时间。如果启用，经过此期间后，输出电压将钳位到额定电压钳位。请注意，由于输出被钳位在指定的时间量，因此输出并非总是与过零保持一致。在自动校准或诊断期间，此参数会被忽略。自动校准始终使用自动过驱。
				0 自动过驱（过驱时间钳位已禁用）
				1 过驱时间钳位至 25ms
				2 过驱时间钳位至 50ms
				3 过驱时间钳位至 100ms
3-2	SAMPLE_TIME[1:0]	R/W	3	在 ADC 采样 BEMF 振幅之前，过零前/后等待的时间。
				0 150μs.
				1 200μs.
				2 250μs.
				3 300μs.
1-0	ZC_DET_TIME[1:0]	R/W	0	过零检测时间。
				0 100μs.
				1 200μs.
				2 300μs.
				3 390μs.

8.42 地址：0x2A

图 8-40. 0x2A

7	6	5	4	3	2	1	0
保留						AUTO_CAL_TIME[1:0]	
R/W-0						R/W-1	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-45. 地址：0x2A

位	字段	类型	默认值	说明
7-2	保留	R/W	0	保留
1-0	AUTO_CAL_TIME[1:0]	R/W	2	自动校准例程的持续时间。设置自动校准时长。以 RATED_VOLTAGE 值驱动时，此项是足以让电机加速度稳定下来的时间。
				0 250ms.
				1 500ms.
				2 1000ms.
				3 持续时间由触发器控制（外部触发器、使能或内部触发器）。最短持续时间为 1s，否则校准结果可能会损坏。收到取消触发信号后，将进行校准测量，这可能需要几毫秒的时间来完成。

8.43 地址：0x2C

图 8-41. 0x2C

7	6	5	4	3	2	1	0
LRA_AUTO_OPEN_LOOP[0]	AUTO_OL_CNT[1:0]		保留				LRA_WAVE_SHAPE[0]
R/W-0	R/W-0		R/W-0				R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-46. 地址：0x2C

位	字段	类型	默认值	说明
7	LRA_AUTO_OPEN_LOOP	R/W	0	启用后，如果在 AutoOpenLoop_CNT 中指定的周期数内未正确检测到 ZC，驱动器会自动切换到开环。开环波形的形状始终为方形，该功能会忽略 LRA_WAVE_SHAPE 位。 0 禁用自动开环。 1 启用自动开环。
6-5	AUTO_OL_CNT[1:0]	R/W	0	在 AutoOpenLoop = 1 时使用的计数器，用于决定何时切换到开环 0 3 次尝试 1 4 次尝试 2 5 次尝试 3 6 次尝试
4-1	保留	R/W	0	保留
0	LRA_WAVE_SHAPE	R/W	0	选择在开环模式下用于驱动 LRA 的形状。 0 方波。 1 正弦波。

8.44 地址：0x2E

图 8-42. 0x2E

7	6	5	4	3	2	1	0
保留						OL_LRA_PERIOD[9:0]	
R/W-0						R/W-0	

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-47. 地址：0x2E

位	字段	类型	默认值	说明
7-2	保留	R/W	0	保留
1-0	OL_LRA_PERIOD[9:0]	R/W	198	此参数设置用于在开环中驱动 LRA 的频率。LRA 开环周期 = OL_LRA_PERIOD[9:0] × 24.615μs。

8.45 地址：0x2F

图 8-43. 0x2F

7	6	5	4	3	2	1	0
OL_LRA_PERIOD[9:0]							
R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-48. 地址：0x2F

位	字段	类型	默认值	说明
7-0	OL_LRA_PERIOD[9:0]	R/W	198	此参数设置用于在开环中驱动 LRA 的频率。LRA 开环周期 = OL_LRA_PERIOD[9:0] × 24.615μs。

8.46 地址：0x30

图 8-44. 0x30

7	6	5	4	3	2	1	0
CURRENT_K[7:0]							
R-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-49. 地址：0x30

位	字段	类型	默认值	说明
7-0	CURRENT_K[7:0]	R	0	存储用于计算诊断运行中执行器真实阻抗的系数。该系数与 DIAG_Z_RESULT 参数结合使用。

8.47 地址：0xFD

图 8-45. 0xFD

7	6	5	4	3	2	1	0
RAM_ADDR[15:8]							
R/W-0							

说明：R/W = 读取/写入；R = 只读；-n = 复位后的值

表 8-50. 地址：0xFD

位	字段	类型	默认值	说明
7-0	RAM_ADDR[15:8]	R/W	0	此参数保存从内部存储器读取/写入内部存储器的起始地址。

8.48 地址：0xFE

图 8-46. 0xFE

7	6	5	4	3	2	1	0
RAM_ADDR[7:0]							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 8-51. 地址：0xFE

位	字段	类型	默认值	说明
7-0	RAM_ADDR[15:0]	R/W	0	此参数保存从内部存储器读取/写入内部存储器的起始地址。

8.49 地址：0xFF

图 8-47. 0xFF

7	6	5	4	3	2	1	0
RAM_DATA[7:0]							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

表 8-52. 地址：0xFF

位	字段	类型	默认值	说明
7-0	RAM_DATA[7:0]	R/W	0	此参数是内部存储器的数据输入。写入此参数会使写入的数据存储到 RAM_ADDR[15:0] 参数中指定的地址。写入后，控制器会自动递增 RAM_ADDR[15:0] 中的地址。单字节和多字节写入均适用。从内部存储器读取也是如此。

应用和实施

备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户应负责确定各元件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

1 应用信息

触觉驱动器的典型应用是在支持触控的系统中，该系统已经包含一个应用处理器，用于决定何时执行触觉效果。

DRV2624 器件可通过 I²C 通信实现完整功能（无论使用 RTP 还是存储器接口）。系统设计人员可选择使用外部触发器来播放低延迟效果（例如通过物理按钮）。图 9-1 和图 9-2 显示典型的触觉系统实现。系统设计人员不应使用内部稳压器 (REG) 为任何外部负载供电。

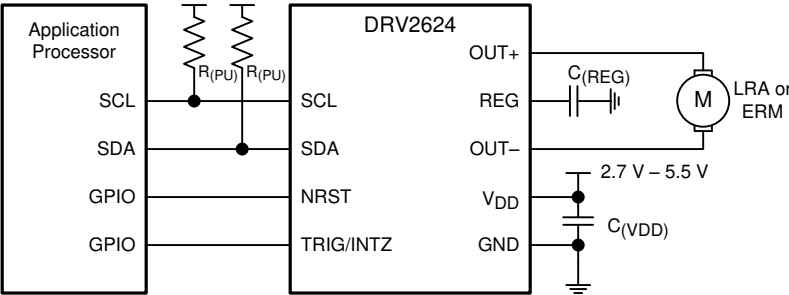


图 9-1. I²C 控制（含可选的外部触发器）

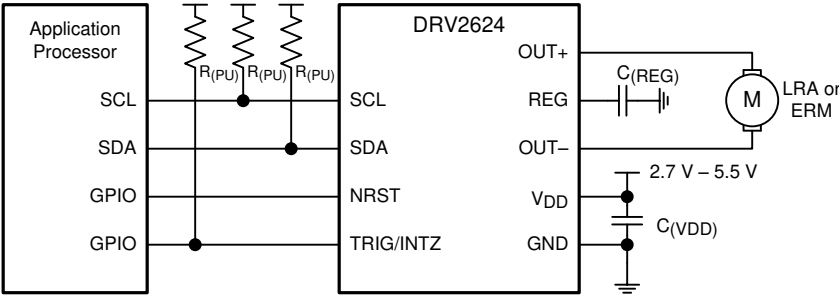


图 9-2. I²C 控制（含可选的内部引脚）

表 9-1. 推荐的外部元件

元件	说明	规格	典型值
C _(VDD)	输入电容器	电容	0.1μF
C _(REG)	稳压器电容器	电容	0.1μF
R _(PU)	上拉电阻器	电阻	2.2kΩ

2 典型应用

DRV2624 器件的典型应用是在具有外部按钮的系统中，按下时会触发不同的触觉效果。图 9-3、图 9-4 和图 9-5 显示了此类系统的典型原理图。按钮可以是物理按钮、电容式触控按钮或来自触摸屏系统的 GPIO 信号。

这类系统中的效果是可编程的。

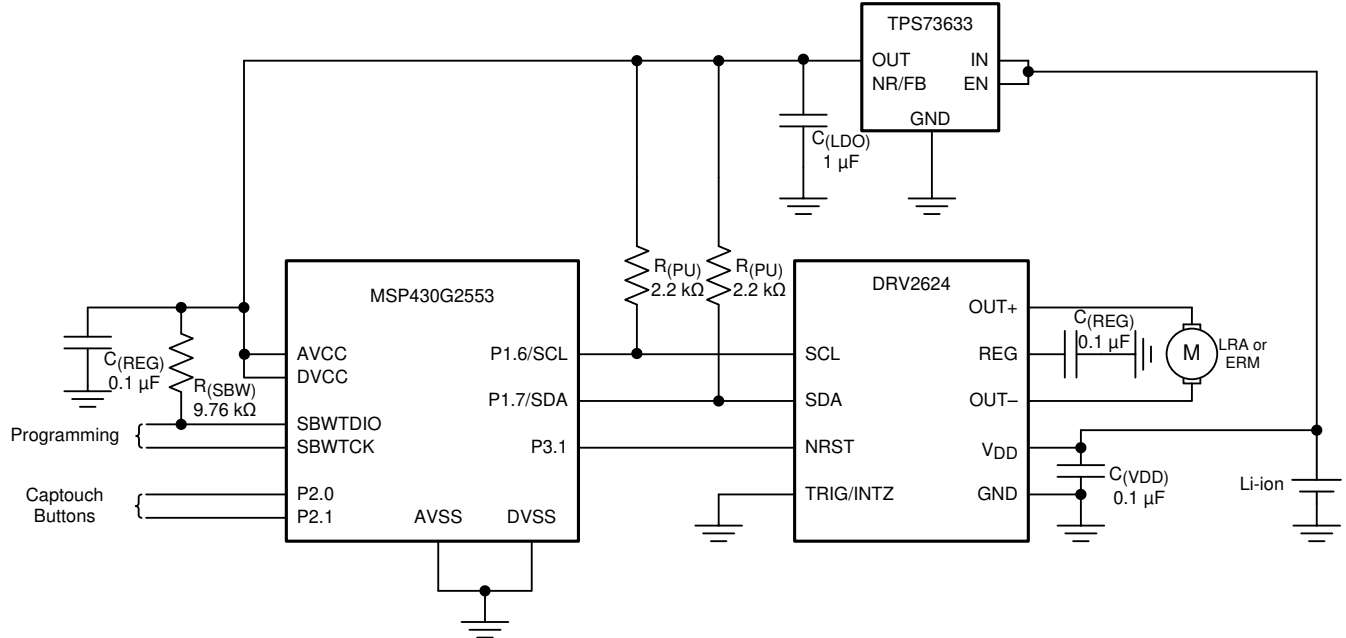


图 9-3. 无外部触发器或中断引脚的典型应用原理图

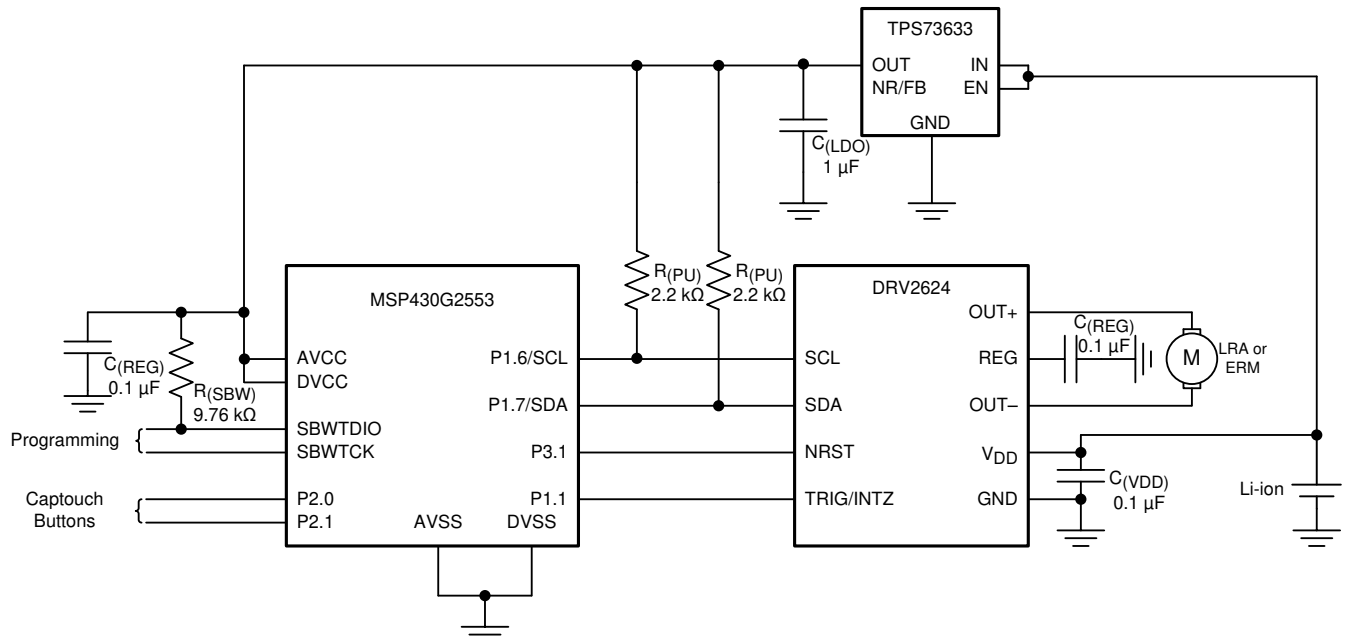


图 9-4. 有外部触发器的典型应用原理图

驱动直流电机的另一种常见方法是过驱电压的概念。为了克服电机质量的惯性，这些电机通常会在短时间内过驱，然后恢复到电机的额定电压以维持电机旋转。过驱还用于快速停止（或制动）电机。有关安全可靠的过驱电压和持续时间，请参阅电机数据表。

2.2.1.2 线性共振执行器 (LRA)

线性共振执行器 (LRA) 以共振频率振动。LRA 具有高 Q 值频率响应，原因是在共振频率偏移为 3Hz 至 5Hz 时，振动性能会快速下降。许多因素也会导致执行器的共振频率发生偏移或漂移，比如温度、老化、安装 LRA 的产品质量，以及便携式产品的固定方式。此外，当执行器被驱动至最大允许电压时，许多 LRA 的频率会因机械压缩而发生几赫兹的偏移。所有这些因素使实时跟踪自动共振算法在驱动 LRA 以实现一致的峰值性能时变得至关重要。

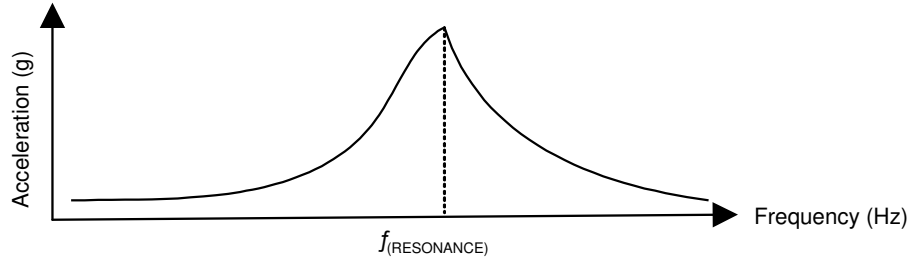


图 9-7. 典型 LRA 响应

2.2.1.2.1 LRA 的自动共振引擎

DRV2624 自动共振引擎实时跟踪 LRA 的共振频率，在半个周期后有效锁定共振频率。如果共振频率出于任何原因从波形中间偏移，引擎会逐周期地跟踪该频率。自动共振引擎通过持续监测执行器的反 EMF 来实现跟踪。请注意，自动共振引擎不受自动校准过程的影响，该过程仅用于电平校准。自动共振引擎无需校准。

2.2.2 电容器选型

DRV2624 器件具有开关输出级，可通过 V_{DD} 引脚拉取瞬态电流。为使输出驱动器和器件的数字部分正常运行，建议在 V_{DD} 电源引脚附近放置一个 X5R 或 X7R 型 0.1 μ F 低等效串联电阻 (ESR) 电源旁路电容器。在 REG 引脚与接地端之间放置一个 0.1 μ F X5R 或 X7R 型电容器。

2.2.3 接口选择

DRV2624 器件的设计采用默认配置，支持多种 LRA 执行器。如果选择了与器件默认配置兼容的执行器，则无需使用 I²C 接口即可使用简单驱动。在这种情况下，用户有 3 个可用的选项：独立控制 NRST 和 TRIG/INTZ 引脚（4 引脚接口：VDD、GND、NRST、TRIG/INTZ）、使用 TRIG/INTZ 引脚短接 NRST 并使用单个 GPIO 进行控制（3 引脚接口：VDD、GND、TRIG）或将 NRST、TRIG/INTZ 和 VDD 一起短接（2 引脚接口：VDD、GND）。请注意，对于 2 引脚接口，VDD 信号的斜坡速度必须比启动时间（大约 500 μ s）快，否则会检测到 UVLO 情况，其阻止器件播放所需的波形。

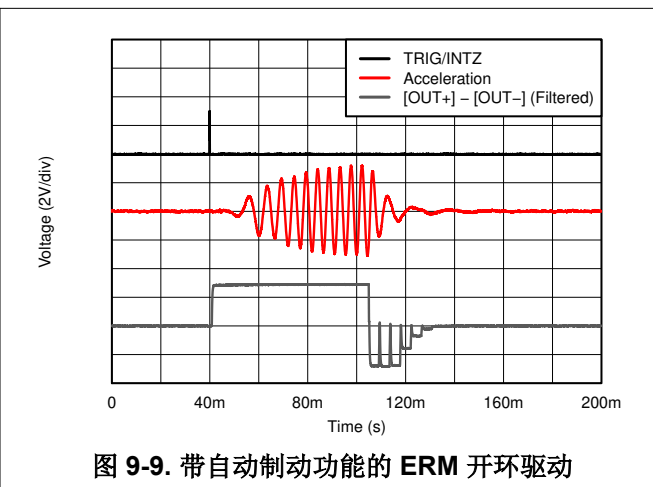
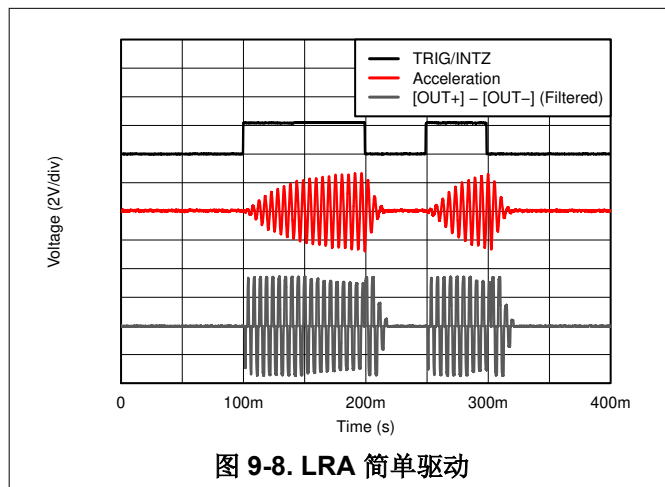
配置器件需要 I²C 接口。器件可通过此接口与 RTP 或内部存储器完全搭配使用。使用此接口的优势在于，触发效果无需额外的 GPIO（用于 TRIG/INTZ 引脚）。因此，TRIG/INTZ 引脚可连接至 GND。使用外部触发器引脚的优势在于，无需 I²C 事务即可触发预加载效果，这对于与按钮接口来说是一个不错的选择。

2.2.4 电源选择

DRV2624 器件支持宽范围的输入电压。保持电池电压足够高，以支持所选执行器所需的振动强度，是一个重要的设计考虑因素。典型应用使用锂离子或锂聚合物电池，可提供足够的电压余量来驱动常见的执行器。

如果需要非常强的振动，可以在电源和 V_{DD} 引脚之间放置一个升压转换器，以提供具有充足余量的恒定电压（在某些系统中通常使用 5V 电源轨），在使用两节串联的 AA 电池为系统供电的情况下尤其适用。

2.3 应用曲线



3 初始化设置

3.1 初始化过程

1. 上电后，在 DRV2624 器件接受 I²C 命令之前至少等待 1ms。
2. 将 NRST 引脚置为有效（逻辑高电平）。NRST 引脚可在等待期间或之后的任何时间置为有效。
3. 将 MODE 参数（地址 0x01）写入值 0x00 以使该器件从待机模式中退出。
4. 运行自动校准为所需执行器配置 DRV2624 器件。或者，重写先前校准的结果。
5. 如果使用嵌入式 RAM 存储器，请在此时用波形填充 RAM。

备注

DRV2624 器件默认为闭环模式，并在电平（使能）配置中和 RTP 模式下选择外部触发器选项。要使用其他模式和功能，请参阅“寄存器映射”。

3.2 典型用法示例

3.2.1 从 RAM 波形存储器播放波形或波形序列

1. 按照 9.3.1 中列出的内容初始化器件。
2. 通过更改 TRIG_PIN_FUNC 参数，选择所需的 TRIG/INTZ 引脚功能。
3. 确定要播放的波形索引并填充波形序列发生器。
4. 使用所需的触发方法（GO 位或外部触发器）触发波形。请注意，如果使用中断功能，则只能使用 GO 位触发该进程。
5. 播放完成后，器件自动进入待机模式

3.2.2 播放实时播放 (RTP) 波形

1. 如 9.3.1 中所示初始化器件。
2. 将所需的驱动振幅写入实时播放输入寄存器 RTP_INPUT[7:0]。
3. 使用所需的触发方法（GO 位或外部触发器）触发波形。请注意，如果使用中断功能，则只能使用 GO 位触发该进程。
4. 如果需要，继续写入 RTP_INPUT[7:0] 以实现所需的触觉效果。
5. 使用所需的触发方法（GO 位或外部触发器）发送停止触发信号。请注意，如果使用中断功能，则只能使用 GO 位触发该进程。
6. 播放完成后，器件自动进入待机模式

4 电源相关建议

DRV2624 器件设计为可在 2.7V 至 5.5V 的输入电源电压范围内运行。电源的去耦电容器必须放置在靠近器件引脚的位置。

5 布局

5.1 布局指南

电源 (V_{DD}) 的去耦电容器必须放置在靠近器件引脚的位置。稳压器 (REG) 的滤波电容器应靠近器件 REG 引脚放置。为 WCSP 引脚创建焊盘尺寸时, TI 建议 PCB 布局使用非阻焊层限定 (NSMD) 焊盘。使用此方法时, 阻焊层开口大于所需焊盘面积, 开口尺寸由铜焊盘宽度决定。

5.2 布局示例

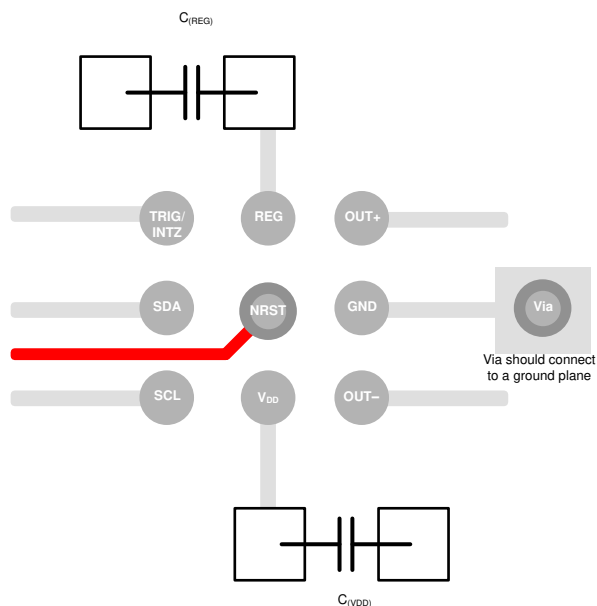


图 9-10. 典型布局

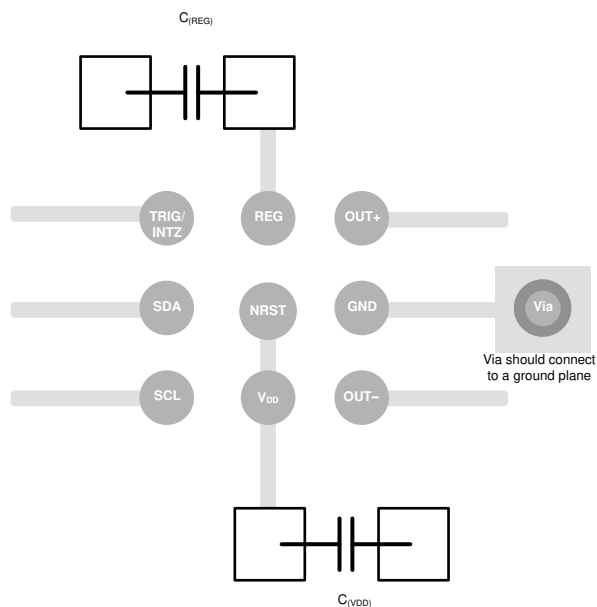


图 9-11. 不带 NRST 功能的布局

9 器件和文档支持

9.1 器件支持

9.2 商标

所有商标均为其各自所有者的财产。

10 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision B (September 2016) to Revision C (June 2025)	Page
• 新增用于计算 VBAT 电压的公式.....	15
• 新增器件可能卡在伪待机状态的极端情况的说明.....	15
• 新增触发器可能无法播放波形的情况注释.....	16
• 新增触发器可能无法播放波形的情况注释.....	17
• 新增有关 INTZ 拉至高电平时额外功耗的说明.....	18
• 新增有关伪待机状态的信息.....	19
• 对于 ERM 模式，将 LRA_ERM 位设置为 0.....	27
• 对于 LRA 模式，将 LRA_ERM 位设置为 1.....	27

Changes from Revision A (December 2015) to Revision B (September 2016)	Page
• 将 REV[3:0] 从 2 更新为 3.....	38
• 更改了 0x00 寄存器的默认值.....	38
• 将寄存器 0x2E 的开环 LRA 驱动计算值从 “OL_LRA_PERIOD[9:0] × 24.39μs” 更改为 “OL_LRA_PERIOD[9:0] × 24.615μs”	61

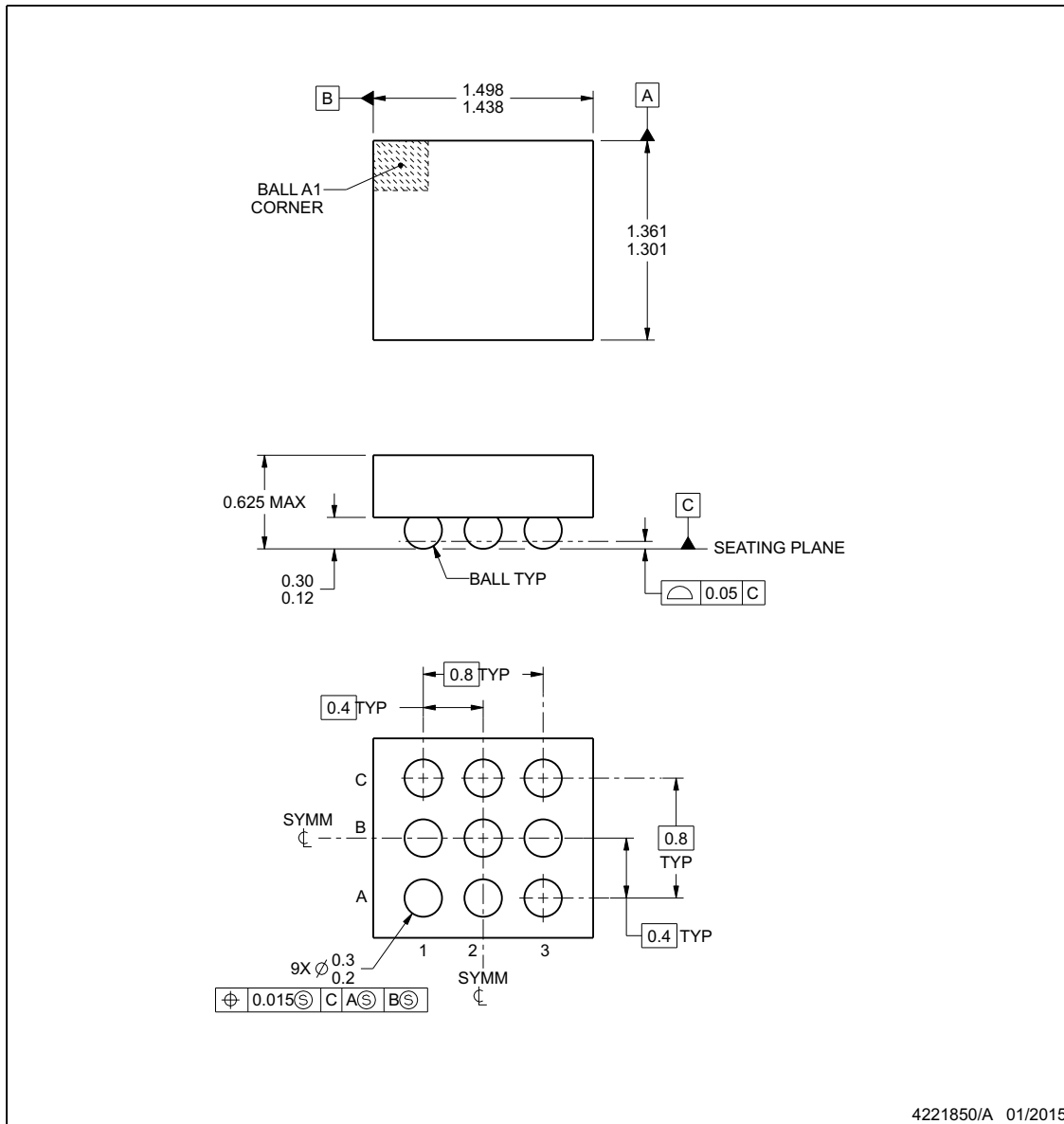
Changes from Revision * (December 2015) to Revision A (December 2015)	Page
• 将数据表从 “产品预发布” 更改为 “量产数据”	1

11 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

**YFF0009-C01****PACKAGE OUTLINE****DSBGA - 0.625 mm max height**

DIE SIZE BALL GRID ARRAY

**NOTES:**

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

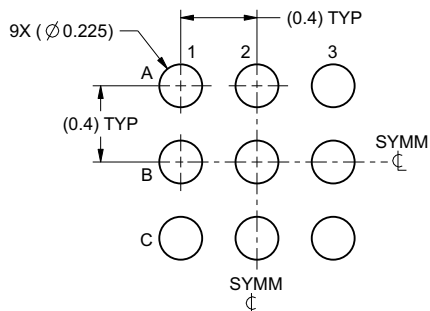
www.ti.com

EXAMPLE BOARD LAYOUT

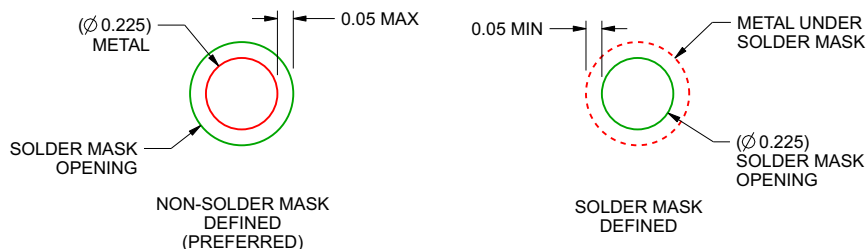
YFF0009-C01

DSBGA - 0.625 mm max height

DIE SIZE BALL GRID ARRAY



LAND PATTERN EXAMPLE
SCALE:30X



SOLDER MASK DETAILS
NOT TO SCALE

4221850/A 01/2015

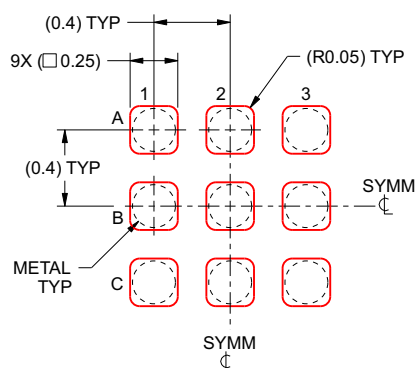
NOTES: (continued)

- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SNVA009 (www.ti.com/lit/snva009).

www.ti.com

EXAMPLE STENCIL DESIGN**YFF0009-C01****DSBGA - 0.625 mm max height**

DIE SIZE BALL GRID ARRAY



SOLDER PASTE EXAMPLE
 BASED ON 0.1 mm THICK STENCIL
 SCALE:30X

4221850/A 01/2015

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

www.ti.com

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
DRV2624YFFR	Active	Production	DSBGA (YFF) 9	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2624
DRV2624YFFR.A	Active	Production	DSBGA (YFF) 9	3000 LARGE T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2624
DRV2624YFFT	Active	Production	DSBGA (YFF) 9	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2624
DRV2624YFFT.A	Active	Production	DSBGA (YFF) 9	250 SMALL T&R	Yes	SNAGCU	Level-1-260C-UNLIM	-40 to 85	2624

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

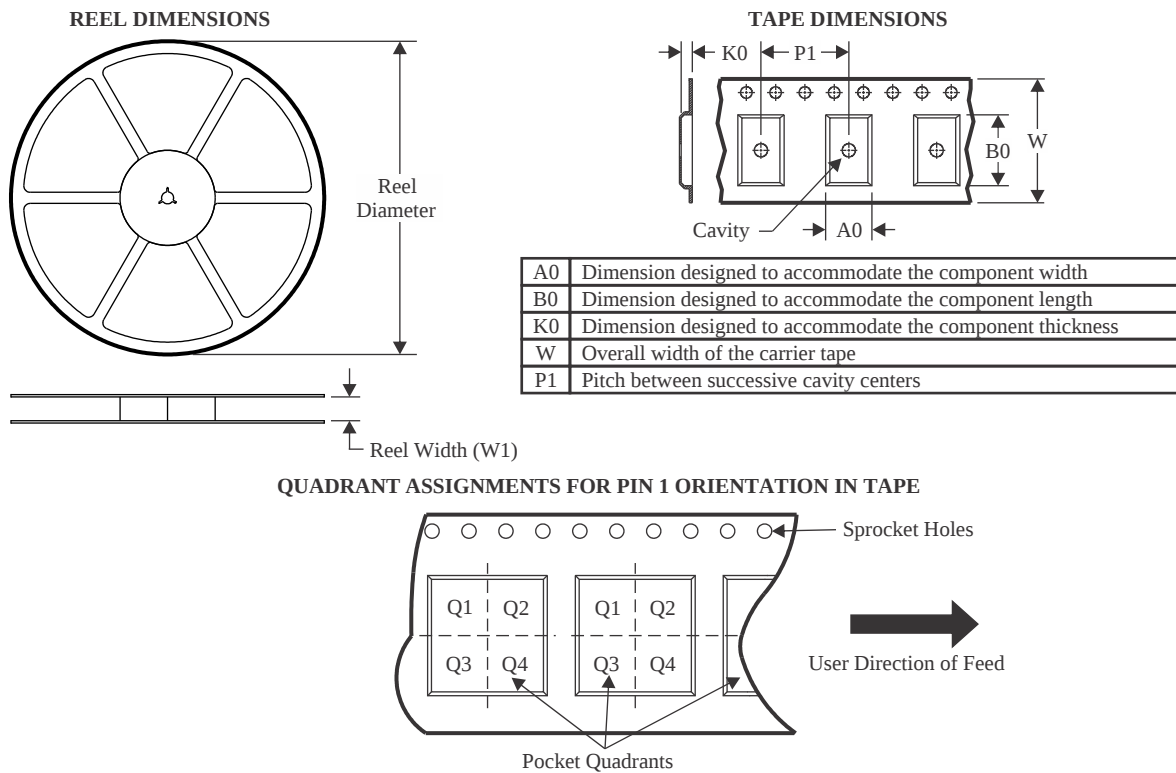
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

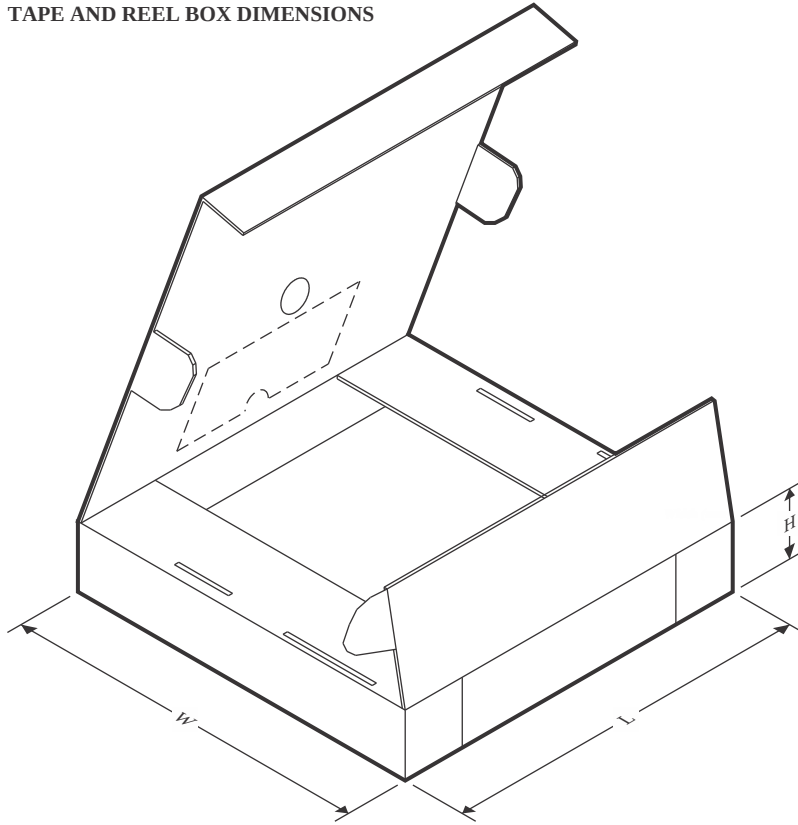
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
DRV2624YFFR	DSBGA	YFF	9	3000	180.0	8.4	1.52	1.56	0.71	4.0	8.0	Q1
DRV2624YFFT	DSBGA	YFF	9	250	180.0	8.4	1.52	1.56	0.71	4.0	8.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
DRV2624YFFR	DSBGA	YFF	9	3000	182.0	182.0	20.0
DRV2624YFFT	DSBGA	YFF	9	250	182.0	182.0	20.0

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司