AFE5832LP 具有 18.5mW/通道功耗、4nV/√Hz 噪声、12 位 40MSPS 或 10 位 50MSPS 输出和无源 CW 混频器的 32 通道超声波 AFE

1 特性

- 用于超声波应用的 32 通 道 AFE：
  - LNA、衰减器、LPF、ADC 和 CW 混频器
  - 数字时间增益补偿 (DTGC)
  - 总增益范围：0dB 至 48dB
- 具有可编程增益的低噪声放大器 (LNA)：
  - 低电流噪声：1pA/rtHz
  - 增益：21dB、18dB 和 15dB
  - 线性输入范围：高达 700mV_{PP}
- 可编程衰减器 (ATTEN)：
  - 衰减范围（阶跃为 0.125dB）：0 至 36dB
  - 数字 TGC 引擎
- 可编程增益放大器 (PGA)：
  - 增益：21dB、24dB 和 27dB
- 三阶线性相位低通滤波器 (LPF)：
  - 10MHz 至 25MHz 的截止频率
- 可在 12 位 80MSPS 或 10 位 100MSPS 条件下进行转换的 16 个 ADC：
  - 每个 ADC 可在半速率下转换两组输入
  - 12 位模式：72dBFS SNR
  - 10 位模式：61dBFS SNR
- TGC 模式功耗：
  - 在低功耗模式、4nV/rtHz、10 位、20MSPS、LVDS（2 倍速率）条件下的最低功耗为 18.5mW/通道
  - 在低噪声模式、3nV/rtHz、12 位、40MSPS 条件下的功耗为 27.8mW/通道
  - 在低功耗模式、4nV/rtHz、12 位、40MSPS 条件下的功耗为 24.4mW/通道
- 出色的器件间增益匹配：
  - ±0.5dB（典型值）
- 谐波失真等级：–55dBc
- 快速且一致的过载恢复
- 具有以下特性的连续波 (CW) 路径：
  - 在相对于 5MHz 载波 1kHz 频率偏移下具有 –148dBc/Hz 的低近端相位噪声
  - 无信号时的功耗：10mW/通道
  - 相位分辨率：λ/16
  - 三次和五次谐波 12dB 抑制
- LVDS 接口，速度高达 1Gbps
- 小型封装：15mm × 15mm NFBGA-289

2 应用

- 医疗超声波成像
- 无损检测设备
- 声纳成像设备
- 探头内置电子器件

3 说明

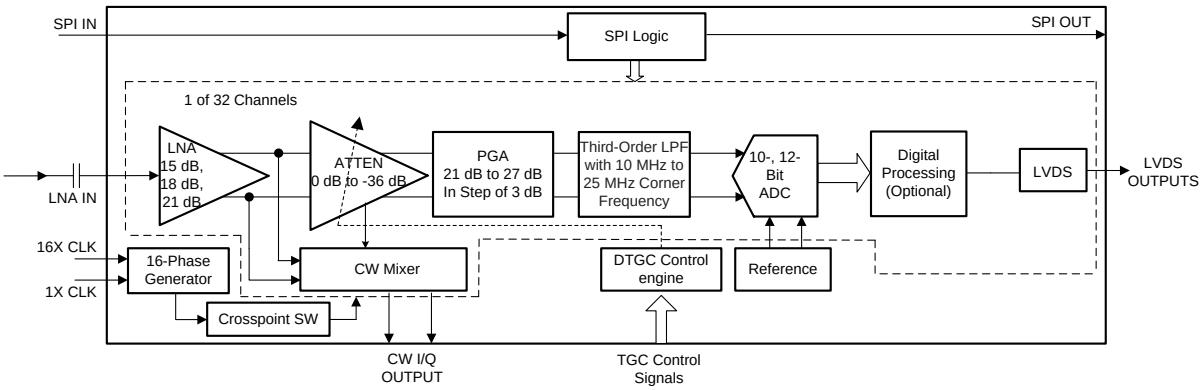
AFE5832LP 是高度集成的模拟前端 (AFE) 解决方案，专用于需要高性能、低功耗和小尺寸特性的便携式超声波系统。

器件信息(1)

器件型号	封装	封装尺寸（标称值）
AFE5832LP	nFBGA (289)	15.00mm × 15.00mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。

简化方框图



本文档旨在为方便起见，提供有关 TI 产品中文版本的信息，以确认产品的概要。 有关适用的官方英文版本的最新信息，请访问 www.ti.com，其内容始终优先。 TI 不保证翻译的准确性和有效性。 在实际设计之前，请务必参考最新版本的英文版本。

目录

1 特性 1
2 应用 1
3 说明 1
4 修订历史记录 2
5 （说明 （续）） 3
6 器件和文档支持 4
6.1 文档支持 4
6.2 接收文档更新通知 4
6.3 社区资源 4
6.4 商标 4
6.5 静电放电警告 4
6.6 术语表 4
7 机械、封装和可订购信息 4

4 修订历史记录

注：之前版本的页码可能与当前版本有所不同。

日期	修订版本	说明
2018 年 12 月	*	初始发行版

版权 © 2018, Texas Instruments Incorporated

5 （说明 （续））

该器件采用带有两个裸片（1 个 VCA 裸片和 1 个 ADC 裸片）的多芯片模块 (MCM)。VCA 裸片的 32 个通道与 ADC 裸片的 16 个通道相连。每个 ADC 通道交替转换奇数和偶数 VCA 通道。

VCA 裸片中的每个通道均可配置为两种模式之一：时间增益补偿 (TGC) 模式和连续波 (CW) 模式。在 TGC 模式下，每个通道包含一个低噪声放大器 (LNA)、一个可编程衰减器 (ATTEN)、一个可编程增益放大器和一个三阶低通滤波器 (LPF)。LNA 增益可通过编程设定为 21dB、18dB 或 15dB。ATTEN 支持 0dB 至 36dB 的衰减范围，并对衰减进行数字化控制。PGA 提供阶跃为 3dB 的 21dB 至 27dB 增益选项。LPF 截至频率可以在 10MHz 和 25MHz 之间进行设置，以支持具有不同频率的 应用 。在 CW 模式下，LNA 的输出将进入具有 16 种可选相位延迟的低功耗无源混频器。可以对每个模拟输入信号施加不同的相位延迟，从而执行片上波束形成操作。CW 混频器中的谐波滤波器可以抑制三阶和五阶谐波，从而增强 CW 多普勒测量的灵敏度。

ADC 裸片的 16 个通道可以配置为以 12 位或 10 位分辨率运行。ADC 分辨率可与转换速率之间进行折衷，并且能够在 12 位和 10 位分辨率下分别以 80MSPS 和 100MSPS 的最大速度运行。由于每个 ADC 交替转换两个 VCA 通道，因此该 AFE 的 32 个通道中每个通道的最大采样率在 12 位和 10 位模式下分别为 40MSPS 和 50MSPS。根据设计，ADC 的功耗可根据采样率进行调整。ADC 输出接口通过低压差分信令 (LVDS) 进行输出，可轻松与低成本现场可编程门阵列 (FPGA) 连接。

作为一种极低功耗的 AFE 解决方案，此产品适用于具有严格电池寿命要求的系统。

该 AFE 采用 15mm × 15mm 289 引脚 NFBGA 封装，并与 AFE5832 系列实现引脚兼容。

6 器件和文档支持

6.1 文档支持

6.1.1 相关文档

请参阅如下相关文档：

- *《具有 140mW/通道功耗、0.75nV/√Hz 噪声、14 位 65MSPS 或 12 位 80MSPS ADC 以及 CW 无源混频器的 AFE5818 16 通道超声波模拟前端》*
- *《具有 LVDS 串行接口的 ADS8413 16 位、2MSPS SAR 模数转换器》*
- *《具有并行接口、基准的 ADS8472 16 位、1MSPS、伪双极、全差分输入、微功耗采样模数转换器》*
- *《CDCE72010 10 路输出高性能时钟同步器、抖动消除器和时钟分配器》*
- *《CDCM7005 3.3V 高性能时钟同步器和抖动消除器》*
- *《ISO724x 高速四通道数字隔离器》*
- *《具有双环路 PLL 的 LMK0480x 低噪声时钟抖动清除器》*
- *《OPA1632 高性能、全差分音频运算放大器》*
- *《OPA2x11 1.1nv/√Hz 噪声、低功耗、精密运算放大器》*
- *《SN74AUP1T04 低功耗、1.8/2.5/3.3V 输入、3.3V CMOS 输出单路反向器门》*
- *《THS413x 高速、低噪声、全差分 I/O 放大器》*
- *《MicroStar BGA 封装参考指南》*

6.2 接收文档更新通知

要接收文档更新通知，请导航至 TI.com.cn 上的器件产品文件夹。单击右上角的*通知我*进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

6.3 社区资源

下列链接提供到 TI 社区资源的连接。链接的内容由各个分销商"按照原样"提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 《使用条款》。

TI E2E™ 在线社区 ***TI 的工程师对工程师 (E2E) 社区。***此社区的创建目的在于促进工程师之间的协作。在 e2e.ti.com 中，您可以咨询问题、分享知识、拓展思路并与同行工程师一道帮助解决问题。

设计支持 ***TI 参考设计支持*** 可帮助您快速查找有帮助的 E2E 论坛、设计支持工具以及技术支持的联系信息。

6.4 商标

E2E is a trademark of Texas Instruments.
All other trademarks are the property of their respective owners.

6.5 静电放电警告

ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。 精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

6.6 术语表

SLYZ022 — *TI 术语表*。

这份术语表列出并解释术语、缩写和定义。

7 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件的最新可用数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查阅左侧的导航栏。

版权 © 2018, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
AFE5832LPZAV	Active	Production	NFBGA (ZAV) | 289	126 | JEDEC TRAY (5+1)	Yes	SNAGCU	Level-3-260C-168 HR	0 to 85	AFE5832LP
AFE5832LPZAV.A	Active	Production	NFBGA (ZAV) | 289	126 | JEDEC TRAY (5+1)	Yes	SNAGCU	Level-3-260C-168 HR	0 to 85	AFE5832LP
AFE5832LPZAV.B	Active	Production	NFBGA (ZAV) | 289	126 | JEDEC TRAY (5+1)	-	Call TI	Call TI	0 to 85	

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

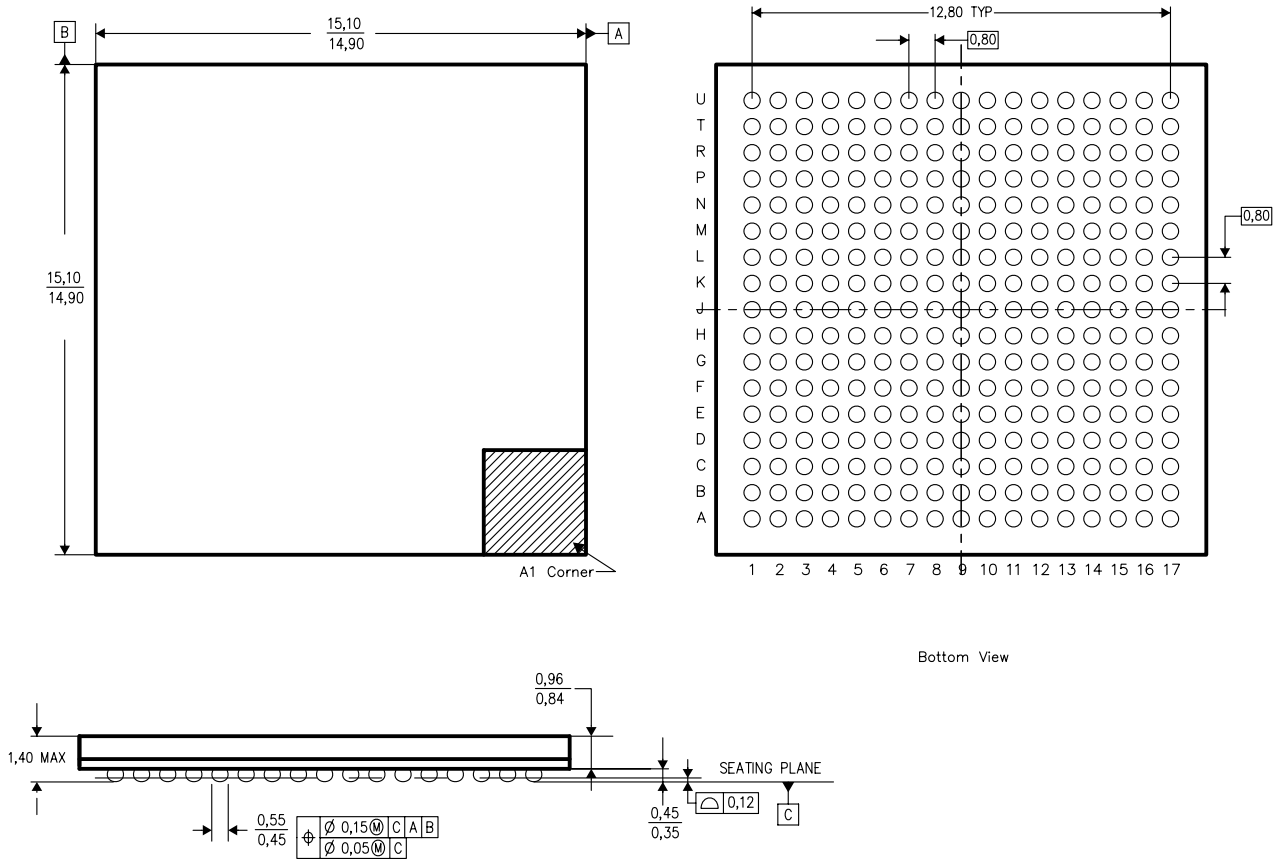
(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

ZAV (S–PBGA–N289) PLASTIC BALL GRID ARRAY



4208156/A 08/06

NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. This is a lead–free solder ball design.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月